

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-114243

(P2015-114243A)

(43) 公開日 平成27年6月22日 (2015.6.22)

| | | |
|-----------------------------|------------|-------------|
| (51) Int.Cl. | F I | テーマコード (参考) |
| GO1R 31/28 (2006.01) | GO1R 31/28 | H 2G132 |
| HO1L 21/66 (2006.01) | HO1L 21/66 | B 4M106 |

審査請求 未請求 請求項の数 10 O L (全 18 頁)

| | | | |
|-----------|------------------------------|----------|---|
| (21) 出願番号 | 特願2013-257365 (P2013-257365) | (71) 出願人 | 308014341 富士通セミコンダクター株式会社 神奈川県横浜市港北区新横浜二丁目10番23 |
| (22) 出願日 | 平成25年12月12日 (2013.12.12) | (74) 代理人 | 100090273 弁理士 園分 孝悦 |
| | | (72) 発明者 | 中津 孝規 神奈川県横浜市港北区新横浜二丁目10番23 富士通セミコンダクター株式会社内 |
| | | (72) 発明者 | 矢田 裕貴 神奈川県横浜市港北区新横浜二丁目10番23 富士通セミコンダクター株式会社内 |
| | | Fターム(参考) | 2G132 AA00 AB01 AD06 AD15 AL09 4M106 AA01 AA02 BA01 CA02 CA09 CA70 DD03 DH44 DJ27 |

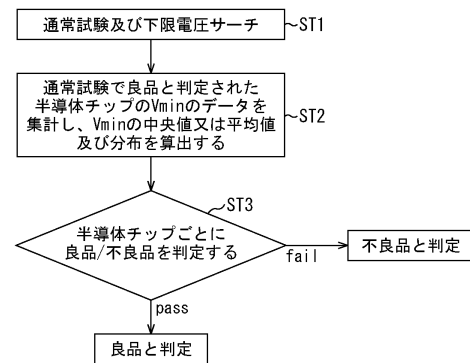
(54) 【発明の名称】 試験装置及び方法、並びにプログラム

(57) 【要約】

【課題】温度特性又は経時劣化特性を持つ電子デバイスについて、試験工数を削減して試験コストの低減を実現するも、良品又は不良品の正確な判定を可能とする。

【解決手段】基板に形成された複数の半導体チップについて、半導体チップ毎に所定温度における機能試験を行うに際して、半導体チップ毎に電圧又は周波数の動作下限値を決定し（機能試験に際して取得したサーチ上限値及びサーチ下限値を用いて、詳細下限電圧サーチ及び簡易下限電圧サーチにより複数回の演算により動作下限値を決定する。）、決定された動作下限値を集計して分布を算出し、算出された分布を用いて、半導体チップについて良品又は不良品の判定を行う。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

複数の電子デバイスについて、前記電子デバイス毎に第 1 の温度における機能試験を行う試験装置であって、

前記機能試験に際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する決定部と、

決定された前記動作下限値を集計して分布を算出する演算部と、

算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う判定部と

を含むことを特徴とする試験装置。

10

【請求項 2】

前記決定部は、前記機能試験に際して取得したサーチ上限値及びサーチ下限値を用いて、複数回の演算により前記動作下限値を決定することを特徴とする請求項 1 に記載の試験装置。

【請求項 3】

前記決定部は、第 1 の数の前記電子デバイスについて最小サーチ単位まで複数回の演算を行って前記動作下限値を決定する第 1 の下限電圧サーチと、残りの前記電子デバイスについて前記第 1 の下限電圧サーチで決定された前記動作下限値を用いて 2 回又は 3 回の演算を行って前記動作下限値を決定する第 2 の下限電圧サーチとを行うことを特徴とする請求項 2 に記載の試験装置。

20

【請求項 4】

前記決定部は、前記第 2 の下限電圧サーチにおいて 3 回の演算で前記動作下限値が決定されない場合には、前記第 1 の下限電圧サーチを行うことを特徴とする請求項 3 に記載の試験装置。

【請求項 5】

複数の電子デバイスについて、前記電子デバイス毎に第 1 の温度における機能試験を行うに際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する工程と、

決定された前記動作下限値を集計して分布を算出する工程と、

算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う工程と

を含むことを特徴とする試験方法。

30

【請求項 6】

前記動作下限値を決定する工程は、前記機能試験に際して取得したサーチ上限値及びサーチ下限値を用いて、複数回の演算により前記動作下限値を決定することを特徴とする請求項 5 に記載の試験方法。

【請求項 7】

前記動作下限値を決定する工程は、第 1 の数の前記電子デバイスについて最小サーチ単位まで複数回の演算を行って前記動作下限値を決定する第 1 の下限電圧サーチと、残りの前記電子デバイスについて前記第 1 の下限電圧サーチで決定された前記動作下限値を用いて 2 回又は 3 回の演算を行って前記動作下限値を決定する第 2 の下限電圧サーチとを行うことを特徴とする請求項 6 に記載の試験方法。

40

【請求項 8】

複数の電子デバイスについて、前記電子デバイス毎に第 1 の温度における機能試験を行うに際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する手順と、

決定された前記動作下限値を集計して分布を算出する手順と、

算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う手順と

をコンピュータに実行させるためのプログラム。

【請求項 9】

前記動作下限値を決定する手順は、前記機能試験に際して取得したサーチ上限値及びサ

50

ーチ下限値を用いて、複数回の演算により前記動作下限値を決定することを特徴とする請求項 8 に記載のプログラム。

【請求項 10】

前記動作下限値を決定する手順は、第 1 の数の前記電子デバイスについて最小サーチ単位まで複数回の演算を行って前記動作下限値を決定する第 1 の下限電圧サーチと、残りの前記電子デバイスについて前記第 1 の下限電圧サーチで決定された前記動作下限値を用いて 2 回又は 3 回の演算を行って前記動作下限値を決定する第 2 の下限電圧サーチとを行うことを特徴とする請求項 9 に記載のプログラム。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、電子デバイスの試験装置及び方法、並びにプログラムに関する。

【背景技術】

【0002】

電子デバイスである半導体チップの pass / fail を判定する試験の一つに、機能試験（ファンクションテスト）がある。ファンクションテストでは、回路推奨の動作使用電圧で試験パターンを半導体チップの集積回路に印加し、要求仕様を満たしているか否かで、半導体チップ毎に pass / fail の判定を行っている。

【先行技術文献】

【特許文献】

20

【0003】

【特許文献 1】特開 2009 - 147015 号公報

【特許文献 2】特開平 10 - 144096 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

被試験対象である半導体チップには、デバイス保障温度が低温（例えば - 40 等）まで含まれるものがある。この場合には、高温（又は室温）におけるファンクションテストに加えて、低温におけるファンクションテストも実行することを要する。温度特性又は経時劣化特性を持つ半導体チップでは、高温では pass と判定されるが、低温では fail と判定されるものがある。このような半導体チップでは、高温と併せて低温でもファンクションテストを行わなければ、不良品の検出をすることができない。

30

【0005】

このように、被試験対象が温度特性又は経時劣化特性を持つ半導体チップである場合には、複数の異なる温度でファンクションテストを行うことを必要とし、試験工数の増大や試験コスト増を招来するという課題がある。

【0006】

本発明は、上記の課題に鑑みてなされたものであり、温度特性又は経時劣化特性を持つ電子デバイスについて、試験工数を削減して試験コストの低減を実現するも、良品又は不良品の正確な判定を可能とする試験装置及び方法を提供することを目的とする。

40

【課題を解決するための手段】

【0007】

試験装置の一態様は、複数の電子デバイスについて、前記電子デバイス毎に所定温度における機能試験を行う試験装置であって、前記機能試験に際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する決定部と、決定された前記動作下限値を集計して分布を算出する演算部と、算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う判定部とを含む。

【0008】

試験方法の一態様は、複数の電子デバイスについて、前記電子デバイス毎に所定温度における機能試験を行うに際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決

50

定する工程と、決定された前記動作下限値を集計して分布を算出する工程と、算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う工程とを含む。

【0009】

プログラムの一態様は、複数の電子デバイスについて、前記電子デバイス毎に所定温度における機能試験を行うに際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する手順と、決定された前記動作下限値を集計して分布を算出する手順と、算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う手順とをコンピュータに実行させるためのものである。

【発明の効果】

10

【0010】

本発明によれば、温度特性又は経時劣化特性を持つ電子デバイスについて、試験工数を削減して試験コストの低減を実現するも、良品又は不良品の正確な判定を行うことが可能となる。

【図面の簡単な説明】

【0011】

【図1】第1の実施形態による試験システムを示すブロック図である。

【図2】第1の実施形態による試験方法をステップ順に示すフロー図である。

【図3】半導体ウェーハにおける半導体チップの試験順序を模式的に示す概略平面図である。

20

【図4-1】第1の実施形態における詳細下限電圧サーチを含むフロー図である。

【図4-2】詳細下限電圧サーチのイメージを示す模式図である。

【図5-1】第1の実施形態における簡易下限電圧サーチを含むフロー図である。

【図5-2】簡易下限電圧サーチのイメージを示す模式図である。

【図5-3】簡易下限電圧サーチのイメージを示す模式図である。

【図5-4】簡易下限電圧サーチのイメージを示す模式図である。

【図5-5】簡易下限電圧サーチのイメージを示す模式図である。

【図5-6】簡易下限電圧サーチのイメージを示す模式図である。

【図6】取得されたshmooの一部を示す模式図である。

【図7】第1の実施形態における試験方法により奏される諸効果を説明するための特性図である。

30

【図8】第2の実施形態による試験システムを示すブロック図である。

【図9】第2の実施形態による試験方法をステップ順に示すフロー図である。

【図10】第2の実施形態における詳細下限周波数サーチを含むフロー図である。

【図11】第2の実施形態における簡易下限周波数サーチを含むフロー図である。

【発明を実施するための形態】

【0012】

以下の諸実施形態では、電子デバイスとして半導体チップを例示し、半導体チップの試験装置及び試験方法を開示する。

【0013】

40

(第1の実施形態)

先ず、第1の実施形態について説明する。

図1は、本実施形態による試験システムを示すブロック図である。図2は、本実施形態による試験方法をステップ順に示すフロー図である。

【0014】

この試験システムは、図1に示すように、テスト1、プローブ2、コンピュータ3、及び最終判定サーバ4を備えて構成される。

テスト1は、試験プログラム10に従って、半導体チップの機能試験(ファンクションテスト)を行うものであり、ファンクションテストの際に通常試験と共に後述する下限電圧サーチを実行する。これにより、動作下限値として動作下限電圧値が決定される。テス

50

タ 1 は、試験プログラム 10 の実行により動作下限電圧値を決定する決定部 11 と、H D D 等のデータ格納部 12 とを備えている。

プローブ 2 は、テスト 1 と接続されており、試験プログラム 10 に基づいて半導体チップの接続端子に接触してファンクションテストを実行する。

【 0 0 1 5 】

コンピュータ 3 は、演算部 13 及び判定部 14 を備えている。

演算部 13 は、ファンクションテストの際に半導体チップ毎に決定された動作下限電圧値を集計し、動作下限電圧値の中央値又は平均値及び動作下限電圧値の分布を算出する。

判定部 14 は、算出された分布を用いて、設定された基準により半導体チップについて良品又は不良品の判定を行う。

【 0 0 1 6 】

最終判定サーバ 4 は、通常試験の結果と、判定部 14 による良品又は不良品の判定結果とを合わせて、半導体ウェーハにおける良品半導体チップを決定する。

【 0 0 1 7 】

以下、上記の試験システムを用いた半導体チップの試験方法について、図 2 を用いて説明する。

本実施形態では、図 3 に示すように、複数（例えば数百個）の半導体チップがマトリクス状に並んで形成されてなる半導体ウェーハを被試験対象とする。

【 0 0 1 8 】

テスト 1 は、試験プログラム 10 に従って、通常試験及びそれと共に下限電圧サーチを行う（ステップ S T 1）。下限電圧サーチは、詳細下限電圧サーチ及び簡易下限電圧サーチからなる。

ステップ S T 1 として、詳細下限電圧サーチを含むフローを図 4 - 1 に、簡易下限電圧サーチを含むフローを図 5 - 1 にそれぞれ示す。

【 0 0 1 9 】

図 4 - 1 に示すように、図 3 に示す複数（例えば数百個）の半導体チップのうち、初めの数十個（1 ~ N 番目までの N 個とする）について、通常試験及び詳細下限電圧サーチが実行される。

半導体ウェーハに形成された各半導体チップについて順次に、プローブ 2 を接続端子に接触して、試験プログラム 10 に基づいて、高温又は常温において、通常試験を実行する（ステップ S T 1 1）。通常試験は、試験周波数 $k = 1$ （相対値）における動作使用電圧（通常試験ポイント）により行われる。図 6 は、半導体デバイス評価或いはデバイス調査時に一時的に取得される動作電圧と動作周波数との関係を表す s h m o o 図であり、本願発明を説明のために示すものである。

【 0 0 2 0 】

ステップ S T 1 1 で取得した通常試験の結果を判定する（ステップ S T 1 2）。ステップ S T 1 1 で試験結果が fail のときには、当該半導体チップは不良品であると判定され、当該半導体チップの試験を終了する（ステップ S T 1 3）。試験結果が pass のときには、ステップ S T 2 1 に進む。各半導体チップについての通常試験の判定結果のデータは、データ格納部 12 に格納される。

【 0 0 2 1 】

図 4 - 1 のステップ S T 2 1 ~ S T 2 5 では、試験プログラム 10 に基づいて詳細下限電圧サーチが実行される。詳細下限電圧サーチのイメージを図 4 - 2 に示す。詳細下限電圧サーチは、試験温度により特に顕著な差異が見られる試験周波数 $k = 1$ （相対値）において行われる。

ステップ S T 2 1 では、図 6 のようなサーチ下限電圧（S L）及びサーチ上限電圧（S U）を用いて $S 1 (= (S L + S U) / 2)$ を算出し、S 1 における pass / fail を判定する。S U は、通常試験の動作使用電圧とする。

【 0 0 2 2 】

続いて、ステップ S T 2 2 を実行する。ステップ S T 2 2 では、S 1 の判定結果が pass

10

20

30

40

50

である場合には、 S_1 及び S_L を用いて $S_2 (= (S_1 + S_L) / 2)$ を算出し、 S_2 における pass / fail を判定する。 S_2 の判定結果が fail である場合には、 S_1 及び S_U を用いて $S_2 (= (S_1 + S_U) / 2)$ を算出し、 S_2 における pass / fail を判定する。

【0023】

詳細下限電圧サーチは、最終回を M 回として、 $M - 1$ 回との差分が最小サーチ単位（分解能により規定される）となるまで行われ、動作下限電圧値が決定されて、終了する。図 4 - 1 では、 M 回目のステップを $ST(M)$ と記す。

一例として、 $M = 5$ の場合（更にステップ $ST_{23} \sim ST_{25}$ を行う場合）について、以下に示す。

【0024】

続いて、ステップ ST_{23} を実行する。ステップ ST_{23} では、 S_1 及び S_2 を用いて $S_3 (= (S_1 + S_2) / 2)$ を算出し、 S_3 における pass / fail を判定する。

続いて、ステップ ST_{24} を実行する。ステップ ST_{24} では、 S_2 及び S_3 を用いて $S_4 (= (S_2 + S_3) / 2)$ を算出し、 S_4 における pass / fail を判定する。

続いて、ステップ ST_{25} を実行する。ステップ ST_{25} では、 S_3 及び S_4 を用いて $S_5 (= (S_3 + S_4) / 2)$ を算出し、 S_5 における pass / fail を判定する。

なお、ステップ $ST(M)$ では、 $S(M - 2)$ 及び $S(M - 1)$ を用いて $S(M) (= (S(M - 2) + S(M - 1)) / 2)$ を算出し、 $S(M)$ における pass / fail を判定することになる。

【0025】

具体例として、最小サーチ単位が 0.0125V であり、 S_L が 0.8V 、 S_U が 1.2V である場合について説明する。このとき、実際の動作下限電圧値が 0.9375V であるとする。

ステップ ST_{21} では、 $S_1 = (0.8 + 1.2) / 2 = 1.00$ となり、pass と判定される。

ステップ ST_{22} では、 $S_2 = (1.0 + 0.8) / 2 = 0.90$ となり、fail と判定される。差分 ($S_2 - S_1$) は 0.1V となる。

ステップ ST_{23} では、 $S_3 = (0.9 + 1.0) / 2 = 0.95$ となり、pass と判定される。差分 ($S_2 - S_1$) は 0.05V となる。

ステップ ST_{24} では、 $S_4 = (0.95 + 0.9) / 2 = 0.925$ となり、fail と判定される。差分 ($S_3 - S_2$) は 0.025V となる。

ステップ ST_{25} では、 $S_5 = (0.925 + 0.95) / 2 = 0.9375$ となり、pass と判定される。差分 ($S_3 - S_2$) は 0.0125V となる。差分が最小サーチ単位に達したことから、動作下限電圧値は、ステップ ST_{25} において 0.9375V と決定される。

【0026】

詳細下限電圧サーチでは、初めの $1 \sim N$ 番目までの半導体チップの各々について、ステップ $ST_{11} \sim ST_{13}$ 及び $ST_{21} \sim ST(M)$ を順次行い、ステップ ST_{14} において、半導体チップ毎の動作下限電圧値を決定する。以下、動作下限電圧値を V_{min} と記載する。 V_{min} のデータはデータ格納部 12 に格納される。

【0027】

詳細下限電圧サーチの後、その他の試験を行い（ステップ ST_{15} ）、図 5 - 1 に示すように、演算部 13 は、初めの $1 \sim N$ 番目までの半導体チップについて詳細下限電圧サーチで決定された各 V_{min} の中央値又は平均値を算出する（ステップ ST_{31} ）。この中央値又は平均値を SA とする。 $1 \sim N$ 番目までの N 個の半導体チップのうち、所定の半導体チップが他の半導体チップに比べて V_{min} が比較的大きく外れた値となることが想定されるため、 SA は中央値を採用することが望ましい。

【0028】

詳細下限電圧サーチの対象となった半導体チップ以外の残りの ($(N + 1)$ 番目 ~ 最後まで) 半導体チップについて、通常試験及び簡易下限電圧サーチが実行される。

10

20

30

40

50

半導体ウェーハに形成された各半導体チップについて順次に、プローブ2を接続端子に接触して、試験プログラム10に基づいて通常試験を実行する(ステップST11)。通常試験は、高温又は常温において、試験周波数 $k = 1$ (相対値)における動作使用電圧により行われる。

【0029】

ステップST11で取得した通常試験の結果を判定する(ステップST12)。ステップST11で試験結果がfailのときには、当該半導体チップは不良品であると判定され、当該半導体チップの試験を終了する(ステップST13)。試験結果がpassのときには、ステップST41に進む。各半導体チップについての通常試験の判定結果のデータは、データ格納部12に格納される。

10

【0030】

図5-1のステップST41~ST(M)により、試験プログラム10に基づいて簡易下限電圧サーチが実行される。詳細下限電圧サーチのイメージを図5-2~図5-6に示す。簡易下限電圧サーチは、試験温度により特に顕著な差異が見られる試験周波数 $k = 1$ (相対値)において行われる。

図5-2に示すように、ステップST41では、 $S1 = SA$ におけるpass/failを判定する。

ステップST41においてS1の判定結果がfailである場合には、ステップST42に進む。ステップST42では、SA及びSUを用いて $S2 = (SA + SU) / 2$ を算出し、S2におけるpass/failを判定する。S2の判定結果がpassである場合には、S2が V_{min} と決定されて、簡易下限電圧サーチを終了する。この場合をケース(1)とする。

20

【0031】

図5-3に示すように、ステップST41においてS1の判定結果がpassである場合には、ステップST43に進む。ステップST43では、SA及びSLを用いて $S3 = (SA + SL) / 2$ を算出し、S3におけるpass/failを判定する。S3の判定結果がfailである場合には、 $S1 (= SA)$ が V_{min} と決定されて、簡易下限電圧サーチを終了する。この場合をケース(2)とする。

【0032】

図5-4に示すように、ステップST43においてS3の判定結果がpassである場合には、ステップST44に進む。ステップST44では、S3及びSLを用いて $S4 = (S3 + SL) / 2$ を算出し、S4におけるpass/failを判定する。S4の判定結果がfailである場合には、S3が V_{min} と決定されて、簡易下限電圧サーチを終了する。この場合をケース(3)とする。

30

【0033】

図5-5に示すように、ステップST42においてS2の判定結果がfailである場合には、簡易下限電圧サーチを終了する。この場合をケース(4)とする。その後、当該半導体チップについては、上記した詳細下限電圧サーチが実行され、 V_{min} が決定される。

【0034】

図5-6に示すように、ステップST44においてS4の判定結果がpassである場合には、簡易下限電圧サーチを終了する。この場合をケース(5)とする。その後、当該半導体チップについては、上記した詳細下限電圧サーチが実行され、 V_{min} が決定される。

40

【0035】

簡易下限電圧サーチでは、ケース(1)、(2)のときには2回のサーチで V_{min} が決定される。ケース(3)の場合には3回のサーチで V_{min} が決定される。このように、ケース(1)~(3)であれば、サーチに要する試験工数が削減され、試験時間の増大を抑えて試験コストの低減が実現する。一方、ケース(4)、(5)の場合には詳細下限電圧サーチを要する。しかしながら後述するように、 V_{min} が決定される半導体チップの殆ど(98%以上)がケース(1)~(3)に該当することが確認されている。即ち、簡易下限電圧サーチを行う殆どの半導体チップがケース(1)~(3)に該当し(98%以上)

50

、ケース(4)、(5)の場合は極稀である(2%以下)。従って、詳細下限電圧サーチと共に簡易下限電圧サーチを採用することにより、試験工数が削減され、試験時間の短縮及び試験コストの低減が実現する。

【0036】

以上のようにして、半導体ウェーハに形成された複数の半導体チップの全てについて、ステップST1が終了する。詳細下限電圧サーチ及び簡易下限電圧サーチで取得された各半導体チップの V_{min} のデータは、データ格納部12に格納される。その後、ステップST2に進む。

【0037】

ステップST2では、演算部13は、データ格納部12に格納されている各半導体チップの V_{min} のデータを集計し、 V_{min} の中央値又は平均値及び V_{min} の分布(例えば6)を算出する。その後、ステップST3に進む。

10

【0038】

ステップST3では、判定部14は、算出された V_{min} 分布を用いて、半導体ウェーハに形成された複数の半導体チップのうち、ステップST12で不良品であると判定されたものを除く全てについて、良品又は不良品の判定を行う。当該半導体チップの V_{min} が設定された基準を満たしていれば、当該半導体チップは良品と判定される。設定された基準を満たしていない場合には、動作下限電圧異常の半導体チップであり、不良品と判定される。

【0039】

データ格納部12に格納されているステップST12による通常試験の判定結果のデータと、ステップST3による V_{min} に関する判定結果のデータとが、最終判定サーバ4に入力される。最終判定サーバ4は、双方の判定結果のデータを総合して、半導体ウェーハに形成された複数の半導体チップのうちの最終的な良品を決定する。

20

【0040】

以下、本実施形態による試験方法により奏される諸効果について調べた結果について説明する。

【0041】

簡易下限電圧サーチにおけるケース(1)~(5)の発生頻度について調べた。その結果を図7(a)に示す。図7(a)は、ロジック回路の半導体チップについて、高温(例えば85)において簡易下限電圧サーチで取得した半導体チップ毎の V_{min} のヒストグラムである。ここでは、 V_{min} の分布に対して統計処理を施し、分布から外れた(例えば6以上)半導体チップは、低温不良として判定した。図7(a)のように、動作下限電圧値が決定される半導体チップの殆ど(98%以上)がケース(1)~(3)に該当することが確認された。

30

【0042】

図7(a)で取得した高温における V_{min} と共に、低温(例えば-10)でも同様に V_{min} を取得し、両者の V_{min} の関係について調べた。その結果を図7(b)に示す。図7(b)では、高温における良品/不良品判定の基準を実線で、低温における良品/不良品判定の基準を破線で示す。図7(b)のように、図7(a)で低温不良となると判定された半導体チップは、低温の試験においても不良品として検出されることが確認された。

40

【0043】

以上より、本実施形態によれば、詳細下限電圧サーチと共に簡易下限電圧サーチを採用することにより、試験工数が削減され、試験時間の短縮及び試験コストの低減が実現するも、半導体チップの良品/不良品の正確な判定を行うことができる。

【0044】

本実施形態は、動作周波数を固定して動作下限電圧値を決定するものであって、例えば、RAMの低電圧試験やロジック回路のスキャンチェーン試験等に適用することにより、高い不良品検出精度を得ることができる。

【0045】

50

(第2の実施形態)

続いて、第2の実施形態について説明する。

図8は、本実施形態による判定装置を含む試験システムを示すブロック図である。図8では、図1と同じ構成要素については同符号を付す。図9は、本実施形態による試験方法をステップ順に示すフロー図である。

【0046】

この試験システムは、第1の実施形態における図1と同様に、テスト1、プローブ2、コンピュータ3、及び最終判定サーバ4を備えて構成される。

テスト1は、試験プログラム20に従って、半導体チップのファンクションテストを行うものであり、ファンクションテストの際に通常試験と共に後述する下限周波数サーチを実行する。これにより、動作下限値として動作下限周波数が決定される。テスト1は、試験プログラム20の実行により動作下限周波数を決定する決定部11と、HDD等のデータ格納部12とを備えている。

プローブ2は、テスト1と接続されており、試験プログラム20に基づいて半導体チップの接続端子に接触してファンクションテストを実行する。

【0047】

コンピュータ3は、演算部13及び判定部14を備えている。

演算部13は、ファンクションテストの際に半導体チップ毎に決定された動作下限周波数を集計し、動作下限周波数の中央値又は平均値及び動作下限周波数の分布を算出する。

判定部14は、算出された分布を用いて、設定された基準により半導体チップについて良品又は不良品の判定を行う。

【0048】

最終判定サーバ4は、通常試験の結果と、判定部14による良品又は不良品の判定結果とを合わせて、半導体ウェーハにおける良品半導体チップを決定する。

【0049】

以下、上記の試験システムを用いた半導体チップの試験方法について、図9を用いて説明する。

本実施形態では、第1の実施形態と同様に、複数(例えば数百個)の半導体チップがマトリクス状に並んで形成されてなる半導体ウェーハを被試験対象とする。

【0050】

テスト1は、試験プログラム10に従って、通常試験及びそれと共に下限周波数サーチを行う(ステップST1)。下限周波数サーチは、詳細下限周波数サーチ及び簡易周波数サーチからなる。

ステップST1として、詳細下限周波数サーチを含むフローを図10に、簡易下限周波数サーチを含むフローを図11にそれぞれ示す。

【0051】

図10に示すように、複数(例えば数百個)の半導体チップのうち、初めの数十個(1~N番目までのN個とする)について、通常試験及び詳細下限周波数サーチが実行される。

半導体ウェーハに形成された各半導体チップについて順次に、プローブ2を接続端子に接触して、試験プログラム20に基づいて通常試験を実行する(ステップST11)。通常試験は、高温又は常温において、例えば試験電圧 $v = 1.08V$ における動作使用周波数により行われる。

【0052】

ステップST11で取得した通常試験の結果を判定する(ステップST12)。ステップST11で試験結果がfailのときには、当該半導体チップは不良品であると判定され、当該半導体チップの試験を終了する(ステップST13)。試験結果がpassのときには、ステップST21に進む。各半導体チップについての通常試験の判定結果のデータは、データ格納部12に格納される。

【0053】

10

20

30

40

50

図10のステップST21～ST25では、試験プログラム20に基づいて詳細下限周波数サーチが実行される。詳細下限周波数サーチのイメージは、第1の実施形態の図4-2と同様である。詳細下限周波数サーチは、試験温度により特に顕著な差異が見られる例えば試験電圧 $v = 1.08V$ において行われる。

ステップST21では、サーチ下限周波数(SL)及びサーチ上限周波数(SU)を用いて $S1 = (SL + SU) / 2$ を算出し、S1におけるpass/failを判定する。SUは、通常試験の動作使用周波数とする。

【0054】

続いて、ステップST22を実行する。ステップST22では、S1の判定結果がpassである場合には、S1及びSLを用いて $S2 = (S1 + SL) / 2$ を算出し、S2におけるpass/failを判定する。S2の判定結果がfailである場合には、S1及びSUを用いて $S2 = (S1 + SU) / 2$ を算出し、S2におけるpass/failを判定する。

10

【0055】

詳細下限周波数サーチは、最終回をM回として、M-1回との差分が最小サーチ単位(分解能により規定される)となるまで行われ、動作下限周波数が決定されて、終了する。図11では、M回目のステップをST(M)と記す。

一例として、M=5の場合(更にステップST23～ST25を行う場合)について、以下に示す。

【0056】

続いて、ステップST23を実行する。ステップST23では、S1及びS2を用いて $S3 = (S1 + S2) / 2$ を算出し、S3におけるpass/failを判定する。

20

続いて、ステップST24を実行する。ステップST24では、S2及びS3を用いて $S4 = (S2 + S3) / 2$ を算出し、S4におけるpass/failを判定する。

続いて、ステップST25を実行する。ステップST25では、S3及びS4を用いて $S5 = (S3 + S4) / 2$ を算出し、S5におけるpass/failを判定する。

なお、ステップST(M)では、S(M-2)及びS(M-1)を用いて $S(M) = (S(M-2) + S(M-1)) / 2$ を算出し、S(M)におけるpass/failを判定することになる。

【0057】

詳細下限周波数サーチでは、初めの1～N番目までの半導体チップの各々について、ステップST11～ST13及びST21～ST(M)を順次行い、ステップST14において、半導体チップ毎の動作下限周波数を決定する。以下、動作下限周波数を K_{min} と記載する。 K_{min} のデータはデータ格納部12に格納される。

30

【0058】

詳細下限周波数サーチの後、その他の試験を行い(ステップST15)、図11に示すように、演算部13は、初めの1～N番目までの半導体チップについて詳細下限周波数サーチで決定された各 K_{min} の中央値又は平均値を算出する(ステップST31)。この中央値又は平均値をSAとする。1～N番目までのN個の半導体チップのうち、所定の半導体チップが他の半導体チップに比べて K_{min} が比較的大きく外れた値となることが想定されるため、SAは中央値を採用することが望ましい。

40

【0059】

詳細下限電圧サーチの対象となった半導体チップ以外の残りの((N+1)番目～最後まで)半導体チップについて、通常試験及び簡易下限周波数サーチが実行される。

半導体ウェーハに形成された各半導体チップについて順次に、プローブ2を接続端子に接触して、試験プログラム20に基づいて通常試験を実行する(ステップST11)。通常試験は、高温又は常温において、例えば試験電圧 $v = 1.08V$ における動作使用周波数により行われる。

【0060】

ステップST11で取得した通常試験の結果を判定する(ステップST12)。ステップST11で試験結果がfailのときには、当該半導体チップは不良品であると判定され、

50

当該半導体チップの試験を終了する（ステップ S T 1 3）。試験結果が pass のときには、ステップ S T 4 1 に進む。各半導体チップについての通常試験の判定結果のデータは、データ格納部 1 2 に格納される。

【 0 0 6 1 】

図 1 1 のステップ S T 4 1 ~ S T (M) により、試験プログラム 2 0 に基づいて簡易下限周波数サーチが実行される。詳細下限周波数サーチのイメージは、第 1 の実施形態の図 5 - 2 ~ 図 5 - 6 と同様である。簡易下限周波数サーチは、試験温度により特に顕著な差異が見られる例えば試験電圧 $v = 1.08 \text{ V}$ において行われる。

【 0 0 6 2 】

図 5 - 2 と同様に、ステップ S T 4 1 では、 $S 1 = S A$ における pass / fail を判定する

10

。ステップ S T 4 1 において $S 1$ の判定結果が fail である場合には、ステップ S T 4 2 に進む。ステップ S T 4 2 では、 $S A$ 及び $S U$ を用いて $S 2 (= (S A + S U) / 2)$ を算出し、 $S 2$ における pass / fail を判定する。 $S 2$ の判定結果が pass である場合には、 $S 2$ が K_{min} と決定されて、簡易下限周波数サーチを終了する。この場合をケース (1) とする。

【 0 0 6 3 】

図 5 - 3 と同様に、ステップ S T 4 1 において $S 1$ の判定結果が pass である場合には、ステップ S T 4 3 に進む。ステップ S T 4 3 では、 $S A$ 及び $S L$ を用いて $S 3 (= (S A + S L) / 2)$ を算出し、 $S 3$ における pass / fail を判定する。 $S 3$ の判定結果が fail である場合には、 $S 1 (= S A)$ が K_{min} と決定されて、簡易下限周波数サーチを終了する。この場合をケース (2) とする。

20

【 0 0 6 4 】

図 5 - 4 と同様に、ステップ S T 4 3 において $S 3$ の判定結果が pass である場合には、ステップ S T 4 4 に進む。ステップ S T 4 4 では、 $S 3$ 及び $S L$ を用いて $S 4 (= (S 3 + S L) / 2)$ を算出し、 $S 4$ における pass / fail を判定する。 $S 4$ の判定結果が fail である場合には、 $S 3$ が K_{min} と決定されて、簡易下限周波数サーチを終了する。この場合をケース (3) とする。

【 0 0 6 5 】

図 5 - 5 と同様に、ステップ S T 4 2 において $S 2$ の判定結果が fail である場合には、簡易下限周波数サーチを終了する。この場合をケース (4) とする。その後、当該半導体チップについては、上記した詳細下限周波数サーチが実行され、 K_{min} が決定される。

30

【 0 0 6 6 】

図 5 - 6 と同様に、ステップ S T 4 4 において $S 4$ の判定結果が pass である場合には、簡易下限周波数サーチを終了する。この場合をケース (5) とする。その後、当該半導体チップについては、上記した詳細下限周波数サーチが実行され、 K_{min} が決定される。

【 0 0 6 7 】

簡易下限周波数サーチでは、ケース (1) , (2) のときには 2 回のサーチで K_{min} が決定される。ケース (3) の場合には 3 回のサーチで K_{min} が決定される。このように、ケース (1) ~ (3) であれば、サーチに要する試験工数が削減され、試験時間の増大を抑えて試験コストの低減が実現する。一方、ケース (4) , (5) の場合には詳細下限周波数サーチを要する。しかしながら、 V_{min} が決定される半導体チップの殆ど (98 % 以上) がケース (1) ~ (3) に該当することが確認されている。即ち、簡易下限周波数サーチを行う殆どの半導体チップがケース (1) ~ (3) に該当し (98 % 以上) 、ケース (4) , (5) の場合は極稀である (2 % 以下) 。従って、詳細下限周波数サーチと共に簡易下限周波数サーチを採用することにより、試験工数が削減され、試験時間の短縮及び試験コストの低減が実現する。

40

【 0 0 6 8 】

以上のようにして、半導体ウェーハに形成された複数の半導体チップの全てについて、ステップ S T 1 が終了する。詳細下限周波数サーチ及び簡易下限周波数サーチで取得され

50

た各半導体チップの K_{min} のデータは、データ格納部 12 に格納される。その後、ステップ ST 2 に進む。

【0069】

ステップ ST 2 では、演算部 13 は、データ格納部 12 に格納されている各半導体チップの K_{min} のデータを集計し、 K_{min} の中央値又は平均値及び K_{min} の分布（例えば 6 ）を算出する。その後、ステップ ST 3 に進む。

【0070】

ステップ ST 3 では、判定部 14 は、算出された K_{min} 分布を用いて、半導体ウェーハに形成された複数の半導体チップのうち、ステップ ST 1 2 で不良品であると判定されたものを除く全てについて、良品又は不良品の判定を行う。当該半導体チップの K_{min} が設定された基準を満たしていれば、当該半導体チップは良品と判定される。設定された基準を満たしていない場合には、動作下限周波数異常の半導体チップであり、不良品と判定される。

10

【0071】

データ格納部 12 に格納されているステップ ST 1 2 による通常試験の判定結果のデータと、ステップ ST 3 による K_{min} に関する判定結果のデータとが、最終判定サーバ 4 に入力される。最終判定サーバ 4 は、双方の判定結果のデータを総合して、半導体ウェーハに形成された複数の半導体チップのうちの最終的な良品を決定する。

【0072】

以上説明したように、本実施形態によれば、詳細下限周波数サーチと共に簡易下限周波数サーチを採用することにより、試験工数が削減され、試験時間の短縮及び試験コストの低減が実現するも、半導体チップの良品 / 不良品の正確な判定を行うことができる。

20

【0073】

本実施形態は、動作電圧を固定して動作下限周波数を決定するものであって、例えば、ロジック回路の動作速度を確認する試験等に適用することにより、高い不良品検出精度を得ることができる。

【0074】

（その他の実施形態）

上述した第 1 及び第 2 の実施形態による試験システムにおける所定の各構成要素（図 1 及び図 8 の決定部 11、演算部 13 及び判定部 14 等）の機能は、図 1 の試験プログラム 10 又は図 8 の試験プログラム 20 と共に、コンピュータの RAM や ROM 等に記憶されたプログラムが動作することによって実現できる。同様に、試験方法の各ステップ（図 1 1 及び図 9 のステップ ST 1 ~ ST 3、図 4 - 1 及び図 10 のステップ ST 1 1 ~ ST 1 5、図 5 - 1 及び図 11 のステップ ST 3 1 ~ ST 4 4 等）は、試験プログラム 10、20 と共に、コンピュータの RAM や ROM 等に記憶されたプログラムが動作することによって実現できる。試験プログラム 10、20 及びこのプログラム、並びにこれらのプログラムを記録したコンピュータ読み取り可能な記憶媒体は本実施形態に含まれる。

30

【0075】

具体的に、上記のプログラムは、例えば CD-ROM のような記録媒体に記録し、或いは各種伝送媒体を介し、コンピュータに提供される。上記のプログラムを記録する記録媒体としては、CD-ROM 以外に、フレキシブルディスク、ハードディスク、磁気テープ、光磁気ディスク、不揮発性メモ리카ード等を用いることができる。他方、前記プログラムの伝送媒体としては、プログラム情報を搬送波として伝搬させて供給するためのコンピュータネットワークシステムにおける通信媒体を用いることができる。ここで、コンピュータネットワークとは、LAN、インターネットの等の WAN、無線通信ネットワーク等であり、通信媒体とは、光ファイバ等の有線回線や無線回線等である。

40

【0076】

また、本実施形態に含まれるプログラムとしては、供給されたプログラムをコンピュータが実行することにより第 1 及び第 2 の実施形態の機能が実現されるようなもののみではない。例えば、そのプログラムがコンピュータにおいて稼働している OS（オペレーティ

50

ングシステム) 或いは他のアプリケーションソフト等と共同して第 1 及び第 2 の実施形態の機能が実現される場合にも、かかるプログラムは本実施形態に含まれる。また、供給されたプログラムの処理の全て或いは一部がコンピュータの機能拡張ボードや機能拡張ユニットにより行われて第 1 及び第 2 の実施形態の機能が実現される場合にも、かかるプログラムは本実施形態に含まれる。

【0077】

以下、試験装置及び試験方法の諸態様を付記としてまとめて記載する。

【0078】

(付記 1) 複数の電子デバイスについて、前記電子デバイス毎に第 1 の温度における機能試験を行う試験装置であって、

前記機能試験に際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する決定部と、

決定された前記動作下限値を集計して分布を算出する演算部と、

算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う判定部と

を含むことを特徴とする試験装置。

【0079】

(付記 2) 前記決定部は、前記機能試験に際して取得したサーチ上限値及びサーチ下限値を用いて、複数回の演算により前記動作下限値を決定することを特徴とする付記 1 に記載の試験装置。

【0080】

(付記 3) 前記決定部は、第 1 の数の前記電子デバイスについて最小サーチ単位まで複数回の演算を行って前記動作下限値を決定する第 1 の下限電圧サーチと、残りの前記電子デバイスについて前記第 1 の下限電圧サーチで決定された前記動作下限値を用いて 2 回又は 3 回の演算を行って前記動作下限値を決定する第 2 の下限電圧サーチとを行うことを特徴とする付記 2 に記載の試験装置。

【0081】

(付記 4) 前記決定部は、前記第 2 の下限電圧サーチにおいて 3 回の演算で前記動作下限値が決定されない場合には、前記第 1 の下限電圧サーチを行うことを特徴とする付記 3 に記載の試験装置。

【0082】

(付記 5) 複数の電子デバイスについて、前記電子デバイス毎に第 1 の温度における機能試験を行うに際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する工程と、

決定された前記動作下限値を集計して分布を算出する工程と、

算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う工程と

を含むことを特徴とする試験方法。

【0083】

(付記 6) 前記動作下限値を決定する工程は、前記機能試験に際して取得したサーチ上限値及びサーチ下限値を用いて、複数回の演算により前記動作下限値を決定することを特徴とする付記 5 に記載の試験方法。

【0084】

(付記 7) 前記動作下限値を決定する工程は、第 1 の数の前記電子デバイスについて最小サーチ単位まで複数回の演算を行って前記動作下限値を決定する第 1 の下限電圧サーチと、残りの前記電子デバイスについて前記第 1 の下限電圧サーチで決定された前記動作下限値を用いて 2 回又は 3 回の演算を行って前記動作下限値を決定する第 2 の下限電圧サーチとを行うことを特徴とする付記 6 に記載の試験方法。

【0085】

(付記 8) 前記動作下限値を決定する工程は、前記第 2 の下限電圧サーチにおいて 3 回

10

20

30

40

50

の演算で前記動作下限値が決定されない場合には、前記第 1 の下限電圧サーチを行うことを特徴とする付記 7 に記載の試験方法。

【 0 0 8 6 】

(付記 9) 複数の電子デバイスについて、前記電子デバイス毎に第 1 の温度における機能試験を行うに際して、前記電子デバイス毎に電圧又は周波数の動作下限値を決定する手順と、

決定された前記動作下限値を集計して分布を算出する手順と、

算出された前記分布を用いて、前記電子デバイスについて良品又は不良品の判定を行う手順と

をコンピュータに実行させるためのプログラム。

10

【 0 0 8 7 】

(付記 1 0) 前記動作下限値を決定する手順は、前記機能試験に際して取得したサーチ上限値及びサーチ下限値を用いて、複数回の演算により前記動作下限値を決定することを特徴とする付記 9 に記載のプログラム。

【 0 0 8 8 】

(付記 1 1) 前記動作下限値を決定する手順は、第 1 の数の前記電子デバイスについて最小サーチ単位まで複数回の演算を行って前記動作下限値を決定する第 1 の下限電圧サーチと、残りの前記電子デバイスについて前記第 1 の下限電圧サーチで決定された前記動作下限値を用いて 2 回又は 3 回の演算を行って前記動作下限値を決定する第 2 の下限電圧サーチとを行うことを特徴とする付記 1 0 に記載のプログラム。

20

【 0 0 8 9 】

(付記 1 2) 前記動作下限値を決定する手順は、前記第 2 の下限電圧サーチにおいて 3 回の演算で前記動作下限値が決定されない場合には、前記第 1 の下限電圧サーチを行うことを特徴とする付記 1 1 に記載のプログラム。

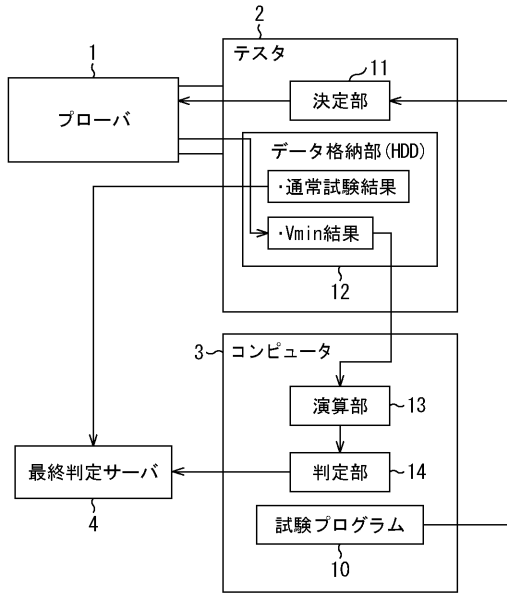
【 符号の説明 】

【 0 0 9 0 】

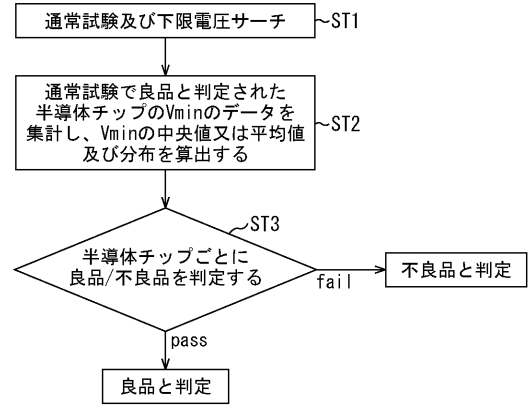
- 1 テスタ
- 2 プローブ
- 3 コンピュータ
- 4 最終判定サーバ
- 1 0 , 2 0 試験プログラム
- 1 1 決定部
- 1 2 データ格納部
- 1 3 演算部
- 1 4 判定部

30

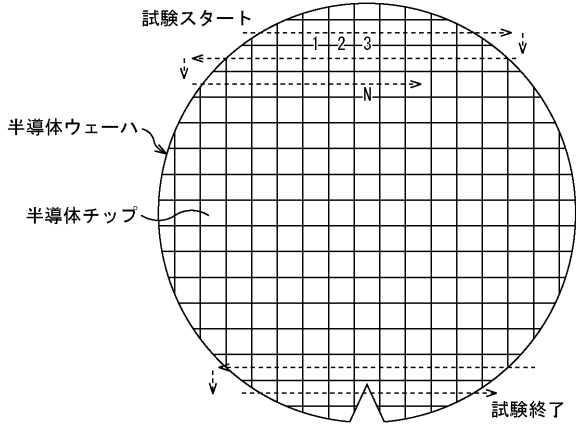
【図1】



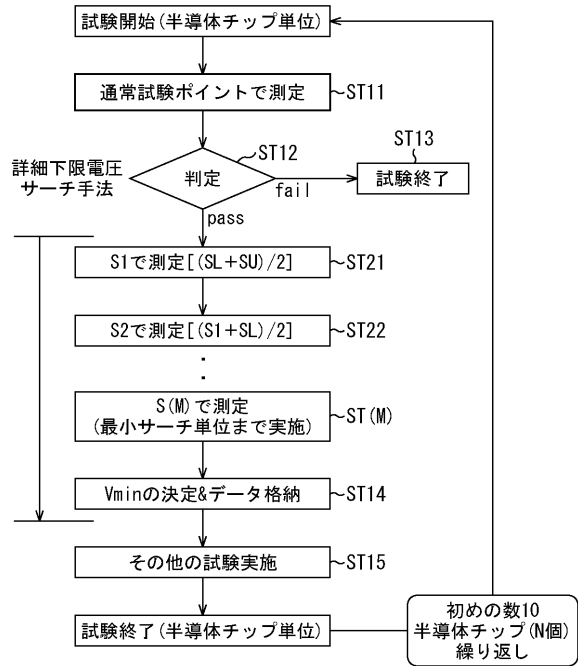
【図2】



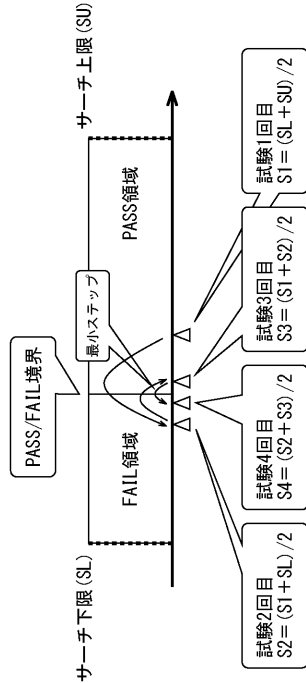
【図3】



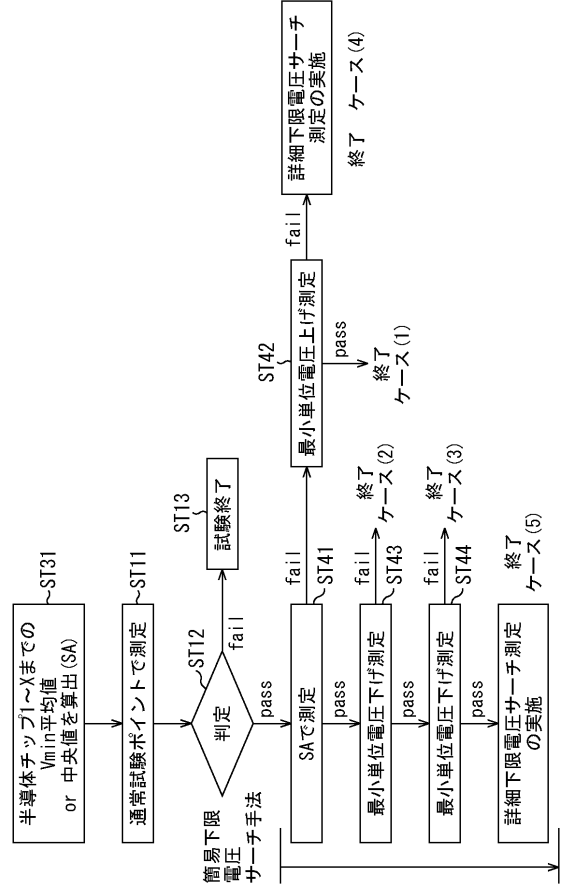
【図4 - 1】



【 図 4 - 2 】

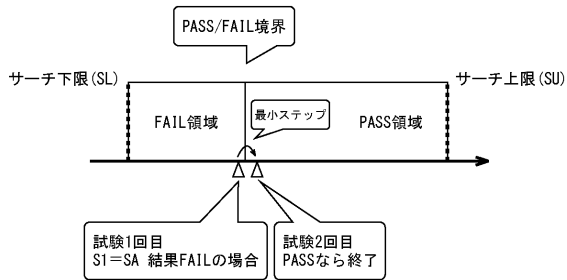


【 図 5 - 1 】



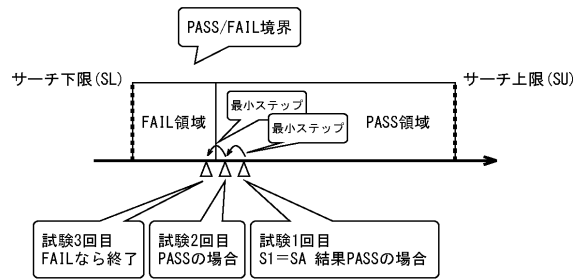
【 図 5 - 2 】

ケース(1) 2回で試験が終了する



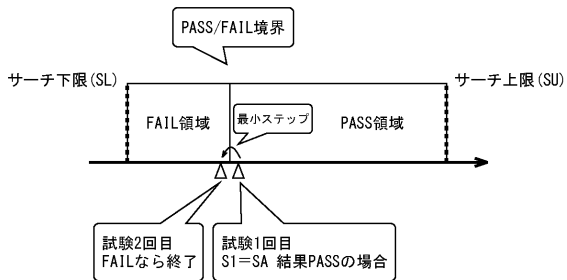
【 図 5 - 4 】

ケース(3) 3回で試験が終了する



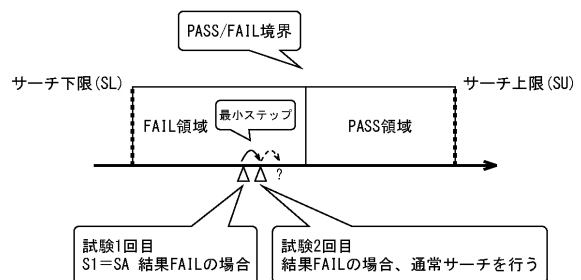
【 図 5 - 3 】

ケース(2) 2回で試験が終了する



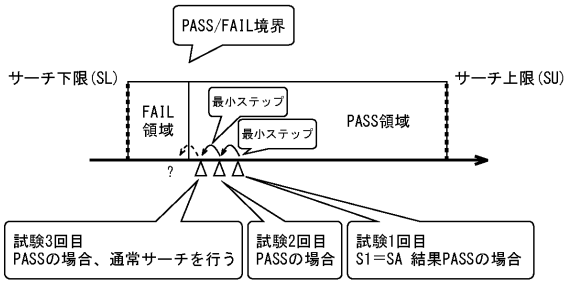
【 図 5 - 5 】

ケース(4) 2回で試験後、詳細サーチを行う

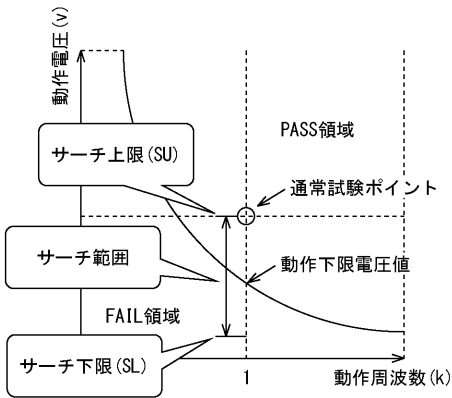


【 図 5 - 6 】

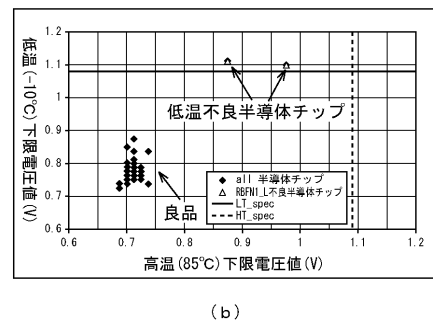
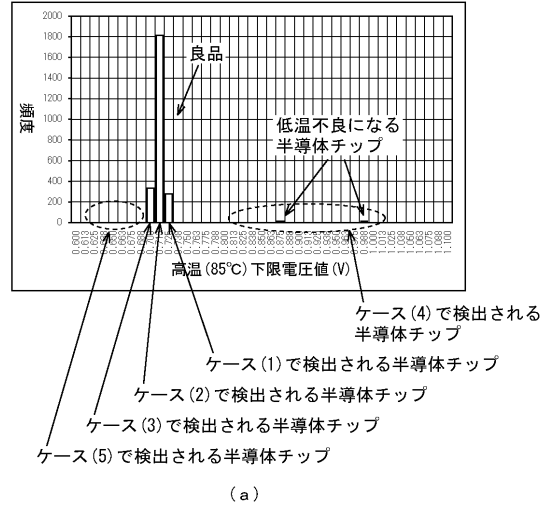
ケース (5) 3回で試験後、詳細サーチを行う



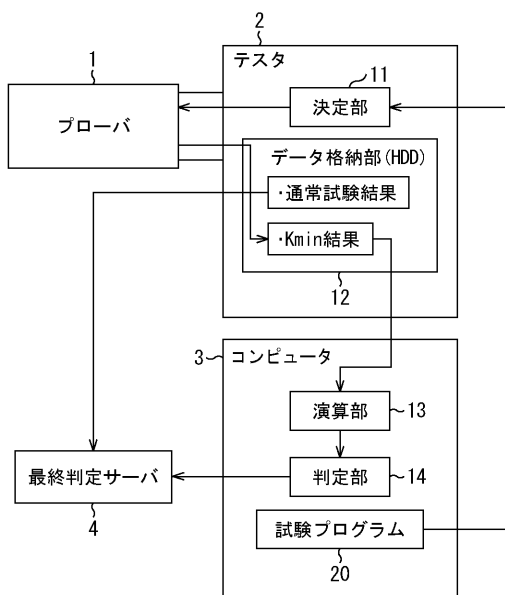
【 図 6 】



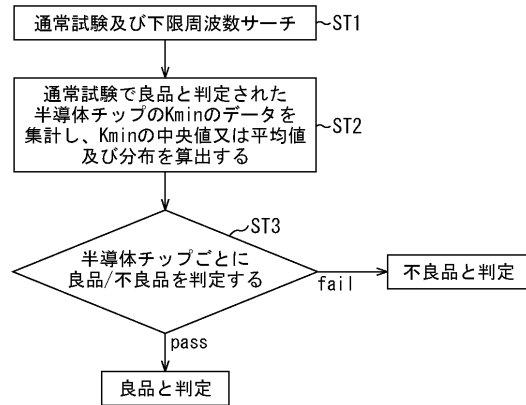
【 図 7 】



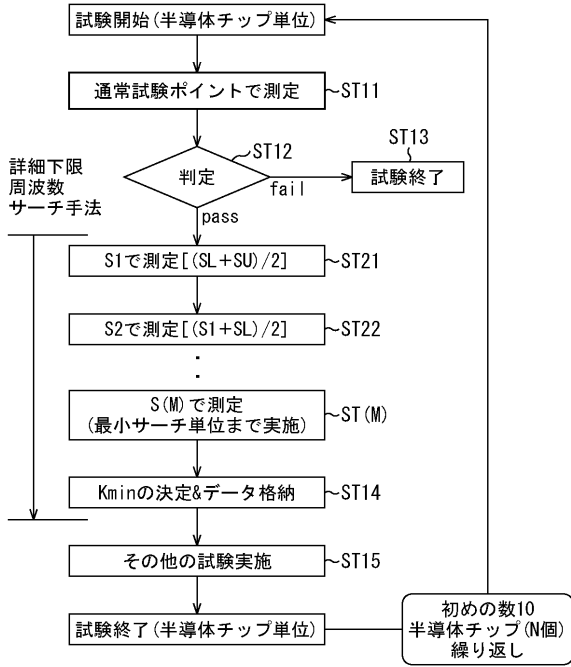
【 図 8 】



【 図 9 】



【 図 1 0 】



【 図 1 1 】

