

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 3 区分  
 【発行日】平成 24 年 3 月 22 日 (2012.3.22)

【公表番号】特表 2007-503661 (P2007-503661A)  
 【公表日】平成 19 年 2 月 22 日 (2007.2.22)  
 【年通号数】公開・登録公報 2007-007  
 【出願番号】特願 2006-533522 (P2006-533522)  
 【国際特許分類】

G 0 6 F 9/38 (2006.01)

【F I】

G 0 6 F 9/38 3 1 0 A

G 0 6 F 9/38 3 1 0 F

G 0 6 F 9/38 3 5 0 B

【誤訳訂正書】  
 【提出日】平成 24 年 2 月 6 日 (2012.2.6)  
 【誤訳訂正 1】  
 【訂正対象書類名】特許請求の範囲  
 【訂正対象項目名】全文  
 【訂正方法】変更  
 【訂正の内容】  
 【特許請求の範囲】  
 【請求項 1】

マイクロプロセッサであって、  
 オペレーションを発行するように構成されたスケジューラと、  
 前記スケジューラによって発行されたメモリオペレーションを受信するように結合され、  
 前記メモリオペレーションを実行するように構成された読み出し／書き込みユニットと  
 を含み、

前記読み出し／書き込みユニットは、前記読み出し／書き込みユニットに発行された複数のメモリオペレーションを識別する情報を記憶するように構成され、前記読み出し／書き込みユニットは、前記複数のメモリオペレーションの 1 つに関して前記マイクロプロセッサ内で行われた予測に基づいてのデータ推測が誤っていたことが検出されたことに応答して、前記スケジューラに対して、前記読み出し／書き込みユニット内の複数のメモリオペレーションの少なくとも 1 つを再発行しなければならないことを示すリプレイ指示を与えるように構成され、前記データ推測は、メモリオペレーションのオペランドを予測すること、及び／又はメモリオペレーションの結果を予測することを含み、

前記スケジューラは、前記読み出し／書き込みユニットからの前記指示に応答して、前記複数のメモリオペレーションのうち前記少なくとも 1 つを再発行するよう構成される、  
 マイクロプロセッサ。

【請求項 2】

前記読み出し／書き込みユニットは、前記複数のメモリオペレーションの 1 つのアドレスと合致するアドレスを有する複数のメモリオペレーションの各々を識別することによって、前記リプレイの指示を生成するように構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 3】

前記読み出し／書き込みユニットは、複数のメモリオペレーションの 1 つのアドレスの推測値、又は前記複数のメモリオペレーションの前記 1 つの前記アドレスの前記推測値とは異なる値であって前記推測値より最近に生成された新たな値の何れかと合致するアドレスを有する前記複数のオペレーションの各々を識別することによって、前記リプレイ指示を

生成するように構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 4】

前記読み出し / 書き込みユニットは、読み出しオペレーションであってかつ前記複数のメモリオペレーションの前記 1 つのアドレスと合致するアドレスを有する前記複数のメモリオペレーションの各々を識別することによって、前記リプレイ指示を生成するよう構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 5】

前記読み出し / 書き込みユニットは、前記複数のメモリオペレーションに含まれる読み出しオペレーションのうちいずれの読み出しオペレーションが書き込みオペレーションのデータを転送したかを追跡するように構成され、書き込みオペレーションのアドレスが誤って推測されたものとして検出された場合、前記読み出し / 書き込みユニットは、前記書き込みオペレーションからデータを転送した前記読み出しオペレーションのより最近のオペレーションのいずれをも識別することによって、前記リプレイ指示を生成するよう構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 6】

前記読み出し / 書き込みユニットは、前記複数のメモリオペレーションの前記一つが発生する前に前記複数のメモリオペレーションのそれぞれを識別することによって、前記リプレイ指示を生成するよう構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 7】

前記読み出し / 書き込みユニットは、データ推測が誤っていたことが検出された、前記複数のメモリオペレーションの前記一つを識別することで前記リプレイ指示を生成するよう構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 8】

前記読み出し / 書き込みユニットは、前記複数のメモリオペレーションの前記一つのアドレスの推測値を、前記複数のメモリオペレーションの前記一つのアドレスの前記推測値とは異なる値であって前記推測値より最近に生成された新しい値と比較することで、前記データ推測の誤りを検出するよう構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 9】

前記読み出し / 書き込みユニットは、読み出しオペレーションの推測結果と、前記読み出しオペレーションの非推測結果と、を比較することで、前記データ推測の誤りを検出するよう構成される、

請求項 1 記載のマイクロプロセッサ。

【請求項 10】

コンピュータシステムであって、

メモリと、

前記メモリに結合されたプロセッサとを含み、

前記プロセッサは、メモリオペレーションを発行するよう構成されたスケジューラと、前記スケジューラによって発行されたメモリオペレーションを受信するよう結合されて前記メモリオペレーションを実行するよう構成された読み出し / 書き込みユニットと、を含み、

前記読み出し / 書き込みユニットは、当該読み出し / 書き込みユニットに発行された複数のメモリオペレーションを識別する情報を記憶するよう構成され、前記複数のメモリオペレーションの 1 つに関して前記プロセッサ内で行われたデータ推測が誤っていたことが検出されたことに応答して、当該読み出し / 書き込みユニット内の前記複数のメモリオペ

レーションの少なくとも1つが再発行されなければならないこと示すリプレイ指示を前記スケジューラに与えるよう構成され、前記データ推測は、メモリオペレーションのオペランドを予測すること、及び/又はメモリオペレーションの結果を予測することを含み、

前記スケジューラは、前記読み出し/書き込みユニットからの前記指示に応答して、前記複数のメモリオペレーションの少なくとも一つを再発行するように構成され、前記スケジューラは前記読み出し/書き込みユニットから分離されている、

コンピュータシステム。

【請求項11】

スケジューラが読み出し/書き込みユニットにオペレーションを発行して当該オペレーションを実行させ、

前記読み出し/書き込みユニットが、前記オペレーションに実行されたデータ推測が誤っていることを検出し、

前記読み出し/書き込みユニットは前記スケジューラから分離しており、前記データ推測は、メモリオペレーションのオペランドを予測すること、及び/又はメモリオペレーションの結果を予測することを含み、前記検出に応答して、前記読み出し/書き込みユニットが、現在前記読み出し/書き込みユニットに発行されている少なくとも1つのオペレーションを識別するリプレイ指示を生成し、

前記生成に応じて、前記スケジューラが、前記読み出し/書き込みユニットに前記少なくとも1つのオペレーションを再発行する、

方法。

【請求項12】

前記生成では、前記読み出し/書き込みユニットが、前記データ推測が誤っていたオペレーションよりもより最近の前記読み出し/書き込みユニット内の全ての未済のオペレーションを識別して、識別された当該オペレーションをリプレイする、1つあるいはそれ以上のリプレイ指示を生成する、

請求項11記載の方法。

【請求項13】

前記生成では、前記読み出し/書き込みユニットが、前記データ推測が誤っていた前記オペレーションのアドレスと合致するアドレスを有する前記読み出し/書き込みユニット内の未済のオペレーションを識別して、識別された当該オペレーションをリプレイする、1つあるいはそれ以上のリプレイ指示を生成する、

請求項11記載の方法。

【請求項14】

前記生成では、前記読み出し/書き込みユニットが、前記データ推測が誤っていたオペレーションのアドレスの推測値と合致するアドレスを有する前記読み出し/書き込みユニット内の未済のオペレーションを識別して、識別された当該オペレーションをリプレイする、1つあるいはそれ以上のリプレイ指示を生成する、

請求項11記載の方法。

【請求項15】

前記読み出し/書き込みユニット内の未済の読み出しオペレーションのどのオペレーションが比較的古い読み出しオペレーションからデータを転送したかを追跡し、

前記比較的古い読み出しオペレーションのアドレスに対して行われたデータ推測が前記指示によって誤っているとして識別された場合、前記生成では、前記読み出し/書き込みユニットが、前記比較的古い読み出しオペレーションからデータを転送した読み出しオペレーションを識別して、識別された当該オペレーションをリプレイする、1つ以上のリプレイ指示を生成する、

請求項11記載の方法。

【請求項16】

前記生成では、前記読み出し/書き込みユニットが、前記データ推測が誤っていたオペレーションを識別して、識別された当該オペレーションをリプレイするリプレイ指示を生

成する、

請求項 1 1 記載の方法。

【請求項 1 7】

前記検出では、前記読み出し / 書き込みユニットが、前記オペレーションのアドレスの推測値を前記オペレーションのアドレスの前記推測値とは異なる値であって前記推測値より最近に生成された新しい値と比較する、

請求項 1 1 記載の方法。

【請求項 1 8】

前記検出では、前記オペレーションの推測結果を前記オペレーションの非推測結果と比較する、

請求項 1 1 記載の方法。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 4 2

【訂正方法】変更

【訂正の内容】

【0 0 4 2】

誤って推測されたオペレーションをリプレイすることに加えて、必要であれば、データ推測検証ロジック 3 0 5 が読み出し / 書き込みユニットで現在未済である他のオペレーションをリプレイすることも生じさせ得る。例えば、幾つかの読み出しオペレーションが書き込みオペレーションの投機的なアドレスに基づく書き込みオペレーションからのデータを転送することができる。書き込みオペレーションの推測アドレスが誤っていると決定されれば（例、書き込みオペレーションのアドレスを生成するオペレーションの実行が推測アドレスに匹敵しない新たなアドレス値を生成すれば）、書き込みの推測アドレスに基づきデータを転送した全ての読み出しオペレーションがリプレイすることができる。同様に、書き込みオペレーションに関する新たなアドレスとアドレスが合致する読み出しオペレーションも、それらのオペレーションが書き込みからのデータを転送可能であるように、リプレイされることが可能である。同様に、データ推測検証ロジック 3 0 5 は、書き込みオペレーションに関するオペランドが結果バスにリブロードキャストされるときを検出し、又、書き込みオペレーションのオペランドの前の値を転送した依存読み出しオペレーションの全てのリプレイを応答可能なようにするよう構成可能である。