

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4635498号
(P4635498)

(45) 発行日 平成23年2月23日 (2011.2.23)

(24) 登録日 平成22年12月3日 (2010.12.3)

(51) Int. Cl. F I
G09F 9/30 (2006.01) G O 9 F 9/30 3 6 5 Z
H01L 27/32 (2006.01) H O 5 B 33/14 A
H01L 51/50 (2006.01)

請求項の数 5 (全 21 頁)

<p>(21) 出願番号 特願2004-212986 (P2004-212986) (22) 出願日 平成16年7月21日 (2004.7.21) (65) 公開番号 特開2006-30855 (P2006-30855A) (43) 公開日 平成18年2月2日 (2006.2.2) 審査請求日 平成19年6月7日 (2007.6.7)</p>	<p>(73) 特許権者 000002185 ソニー株式会社 東京都港区港南1丁目7番1号 (74) 代理人 100082131 弁理士 稲本 義雄 (72) 発明者 建内 満 東京都品川区北品川6丁目7番35号 ソ ニー株式会社内 審査官 小野 博之</p>
--	--

最終頁に続く

(54) 【発明の名称】 表示装置、制御方法、記録媒体、およびプログラム

(57) 【特許請求の範囲】

【請求項1】

EL素子と、

前記EL素子と並列に設けられる容量と、

表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、

前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、

前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、

前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、

前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路と

が各画素に配置されたディスプレイと、

前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、発光動作を行っていた画素に受光動作を行わせる場合、受光動作

10

20

を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御する制御手段と、

受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出する検出手段と

を備える表示装置。

【請求項2】

前記容量は、前記EL素子と並列に設けられる寄生容量とは異なる容量である請求項1に記載の表示装置。

【請求項3】

EL素子と、

前記EL素子と並列に設けられる容量と、

表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、

前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、

前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、

前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、

前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路と

が各画素に配置されたディスプレイを備える表示装置の制御方法において、

前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、

発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御し、

受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出する

ステップを含む制御方法。

【請求項4】

EL素子と、

前記EL素子と並列に設けられる容量と、

表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、

前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、

前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、

前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、

10

20

30

40

50

前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路と

が各画素に配置されたディスプレイを備える表示装置を制御するコンピュータに実行させるプログラムが記録された記録媒体において、

前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、

10

発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御し、

受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出する

ステップを含む処理をコンピュータに実行させるプログラムが記録された記録媒体。

【請求項5】

20

EL素子と、

前記EL素子と並列に設けられる容量と、

表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、

前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、

前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、

前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、

前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路と

30

が各画素に配置されたディスプレイを備える表示装置を制御するコンピュータに実行させるプログラムにおいて、

前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、

発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御し、

40

受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出する

ステップを含む処理をコンピュータに実行させるプログラム。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明は、表示装置、制御方法、記録媒体、およびプログラムに関し、特に、外部から照射された光に対する検出感度を向上させることができるようにする表示装置、制御方法、記録媒体、およびプログラムに関する。

【 背景技術 】

【 0 0 0 2 】

近年、タッチパネルなどを重畳して設けることなく、表示装置に対して各種の情報を直接入力することができる技術が各種提案されている（特許文献 1，2）。

【 0 0 0 3 】

例えば、特許文献 2 には、印加する電圧を制御することによって、それぞれの画素に、
画像を表示する動作である発光動作と、外部からの光を検出する動作である受光動作を行
わせることができるディスプレイが開示されている。このディスプレイにおいては、受光
動作の際、発光動作のときと逆方向の電圧が印加され、そのような逆方向の電圧が印加さ
れた状態で光が照射されたときに画素内で発生されるリーク電流を用いて外部からの光が
検出される。これにより、ユーザは、所定のデータを表す光をディスプレイに照射するこ
とによって、そのデータをディスプレイに直接入力することができる。

10

【 0 0 0 4 】

同様に、外部からの光に応じた所定の動作を行うものとして、特許文献 3 には、光応答
性を有する膜を用い、光入力に応じた発光表示が行われるようにした発光表示素子が、特
許文献 4 には、ストライプ状の電極群を直交させ、その交点にアモルファスシリコンの層
を挟み込むことによって、各交点に光電池を配置するようにした装置がそれぞれ開示され
ている。

20

【 0 0 0 5 】

また、特許文献 5 には、発光素子である有機 EL 素子により、光入力された情報を検出さ
せる技術が開示されている。

【 特許文献 1 】 特開平 1 1 - 5 3 1 1 1 号公報

【 特許文献 2 】 特開 2 0 0 4 - 1 2 7 2 7 2 号公報

【 特許文献 3 】 特開 2 0 0 3 - 1 7 3 8 7 6 号公報

【 特許文献 4 】 特開平 9 - 2 8 2 0 7 8 号公報

【 特許文献 5 】 特開平 7 - 1 7 5 4 2 0 号公報

30

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

ところで、例えば、特許文献 2 に開示されているディスプレイのように、画素で発生さ
れたリーク電流を用いることによって外部からの光の有無を検出する装置においては、単
位面積に含まれる画素を照射した光の量（エネルギー）によって検出感度が定まる。

【 0 0 0 7 】

すなわち、十分な量の光が照射された場合には、それに応じて十分な量のリーク電流が
発生されるから検出感度が高まり、少ない量の光が照射された場合には、それに応じて少
ない量のリーク電流が発生されるから検出感度が低くなる。

40

【 0 0 0 8 】

このように、照射された光の量によって検出感度が定まることから、光の量が多い場合
には問題ないものの、照射された光の量が少ない場合には、外部からの入力を正しく検出
させることができないおそれがあり、問題である。

【 0 0 0 9 】

このことは、外部からの光の入力に応じて所定の動作を行う、他の文献に開示されてい
る素子や装置などにも共通することである。

【 0 0 1 0 】

本発明はこのような状況に鑑みてなされたものであり、外部から照射された光に対する
検出感度を向上させることができるようにするものである。

50

【課題を解決するための手段】

【0011】

本発明の表示装置は、EL素子と、前記EL素子と並列に設けられる容量と、表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路とが各画素に配置されたディスプレイと、前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御する制御手段と、受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出する検出手段とを備える。

10

20

【0012】

前記容量は、前記EL素子と並列に設けられる寄生容量とは異なる容量であるようにすることができる。

【0015】

本発明の制御方法は、EL素子と、前記EL素子と並列に設けられる容量と、表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路とが各画素に配置されたディスプレイを備える表示装置の制御方法において、前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御し、受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出するステップを含む。

30

40

50

【0016】

本発明の記録媒体は、EL素子と、前記EL素子と並列に設けられる容量と、表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路とが各画素に配置されたディスプレイを備える表示装置を制御するコンピュータに実行させるプログラムが記録された記録媒体において、前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御し、受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出するステップを含む処理をコンピュータに実行させるプログラムが記録された記録媒体である。

10

20

【0017】

本発明のプログラムは、EL素子と、前記EL素子と並列に設けられる容量と、表示データを表す信号の伝送に用いられる表示データ信号線に接続されるとともに、発光動作を行わせる画素の選択に用いられる表示ライン選択線を介して導通/非導通が制御される第1のスイッチと、前記EL素子のアノード電極と前記第1のスイッチの間に設けられる第2のスイッチと、前記EL素子のアノード電極に接続され、受光動作を行わせる画素の選択に用いられる読み出しライン選択線を介して導通/非導通が制御される第3のスイッチと、前記EL素子のアノード電極と前記容量の間に設けられる第4のスイッチと、前記第3のスイッチを介して供給された信号をデータに変換し、前記データの伝送に用いられる受光データ信号線に出力する変換回路とが各画素に配置されたディスプレイを備える表示装置を制御するコンピュータに実行させるプログラムにおいて、前記ディスプレイの画素の前記第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素を、前記表示ライン選択線を介して前記第1のスイッチを導通状態として前記表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号を前記EL素子に供給させて前記EL素子を発光させるように制御し、発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素を、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して前記容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御し、受光動作を行っていた画素から前記受光データ信号線を介して供給された前記データを検出するステップを含む処理をコンピュータに実行させる。

30

40

【0019】

50

本発明においては、ディスプレイの画素の第1乃至第4のスイッチが非導通の状態において、所定の画素に発光動作を行わせる場合、発光動作を行わせる画素が、表示ライン選択線を介して前記第1のスイッチを導通状態として表示データを表す信号を導通させ、前記第1のスイッチを非導通状態とした後、前記第2のスイッチを導通状態として、前記第2のスイッチを介して前記表示データを表す信号をEL素子に供給させて前記EL素子を発光させるように制御される。また、発光動作を行っていた画素に受光動作を行わせる場合、受光動作を行わせる画素が、前記第4のスイッチを導通状態、前記第2のスイッチを非導通状態とし、光が照射されることに応じて前記EL素子が発生した電荷を前記第4のスイッチを介して容量に蓄積させ、所定の期間経過後に、前記読み出しライン選択線を介して前記第3のスイッチを導通状態とし、前記容量に蓄積させた電荷を前記第4のスイッチと前記第3のスイッチを介して前記変換回路に供給させ、前記変換回路から前記データを出力させるように制御される。さらに、受光動作を行っていた画素から受光データ信号線を介して供給された前記データが検出される。

10

【発明の効果】

【0021】

本発明によれば、画像の表示と、外部からの光の検出が可能になる。

【0022】

また、本発明によれば、外部からの光に対する検出感度を向上させることができる。

【発明を実施するための最良の形態】

【0029】

以下、本発明の実施の形態について図を参照して説明する。

20

【0030】

図1は、本発明を適用したI/O(IN/OUT)ディスプレイ1の外観の例を示す図である。

【0031】

I/Oディスプレイ1は、それを構成する各画素により、外部から照射された光を検出するIN機能(検出機能)と、所定の画像を表示するOUT機能(表示機能)を実現可能なディスプレイである。

【0032】

図1の円の中に拡大して示すように、I/Oディスプレイ1を構成する各画素は、例えば、TFT(Thin Film Transistor)よりなるスイッチ11、有機または無機のEL素子12、EL素子12に寄生する容量である寄生容量13で表される。すなわち、I/Oディスプレイ1は、アクティブマトリクス駆動が可能な自発光型のELディスプレイである。

30

【0033】

I/Oディスプレイ1においては、その各画素の動作が制御装置2により制御され、IN機能とOUT機能が実現される。

【0034】

ここで、IN機能とOUT機能について説明する。

【0035】

図2および図3は、I/Oディスプレイ1の1画素に相当する回路の例を示す図である。

【0036】

表示ライン選択線(ゲート線)によりTFTのゲート電極Gに正方向の電圧(バイアス)が印加されたとき、図2の実線矢印で示すように、表示データ信号線(ソース線)によりソース電極Sに印加された電圧に応じて、アモルファスシリコンやポリシリコンからなる活性半導体層(チャンネル)中をソース電極Sからドレイン電極D方向に電流が流れる。

40

【0037】

TFTのドレイン電極DにはEL素子のアノード電極が接続されており、TFTのチャンネル中を電流が流れることにより生じるアノード-カソード電極間の電位差に応じて、図2の白抜き矢印で示すようにEL素子が発光する。

【0038】

EL素子からの光はディスプレイの外部に出射される。従って、このような画素の動作に

50

より画像の表示、すなわち、OUT機能が実現される。

【0039】

一方、TFTのゲート電極Gに0V近傍かまたは逆方向の電圧が表示ライン選択線により印加された場合、ソース電極Sに表示データ信号線により電圧が印加されているときでもチャンネル中を電流が流れず、EL素子のアノード-カソード電極間には電位差が生じないから発光しない。

【0040】

この状態で、外部からの光が白抜き矢印で示すように図3の画素を照射したとき、TFTのチャンネルの光伝導性によりゲート電極Gが開き(チャンネルができ)、微量ではあるがドレイン電極Dからソース電極S方向にリーク電流(オフ電流)が流れる。また、EL素子において、リーク電流が発生される。

10

【0041】

このことから、0V近傍かまたは逆方向の電圧を印加した画素(TFT、EL素子)を流れるリーク電流を増幅してその有無を検出することによって、画素に対して外部から光が照射されたのか否かを識別することが可能になる。また、リーク電流の量によって、光の量も識別することが可能になる。すなわち、これによりIN機能が実現される。

【0042】

例えば、ユーザは、このような画素からなるディスプレイに所定のデータを表す光を当てることによって、当てた光をディスプレイに検出させることができ、光を介してデータを入力することができる。

20

【0043】

以下、図2に示すように正方向の電圧が印可されたときの画素(EL素子)の動作を発光動作と、図3に示すように、逆方向の電圧が印可され、外部から照射された光に応じてリーク電流が発生する画素の動作を受光動作という。

【0044】

図4は、図2および図3に示す画素の電流特性を示す図である。縦軸は画素中の電流の値を表し、横軸はゲート電極Gに印加された電圧の値を表す。

【0045】

計測結果を表す線 L_1 は、正方向の電圧が印加された状態で光が照射されたときに画素で検出される電流(TFTのチャンネル中を流れる電流と、EL素子が発生する電流)の値を表しており、線 L_2 は、正方向の電圧が印加された状態で光が照射されていないときに画素で検出される電流の値を表している。

30

【0046】

この線 L_1 および L_2 により、正方向の電圧が印加されている場合は、外部からの光の有無に関わらず、検出される電流値には差がみられないことがわかる。

【0047】

一方、図4の線 L_3 は、逆方向の電圧が印加されている状態で外部から光が照射されたときに、その画素で検出された電流の値を表しており、線 L_4 は、逆方向の電圧が印加されている状態で外部から光が照射されていないときに、その画素で検出された電流の値を表している。

40

【0048】

線 L_3 と線 L_4 を比較してわかるように、逆方向の電圧が印加されている場合、外部から光が照射されたときと、照射されていないときとで、その画素で検出される電流に差が生じている。例えば、約-5ボルトの電圧(逆方向の電圧)が印加されている状態において、外部から所定の光量の光が照射された場合、「 $1E-8(A)$ 」程度の電流(TFTの活性半導体層中を流れる電流と、EL素子により発生された電流)が検出される。

【0049】

図4においては、外部から光が照射されていない場合であっても、「 $1E-10(A)$ 」程度の微小な電流が発生していることが線 L_4 により示されているが、これは計測中のノイズによるものである。なお、RGBのうちのいずれの色を発光するEL素子の画素であっ

50

ても、図4に示すものとほぼ同様の計測結果が得られる。

【0050】

図5は、図4の0V近傍を拡大して示す図である。

【0051】

図5の線L₃と線L₄により示されるように、0V近傍の電圧が印加されている状態でも、光が照射されている場合と、照射されていない場合とで、その電流値に差が検出される。

【0052】

従って、0V近傍の電圧を印加している状態でも、発生した電流を増幅させることで、この差、すなわち、光が照射されているか否かの検出が可能となる。

10

【0053】

このことから、積極的に逆方向の電圧を印加することなく、ゲート電圧が0V近傍の値になるように制御することで、ある画素に受光動作を行わせることができる。

【0054】

ゲート電圧が0V近傍の値になるように制御して受光動作を行わせることにより、逆方向の電圧を印加してその動作を行わせる場合に較べて、逆方向の電圧の分だけ消費電力を抑えることができる。

【0055】

また、制御する電圧の数が少なくなるため、その制御、さらにはシステム構成が容易になる。すなわち、ゲート電圧が0V近傍の値になるように制御することは、正方向の電圧が印加されないように制御することでもあるから、正方向の電圧が印加されるようにゲート電圧を制御する制御線や電源回路だけをもって実現することができる（逆方向の電圧が印加されるようにゲート電圧を制御する制御線を別に設ける必要がない）。

20

【0056】

これにより、ディスプレイの駆動基板やシステム基板上の電源回路の構成を簡略化することができ、低消費電力化を実現することができるだけでなく、基板上の限られたスペースの効率的な利用も実現することができる。

【0057】

さらに、逆方向の電圧を印加しないようにすることにより、逆方向の電圧を印加したときに生じることのあるTFTやEL素子の破壊を回避することができる。例えば、チャンネル長（L長）を長くすることでTFTの耐電圧性を高めることができるが、この場合、導通時の電流が下がってしまい、十分な電流を確保するためには、チャンネル幅（W長）を大きくする必要はある。

30

【0058】

この結果、TFTを流れる電流値を変えずに耐電圧性を高めるためには、1つのTFTのサイズを大きくする必要があり、各画素のサイズが小さい高精細なディスプレイの各画素に、そのTFTを配置することが困難となる。

【0059】

従って、逆方向の電圧をなくすことで、TFTやEL素子の耐压設計が容易になり、かつ、TFTやEL素子そのもののサイズを小さくすることができ、これにより、高精細なディスプレイを実現することが可能になる。

40

【0060】

以上のように、各画素にTFTとEL素子が設けられているI/Oディスプレイ1によっては、画像の表示だけでなく、0V近傍か、それより逆方向の電圧を印加することによって、画素を用いて外部からの光を検出させることが可能になる。

【0061】

ところで、このように発光動作だけでなく受光動作が可能な画素からなるディスプレイにおいては、受光動作を行っている画素を照射する光の量（エネルギー）によって、EL素子の光電効果により発生されるリーク電流の量が異なる。

【0062】

50

従って、照射する光の量が多い程、発生されるリーク電流の量が多くなることから、受光感度は上がり、一方、照射する光の量が少ない程、発生されるリーク電流の量が少なくなることから、受光感度は下がることになる。

【 0 0 6 3 】

そこで、図 1 の I/O ディスプレイ 1 においては、受光動作を行っている画素が外部からの光を受けることに応じて発生した電荷を所定の期間だけ所定の容量に蓄積させておき、蓄積させておいた電荷の量（電流の量）をまとめて検出することにより、受光感度を上げるようになされている。

【 0 0 6 4 】

すなわち、光を受けることに応じて発生された電流の量を、その発生直後に検出し、外部からの光の入力の有無を検出するのではなく、所定の期間に発生された全体の電流の量に基づいて、外部からの光の入力の有無が検出されることになる。

【 0 0 6 5 】

電荷を蓄積する容量には、例えば、EL 素子 1 2 に並列に接続される寄生容量 1 3 が用いられる。

【 0 0 6 6 】

ここで、図 6 および図 7 を参照して回路の動作について説明する。図 1 の回路と対応する構成には同一の符号を付してある。

【 0 0 6 7 】

この例においては、外部からの光の検出が EL 素子 1 2 が発生するリーク電流に基づいて行われるものとする。また、受光動作は、逆方向のバイアスを積極的に印可するのではなく、スイッチ 1 1 (TFT) に印可する電圧を 0 V 近傍とすること（スイッチ 1 1 を非導通にすること）により行われるものとする。

【 0 0 6 8 】

図 6 は、発光動作（画像の表示）を行う回路の状態の例を示す図である。

【 0 0 6 9 】

図 6 に示すように、スイッチ 1 1 を導通状態とし、正方向のバイアスを印加した場合、EL 素子 1 2 に順方向の発光電流 I_{el1} が流れ、素子が発光する。このとき、寄生容量 1 3 には、EL 素子 1 2 のアノード電極側に正電荷が、カソード電極側に負電荷が、それぞれ発光電流 I_{el1} の量に応じた量だけ蓄積される。例えば、発光電流 I_{el1} の量が多く、発光のレベルが高い程（輝度が高い程）、EL 素子 1 2 の両電極間にかかる電位差が大きくなり、寄生容量 1 3 に蓄積される電荷の量も多くなる。

【 0 0 7 0 】

図 7 は、受光動作を行う回路の状態の例を示す図である。

【 0 0 7 1 】

図 7 に示すように、0 V 近傍のバイアスを印可した状態（スイッチ 1 1 を非導通にした状態）で外部から光が照射された場合、発光電流 I_{el1} と反対方向の受光電流 I_{el2} が流れる。

【 0 0 7 2 】

このとき EL 素子 1 2 は発光しない。また、発光電流 I_{el1} と受光電流 I_{el2} は向きが逆であるため、発光動作のときと反対の極性の電荷が寄生容量 1 3 に蓄積される。

【 0 0 7 3 】

この状態は所定の期間保持される。従って、その所定の期間に EL 素子 1 2 により発生された電荷が全て寄生容量 1 3 に蓄積される。

【 0 0 7 4 】

所定の期間の経過後、寄生容量 1 3 に蓄積された全体の電荷の量に基づいて外部からの入力検出される。すなわち、寄生容量 1 3 に接続されるパス（図示せず）から、蓄積された電荷全体が取り出され、入力検出される。

【 0 0 7 5 】

このように、所定の期間に発生された電荷全体に基づいて外部からの入力検出するよ

10

20

30

40

50

うにしたため、発生された電荷を順次取り出して外部からの入力を検出する場合に較べて、電荷の量を表す信号（電流値を表す信号、電流値を電圧値に変換して得られる電圧値を表す信号）の振幅を大きくとることができ、それに基づいて行う入力の検出が容易になる。

【 0 0 7 6 】

次に、図 8 乃至図 1 2 を参照して、発光から受光までの一連の動作を、より具体的な回路の例を用いて説明する。

【 0 0 7 7 】

図 8 は、I/Oディスプレイ 1 を構成する各画素内の回路の例を示す図である。図 6 等に対応する構成には同一の符号を付してある。

10

【 0 0 7 8 】

スイッチSW 1 乃至SW 3 は、アモルファスシリコンやポリシリコンなどで形成されるスイッチング素子である。

【 0 0 7 9 】

このうちのスイッチSW 1（例えば、図 6 のスイッチ 1 1 に対応する）は、表示ライン選択線 2 2 によりその導通 / 非導通が制御され、導通状態のとき、表示データ信号線 2 1 から供給される、表示データを表す信号を回路群 3 1 に出力する。表示データを表す信号は、例えば、制御装置 2 から供給されてくるものである。

【 0 0 8 0 】

スイッチSW 2 は、制御装置 2 によるEL素子発光制御に従って、その導通 / 非導通が制御され、導通状態のとき、回路群 3 1 の出力をEL素子 1 2 に供給する。

20

【 0 0 8 1 】

スイッチSW 3 は、読み出しライン選択線 2 3 によりその導通 / 非導通が制御され、導通状態のとき、EL素子 1 2 が所定の期間光の照射を受けることにより発生したリーク電流（寄生容量 1 3 に蓄積された電荷）を回路群 3 2 に供給する。すなわち、スイッチSW 3 は、受光動作が開始されてから所定の期間経過後に導通状態にされるスイッチである。

【 0 0 8 2 】

回路群 3 1 は、例えば、表示データ書き込み回路、閾値ばらつき補正回路などからなる。表示データ書き込み回路は、スイッチSW 1 から供給されてきた信号を一時的に蓄積し、EL素子 1 2 を発光させるためのI/V（電流 / 電圧）変換を行う回路である。閾値ばらつき補正回路は、例えば、スイッチSW 1 の出力に現れる信号のばらつきを補正する回路（TFTの閾値補正回路）である。

30

【 0 0 8 3 】

回路群 3 2 は、例えば、読み出し回路、電流・電圧増幅回路、A/D(Analog/Digital)変換回路などからなる。読み出し回路は、EL素子 1 2 で発生された受光信号をスイッチSW 3 を介して読み出す回路であり、電流・電圧増幅回路は、受光電流や、受光電流に対応する電圧を増幅させる回路である。A/D変換回路は、電流・電圧増幅回路により増幅された電流値、電圧値をデジタルデータ（受光データ）に変換し、受光データ信号線 2 4 に出力する。受光データ信号線 2 4 に出力された受光データは制御装置 2 に供給され、制御装置 2 により外部からの光の入力が検出される。

40

【 0 0 8 4 】

図 8 においては、スイッチSW 1 乃至SW 3 がいずれも非導通の状態である。この状態は、発光動作、受光動作のいずれの動作も行われていない状態である。

【 0 0 8 5 】

このような状態の画素に発光動作を行わせる場合、始めに、図 9 に示すように、表示ライン選択線 2 2 によりスイッチSW 1 が導通状態にされる。このとき、表示データ信号線 2 1 から供給されてきた表示データを表す信号がスイッチSW 1 を介して回路群 3 1 に入力される。回路群 3 1 においてはI/V変換やばらつきの補正が行われる。

【 0 0 8 6 】

次に、図 1 0 に示すように、スイッチSW 1 が非導通状態にされた後に、制御装置 2 によ

50

りEL素子発光制御が行われ、スイッチSW 2 が導通状態にされることに応じて、表示データに相当する発光電流 I_{el1} が回路群3 1からEL素子1 2に流れる。これにより、表示データに応じたレベルでEL素子1 2が発光する。

【0087】

このとき、EL素子1 2のアノード - カソード電極間には、発光のレベルに相当する電位差、すなわち表示データに相当する電位差がかかっており、電位差に応じた電荷が寄生容量1 3に蓄積される。この図10の状態が、図6の状態に相当する。

【0088】

次に、発光動作を受光動作に切り替える場合、図11に示すように、スイッチSW 2 が非導通状態にされ、この状態が所定の期間保持される。外部からの光を受けることに応じてEL素子1 2により発生された電荷（受光信号 I_{el2} ）は寄生容量1 3に蓄積される。図11の例においては、EL素子1 2のカソード電極側のインピーダンスがアノード電極側と較べて低いため、寄生容量1 3のカソード電極側の電荷は抜けることになるが、アノード電極側には電荷を放電するパスが無いいため負電荷が蓄積され続ける。この図11の状態が、図7の状態に相当する。

10

【0089】

図11の状態が所定の期間保持された後、図12に示すように、読み出しライン選択線2 3によりスイッチSW 3 が導通状態にされ、寄生容量1 3に蓄積された量の電荷に対応する電流がスイッチSW 3 を介して回路群3 2に供給される。また、スイッチSW 3 が導通状態にされている間にEL素子1 2により発生された受光信号 I_{el2} も回路群3 2に供給される。

20

【0090】

回路群3 2においては、供給されてきた信号に対して増幅等の所定の処理が施され、得られた受光データが受光データ信号線2 4を介して制御装置2に出力される。

【0091】

以上の動作により、寄生容量1 3に蓄積された全体の電荷の量に基づいて、外部からの入力の検出が行われることになる。このように各画素の動作を制御する制御装置2の処理についてはフローチャートを参照して後述する。

【0092】

図13は、制御装置2の構成例を示すブロック図である。

30

【0093】

CPU(Central Processing Unit)1 0 1は、ROM(Read Only Memory)1 0 2に記憶されているプログラム、または、記憶部1 0 6からRAM(Random Access Memory)1 0 3にロードされたプログラムに従って各種の処理を実行する。RAM1 0 3にはまた、CPU1 0 1が各種の処理を実行する上において必要なデータなどが適宜記憶される。

【0094】

CPU1 0 1、ROM1 0 2、およびRAM1 0 3は、バス1 0 4を介して相互に接続されている。このバス1 0 4にはまた、入出力インタフェース1 0 5も接続されている。

【0095】

入出力インタフェース1 0 5には、I/Oディスプレイ1の他、ハードディスクなどより構成される記憶部1 0 6、ネットワークを介しての通信処理を行う通信部1 0 7などが接続される。

40

【0096】

入出力インタフェース1 0 5にはまた、必要に応じてドライブ1 0 8が接続され、磁気ディスク、光ディスク、光磁気ディスク、或いは半導体メモリなどよりなるリムーバブルメディア1 0 9が適宜装着され、それから読み出されたコンピュータプログラムが、必要に応じて記憶部1 0 6にインストールされる。

【0097】

図14は、制御装置2の機能構成例を示すブロック図である。

【0098】

50

図 1 4 に示す構成の少なくとも一部は、図 1 3 の CPU 1 0 1 により所定のプログラムが実行されることで実現される。

【 0 0 9 9 】

制御部 1 2 1 は、例えば、取得した表示データを表示制御部 1 2 2 に出だし、発光動作を行う I/O ディスプレイ 1 の画素を用いて表示データを表示させる（表示データに対応するレベルで発光させる）。

【 0 1 0 0 】

また、制御部 1 2 1 は、受光制御部 1 2 3 を制御して、I/O ディスプレイ 1 の所定の画素に受光動作を行わせる。制御部 1 2 1 は、検出部 1 2 4 から受光データが供給されてきたとき、それに基づいて所定の処理を行う。

【 0 1 0 1 】

表示制御部 1 2 2 は、制御部 1 2 1 から供給されてきた表示データに基づいて、発光動作を行わせる画素のラインを表示ライン選択線 2 2 により選択し、表示データを表す信号を表示データ信号線 2 1 から供給させることによって、選択したラインの画素に発光動作を行わせる。また、表示制御部 1 2 2 は、所定のタイミングで EL 素子発光制御を行い、スイッチ SW 2 を導通状態にさせる。

【 0 1 0 2 】

受光制御部 1 2 3 は、制御部 1 2 1 による制御に従って、受光動作を行わせる画素のラインを読み出しライン選択線 2 3 により選択し、受光動作が開始されてから所定の期間検出後、スイッチ SW 3 を導通状態にする。

【 0 1 0 3 】

検出部 1 2 4 は、受光データ信号線 2 4 を介して供給されてくる受光データに基づいて、光を介して外部から入力されたデータを検出し、検出した受光データを制御部 1 2 1 に出力する。

【 0 1 0 4 】

次に、図 1 5 のフローチャートを参照して、以上のような構成を有する制御装置 2 により行われる I/O ディスプレイ 1 の制御処理について説明する。例えば、図 8 に示すような状態で、制御部 1 2 1 から表示制御部 1 2 2 に表示データが供給されたときにこの処理が開始される。

【 0 1 0 5 】

ステップ S 1 において、表示制御部 1 2 2 は、制御部 1 2 1 から供給されてきた表示データに基づいて、発光動作を行わせる画素のラインを表示ライン選択線 2 2 により選択し、選択したラインの画素のスイッチ SW 1 を導通状態（ON）にさせる（図 9）。

【 0 1 0 6 】

また、表示制御部 1 2 2 は、ステップ S 2 において、発光動作を行わせる画素に対して、表示データを表す信号を表示データ信号線 2 1 から供給し、ステップ S 3 に進み、EL 素子発光制御を行う。これによりスイッチ SW 2 が導通状態になり、回路群 3 1 において所定の処理が施されることによって得られた発光電流 I_{el1} が EL 素子 1 2 に流れ、EL 素子 1 2 が発光する（図 1 0）。

【 0 1 0 7 】

なお、表示制御部 1 2 2 によっては、EL 素子発光制御の前にスイッチ SW 1 を非導通状態（OFF）にすること、および、EL 素子 1 2 を発光させた後にスイッチ SW 2 を非導通状態にすることも行われる。

【 0 1 0 8 】

表示制御部 1 2 2 は、ステップ S 4 において、発光動作を行わせた画素の動作を受光動作に切り替えるか否かを判定し、切り替えないと判定した場合、ステップ S 1 に戻り、上述した処理を繰り返す。

【 0 1 0 9 】

ステップ S 4 において、発光動作を行わせた画素の動作を受光動作に切り替えたと表示制御部 1 2 2 により判定された場合、処理はステップ S 5 に進む。

10

20

30

40

50

【 0 1 1 0 】

ステップ S 5 においては、スイッチ SW 2 の非導通状態は保持され、光を受けることに応じて EL 素子 1 2 により発生された電荷が寄生容量 1 3 に蓄積され続ける (図 1 1) 。

【 0 1 1 1 】

ステップ S 6 において、受光制御部 1 2 3 は、受光動作を行わせている画素のスイッチ SW 2 が非導通状態になってから所定の期間経過したか否かを判定し、経過したと判定するまで待機する。

【 0 1 1 2 】

受光制御部 1 2 3 は、ステップ S 6 において、スイッチ SW 2 が非導通状態になってから所定の期間経過したと判定した場合、ステップ S 7 に進み、受光動作を行わせた画素のスイッチ SW 3 を導通状態にすることで、EL 素子 1 2 により発生され、寄生容量 1 3 に蓄積されていた電荷に対応する信号を回路群 3 2 に供給させる。

10

【 0 1 1 3 】

回路群 3 2 に供給された受光電流 I_{el2} に対しては、増幅等の所定の処理が施され、得られた受光データが受光データ信号線 2 4 を介して制御装置 2 の検出部 1 2 4 に供給される (図 1 2) 。

【 0 1 1 4 】

ステップ S 8 において、検出部 1 2 4 は、受光データ信号線 2 4 を介して供給されてきた受光データを検出し、検出した受光データを制御部 1 2 1 に出力する。

【 0 1 1 5 】

20

ステップ S 9 において、受光制御部 1 2 3 は、受光動作を終了させるか否かを判定し、終了させないと判定した場合、スイッチ SW 3 を非導通状態にさせた後、ステップ S 5 に戻り、それ以降の処理を行わせる。受光制御部 1 2 3 は、ステップ S 9 において、終了させると判定したとき、処理を終了させる。

【 0 1 1 6 】

以上の処理をそれぞれの画素に繰り返し行わせることによって、画像の表示と光の検出を行わせることができる。また、その光の検出の際の受光感度を上げることが可能になる。

【 0 1 1 7 】

以上においては、EL 素子 1 2 により発生された電荷を蓄積する素子として寄生容量 1 3 が用いられるとしたが、図 1 6 に示すように、EL 素子 1 2 に寄生する容量ではない容量 1 3 1 を、EL 素子 1 2 に並列に設けるようにしてもよい。

30

【 0 1 1 8 】

これにより、EL 素子 1 2 により発生された電荷を、寄生容量 1 3 1 に依存することなく任意の量だけ容量 1 3 1 に蓄積させることができる。

【 0 1 1 9 】

また、図 1 7 に示すように、EL 素子 1 2 に対して容量 1 3 1 を並列に接続するかしないかを切り替えることができるように、EL 素子 1 2 のアノード電極と容量 1 3 1 の間にスイッチ SW 4 を挿入するようにしてもよい。

【 0 1 2 0 】

40

スイッチ SW 4 は、EL 素子 1 2 が受光動作を行っているときには導通状態にされ、発光動作を行っているとき (発光動作を開始するとき) には非導通状態にされる。EL 素子 1 2 に並列に接続される容量 1 3 1 は、発光動作時には時定数を増加させる素子として働き、EL 素子 1 2 に常時接続されている場合には発光の応答性を損う作用を及ぼすため、このように発光動作のときに EL 素子 1 2 に対して切り離すことができるようにすることにより、発光時の応答性が損なわれることを防止することができる。

【 0 1 2 1 】

このように、EL 素子 1 2 により発生された電荷を蓄積する容量である容量 1 3 1 は、それぞれの画素内に設けられるものに限らず、図 1 8 に示すように、画素の外に、読み出しライン選択線 2 3 に接続されるようにして設けられるようにしてもよい。図 1 8 の例にお

50

いては、画素の内部にはスイッチSW 1 , SW 2 , SW 3、EL素子 1 2、寄生容量 1 3、および回路群 3 1 が設けられるものとし、容量 1 3 1 は、その外側（ゲート線（表示ライン選択線 2 2）とソース線（表示データ信号線 2 1）で囲まれる範囲の外側）に設けられる。

【 0 1 2 2 】

図 1 9 は、EL素子 1 2 により発生された電荷を蓄積する容量である容量 1 3 1 が、ディスプレイの外側に設けられる例を示している。ここで、ディスプレイとは、スイッチSW 1 , SW 2 , SW 3、EL素子 1 2、寄生容量 1 3、および回路群 3 1 が設けられる画素が複数配列して構成されるディスプレイ面をいい、図 1 9 の例においては、このディスプレイ面の外側に容量 1 3 1 と回路群 3 2 が設けられている。

【 0 1 2 3 】

すなわち、EL素子 1 2 により発生された電荷を蓄積することができる位置であれば、図 1 8、図 1 9 に示すように、画素の外部、ディスプレイの外部などの様々な位置に容量 1 3 1 を設けることが可能である。

【 0 1 2 4 】

以上においては、図 1 に示したように、制御装置 2 はI/Oディスプレイ 1 に内蔵されるとしたが、当然、I/Oディスプレイ 1 の外部に設けられるようにしてもよい。

【 0 1 2 5 】

上述した一連の処理は、ハードウェアにより実行させることもできるが、ソフトウェアにより実行させることもできる。

【 0 1 2 6 】

一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば、汎用のパーソナルコンピュータなどに、ネットワークや記録媒体からインストールされる。

【 0 1 2 7 】

この記録媒体は、図 1 3 に示されるように、装置本体とは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク（フレキシブルディスクを含む）、光ディスク（CD-ROM(Compact Disk-Read Only Memory)、DVD(Digital Versatile Disk)を含む）、光磁気ディスク（MD（登録商標）(Mini-Disk)を含む）、もしくは半導体メモリなどよりなるリムーバブルメディア 1 0 9 により構成されるだけでなく、装置本体に予め組み込まれた状態でユーザに提供される、プログラムが記録されているROM 1 0 2 や、記憶部 1 0 6 に含まれるハードディスクなどで構成される。

【 0 1 2 8 】

なお、本明細書において、各ステップは、記載された順序に従って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

【 図面の簡単な説明 】

【 0 1 2 9 】

【 図 1 】 本発明を適用したI/Oディスプレイの外観の例を示す図である。

【 図 2 】 OUT機能について示す図である。

【 図 3 】 IN機能について示す図である。

【 図 4 】 電流特性の例を示す図である。

【 図 5 】 図 4 の 0 V 近傍を拡大して示す図である。

【 図 6 】 画素内に設けられる回路の動作を示す図である。

【 図 7 】 画素内に設けられる回路の他の動作を示す図である。

【 図 8 】 回路の具体例を示す図である。

【 図 9 】 図 8 の回路の動作を示す図である。

【 図 1 0 】 図 8 の回路の他の動作を示す図である。

【 図 1 1 】 図 8 の回路のさらに他の動作を示す図である。

【 図 1 2 】 図 8 の回路の動作を示す図である。

10

20

30

40

50

- 【図13】制御装置の構成例を示すブロック図である。
- 【図14】制御装置の機能構成例を示すブロック図である。
- 【図15】制御装置の制御処理を説明するフローチャートである。
- 【図16】回路の具体例を示す図である。
- 【図17】回路の他の具体例を示す図である。
- 【図18】回路のさらに他の具体例を示す図である。
- 【図19】回路の具体例を示す図である。

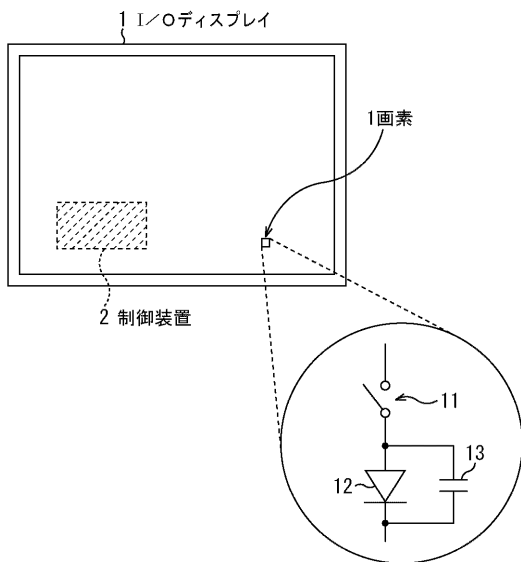
【符号の説明】

【0130】

1 I/Oディスプレイ, 2 制御装置, 11 スイッチ, 12 EL素子, 13 寄生容量, 121 制御装置, 122 表示制御部, 123 受光制御部, 124 検出部

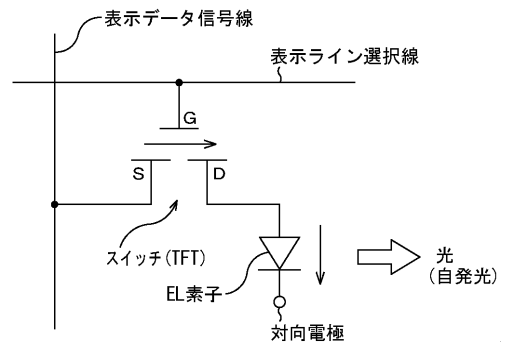
【図1】

図1



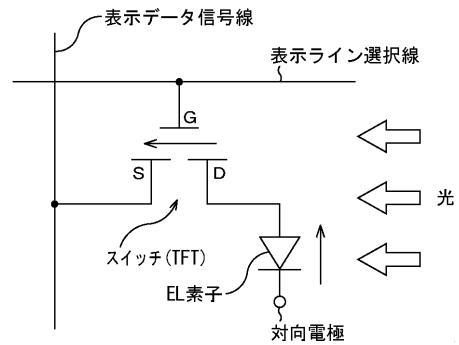
【図2】

図2



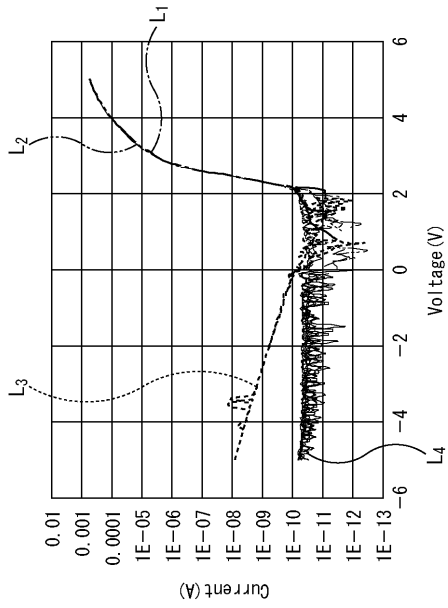
【図3】

図3



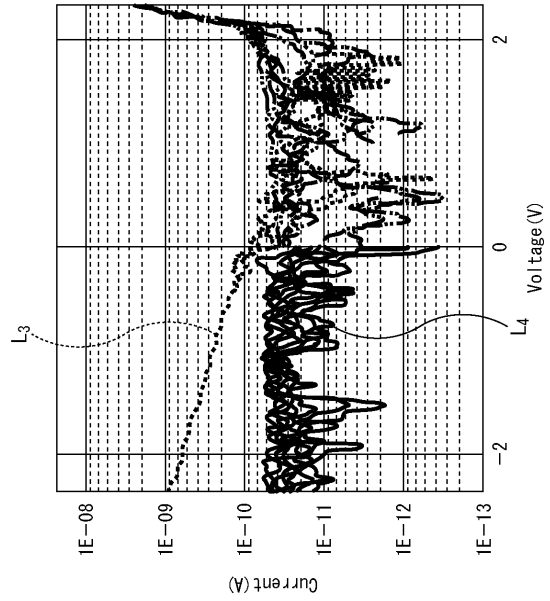
【図4】

図4



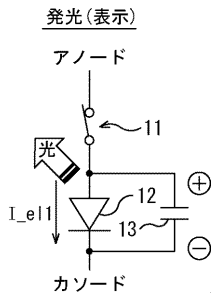
【図5】

図5



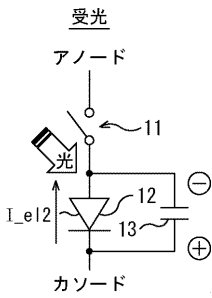
【図6】

図6



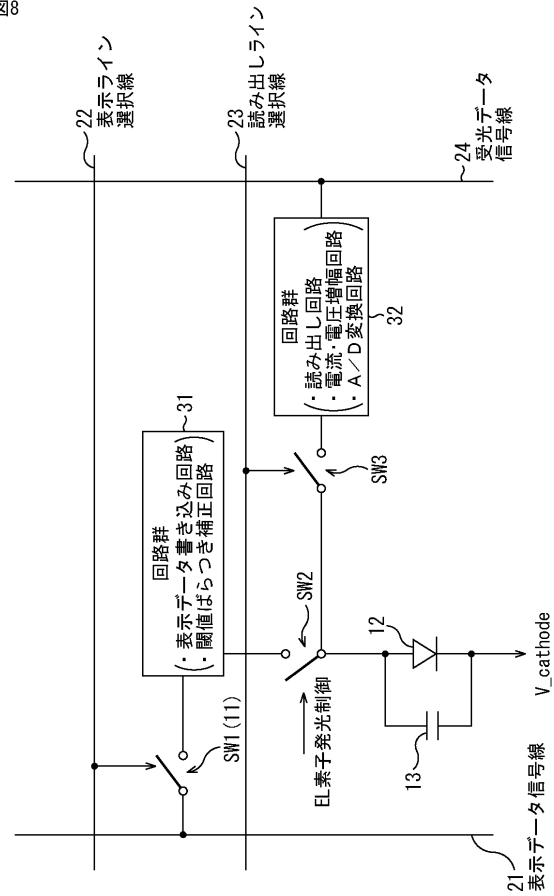
【図7】

図7

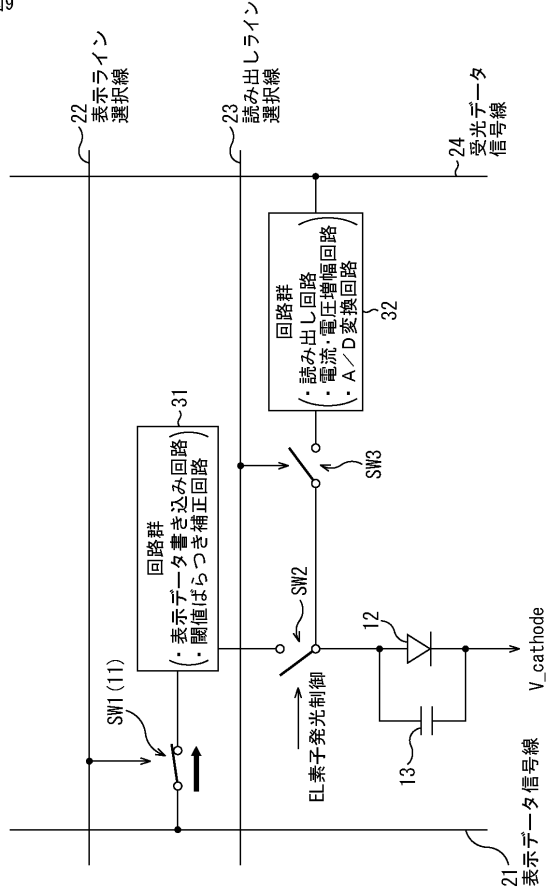


【図8】

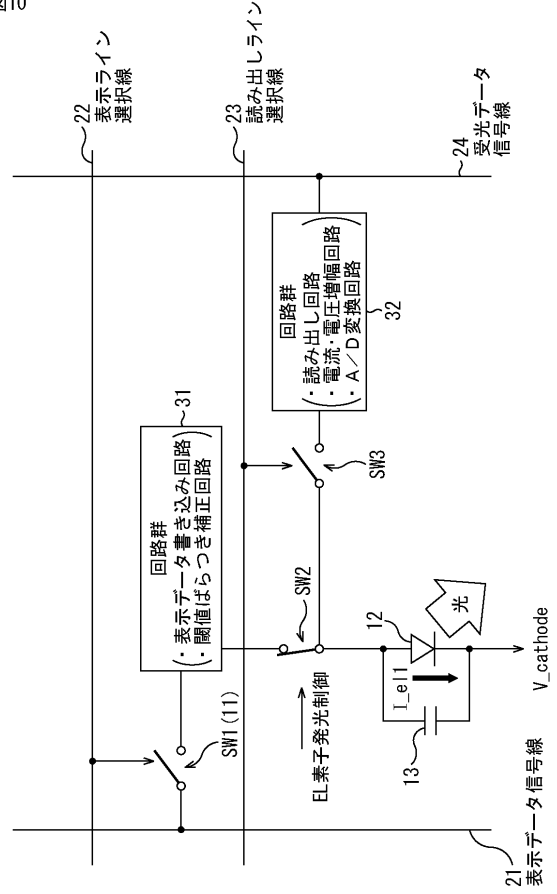
図8



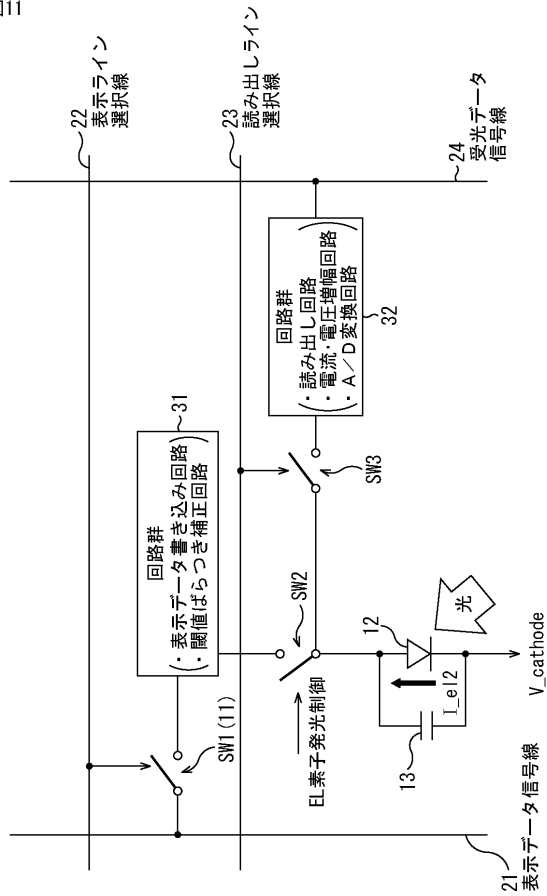
【図9】
図9



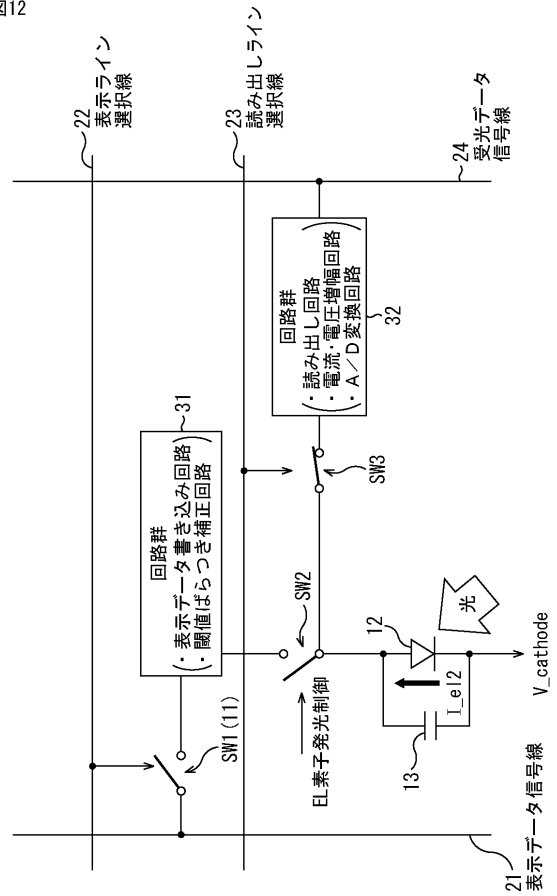
【図10】
図10



【図11】
図11

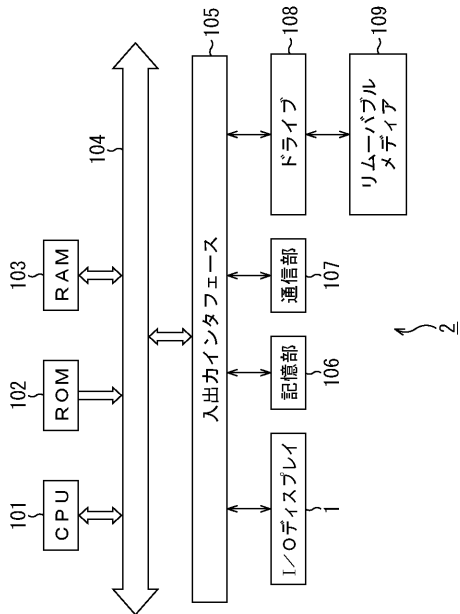


【図12】
図12



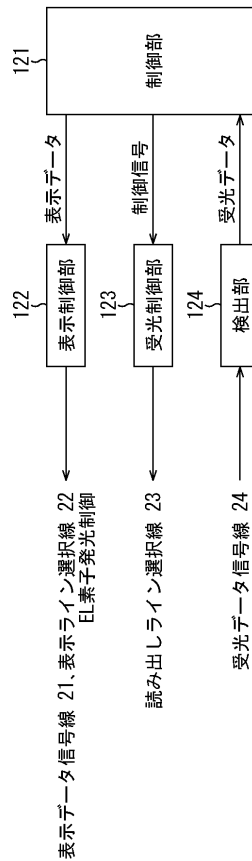
【図13】

図13



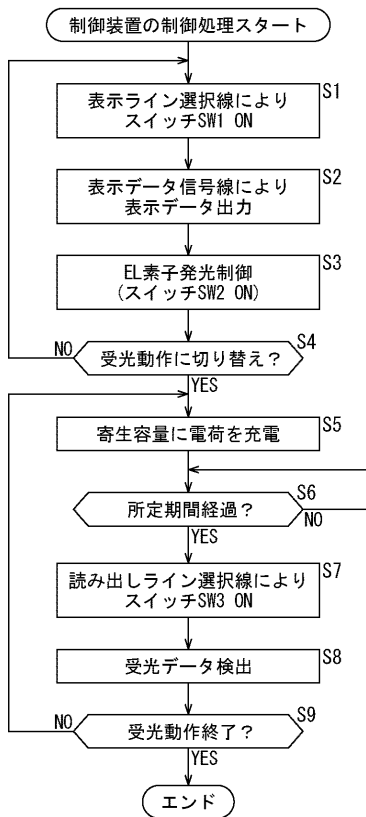
【図14】

図14



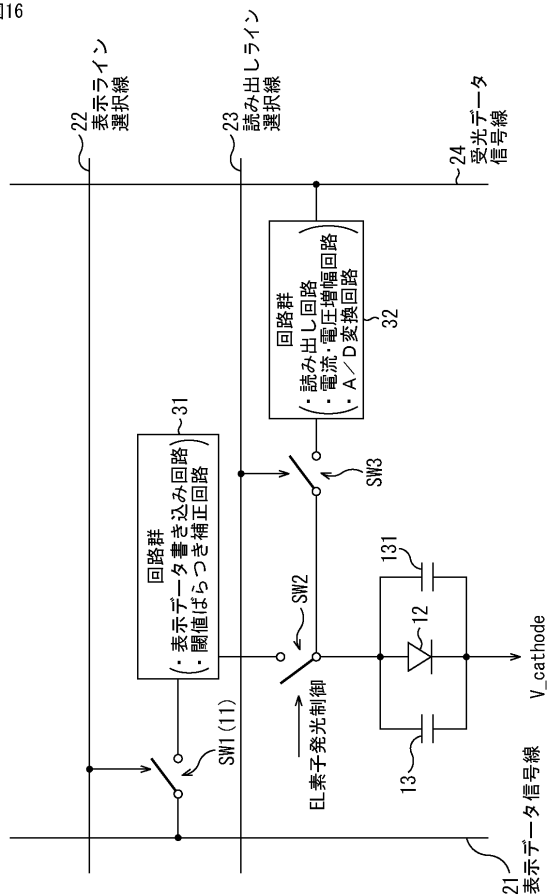
【図15】

図15

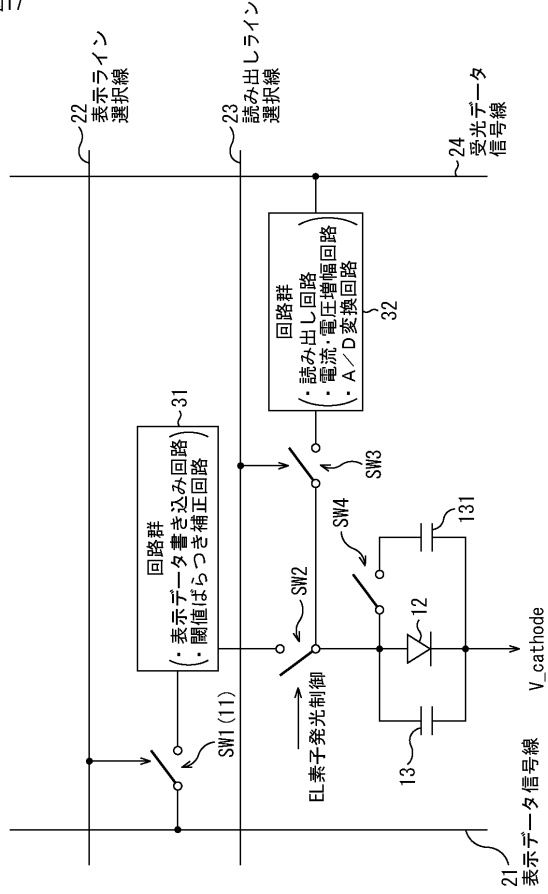


【図16】

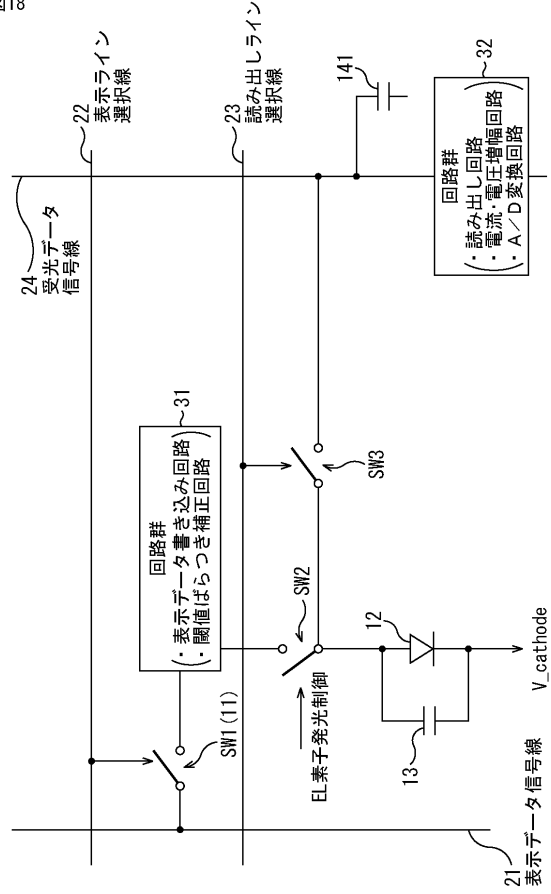
図16



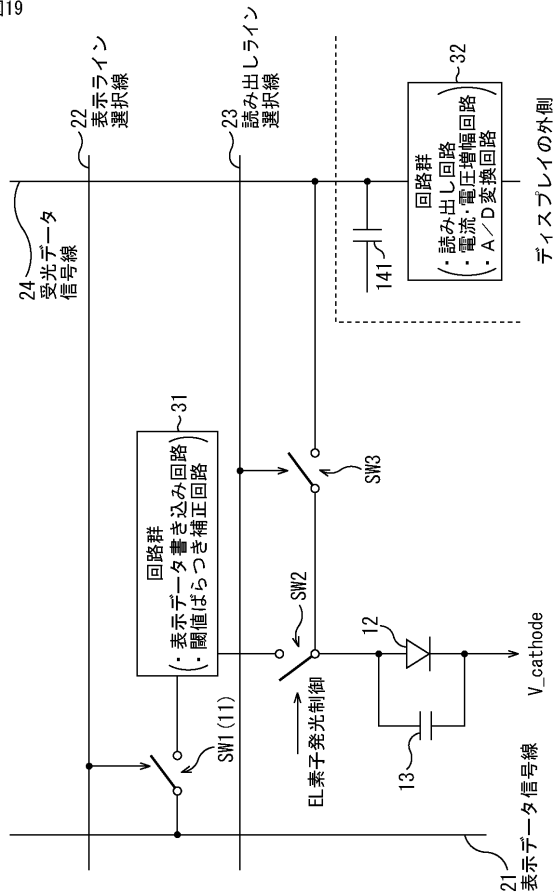
【図17】
図17



【図18】
図18



【図19】
図19



フロントページの続き

- (56)参考文献 特開平10-069238(JP,A)
特開2004-127272(JP,A)
特開平11-274444(JP,A)
特開2001-203078(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09F 9/30
H01L 27/32
H01L 51/50