



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 600 09 999 T2** 2005.04.21

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 081 595 B1**

(51) Int Cl.⁷: **G06F 11/36**

(21) Deutsches Aktenzeichen: **600 09 999.7**

(96) Europäisches Aktenzeichen: **00 118 714.5**

(96) Europäischer Anmeldetag: **30.08.2000**

(97) Erstveröffentlichung durch das EPA: **07.03.2001**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **21.04.2004**

(47) Veröffentlichungstag im Patentblatt: **21.04.2005**

(30) Unionspriorität:

24471899 31.08.1999 JP

2000192278 27.06.2000 JP

(74) Vertreter:

PRÜFER & PARTNER GbR, 81545 München

(84) Benannte Vertragsstaaten:

DE, GB, NL

(73) Patentinhaber:

**Matsushita Electric Industrial Co., Ltd., Kadoma,
Osaka, JP**

(72) Erfinder:

Hirata, Yoichi, Katano-shi, Osaka, 576-0033, JP

(54) Bezeichnung: **Halbleitervorrichtung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Gebiet der Erfindung

[0001] Die vorliegende Erfindung betrifft eine Halbleitervorrichtung, die die Beseitigung von Fehlern in der Software eines Mikrocomputers mit einem in diesem montierten Masken-ROM erleichtern kann.

Hintergrund der Erfindung

[0002] Beim Beseitigen von Softwarefehlern in einem Mikrocomputer mit einem eingebauten Masken-ROM wird in der Regel so vorgegangen, dass der Programmbereich durch Ändern des Masken-ROM überarbeitet wird. Nachstehend wird ein herkömmliches Verfahren beschrieben, das als Maßnahme gegen Fehler in der Software eines Mikrocomputers mit einer darin montierten Masken-ROM verwendet wird.

[0003] Bei der Fehlerbeseitigung in der Software eines Mikrocomputers mit einem eingebauten Masken-ROM ist bisher ein Verfahren, bei dem ein Masken-ROM neu hergestellt wird, oder ein Verfahren verwendet worden, bei dem ein Teil des Programmbereichs des Masken-ROMs in einen nichtflüchtigen Speicher außerhalb des Mikrocomputers geschrieben wird, um den Inhalt des nichtflüchtigen Speichers zu regenerieren. Der Aufbau eines Mikrocomputers ist in **Fig. 5** gezeigt. In **Fig. 5** weist ein Mikrocomputer **50** einen Masken-ROM **51** als Festspeicher des Programmbereichs, einen flüchtigen Speicher RAM **52** als Datenbereich und eine CPU **53** als Zentraleinheit auf.

[0004] Bisher ist beim Auftreten eines Fehlers im Softwareteil eines Mikrocomputers **50** mit einem eingebauten Masken-ROM **51** die Beseitigung des Fehlers durch neues Herstellen des Masken-ROMs oder durch Schreiben eines Teils des Programmbereichs im Masken-ROM **51** in einen außerhalb des Mikrocomputers angeordneten nichtflüchtigen Speicher erreicht worden.

[0005] Theorien zum Beseitigen von Fehlern von einem Masken-ROM sind bisher in den japanischen Offenlegungsschriften Nr. 10234/1988 und 192096/1989 und dem US-Patent Nr. 5479342 beschrieben worden.

[0006] Erwähnt seien auch EP-A-0615187, US-A-5619678 (deren Inhalt hiermit im Rahmen dieser Anmeldung vollumfänglich als geoffenbart gilt) und EP-A-0640916.

Kurze Darstellung der Erfindung

[0007] Die vorliegende Erfindung ist in den beigefügten Hauptansprüchen definiert.

[0008] Bei einer Ausführungsform speichert die Speichereinheit erste und zweite Maskendaten, Vergleichsdaten, eine Quellenadresse und eine Zieladresse. Beliebige Daten der ersten und zweiten Maskendaten, die Vergleichsdaten, die Quellenadresse und die Zieladresse werden in die Speichereinheit geschrieben, die Werte "0" hat, die anfangs darin eingeschrieben sind.

[0009] In der Halbleitervorrichtung werden die ersten Daten entsprechend der Quellenadresse abgefragt, an den ersten Daten und den ersten Maskendaten wird eine erste Operation ausgeführt, das Ergebnis der ersten Operation wird mit den Vergleichsdaten verglichen, die zweiten Daten werden entsprechend der Zieladresse abgefragt, an den zweiten Daten und den zweiten Maskendaten wird eine zweite Operation ausgeführt, und entsprechend dem Ergebnis des Vergleichs wird festgelegt, ob das Ergebnis der zweiten Operation in die zweiten Daten geschrieben wird oder nicht.

[0010] Aufgrund der beschriebenen Anordnung kann ein Softwarefehler nur durch Herstellen eines nichtflüchtigen Speichers einer relativ kleinen Kapazität, der keine Korrektur des Masken-ROMs erfordert, beseitigt werden.

Kurze Beschreibung der Zeichnungen

[0011] **Fig. 1** ist ein Blockdiagramm, das den Aufbau einer Halbleitervorrichtung nach einer ersten Ausführungsform der vorliegenden Erfindung zeigt.

[0012] **Fig. 2** ist ein schematisches Blockdiagramm zur Erläuterung der Operationen der Halbleitervorrichtung nach der ersten Ausführungsform.

[0013] Die **Fig. 3(a)** und **3(b)** sind perspektivische Darstellungen, die die äußere Erscheinung einer Bandkassette zur Erläuterung einer Halbleitervorrichtung nach einer zweiten Ausführungsform der vorliegenden Erfindung zeigen.

[0014] **Fig. 4** ist ein Blockdiagramm, das den Aufbau der Halbleitervorrichtung nach der zweiten Ausführungsform zeigt.

[0015] **Fig. 5** ist ein Blockdiagramm, das den Aufbau einer herkömmlichen Halbleitervorrichtung zeigt.

Beschreibung der bevorzugten Ausführungsformen

[0016] Nachstehend wird eine Ausführungsform der vorliegenden Erfindung unter Bezugnahme auf die beigefügten Zeichnungen beschrieben.

Erste Ausführungsform

[0017] Wenn bei der vorliegenden Ausführungsform

eine elektronische Vorrichtung mit einem darin eingebauten Mikrocomputer von ihrem normalen Betrieb abgewichen ist oder wenn die Funktion des Mikrocomputers modifiziert werden soll, werden die falschen Daten als Ursache des Fehlers beispielsweise im RAM-Datenbereich des Mikrocomputers mit richtigen Daten mittels eines nichtflüchtigen Speichers, der extern mit dem Mikrocomputer verbunden ist, in den RAM geschrieben. Ein solcher nichtflüchtiger Speicher wird vorher in die mit dem Mikrocomputer verbundene elektronische Vorrichtung eingebaut. Wenn die elektronische Vorrichtung von ihrem normalen Betrieb abgewichen ist, sodass es zu einer Störung kommt, werden Quellenadressdaten und Zieladressdaten zum Festlegen einer beliebigen Adresse im RAM, an der eine Datenkorrektur erfolgen soll, und Maskendaten und Vergleichsdaten, die zur eigentlichen Durchführung der Datenkorrektur verwendet werden sollen, vom Benutzer oder Mikrocomputeringenieur in einen nichtflüchtigen Speicher geschrieben. Nachdem diese Daten eingeschrieben worden sind, erfolgt das Regenerieren der Daten im RAM durch Versorgen der elektronischen Vorrichtung mit Energie.

[0018] Wenn der nichtflüchtige Speicher mit dem Mikrocomputer verbunden ist und die vorgenannten Daten noch nicht in den Speicher geschrieben worden sind, d. h.: bevor die Daten, die die RAM-Daten regenerieren können, in dem Speicher gespeichert werden, werden an jeder der Adressen des nichtflüchtigen Speichers Werte "0" geschrieben.

[0019] Fig. 1 ist ein Blockdiagramm, das den Aufbau der Halbleitervorrichtung nach einer ersten Ausführungsform der Erfindung zeigt, und Fig. 2 ist ein Blockdiagramm, das eine spezielle Konfiguration der Ausführungsform schematisch darstellt. Ein in Fig. 1 gezeigter Mikrocomputer 10 ist an verschiedenen Arten von elektronischen Vorrichtungen zum Ausführen solcher Funktionen wie Operationssteuerung der elektronischen Vorrichtung angebracht, an der er angebracht ist. Außerhalb des Mikrocomputers 10 ist ein nichtflüchtiger Speicher 8 als Speichereinheit angeordnet. In dem nichtflüchtigen Speicher 8 sind eine Quellenadresse 81 zum Bestimmen einer ersten Adresse 21 als beliebige Adresse im RAM 2, was später dargelegt wird, erste Maskendaten 82 zum Ausführen einer Operation zum Abfragen eines vorgegebenen Bits in ersten Daten 21a an der ersten Adresse 21 des RAMs 2, Vergleichsdaten 83, die mit dem Ergebnis der vorgenannten Operation verglichen werden sollen, zweite Maskendaten 84 zum Regenerieren eines vorgegebenen Bits von zweiten Daten 22a an einer zweiten Adresse 22 des RAMs 2 mit einem anderen Wert und eine Zieladresse 85 zum Festlegen der zweiten Adresse 22, was später dargelegt wird, angeordnet. Diese Daten werden eingeschrieben, wenn eine Störung in der Vorrichtung aufgetreten ist und ein Fehler im Mikrocomputer 10 ge-

funden worden ist. Bevor die Daten eingeschrieben werden, wird jeweils "0" als Daten eingeschrieben.

[0020] Der Mikrocomputer 10 weist eine Zentraleinheit (nachstehend als CPU bezeichnet) 3 zum Ausführen von Rechen- und anderen Arten von Operationen und einen RAM (Schreib-Lese-Speicher) 2 auf, der ein wiederbeschreibbarer Speicher zum Aufzeichnen des im Masken-ROM 1 aufgezeichneten Programms und von Daten zum Steuern der CPU 3 über den Masken-ROM 1 ist. Der Datenbereich des RAMs 2 weist die erste Adresse 21 und die zweite Adresse 22 auf und ist so eingerichtet, dass wenn die ersten Daten 21, die an der ersten Adresse 21 geschrieben sind, spezielle Daten sind, die zweiten Daten 22a, die an der zweiten Adresse 22 geschrieben sind, ein spezielles Ergebnis ausgeben.

[0021] Ein erster Operator 4 ist eine erste Operationseinheit zum Ausführen einer logischen Operation an den ersten Maskendaten 82 aus dem nichtflüchtigen Speicher 8 und den ersten Daten 21a, sodass ein bestimmtes Bit in den ersten Daten 21 abgefragt wird. Der erste Operator 4 führt hauptsächlich, jedoch nicht nur, Multiplikationsoperationen aus. Ein Komparator 5 ist eine Vergleichseinheit zum Vergleichen des Operationsergebnisses im ersten Operator 4 mit den Vergleichsdaten 83 aus dem nichtflüchtigen Speicher 8. Ein Schalter 7 ist eine Schalteinheit zum Ausschalten (AUS)/Einschalten (EIN) entsprechend dem Vergleichsergebnis im Komparator 5, wodurch festgelegt wird, ob das Operationsergebnis in einem zweiten Operator 6, der später beschrieben wird, mit den zweiten Daten 22a regeneriert wird oder nicht. Der Schalter 7 wird eingeschaltet, wenn das Vergleichsergebnis im Komparator 5 richtig ist (d. h., wenn das Operationsergebnis im ersten Operator 4 mit den Vergleichsdaten 83 übereinstimmt), sodass das vorgegebene Bit in den zweiten Daten 22a mit dem richtigen Wert, der auf dem Operationsergebnis beruht, im zweiten Operator 6 regeneriert wird. Der Schalter 7 wird ausgeschaltet, wenn das Vergleichsergebnis im Komparator 5 falsch ist (d. h., wenn das Operationsergebnis im ersten Operator 4 nicht mit den Vergleichsdaten 83 übereinstimmt), sodass die zweiten Daten 22a nicht regeneriert werden.

[0022] Der zweite Operator 6 ist eine zweite Operationseinheit zum Ausführen einer logischen Operation an zweiten Daten 22a und zweiten Maskendaten 84. Bei der vorliegenden Ausführungsform führt der zweite Operator 6 hauptsächlich, jedoch nicht nur, logische Additionsoptionen aus. Der Masken-ROM 1 ist im Mikrocomputer 10 vorgesehen und hat eine in den Masken-ROM 1 geschriebene Software zum Steuern der CPU 3. Wenn der Wert eines vorgegebenen Bits in den zweiten Daten 22a nicht richtig ist, führt der zweite Operator 6 eine logische Operation an diesem Bit und den zweiten Maskendaten 84 aus, wobei das vorgegebene Bit auf den richtigen Wert

gesetzt wird, sodass das vorgegebene Bit der zweiten Daten **22a** auf den richtigen Wert korrigiert wird. Somit besteht der Mikrocomputer **10** aus dem Masken-ROM **1**, dem RAM **2**, der CPU **3**, dem ersten Operator **4**, dem Komparator **5**, dem zweiten Operator **6** und dem Schalter **7**.

[0023] Wenn die Adresse und das Bit im RAM **2**, wo die Ursache für einen Fehler des Mikrocomputers **10** liegt, die Quellenadresse **81** und die ersten Maskendaten **82** zum Abfragen der Adresse und des Bits, wo der Fehler vorliegt, die Vergleichsdaten **83** zum Identifizieren des Vorhandenseins eines Fehlers und die zweiten Maskendaten **84** und die Zieladresse **85** zum Regenerieren von Daten im RAM **2** bekannt sind, schreibt der Mikrocomputeringenieur vorher die notwendigen Daten in den nichtflüchtigen Speicher **8**.

[0024] Nachstehend wird die Funktionsweise der Halbleitervorrichtung der vorliegenden Ausführungsform mit dem vorgenannten Aufbau unter Bezugnahme auf die **Fig. 1** und **2** näher beschrieben.

[0025] Zunächst wird der Mikrocomputer **10** in einer Vorrichtung mit dem nichtflüchtigen Speicher **8**, der vorher mit der Vorrichtung verbunden worden ist, installiert. Bei der Erstinstallation werden Werte "0" an allen Adressen des nichtflüchtigen Speichers **8** geschrieben, sodass die Daten im RAM **2** nicht versehentlich regeneriert werden können.

[0026] Dann muss beim Auftreten einer Störung im Mikrocomputer **10** oder wenn die Funktion des Mikrocomputers **10** teilweise modifiziert werden soll, ein Teil der Software im Mikrocomputer **10** geändert werden. Da der Datenbereich im Mikrocomputer **10** bei dieser Ausführungsform aus dem RAM **2** besteht, können die Daten nach Belieben regeneriert werden. Das Regenerieren der Daten im RAM **2** wird von dem Mikrocomputeringenieur oder -benutzer durchgeführt, der die Daten zum Regenerieren und die Daten zum Festlegen der Adresse, an der die Regenerierung erfolgen soll, in den nichtflüchtigen Speicher **8** schreibt.

[0027] Wenn die entsprechenden Daten in den nichtflüchtigen Speicher **8** geschrieben werden, wird die erste Adresse **21** als beliebige Adresse im RAM **2** entsprechend der Quellenadresse **81** im nichtflüchtigen Speicher **8** gewählt, eine logische Operation an den ersten Daten **21**, die an der ersten Adresse **21** geschrieben sind, und den ersten Maskendaten **82** im nichtflüchtigen Speicher **8** wird im ersten Operator **4** ausgeführt, und dadurch wird ein vorgegebenes Bit in den ersten Daten **21a** ausgelesen. Das Ergebnis der Operation und die Vergleichsdaten **83** werden im Komparator **5** verglichen. Entsprechend dem Ergebnis des Vergleichs wird der Schalter **7** so gesteuert, dass er geschaltet wird. Als Vergleichsdaten **83** werden solche Daten eingeschrieben, bei denen der

Wert eines vorgegebenen Bits der Daten mit dem vorgegebenen Bit des Operationsergebnisses im ersten Operator **4** übereinstimmt. Somit wird der Schalter **7** so gesteuert, dass er eingeschaltet wird, wenn die Vergleichsdaten **83** und das Operationsergebnis im ersten Operator **4** miteinander übereinstimmen, um den Wert des vorgegebenen Bits der zweiten Daten **22a** an der zweiten Adresse **22** zu korrigieren.

[0028] Wenn die Daten im ersten Operator **4** und die Vergleichsdaten **83** im Komparator **5** miteinander übereinstimmen, wird also der Schalter **7** eingeschaltet und die zweiten Daten **22a** werden regeneriert. Wenn jedoch die Daten im ersten Operator **4** nicht mit den Vergleichsdaten **83** übereinstimmen, wird der Schalter **7** ausgeschaltet und die zweiten Daten **22a** werden nicht regeneriert.

[0029] Die zweite Adresse **22** im RAM **2** wird mit der Zieladresse **85** im nichtflüchtigen Speicher **8** festgelegt und dadurch wird ein vorgegebenes Bit der zweiten Daten **22a** an der zweiten Adresse **22** in den zweiten Operator **6** ausgelesen. Im zweiten Operator **8** werden dieses Bit und die zweiten Maskendaten **84** aus dem nichtflüchtigen Speicher **8** einer logischen Operation unterzogen, um das Ergebnis an den Schalter **7** auszugeben. Wenn dabei der Schalter **7** eingeschaltet ist, wird das Ergebnis der Operation im zweiten Operator **6** in die zweiten Daten **22a** geschrieben (das vorgegebene Bit darin wird regeneriert). Wenn hingegen der Schalter **7** ausgeschaltet ist, wird das Ergebnis der Operation im zweiten Operator **6** nicht in die zweiten Daten **22a** geschrieben und somit bleiben die zweiten Daten **22a** unverändert.

[0030] Die ersten Daten **21a** und die zweiten Daten **22a** wirken paarweise zusammen. Und zwar wird aufgrund des Zustands der ersten Daten **21a** ein Ausgangssignal, das diesem Zustand entspricht, als zweite Daten **22a** erzeugt.

[0031] Nachstehend wird unter Bezugnahme auf **Fig. 2** die vorgenannte Funktionsweise näher beschrieben.

[0032] Zunächst werden alle Daten beschrieben, die in den nichtflüchtigen Speicher **8** geschrieben werden.

[0033] In **Fig. 2** werden die Daten im RAM **2** und die Daten im nichtflüchtigen Speicher **8** jeweils durch 8-Bit-Daten dargestellt. Wenn eine Vorrichtung mit einem darin eingebauten Mikrocomputer **10** von ihrem normalen Betrieb abgewichen ist, erkennt ein Mikrocomputeringenieur oder -benutzer, dass im Mikrocomputer **10** ein Fehler vorliegt. Entsprechend dem Zustand der Störung legt er zweite Daten **22a** an der zweiten Adresse **22** des RAMs **2** fest, wo er den Feh-

ler vermutet, indem er beispielsweise ein RAM-Verzeichnis verwendet, in das der Inhalt des RAMs **2** eingeschrieben ist. Damit die zweiten Daten **22a** und die ersten Daten **21a**, die paarweise mit den zweiten Daten **22a** zusammenwirken, mit dem nichtflüchtigen Speicher **8** festgelegt werden, schreibt er dann die Adresse, die der ersten Adresse **21** entspricht, in die Quellenadresse **81** des nichtflüchtigen Speichers **8** und die Adresse, die der zweiten Adresse **22** entspricht, in die Zieladresse **85** des nichtflüchtigen Speichers **8**.

[0034] Obwohl der Mikrocomputeringenieur oder -benutzer weiß, dass (01000101) als erste Daten **21a** an der ersten Adresse **21** geschrieben ist, schreibt er (00000100) in den nichtflüchtigen Speicher **8** als erste Maskendaten **82**, um im ersten Operator **4** den Wert des vorgegebenen Bits in den ersten Daten **21a** abzufragen, die dem vorgegebenen Bit in den zweiten Daten **22a** entsprechen, wo der Fehler vorliegt.

[0035] Der Ingenieur oder Benutzer schreibt weiterhin Vergleichsdaten **83** (00000100), die mit dem abgefragten Bitwert mittels der ersten Maskendaten **82** verglichen werden sollen, in den nichtflüchtigen Speicher **8**. Die Vergleichsdaten **83** sind die Daten, die mit dem Wert des vorgegebenen Bits in den ersten Daten **21a** übereinstimmen, die dem Bit in den zweiten Daten **22a** entsprechen, in dem der Fehler vermutet wird. Und zwar wird der Wert des vorgegebenen Bits mittels der ersten Maskendaten **82** aus den ersten Daten **21a** abgerufen, und es wird überprüft, dass der Bitwert der gewünschte Wert ist.

[0036] Der Ingenieur oder Benutzer weiß bereits, dass Daten, die auf dem Zustand der ersten Daten **21a** beruhen, als Ausgangssignal der zweiten Daten **22a** erzeugt werden, und er legt die zweite Adresse **22**, an der die zweiten Daten **22a** (00000010) geschrieben sind, beispielsweise mit einem RAM-Verzeichnis fest. Damit die zweite Adresse **22** bei der Fehlerkorrektur mit dem nichtflüchtigen Speicher **8** festgelegt wird, schreibt der Ingenieur oder Benutzer die Adresse, die der zweiten Adresse **22** entspricht, in die Zieladresse **85** im nichtflüchtigen Speicher **8**.

[0037] Weiterhin schreibt der Ingenieur oder Benutzer zweite Maskendaten **84** (00100000) in den nichtflüchtigen Speicher **8**, um das vorgegebene Bit in den zweiten Daten **22a** an der mit der Zieladresse **85** festgelegten zweiten Adresse **22**, wo der Fehler vermutet wird, mit einem anderen Wert zu regenerieren.

[0038] Die Operationen werden nachstehend unter Bezugnahme auf **Fig. 2** beschrieben.

[0039] Wenn bei der Vorrichtung eine Störung aufgetreten ist und festgestellt wird, dass es einen Fehler im Mikrocomputer gibt, schreibt der Mikrocomputeringenieur oder -benutzer die Quellenadresse **81**,

die ersten Maskendaten **82**, die Vergleichsdaten **83**, die zweiten Maskendaten **84** und die Zieladresse **85** in den nichtflüchtigen Speicher **8**. Dann unterzieht er die mit der Quellenadresse **81** gewählten ersten Daten **21a** (01000101) und die ersten Maskendaten **82** (00000100) einer logischen Multiplikationsoperation im ersten Operator **4**. Hierbei sind die ersten Maskendaten **82** die Daten, die beim Durchführen der logischen Operation an den ersten Daten **21a** den Wert eines vorgegebenen Bits (in diesem Beispiel das dritte Bit aus den niedrigstwertigen Bits) aus den ersten Daten **21a** abrufen. Somit wird das Ergebnis der logischen Multiplikation (000000100). Das Operationsergebnis (000000100) wird mit den Vergleichsdaten **83** (000000100) im Komparator **5** verglichen. Das dient zum Überprüfen, dass der abgerufene Wert des vorgegebenen Bits im ersten Operator **4** der gewünschte Wert ist, wobei die Vergleichsdaten **83** im Komparator **5** mit dem Operationsergebnis im ersten Operator **4** verglichen werden.

[0040] Die zweite Adresse **22** im RAM **2** wird entsprechend der Zieladresse **85** gewählt, und daraufhin werden die an der zweiten Adresse **22** geschriebenen zweiten Daten **22a** und die zweiten Maskendaten **84** einer logischen Operation im zweiten Operator **6** unterzogen. Wenn beispielsweise (00000010) als zweite Daten **22a** an der entsprechend der Zieladresse **85** gewählten zweiten Adresse **22** festgelegt sind und die Daten (00100000) als zweite Maskendaten **84** gespeichert sind, werden diese Daten einer logischen Addition im zweiten Operator **6** unterzogen. Das Ergebnis der logischen Operation ist (00100010).

[0041] Wenn beim Vergleichen im Komparator **5** das Operationsergebnis im ersten Operator **4** mit den Vergleichsdaten **83** übereinstimmt, wird der Schalter **7** eingeschaltet, während er bei Nichtübereinstimmung ausgeschaltet wird. Wenn der Schalter **7** ausgeschaltet wird, d. h., wenn die zweiten Daten **22a** nicht korrigiert werden müssen, beeinflusst das Operationsergebnis im zweiten Operator **6** nicht die zweiten Daten **22a**, sodass die Daten unverändert bleiben. Wenn jedoch der Schalter **7** eingeschaltet ist, wird das vorgegebene Bit in den zweiten Daten **22a** mit dem richtigen Wert entsprechend dem Operationsergebnis im zweiten Operator **6** regeneriert. Bei der vorliegenden Ausführungsform werden die Daten (00000010), die in die zweiten Daten **22a** geschrieben wurden, bevor die Operation ausgeführt worden ist, mit (00100010) als Operationsergebnis im zweiten Operator **6** regeneriert. Da der Wert des dritten Bits von links in den zweiten Daten **22a**, der eigentlich "1" sein muss, "0" war, wird er entsprechend dem Operationsergebnis im zweiten Operator **6** mit "1" regeneriert.

[0042] Wenn, wie vorstehend dargelegt, bei der vorliegenden Ausführungsform ein Fehler in dem Wert

eines vorgegebenen Bits in den zweiten Daten **22a** vorliegt, wird durch vorheriges Schreiben von beliebigen Adressen und Daten zum Regenerieren von Daten in den nichtflüchtigen Speicher **8**, der mit dem Mikrocomputer **10** verbunden ist, der Wert des vorgegebenen Bits der zweiten Daten **22a** regeneriert, so dass der Softwarefehler im Mikrocomputer **10** korrigiert werden kann. Somit kann bei der vorliegenden Ausführungsform die Fehlerkorrektur im Mikrocomputer durch bloßes Herstellen eines nichtflüchtigen Speichers einer relativ geringen Kapazität erreicht werden, sodass eine Fehlerbeseitigung mit niedrigen Kosten realisiert werden kann.

Zweite Ausführungsform

[0043] Ein Beispiel, für das die erfindungsgemäße Halbleitervorrichtung verwendet wird, wird nachstehend als zweite Ausführungsform beschrieben. Das in dieser Ausführungsform dargestellte Beispiel dient zur Fehlerkorrektur in einem Mikrocomputer, der in der Regel in Videobandgeräten verwendet wird und die Operationssteuerung durch Erkennen einer Lasche zur Vermeidung der versehentlichen Löschung oder Sicherheitslasche durchführt.

[0044] Wenn bei einem Videobandgerät mit einem Mikrocomputer eine Störung aufgetreten ist oder wenn die von dem Mikrocomputer ausgeführte Funktion teilweise geändert werden soll, muss die Software im Mikrocomputer modifiziert werden. In diesem Fall ist es bisher notwendig gewesen, eine so große Änderung vorzunehmen, dass der Masken-ROM neu hergestellt werden musste. Bei der vorliegenden Ausführungsform kann jedoch diese Software-Änderung oder -Modifikation mit relativ niedrigen Kosten dadurch erreicht werden, dass die fehlerhaften Daten, die den Fehler beispielsweise im RAM (Datenbereich) im Mikrocomputer verursachen, mit den richtigen Daten mittels eines außerhalb mit dem Mikrocomputer verbundenen nichtflüchtigen Speichers regeneriert werden. Dieser nichtflüchtige Speicher wird vorher in das mit dem Mikrocomputer verbundene Videobandgerät eingebaut. Wenn das Videobandgerät von seinem normalen Betrieb abgewichen ist, werden vom Benutzer beliebige Quellenadressdaten und Zieldaten zum Festlegen einer Adresse im RAM, an der die Datenkorrektur erfolgen soll, sowie Maskendaten und Vergleichsdaten, die bei der eigentlichen Datenkorrektur verwendet werden sollen, in den nichtflüchtigen Speicher geschrieben. Durch Versorgen des Videobandgeräts mit Energie nach dem Einschreiben der vorgenannten Daten erfolgt das Regenerieren der RAM-Daten.

[0045] Wenn der nichtflüchtige Speicher gerade mit dem Mikrocomputer verbunden worden ist und keine derartigen eingeschriebenen Daten hat, d. h., bevor der nichtflüchtige Speicher die Daten, die die RAM-Daten regenerieren können, speichert, werden

Werte "0" an jeder Adresse des nichtflüchtigen Speichers geschrieben.

[0046] Die Fig. 3(a) und 3(b) sind perspektivische Darstellungen, die die äußere Erscheinung einer Bandkassette zur Verwendung in einem Videobandgerät zeigen, wobei Fig. 3(a) die Bandkassette mit noch intakter Sicherheitslasche (um das Aufzeichnen zu ermöglichen) zeigt und Fig. 3(b) die Bandkassette mit herausgebrochener Sicherheitslasche (was kein Aufzeichnen ermöglicht) zeigt. Das Bezugssymbol **31** bezeichnet eine Bandkassette, und das Bezugssymbol **32** bezeichnet einen Erkennungsteil zur Vermeidung der versehentlichen Löschung, der aus einer vorhandenen oder fehlenden Lasche oder einer geöffneten oder verschlossenen Öffnung besteht.

[0047] Fig. 4 ist ein Blockdiagramm, das den Aufbau der vorliegenden Ausführungsform zeigt. Zur besseren Erläuterung ist die Darstellung des Masken-ROMs und der CPU, die in Ausführungsform 1 verwendet werden, hier weggelassen. In Fig. 4 ist ein Mikrocomputer **20** eine Steuereinheit zum Steuern der elektronischen Vorrichtung, während ein nichtflüchtiger Speicher **8** eine mit einem Mikrocomputer **20** verbundene Speichereinheit zum Speichern von Daten zum Korrigieren von Fehlern im Mikrocomputer **20** ist. In dem nichtflüchtigen Speicher **8** sind eine Quellenadresse **81** zum Festlegen einer beliebigen Adresse, an der erste Daten **41** in einen RAM **2** aufgezeichnet werden, erste Maskendaten **82**, die zusammen mit den ersten Daten **41** einer logischen Operation unterzogen werden, Vergleichsdaten **83**, die mit dem Ergebnis der Operation in einem ersten Operator **4** verglichen werden sollen, zweite Maskendaten **84**, die zusammen mit zweiten Maskendaten **42** einer logischen Operation unterzogen werden, und eine Zieladresse **85** zum Festlegen der Adresse der zweiten Daten **42** angeordnet. Alle diese Daten können vom Mikrocomputeringenieur beliebig geändert werden. Der nichtflüchtige Speicher **8** wird vorher mit dem Mikrocomputer **20** verbunden, und wenn bei der Vorrichtung eine Störung aufgetreten ist und wenn festgestellt wird, dass es im Mikrocomputer **20** einen Fehler gibt, schreibt der Mikrocomputeringenieur die vorgenannten Daten in den nichtflüchtigen Speicher **8**.

[0048] Der RAM (Schreib-Lese-Speicher) **2** ist ein wiederbeschreibbarer Speicher mit einem Datenbereich. An den Adressen im Datenbereich des RAM **2** werden die ersten Daten **41** und die zweiten Daten **42** geschrieben.

[0049] Der erste Operator **4** ist eine erste Operationseinheit zum Ausführen einer logischen Operation an den ersten Maskendaten **82** aus dem nichtflüchtigen Speicher **8** und den ersten Daten **41**. Bei der vorliegenden Ausführungsform ist der erste Operator **4** zwar als Multiplizierer festgelegt, aber entsprechend

der Festlegung von ersten Auswahldaten **86** kann er auch als Addierer oder anderer Operator festgelegt werden, wie später dargelegt wird. Insbesondere wenn der erste Operator **4** als Multiplizierer verwendet wird, wird an den ersten Daten **41** im RAM **2** und den ersten Maskendaten **82** im nichtflüchtigen Speicher **8** eine Multiplikationsoperation ausgeführt, um das Ergebnis der Operation dem Komparator **5** zuzuführen. Wenn der erste Operator **4** als Addierer verwendet wird, wird an den ersten Daten **41** im RAM **2** und den ersten Maskendaten **82** im nichtflüchtigen Speicher **8** eine Additionsoperation ausgeführt, um das Ergebnis der Operation dem Komparator **5** zuzuführen. Jede dieser Operationen dient zum Abrufen des vorgegebenen Bits in den ersten Daten **41**.

[0050] Der Komparator **5** ist eine Vergleichseinheit zum Vergleichen des Operationsergebnisses im ersten Operator **4** mit den Vergleichsdaten **83**, wodurch ein Schalter **7** ein- oder ausgeschaltet wird, was später erörtert wird. Bei der vorliegenden Ausführungsform arbeitet der Komparator **5** so, dass der Schalter **7** eingeschaltet wird, wenn das Operationsergebnis im ersten Operator **4** mit den Vergleichsdaten **83** übereinstimmt. Der Komparator **5** überprüft also die Übereinstimmung zwischen dem Wert des vorgegebenen Bits der ersten Daten **41**, die vom ersten Operator **4** abgerufen werden, und den Vergleichsdaten als gewünschte Daten.

[0051] Der Schalter **7** ist eine Schalteinheit zum Einschalten (EIN)/Ausschalten (AUS) entsprechend dem Operationsergebnis im Komparator **5**. Und zwar wählt er, ob das Operationsergebnis in einem zweiten Operator **6**, der später beschrieben wird, in die zweiten Daten **42** geschrieben werden soll oder nicht.

[0052] Der zweite Operator **6** ist eine zweite Operationseinheit zum Ausführen einer logischen Operation an den zweiten Daten **42** und den zweiten Maskendaten **84**. Bei der vorliegenden Ausführungsform ist der zweite Operator **6** zwar als Multiplizierer festgelegt, aber entsprechend der Festlegung von zweiten Auswahldaten **87** kann er auch als Addierer oder anderer Operator festgelegt werden, wie später dargelegt wird. Insbesondere wenn der zweite Operator **6** als Multiplizierer verwendet wird, wird an den zweiten Daten **42** im RAM **2** und den zweiten Maskendaten **84** im nichtflüchtigen Speicher **8** eine Multiplikationsoperation ausgeführt, um das Ergebnis der Operation dem Schalter **7** zuzuführen. Wenn der zweite Operator **6** als Addierer verwendet wird, wird an den zweiten Daten **42** im RAM **2** und den zweiten Maskendaten **84** im nichtflüchtigen Speicher **8** eine Additionsoperation ausgeführt, um das Ergebnis der Operation dem Schalter **7** zuzuführen. Jede dieser Operationen dient zum Abrufen des vorgegebenen Bits in den zweiten Daten **42**. Die ersten Auswahldaten **86** können entweder einen Multiplizierer oder einen Addierer als ersten Operator **4** wählen. Die zweiten Aus-

wahldaten **87** können entweder einen Multiplizierer oder einen Addierer als zweiten Operator **6** wählen. Ein Multiplizierer wird verwendet, wenn die ersten und zweiten Auswahldaten **86** und **87** an (01h) festgelegt sind, während ein Addierer verwendet wird, wenn sie an (02h) festgelegt sind.

[0053] Im Mikrocomputer **20** sind der RAM **2**, der erste Operator **4**, der Komparator **5**, der zweite Operator **6** und der Schalter **7** vorgesehen.

[0054] Nachstehend wird die Funktionsweise der vorstehend angeordneten erfindungsgemäßen Halbleitervorrichtung beschrieben.

[0055] Die Bandkassette **31** zur Verwendung in einem Videobandgerät ist mit einem Teil zur Vermeidung der versehentlichen Löschung **32** (bei der vorliegenden Ausführungsform eine Lasche) an einer Seite der Kassette versehen. Normalerweise kann eine Aufzeichnung auf die Kassette vorgenommen werden, wenn die Lasche vorhanden ist (**Fig. 3(a)**), während bei herausgebrochener Lasche keine Aufzeichnung möglich ist. Zum Steuern eines Videobandgeräts, das diese Bandkassette verwendet, kommt ein Mikrocomputer mit einem darin eingebauten Masken-ROM zum Einsatz.

[0056] Nehmen wir nun an, dass in der Software des Videobandgeräts mit dem vorstehend beschriebenen Aufbau eine Störung aufgetreten ist, die beispielsweise darin besteht, dass eine Aufzeichnung trotz fehlender (herausgebrochener) Lasche zur Vermeidung der versehentlichen Löschung vorgenommen wurde. Obwohl ein Fehler im Erkennungsmechanismus als Ursache für die Störung ebenfalls in Betracht gezogen werden kann, wird bei der Beschreibung der vorliegenden Ausführungsform unterstellt, dass die Störung von einem Fehler in der Software im Mikrocomputer verursacht wird. Eine vorstehend beschriebene Störung aufgrund eines Softwarefehlers entsteht, wenn es einen Softwarefehler in der Beziehung zwischen dem "Flag zur Vermeidung der versehentlichen Löschung", das "1" wird, wenn die Sicherheitslasche fehlt (herausgebrochen ist), und dem "Aufzeichnungsstart-Flag" gibt, das die Steuerung so durchführt, dass keine Aufzeichnung erfolgt, wenn das Flag zur Vermeidung der versehentlichen Löschung "1" ist. Eine Aufzeichnung wird gestartet, wenn das Aufzeichnungsstart-Flag "1" ist und wird nicht gestartet, wenn das Flag "0" ist.

[0057] Das Aufzeichnungsstart-Flag sollte normalerweise auf "0" (Aufzeichnung soll nicht gestartet werden) gesetzt sein, wenn das Flag zur Vermeidung der versehentlichen Löschung auf "1" gesetzt ist (die Sicherheitslasche herausgebrochen ist). Wenn dennoch das Aufzeichnungsstart-Flag auf "1" gesetzt ist (zum Starten der Aufzeichnung), wenn das Flag zur Vermeidung der versehentlichen Löschung auf "1"

gesetzt ist, verursacht das Videobandgerät die vorgenannte Störung. Bei einer solchen Störung wird die Vorrichtung so betrieben, dass der Teil, der sich auf das Aufzeichnungsstart-Flag im RAM-Datenbereich bezieht, regeneriert wird, um zu bewirken, dass das Aufzeichnungsstart-Flag auf "0" gesetzt wird (Aufzeichnung soll nicht gestartet werden), wenn das Flag zur Vermeidung der versehentlichen Löschung auf "1" gesetzt ist. Dadurch wird der Softwarefehler beseitigt und der Masken-ROM muss nicht neu hergestellt werden.

[0058] Nachstehend werden die Operationen im Einzelnen unter Bezugnahme auf **Fig. 4** beschrieben.

[0059] In **Fig. 4** ist der mit dem Mikrocomputer **20** verbundene nichtflüchtige Speicher **8** im Videobandgerät angeordnet. Da zu diesem Zeitpunkt anfangs Werte "0" an allen Adressen des nichtflüchtigen Speichers **8** geschrieben sind, wird vermieden, dass versehentlich Daten im RAM **2** regeneriert werden. Wenn bei diesem Videobandgerät eine Störung aufgetreten ist, die darin besteht, dass die Aufzeichnung trotz fehlender Lasche des Erkennungsteils zur Vermeidung der versehentlichen Löschung **32** gestartet wird, und wenn bekannt ist, dass die Störung auf einem Fehler im Mikrocomputer **20** beruht, schreibt der Mikrocomputeringenieur zunächst die entsprechenden Daten nach dem nachstehenden Verfahren in den nichtflüchtigen Speicher **8**.

[0060] Hierbei wird unterstellt, dass der Mikrocomputeringenieur oder -benutzer die Adresse und das Bit, an der/dem das Flag zur Vermeidung der versehentlichen Löschung im RAM **2** geschrieben ist, und die Adresse und das Bit, an der/dem das Aufzeichnungsstart-Flag im RAM **2** geschrieben ist, bereits kennt. Unterstellen wir entsprechend den bekannten Informationen, dass das Flag zur Vermeidung der versehentlichen Löschung als erste Daten **41** im zweiten Bit von links an der Adresse (16C5h) des RAMs **2** geschrieben ist und das Aufzeichnungsstart-Flag als zweite Daten **42** im sechsten Bit von links an der Adresse (3A67h) des RAMs **2** geschrieben ist. Dann schreibt der Ingenieur oder Benutzer folgende Daten in den nichtflüchtigen Speicher **8**:

die Quellenadresse **81** (16C5h) als beliebige Adresse,
die Daten (01000000) als erste Maskendaten **82** zum Auslesen des zweiten Bits von links in den ersten Daten **41**,
die Daten (01000000) als Vergleichsdaten **83** zum Vergleichen mit dem Operationsergebnis im ersten Operator **4**,
die Daten (11111011) als zweite Maskendaten **84** zum Regenerieren des sechsten Bits von links in den zweiten Daten **42** und
(3A67h) als Zieladresse **85** zum Festlegen der Adresse der zweiten Daten **42**.

[0061] Als Vergleichsdaten **83** werden die Daten geschrieben, die beim Vergleichen mit dem Ergebnis der Operation im ersten Operator **4** mit dem Ergebnis der Operation an den ersten Daten **41** und den Maskendaten **82** übereinstimmen, wenn das Flag zur Vermeidung der versehentlichen Löschung "1" ist. Diese Daten werden zum Korrigieren der zweiten Daten **42** verwendet, wenn das Flag zur Vermeidung der versehentlichen Löschung "1" ist. Wenn das Flag zur Vermeidung der versehentlichen Löschung "0" ist (d. h., die Sicherheitslasche ist vorhanden) müssen die zweiten Daten **42** nicht korrigiert werden. Daher werden die zweiten Daten **42** nicht geändert, wenn das Operationsergebnis im ersten Operator **4** nicht mit den Vergleichsdaten **83** übereinstimmt. Zum Schreiben der Daten in den nichtflüchtigen Speicher **8** kann eine spezielle Schreibvorrichtung verwendet werden.

[0062] Als erste Auswahldaten **86** wird (01 h) geschrieben, sodass der erste Operator **4** als Multiplizierer arbeitet, und als zweite Auswahldaten **87** wird ebenfalls (01 h) geschrieben, sodass auch der zweite Operator **6** als Multiplizierer arbeitet. Weiterhin werden als zweite Maskendaten **84** die Daten (11111011) geschrieben, mit denen bei Verwendung beim Multiplizieren im zweiten Operator **6** das sechste Bit von links in den zweiten Daten **42** von (1) auf (0) geändert werden kann.

[0063] Somit wird die beliebige Adresse (16C5h) des RAMs **2** mit der Quellenadresse **81** des nichtflüchtigen Speichers **8** bestimmt, und die an dieser Adresse geschriebenen ersten Daten **41** (01000000) werden ausgelesen. Die so ausgelesenen ersten Daten **41** werden dem ersten Operator **4** zugeführt. Im ersten Operator **4** wird eine Multiplikationsoperation an den ersten Daten **41** (01000000) und den ersten Maskendaten **82** (01000000) im nichtflüchtigen Speicher **8** ausgeführt. Und zwar wird der Wert des Bits der ersten Daten **41** abgerufen, in denen ein Flag zur Vermeidung der versehentlichen Löschung geschrieben ist. Das Ergebnis der Operation wird (01000000), und dieses Operationsergebnis wird dem Komparator **5** zugeführt. Der Komparator **5** vergleicht das Operationsergebnis (01000000) im ersten Operator **4** mit den Vergleichsdaten **83** (01000000) im nichtflüchtigen Speicher **8**. Da diese Daten miteinander übereinstimmen, das heißt, das Flag zur Vermeidung der versehentlichen Löschung (das zweite Bit von links) ist auf 1 gesetzt, wird die Steuerung so durchgeführt, dass der Schalter **7** eingeschaltet wird.

[0064] Die Adresse der zweiten Daten **42** im RAM **2** wird mit der Zieladresse **85** (3A67h) bestimmt, und die zweiten Daten **42** (00000100) werden in den zweiten Operator **6** eingelesen. Im zweiten Operator **6** werden die zweiten Daten **42** (00000100) und die zweiten Maskendaten **84** (11111011) einer Multiplikationsoperation unterzogen. Das Ergebnis der Operation wird (00000000). Und zwar ist vorgesehen, dass

der Wert des Bits, das korrigiert werden soll (das sechste Bit von links), von (1) auf (0) geändert wird, während alle anderen Bits außer dem, das korrigiert werden soll, auf "1" gesetzt werden, sodass die Werte in den Bits nicht durch die Operation im zweiten Operator **6** geändert werden können.

[0065] Wenn der Schalter **7** eingeschaltet wird, wird das Operationsergebnis im zweiten Operator **6** in die zweiten Daten **42** geschrieben. Obwohl bei den zweiten Daten **42** das Aufzeichnungsstart-Flag (das sechste Bit von links) auf "1" gesetzt worden waren, bevor sie der Operation im zweiten Operator **6** unterzogen wurden, werden die zweiten Daten **42** zu diesem Zeitpunkt mit dem Ergebnis der Operation im zweiten Operation **6** regeneriert und dadurch wird das Aufzeichnungsstart-Flag in den zweiten Daten **42** "0". Somit wird, wenn das Flag zur Vermeidung der versehentlichen Löschung (das zweite Bit von links) der ersten Daten **41** "1" ist, die Operation so ausgeführt, dass das Aufzeichnungsstart-Flag (das sechste Bit von links) der zweiten Daten **42** "0" wird. Dadurch kann der Fehler, der bewirkt, dass die Aufzeichnung trotz fehlender Sicherheitslasche gestartet wird, beseitigt werden.

[0066] Wenn der wie vorstehend beschrieben entfehlerte Mikrocomputer **20** in einem Videobandgerät betrieben wird, wird eine Aufzeichnung auf den vom Bediener gegebenen Aufzeichnungsbefehl hin mit der Bandkassette **31** ausgeführt, bei der die Lasche zur Vermeidung der versehentlichen Löschung **32** vorhanden ist (siehe **Fig. 3(a)**), während keine Aufzeichnung erfolgt und der normale Betrieb mit der Bandkassette **31**, bei der die Lasche zur Vermeidung der versehentlichen Löschung **32** fehlt (siehe **Fig. 3(b)**), auch dann weiterläuft, wenn ein falscher Aufzeichnungsbefehl vom Benutzer gegeben wird.

[0067] Nach der vorstehend beschriebenen vorliegenden Ausführungsform werden die beliebigen Daten der ersten und zweiten Maskendaten **82** und **84**, die Quellenadresse **81**, die Vergleichsdaten **83** und die Zieladresse **85** in den nichtflüchtigen Speicher **8** geschrieben. Dann werden die ersten Daten **41** im RAM **2** mit der Zieladresse **81** abgerufen, ein Flag zur Vermeidung der versehentlichen Löschung wird mit den ersten Maskendaten **82** aus den ersten Daten **41** mit dem darin eingeschriebenen Flag zur Vermeidung der versehentlichen Löschung ausgelesen, dieses wird mit den Vergleichsdaten **83** verglichen, und wenn es mit den Vergleichsdaten **83** übereinstimmt, wird das Ergebnis der Operation im zweiten Operator **6** an den zweiten Daten **42** mit einem darin eingeschriebenen Aufzeichnungsstart-Flag und den zweiten Maskendaten **84** in die zweiten Daten **42** geschrieben. Dadurch wird erreicht, dass die zweiten Daten **42** so korrigiert werden, dass das Aufzeichnungsstart-Flag darin auf "0" gesetzt wird, wenn das Flag zur Vermeidung der versehentlichen Löschung

"1" ist. So kann die hervorragende Wirkung erzielt werden, dass die Fehlerkorrektur in einem Mikrocomputer mit niedrigen Kosten mittels eines nichtflüchtigen Speichers geringer Kapazität realisiert wird.

[0068] Weiterhin kann, da der Mikrocomputeringenieur die Quellenadresse und Zieladresse bestimmen kann und verschiedene Daten im nichtflüchtigen Speicher **8** entsprechend den einzelnen Fehlern festlegen kann, jeder einzelne Fehler ohne Änderung des Masken-ROMs beseitigt werden.

[0069] Bei der vorliegenden Ausführungsform wurden zwar der erste und zweite Operator **4** und **6** als Multiplizierer beschrieben, aber es ist auch möglich, durch Ändern der ersten und zweiten Auswahldaten **86** und **87** im nichtflüchtigen Speicher **8** entweder den ersten Operator **4** oder den zweiten Operator **6** oder beide als Addierer einzurichten. Bei der vorliegenden Ausführungsform wurde zwar dargelegt, dass der Operator selektiv als Multiplizierer oder Addierer eingerichtet wird, aber er kann auch als anderer Operatortyp, wie etwa Dividierer, festgelegt werden.

[0070] Wie vorstehend dargelegt, hat die vorliegende Ausführungsform die hervorragende Wirkung, dass die Software-Fehlerbeseitigung erreicht werden kann, ohne den Masken-ROM zu ändern oder einen Teil des Programmbereichs in einen nichtflüchtigen Speicher außerhalb des Mikrocomputers zu schreiben, sondern dass sie mit niedrigen Kosten mittels eines nichtflüchtigen Speichers geringer Kapazität erreicht werden kann.

[0071] Weiterhin ist es beim Korrigieren eines Fehlers des Mikrocomputers nicht mehr notwendig, den Mikrocomputer dadurch neu herzustellen, dass er im Zustand eines Wafers dem Diffusionsverfahren unterzogen wird. Daher wird die hervorragende Wirkung erzielt, dass eine große Kostensenkung erreicht wird.

Patentansprüche

1. Halbleitervorrichtung, die eine Steuereinheit (**10**) mit einem Masken-ROM (**1**) mit einem Programmbereich mit darin gespeicherten Programmen, einem wiederbeschreibbaren Speicher (**2**) mit einem Datenbereich mit Daten zur Verwendung bei der Ausführung des darin gespeicherten Programms und einer Zentraleinheit (**3**) aufweist und durch eine Speichereinheit (**8**), die einen beliebigen Datenbereich des wiederbeschreibbaren Speichers (**2**) zu beliebigen Daten regenerieren kann und die beliebigen Daten speichern kann, gekennzeichnet ist, wobei beim Auftreten eines Fehlers in der Steuereinheit (**10**) ein beliebiger Datenbereich des wiederbeschreibbaren Speichers (**2**) zu den in der Speiche-

reinheit (8) gespeicherten beliebigen Daten regeneriert wird.

2. Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Speichereinheit (8), die einen beliebigen Datenbereich des wiederbeschreibbaren Speichers (2) zu beliebigen Daten regenerieren kann, Werte "0" hat, die darin eingeschrieben werden, bevor die Speichereinheit (8) die beliebigen Daten speichert.

3. Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der wiederbeschreibbare Speicher (2) erste Daten (21a) mit einem darin festgelegten Zustand und zweite Daten (22a) speichert, die ein Ergebnis erzeugen, das entsprechend dem Zustand der ersten Daten (21a) ausgegeben wird.

4. Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Speichereinheit (8) eine Quellenadresse (81) zum Bestimmen einer ersten Adresse (21) in dem wiederbeschreibbaren Speicher (2) speichert, erste Maskendaten (82) zum Auslesen des Werts eines vorgegebenen Bits der ersten Daten (21a), die an der ersten Adresse (21) geschrieben sind, speichert, Vergleichsdaten (83) zum Vergleichen mit den Ergebnisdaten einer an den ersten Maskendaten (82) und den ersten Daten (21a) ausgeführten Operation speichert, eine Zieladresse (85) zum Bestimmen einer zweiten Adresse (22) in dem Speicher (2) speichert und zweite Maskendaten (84), die einer Operation unterzogen werden sollen, und geschriebene zweite Daten (22a) an der zweiten Adresse speichert, um ein Ergebnis der Operation entsprechend den Vergleichsdaten an der zweiten Adresse (22) zu schreiben.

5. Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Steuereinheit (10) Folgendes aufweist:
eine erste Operationseinheit (4) zum Ausführen einer Operation an ersten Daten (21a), die an einer beliebigen ersten Adresse (21) geschrieben sind, die mit einer Quellenadresse (81) in dem wiederbeschreibbaren Speicher (2) gewählt wird, und an ersten Maskendaten (82) zum Auslesen des Werts eines vorgegebenen Bits der an der ersten Adresse (21) geschriebenen ersten Daten (21a),
eine Vergleichseinheit (5) zum Vergleichen des Ergebnisses der in der ersten Operationseinheit (4) ausgeführten Operation mit den Vergleichsdaten (83) zum Vergleichen mit den Ergebnisdaten der an den ersten Maskendaten (82) und den ersten Daten (21a) ausgeführten Operation,
eine Schalteinheit (7), die entsprechend dem Ergebnis des Vergleichs in der Vergleichseinheit (5) ein-

oder ausgeschaltet wird, und
eine zweite Operationseinheit (6), die eine Operation an zweiten Daten (22a), die an einer zweiten Adresse (22) in dem wiederbeschreibbaren Speicher (2) geschrieben sind, und an zweiten Maskendaten (84) zur Operation mit den an der zweiten Adresse (22) geschriebenen zweiten Daten (22a) ausführt.

6. Halbleitervorrichtung nach Anspruch 1 mit einer Steuereinheit mit ersten Daten (21a) und zweiten Daten (22a), die darin eingeschrieben sind, wobei die ersten Daten (21a) einen vorgegebenen Zustand haben, der darin festgelegt ist, und die zweiten Daten (22a) ein Ergebnis erzeugen, das entsprechend dem Zustand der ersten Daten (21a) ausgegeben wird; und
einer Speichereinheit, die
erste und zweite Maskendaten (82, 84),
Vergleichsdaten (83),
eine Quellenadresse (81) und
eine Zieladresse (85) speichert, wobei
die ersten und zweiten Maskendaten (82, 84), die Vergleichsdaten (83), die Quellenadresse (81) und die Zieladresse (85) in die Speichereinheit geschrieben werden, die anfangs dort eingeschriebene Werte "0" hat, und wobei
die ersten Daten (21a) entsprechend der Quellenadresse (81) abgerufen werden, eine erste Operation an den ersten Daten (21a) und den ersten Maskendaten (82) ausgeführt wird, das Ergebnis der ersten Operation mit den Vergleichsdaten (83) verglichen wird, die zweiten Daten (22a) entsprechend der Zieladresse (85) abgerufen werden, eine zweite Operation an den zweiten Daten (22a) und den zweiten Maskendaten (84) ausgeführt wird und entsprechend dem Ergebnis des Vergleichs bestimmt wird, ob das Ergebnis der zweiten Operation in die zweiten Daten (22a) geschrieben wird oder nicht.

Es folgen 5 Blatt Zeichnungen

FIG. 1

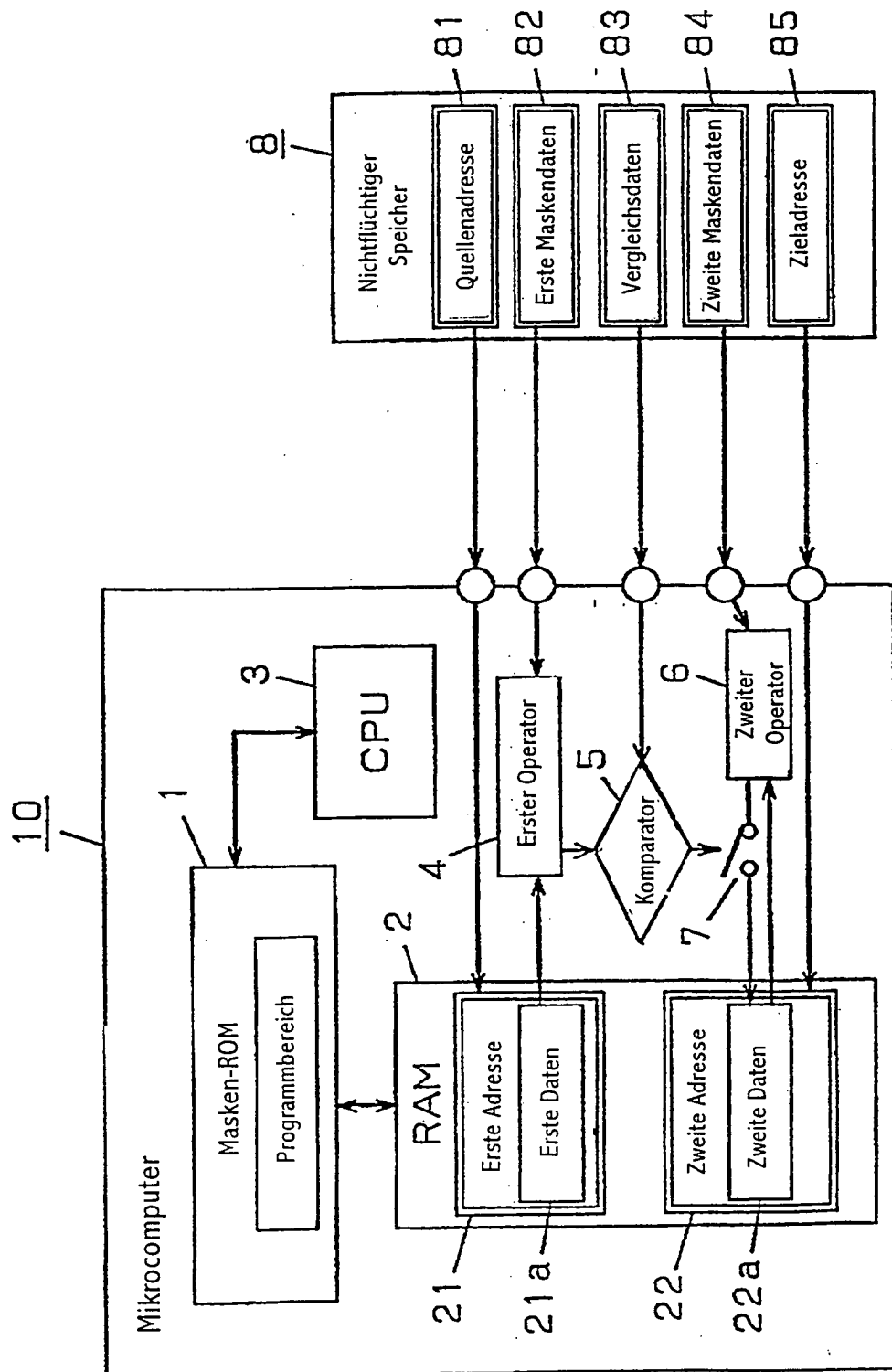


FIG. 2

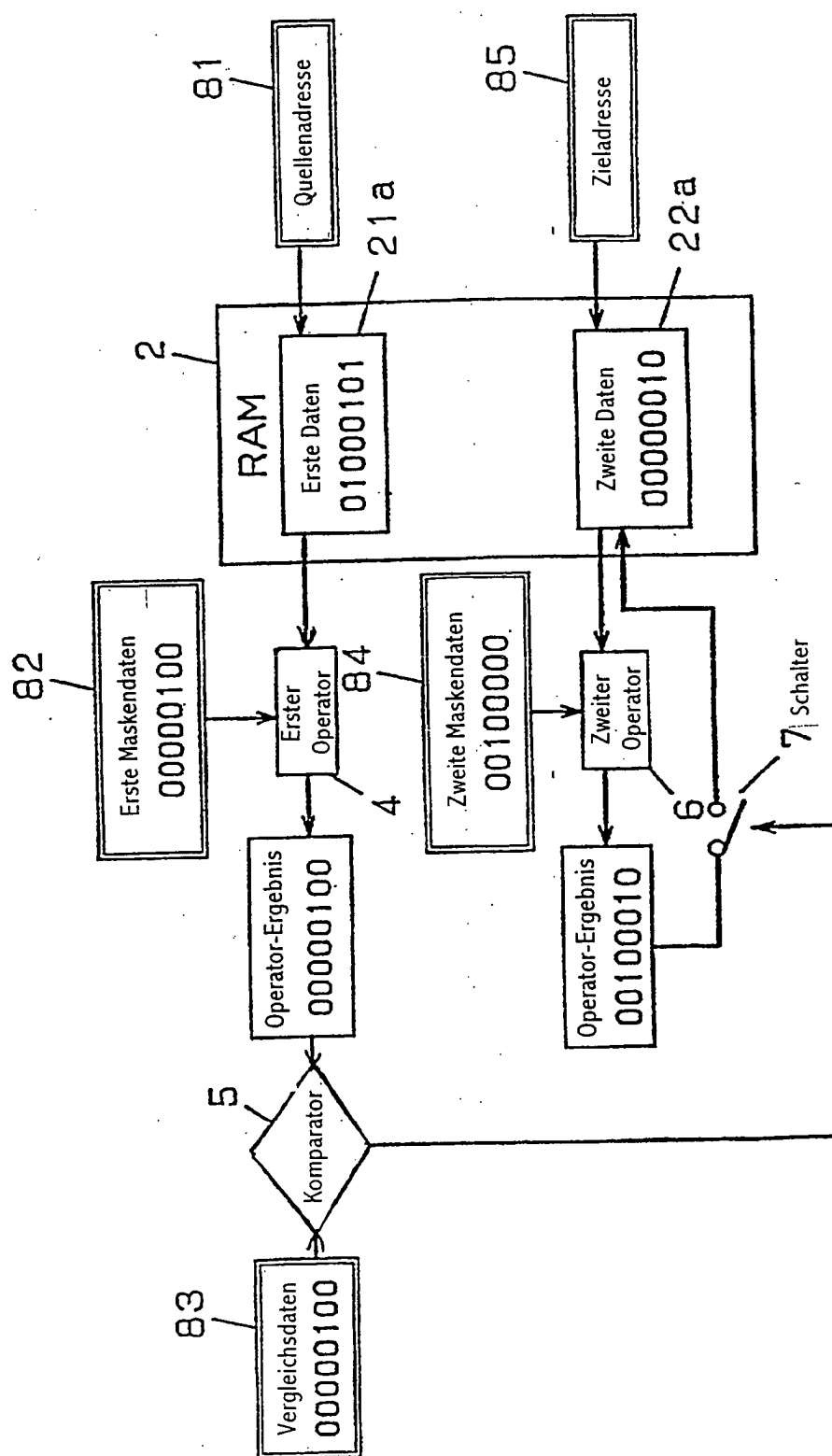
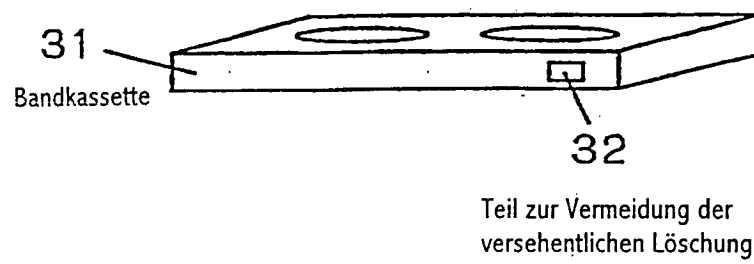


FIG. 3

(a)



(b)

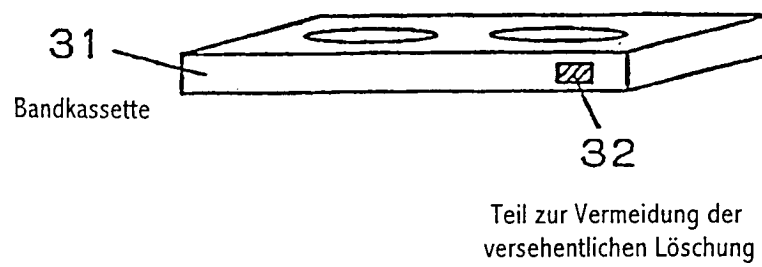


FIG. 4

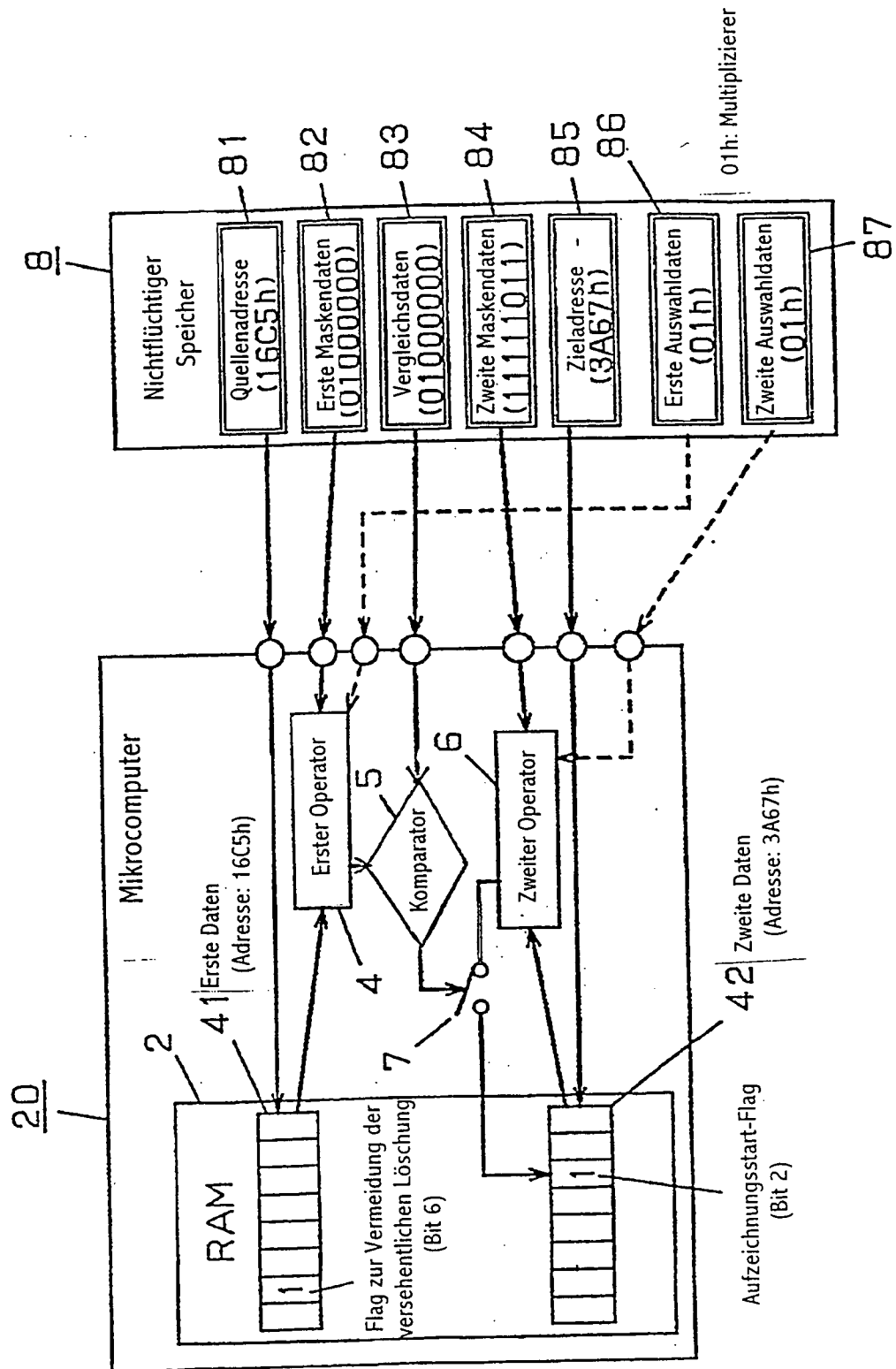


FIG. 5

