

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3636148号

(P3636148)

(45) 発行日 平成17年4月6日(2005.4.6)

(24) 登録日 平成17年1月14日(2005.1.14)

(51) Int. Cl.<sup>7</sup>

F I

G09G 3/36

G09G 3/36

G02F 1/133

G02F 1/133 575

G09G 3/20

G09G 3/20 611H

G09G 3/20 612T

G09G 3/20 631V

請求項の数 14 (全 24 頁) 最終頁に続く

(21) 出願番号 特願2002-61468 (P2002-61468)  
 (22) 出願日 平成14年3月7日(2002.3.7)  
 (65) 公開番号 特開2003-263134 (P2003-263134A)  
 (43) 公開日 平成15年9月19日(2003.9.19)  
 審査請求日 平成15年2月17日(2003.2.17)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (74) 代理人 100090479  
 弁理士 井上 一  
 (74) 代理人 100090387  
 弁理士 布施 行夫  
 (74) 代理人 100090398  
 弁理士 大淵 美千栄  
 (72) 発明者 田村 剛  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 濱本 禎広

最終頁に続く

(54) 【発明の名称】 表示ドライバ、電気光学装置、及び表示ドライバのパラメータ設定方法

(57) 【特許請求の範囲】

【請求項1】

表示パネルを駆動するための表示ドライバであって、  
 表示ドライバを制御するための制御レジスタと、  
 表示ドライバの外部又は内部に設けられ表示特性制御パラメータを少なくとも記憶するメモリに対して、アクセス制御を行うメモリ制御回路と、  
 所与のリフレッシュタイミングで、前記メモリから読み出された表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのリフレッシュ処理を行うレジスタ書き込み回路とを含み、  
 前記制御レジスタが、  
 処理部によりアクセス可能であり、前記リフレッシュ処理の対象となる第1のレジスタ群と、前記処理部によりアクセス可能であり、前記リフレッシュ処理の対象とならない第2のレジスタ群を含み、  
 前記レジスタ書き込み回路が、  
 その選択端子に、前記リフレッシュタイミングでアクティブになる選択信号が入力され、その第1の入力端子に、前記メモリ制御回路からの情報が入力され、その第2の入力端子に、前記処理部からの情報が入力されるセクタを含み、  
 前記選択信号がアクティブになるリフレッシュ時には、前記メモリ制御回路からの情報である前記表示特性制御パラメータが前記セクタを介して前記第1のレジスタ群に書き込まれ、

10

20

前記選択信号が非アクティブになる通常時には、前記処理部からの情報が前記セレクタを介して前記第1のレジスタ群に書き込まれることを特徴とする表示ドライバ。

【請求項2】

請求項1において、

前記メモリが、

リフレッシュ処理を行わないという設定と、リフレッシュ処理を行う場合にそのリフレッシュ期間の設定とを行うためのリフレッシュ期間情報を記憶し、

前記レジスタ書き込み回路が、

前記メモリから読み出された前記リフレッシュ期間情報を、前記制御レジスタの前記第1のレジスタ群に書き込み、前記リフレッシュ期間情報によりリフレッシュ処理を行うことが設定されていた場合にリフレッシュ処理を行うことを特徴とする表示ドライバ。

10

【請求項3】

請求項1又は2において、

前記表示パネルには、表示ライン領域と、前記表示ライン領域の上側に設けられその走査ライン数が可変な第1のオフライン領域と、前記表示ライン領域の下側に設けられその走査ライン数が可変な第2のオフライン領域とが設定され、

前記レジスタ書き込み回路が、

前記第1のオフライン領域の最初の走査ラインのスキャンタイミング又は前記第2のオフライン領域の最後の走査ラインのスキャンタイミングでリフレッシュ処理を行うことを特徴とする表示ドライバ。

20

【請求項4】

請求項3において、

前記メモリが、

前記表示ライン領域の走査ライン数である第1の走査ライン数と、前記第1、第2のオフライン領域の走査ライン数である第2、第3の走査ライン数を記憶し、

前記レジスタ書き込み回路が、

前記メモリから読み出された前記第1、第2、第3の走査ライン数を前記制御レジスタの前記第1のレジスタ群に書き込むことを特徴とする表示ドライバ。

【請求項5】

請求項1乃至4のいずれかにおいて、

処理部用インターフェースを介して前記処理部から入力されたコマンドをデコードするコマンドデコーダを含み、

前記制御レジスタには、前記コマンドデコーダからのデコード結果情報が前記処理部からの情報として書き込まれることを特徴とする表示ドライバ。

30

【請求項6】

請求項1乃至5のいずれかにおいて、

前記レジスタ書き込み回路が、

表示パネルの非表示期間において、表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのリフレッシュ処理を行うことを特徴とする表示ドライバ。

【請求項7】

請求項1乃至6のいずれかにおいて、

前記レジスタ書き込み回路が、

電源投入後又はシステムリセット後に、定期的に、表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのリフレッシュ処理を行うことを特徴とする表示ドライバ。

40

【請求項8】

請求項1乃至7のいずれかにおいて、

前記レジスタ書き込み回路が、

電源投入時又はシステムリセット時に、前記メモリから読み出された表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのイニシャライズ処理を行うこ

50

とを特徴とする表示ドライバ。

【請求項 9】

請求項 1 乃至 8 のいずれかにおいて、  
前記レジスタ書き込み回路が、  
前記第 1 のレジスタ群に表示特性制御パラメータを書き込んでいる際には、該第 1 のレジスタ群への処理部のアクセスを禁止することを特徴とする表示ドライバ。

【請求項 10】

請求項 1 乃至 9 のいずれかにおいて、  
前記メモリが、  
表示ドライバ又は表示パネルの製造情報を記憶し、  
前記レジスタ書き込み回路が、  
前記メモリから読み出された製造情報を、前記制御レジスタに書き込むことを特徴とする表示ドライバ。

10

【請求項 11】

請求項 1 乃至 10 のいずれかにおいて、  
前記表示特性制御パラメータが、  
コントラスト調整パラメータ、表示制御パラメータ、及び階調制御パラメータの少なくとも 1 つを含むことを特徴とする表示ドライバ。

【請求項 12】

請求項 1 乃至 11 のいずれかにおいて、  
前記表示特性制御パラメータが、  
表示パネル毎に又は表示パネルの機種毎にその値が異なるパラメータであることを特徴とする表示ドライバ。

20

【請求項 13】

請求項 1 乃至 12 のいずれか記載の表示ドライバと、  
前記表示ドライバにより駆動される表示パネルと、  
前記表示ドライバの動作を制御する処理部と、  
を含むことを特徴とする電気光学装置。

【請求項 14】

請求項 1 乃至 12 のいずれか記載の表示ドライバのパラメータ設定方法であって、  
表示ドライバにより駆動される表示パネルの表示特性を測定し、  
測定により特定される表示特性制御パラメータを、前記メモリに書き込むことを特徴とする表示ドライバのパラメータ設定方法。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示ドライバ、電気光学装置、及び表示ドライバのパラメータ設定方法に関する。

【0002】

【背景技術及び発明が解決しようとする課題】

40

携帯電話などの電子機器に用いられる液晶装置（広義には電気光学装置）では、最適な表示特性で表示動作を行うことが望まれている。

【0003】

ところが、液晶装置の表示パネルには表示特性のバラツキがあるため、このバラツキの影響を如何にして抑えるかが重要な技術的課題となる。

【0004】

また、液晶装置の表示特性は、静電気（ESD）などの外部的な要因が発生した場合にも、最適に維持されることが望まれる。

【0005】

また、液晶装置が組み込まれる電子機器では、電子機器のファームウェアが、液晶装置の

50

表示動作を制御する。この場合に、電子機器の開発期間の短縮化のためには、ファームウェアの作成作業を、なるべく簡素化できることが望まれる。

【0006】

本発明は以上のような課題に鑑みてなされたものであり、その目的とするところは、適正な表示特性を実現できる表示ドライバ、電気光学装置、及び表示ドライバのパラメータ設定方法を提供することにある。

【0007】

【課題を解決するための手段】

本発明は、表示パネルを駆動するための表示ドライバであって、表示ドライバを制御するための制御レジスタと、表示ドライバの外部又は内部に設けられ表示特性制御パラメータを少なくとも記憶するメモリに対して、アクセス制御を行うメモリ制御回路と、所与のリフレッシュタイミングで、前記メモリから読み出された表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのリフレッシュ処理を行うレジスタ書き込み回路とを含む表示ドライバに係する。

10

【0008】

本発明によれば、所与のリフレッシュタイミングで、メモリから読み出された表示特性制御パラメータが制御レジスタに書き込まれ、制御レジスタのリフレッシュ処理が行われる。従って、適正な表示特性制御パラメータを用いて表示パネルの表示制御を行うことが可能になり、適正な表示特性を安定して維持することが可能になる。

【0009】

また本発明では、前記レジスタ書き込み回路が、表示パネルの非表示期間において、表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのリフレッシュ処理を行うようにしてもよい。

20

【0010】

この場合、非表示期間は、例えば、制御レジスタへの書き込み処理が、表示パネルの表示動作に悪影響を与えない期間である。但し、非表示期間以外の期間において、リフレッシュ処理を行うことも可能である。

【0011】

また本発明では、前記レジスタ書き込み回路が、電源投入後又はシステムリセット後に、定期的に、表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのリフレッシュ処理を行うようにしてもよい。

30

【0012】

なお、定期的に発生する非表示期間において、リフレッシュ処理を行うことが更に望ましい。

【0013】

また本発明では、前記メモリが、前記レジスタ書き込み回路により行われるリフレッシュ処理の期間情報を記憶し、前記レジスタ書き込み回路が、前記メモリから読み出された期間情報を、前記制御レジスタに書き込むようにしてもよい。

【0014】

また本発明では、前記レジスタ書き込み回路が、電源投入時又はシステムリセット時に、前記メモリから読み出された表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのイニシャライズ処理を行うようにしてもよい。

40

【0015】

また本発明は、表示パネルを駆動するための表示ドライバであって、表示ドライバを制御するための制御レジスタと、表示ドライバの外部又は内部に設けられ表示特性制御パラメータを少なくとも記憶するメモリに対して、アクセス制御を行うメモリ制御回路と、電源投入時又はシステムリセット時に、前記メモリから読み出された表示特性制御パラメータを前記制御レジスタに書き込み、前記制御レジスタのイニシャライズ処理を行うレジスタ書き込み回路とを含む表示ドライバに係する。

【0016】

50

本発明によれば、電源投入時又はシステムリセット時に、メモリから読み出された表示特性制御パラメータが制御レジスタに書き込まれ、制御レジスタのイニシャライズ処理が行われる。従って本発明によれば、適正な表示特性制御パラメータを自動的に読み込んで、表示パネルの表示制御を行うことが可能になる。

【0017】

また本発明では、前記制御レジスタが、表示特性制御パラメータを記憶し処理部によりアクセス可能な第1のレジスタ群と、処理部によりアクセス可能な第2のレジスタ群を含むようにしてもよい。

【0018】

この場合に、第2のレジスタ群には、表示制御パラメータ以外の情報（例えば表示に関する各種のコマンド情報）を記憶させることができる。

10

【0019】

また本発明では、前記レジスタ書き込み回路が、前記第1のレジスタ群に表示特性制御パラメータを書き込んでいる際には、該第1のレジスタ群への処理部のアクセスを禁止するようにしてもよい。

【0020】

このようにすれば、処理部からのアクセスとメモリからのアクセスが衝突する事態を防止できる。

【0021】

また本発明では、前記メモリが、表示ドライバ又は表示パネルの製造情報を記憶し、前記レジスタ書き込み回路が、前記メモリから読み出された製造情報を、前記制御レジスタに書き込むようにしてもよい。

20

【0022】

この場合、製造情報としては、例えば、製造識別情報、製品バージョン情報、或いは製品特定情報などを含ませることができる。

【0023】

また本発明では、前記表示特性制御パラメータが、コントラスト調整パラメータ、表示制御パラメータ、及び階調制御パラメータの少なくとも1つを含むようにしてもよい。

【0024】

但し、表示特性制御パラメータとして、これ以外のパラメータを含ませることも可能である。

30

【0025】

また本発明では、前記表示特性制御パラメータが、表示パネル毎に又は表示パネルの機種毎にその値が異なるパラメータであってもよい。

【0026】

また本発明の電気光学装置は、上記のいずれか記載の表示ドライバと、前記表示ドライバにより駆動される表示パネルと、前記表示ドライバの動作を制御する処理部とを含む電気光学装置に係する。

【0027】

また本発明は、上記のいずれか記載の表示ドライバのパラメータ設定方法であって、表示ドライバにより駆動される表示パネルの表示特性を測定し、測定により特定される表示特性制御パラメータを、前記メモリに書き込むパラメータ設定方法に係する。

40

【0028】

【発明の実施の形態】

以下、本発明の好適な実施の形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成の全てが本発明の必須構成要件であるとは限らない。

【0029】

1. 電気光学装置

図1に、本実施形態の電気光学装置の構成例を示す。

50

## 【 0 0 3 0 】

この電気光学装置（狭義には液晶装置）は、表示パネル 1 0 0（狭義には液晶パネル）を含む。

## 【 0 0 3 1 】

この表示パネル 1 0 0 は、複数のデータ線（信号線）と、複数の走査線と、データ線及び走査線により特定される複数の画素を有する。そして、各画素領域における電気光学素子（狭義には、液晶素子）の光学特性を変化させることで、表示動作を実現する。

## 【 0 0 3 2 】

なお、表示パネル 1 0 0 は、単純マトリクス方式のパネルであってもよいし、薄膜トランジスタ（Thin Film Transistor：T F T）や薄膜ダイオード（Thin Film Diode：T F D）などのスイッチング素子（2 端子型非線形素子）を用いたアクティブマトリクス方式のパネルであってもよい。

10

## 【 0 0 3 3 】

また電気光学装置は、データ線ドライバ 1 1 0（データ線駆動回路、Xドライバ、ソースドライバ）と、走査線ドライバ 1 2 0、1 2 2（走査線駆動回路、Yドライバ、ゲートドライバ）を含む。

## 【 0 0 3 4 】

ここでデータ線ドライバ 1 1 0 は、画像データに基づいて表示パネル 1 0 0 のデータ線を駆動する。一方、走査線ドライバ 1 2 0、1 2 2 は、表示パネル 1 0 0 の走査線を順次走査駆動する。

20

## 【 0 0 3 5 】

なお、走査線ドライバ 1 2 0、1 2 2 を、データ線ドライバ 1 1 0 に内蔵させてもよい。

## 【 0 0 3 6 】

また電気光学装置は、M P U 1 3 0（広義には処理部）を含む。

## 【 0 0 3 7 】

ここで、M P U（Micro Processor Unit）1 3 0 は、データ線ドライバ 1 1 0、走査線ドライバ 1 2 0、1 2 2、電源回路 1 3 2、E E P R O M 1 3 4 の制御等を行う。

## 【 0 0 3 8 】

より具体的には、M P U 1 3 0 は、データ線ドライバ 1 1 0 及び走査線ドライバ 1 2 0、1 2 2 に対しては、動作モードの設定や垂直同期信号や水平同期信号の供給を行う。また、電源回路 1 3 2 に対しては、電源設定についての指示を行う。また、E E P R O M 1 3 4 に対しては、例えばデータ線ドライバ 1 1 0 を介して、メモリへのアクセス指示などを行う。

30

## 【 0 0 3 9 】

なお、M P U 1 3 0（処理部）は、汎用プロセッサ（C P U）により実現してもよいし、A S I C であるコントローラ回路により実現してもよい。

## 【 0 0 4 0 】

また、M P U 1 3 0 の機能を、電子機器（携帯電話、ページャ、時計、液晶テレビ、カーナビゲーション装置、電卓、ワードプロセッサ、プロジェクタ又は P O S 端末等）が有する外部の M P U（処理部）により実現してもよい。

40

## 【 0 0 4 1 】

電源回路 1 3 2 は、外部から供給される基準電圧に基づいて、表示パネル 1 0 0 の駆動に必要な各種の電源電圧（階調電圧）を生成する。そして、生成された電源電圧を、データ線ドライバ 1 1 0 や走査線ドライバ 1 2 0、1 2 2 に供給する。

## 【 0 0 4 2 】

E E P R O M 1 3 4（広義にはメモリ、不揮発性メモリ或いは R O M）は、電気光学装置を動作させるための種々の情報を記憶する。

## 【 0 0 4 3 】

より具体的には、本実施形態の E E P R O M 1 3 4 は、表示特性制御パラメータ（コントラスト調整パラメータ、表示制御パラメータ又は階調制御パラメータ等）を記憶する。そ

50

して、この記憶された表示特性制御パラメータは、例えば、電源投入時や、システムリセット時や、リフレッシュタイミング時に読み出される。そして、読み出された表示特性制御パラメータは、データ線ドライバ110が有する制御レジスタに格納される。

【0044】

なお、EEPROM134は、データ線ドライバ110の外部に設けてもよいし、内部に設けてもよい。また、データ線ドライバ110を介さずに、MPU130が直接にEEPROM134にアクセスするようにしてもよい。

【0045】

また、データ線ドライバ110、走査線ドライバ120、122、MPU130、電源回路132、EEPROM134の一部又は全部を、表示パネル100（ガラス基板）上に形成してもよい。

10

【0046】

2. データ線ドライバ

図2に、本実施形態のデータ線ドライバ110（広義には表示ドライバ或いは表示駆動回路）の構成例を示す。なお、本実施形態のデータ線ドライバ110は図2に示す全ての回路ブロックを含む必要はなく、その一部を省略してもよい。

【0047】

MPUインターフェース500には、反転チップセレクト信号XCS、コマンド/データの識別信号A0、反転リード信号XRD、反転ライト信号XWR、反転リセット信号XRESなどが入力される。

20

【0048】

入出力バッファ502には、例えば8ビットのデータ（コマンド）D7～D0が入力される。

【0049】

バスホルダ512は、内部バス510上のデータを一時的に保持するためのものである。

【0050】

コマンドデコーダ514は、MPUインターフェース500を介してMPU130から入力されたコマンドをデコード（解読）し、デコード結果をMPU側制御回路530等に伝える。

【0051】

ステータスレジスタ516は、データ線ドライバ110のステータス情報（例えば表示がオン状態か否か、パーシャル表示モードか否か、スリープモードか否か等）を保持する。

30

【0052】

MPU側制御回路530は、コマンドデコーダ514を介して入力されるMPU130のコマンドに基づいて、表示データRAM560に対するリード・ライト動作を制御する。このリード・ライト動作は、MPU側制御回路530により制御されるカラムアドレス制御回路540及びページアドレス制御回路550により実現される。

【0053】

カラムアドレス制御回路540は、表示データの書き込みカラムアドレスと読み出しカラムアドレスを指定する。

40

【0054】

ページアドレス制御回路550は、表示データの書き込みページアドレスと表示データの読み出しページアドレスとを指定する。また、ページアドレス制御回路550は、ドライバ側制御回路570により制御されて1ライン毎に表示アドレスを指定する。

【0055】

ドライバ側制御回路570（パネル側制御回路）は、発振回路576からの発振出力に基づいて、階調制御パルスGCP（パルス幅刻み用のクロックパルス信号）、極性反転信号FR、ラッチパルスLPなどを発生し、ページアドレス制御回路550、PWMデコーダ回路580などを制御する。

【0056】

50

PWMデコーダ回路580は、表示データRAM560から読み出された表示データに基づいて、PWM(パルス幅変調)のデコード処理を行う。

【0057】

駆動回路600は、PWMデコーダ回路580からの信号を、表示パネル系の電圧に応じた電圧にシフトさせ、表示パネル100のデータ線に供給する。

【0058】

以上のような構成により本実施形態では、表示パネル100に種々の画像を表示できる。

【0059】

3.表示特性制御パラメータのイニシャライズ及びリフレッシュ

さて、携帯電話などの電子機器に用いられる液晶装置(電気光学装置)では、その検査時・出荷時に、表示パネルの表示特性(コントラスト、色合い等)の調整を行うことが望ましい。そして、最適な調整が行われた後に、電子機器のメーカーに出荷し、電子機器に組み込むことが望ましい。

【0060】

この場合に、電気機器のメーカーにとっては、表示パネルの表示特性は最適なものでありさえすればよく、表示特性の設定内容については興味がない。そして、このような表示特性の設定を、ファームウェアに行わせるようにすると、表示パネル毎に或いは表示パネルの機種毎に、ファームウェアにおける表示特性設定の記述部分を変更しなければならない。このため、電気機器のメーカーに無用で煩雑な作業を強いる可能性がある。

【0061】

また、携帯電話などの電子機器では、その使用状況により、静電気(ESD)などの種々の外部要因が発生する。そして、設定された表示特性が、この外部要因が原因となって変更されてしまうと、最適な表示特性を維持できなくなる可能性がある。

【0062】

そこで本実施形態では、以下に説明するような構成を採用することで、上述の種々の問題を解決している。

【0063】

即ち、本実施形態のデータ線ドライバ110では図2に示すように、メモリ制御回路579を設けている。

【0064】

このメモリ制御回路579は、図1のEEPROM134に対するアクセス制御(リード・ライト制御)を行う。

【0065】

より具体的には、EEPROM134には、表示パネル100の表示特性(コントラスト、色合い等)を制御(設定)するためのパラメータが記憶されている。この表示特性制御パラメータは、例えば、液晶装置(電子機器)の出荷時・検査時に、表示パネル100の表示特性を測定することで得ることができ、測定結果に応じた最適な表示特性制御パラメータが、EEPROM134に書き込まれる。この表示特性制御パラメータを用いることで、表示パネル100の表示特性のバラツキを吸収し、表示パネル毎に又は表示パネルの機種毎に表示特性が異なってしまう事態を防止できる。本実施形態のメモリ制御回路579は、この表示特性制御パラメータなどを含む種々の情報をEEPROM134から読み出す。

【0066】

また本実施形態のデータ線ドライバ110では、MPU側制御回路530に、レジスタ書き込み回路20(レジスタ・リフレッシュ回路、レジスタ・イニシャライズ回路)、制御レジスタ30、演算回路50を含ませている。

【0067】

ここで制御レジスタ30は、データ線ドライバ110の制御に使用されるレジスタである。

【0068】

10

20

30

40

50

より具体的には、図1のMPU130がコマンドを発行すると、このコマンドは図2のコマンドデコーダ514によりデコードされる。そして、そのコマンドにより設定されるパラメータが、入出力バッファ502及びレジスタ書き込み回路20を介して、制御レジスタ30に書き込まれる。これにより、MPU側制御回路530は、制御レジスタ30に書き込まれた制御パラメータ（動作パラメータ、コマンドパラメータ）に基づいて動作するようになる。即ち、MPU側制御回路530は、制御レジスタ30の内容に基づいて、コラムアドレス制御回路540、I/Oバッファ542、ページアドレス制御回路550、ドライバ側制御回路570などを制御する。

【0069】

このような制御レジスタ30を設けることで、MPU130は、自身が発行したコマンドに従ってデータ線ドライバ110を動作させ、表示パネル100を表示制御できるようになる。

【0070】

なお、制御レジスタ30は、Dフリップフロップなどの保持回路で実現してもよいし、RAMなどのメモリにより実現してもよい。

【0071】

本実施形態では、レジスタ書き込み回路20が、この制御レジスタ30への書き込み処理を行う。

【0072】

より具体的には、レジスタ書き込み回路20は、電源投入時又はシステムリセット時（イニシャライズ時）に、図1のEEPROM134（メモリ、不揮発性メモリ或いはROM）から読み出された表示特性制御パラメータ（動作パラメータ、コマンドパラメータ）を制御レジスタ30に書き込み、制御レジスタ30のイニシャライズ処理を行う。

【0073】

このようなイニシャライズ処理を行うことで、電源投入時やシステムリセット時（ソフトウェアリセット時）に、EEPROM134に記憶される表示特性制御パラメータが、制御レジスタ30に自動的に書き込まれるようになる。

【0074】

従って、MPU側制御回路530は、制御レジスタ30に書き込まれた表示特性制御パラメータを用いて、表示パネル100の最適な表示制御を行うことができる。

【0075】

また、MPU130（処理部）上で動作するファームウェア（プログラム）は、電源投入時やシステムリセット時に、表示特性制御パラメータを制御レジスタ30に書き込む必要がなくなる。これにより、表示特性制御パラメータをファームウェアに記述しなくても済むようになり、ファームウェアの作成作業を簡素化できる。また、表示パネルの機種が異なっても、同じファームウェアを使用できるようになり、電子機器メーカー等の開発負担を軽減できる。

【0076】

また本実施形態では、レジスタ書き込み回路20が、所与のリフレッシュタイミングで、EEPROM134から読み出された表示特性制御パラメータ（動作パラメータ、コマンドパラメータ）を制御レジスタ30に書き込み、制御レジスタ30のリフレッシュ処理を行う。

【0077】

このようにすることで、表示パネル100の表示特性を常に最適に維持できるようになる。

【0078】

即ち、携帯電話などの電子機器では、その使用状況により、静電気などの外部要因が原因となって、制御レジスタ30の表示特性制御パラメータが、不適正な値に書き換えられたり、消失してしまう可能性がある。そして、表示特性制御パラメータが書き換えられたり、消失すると、最適な表示特性を維持できなくなる。

10

20

30

40

50

## 【 0 0 7 9 】

本実施形態では、このような場合にも、レジスタ書き込み回路 2 0 がリフレッシュ動作を行うことで、EEPROM 1 3 4 に記憶される最適な表示特性制御パラメータが、制御レジスタ 3 0 に再度書き込まれる。従って、静電気などの外部要因が発生しても、表示パネル 1 0 0 の表示特性を最適に維持できる。

## 【 0 0 8 0 】

また、本実施形態では、コントラスト調整処理を簡素化するために、制御レジスタ 3 0 に補正パラメータレジスタ 4 0 ( V O L D E F ) を含ませると共に、演算回路 5 0 を設けている。

## 【 0 0 8 1 】

ここで、補正パラメータレジスタ 4 0 は、コントラスト調整 ( 設定 ) 値を補正するための補正パラメータ ( 表示特性制御パラメータの 1 つ ) を記憶するレジスタである。この補正パラメータは、例えば、液晶装置 ( 電子機器 ) の出荷時・検査時に、表示パネル 1 0 0 のコントラスト ( 明るさ ) などを測定することで得ることができ、測定結果に応じた最適な補正パラメータが、EEPROM 1 3 4 に書き込まれる。この補正パラメータを用いることで、表示パネル 1 0 0 のコントラストのバラツキを吸収し、表示パネル毎に又は表示パネルの機種毎に表示特性が異なってしまう事態を防止できる。

## 【 0 0 8 2 】

そして、本実施形態では、EEPROM 1 3 4 に記憶されたこの補正パラメータが、メモリ制御回路 5 7 9、レジスタ書き込み回路 2 0 を介して、補正パラメータレジスタ 4 0 に書き込まれる。より具体的には、電源投入時又はシステムリセット時に、補正パラメータがレジスタ 4 0 に書き込まれ、レジスタ 4 0 のイニシャライズ処理が行われる。また、所与のリフレッシュタイミングで、補正パラメータがレジスタ 4 0 に書き込まれ、レジスタ 4 0 のリフレッシュ処理が行われるようになる。

## 【 0 0 8 3 】

図 2 の演算回路 5 0 は、MPU 1 3 0 ( 処理部 ) により指示されるコントラスト調整値に対して、補正パラメータにより特定される補正值を加算し、補正コントラスト調整値を演算する回路である。

## 【 0 0 8 4 】

即ち本実施形態では、MPU 1 3 0 がコマンド等を発行することでコントラスト調整値を設定する。すると、演算回路 5 0 は、この設定されたコントラスト調整値に対して、レジスタ 4 0 の補正パラメータにより特定される補正值を加算し、補正コントラスト調整値を求める。そして、この補正コントラスト調整値は、例えば電源制御回路 5 7 8 を介して図 1 の電源回路 1 3 2 に出力される。

## 【 0 0 8 5 】

すると、電源回路 1 3 2 は、この補正コントラスト調整値に応じた電源電圧を生成し、データ線ドライバ 1 1 0 ( 駆動回路 6 0 0 ) や走査線ドライバ 1 2 0、1 2 2 に供給する。これにより、表示パネル 1 0 0 は、補正コントラスト調整値に応じたコントラスト ( 明るさ ) で表示動作を行うようになる。

## 【 0 0 8 6 】

## 4 . リフレッシュタイミング

本実施形態では、表示パネル 1 0 0 ( 表示ドライバ ) の非表示期間において、制御レジスタ 3 0 のリフレッシュ処理を行っている。

## 【 0 0 8 7 】

より具体的には本実施形態では図 3 ( A ) に示すように、表示パネル 1 0 0 に、表示ライン領域 D R G とオフライン ( display off line ) 領域 F R G 1、F R G 2 が設けられている。

## 【 0 0 8 8 】

ここで表示ライン領域 D R G は、実際に画像が表示される領域である。一方、オフライン領域 F R G 1、F R G 2 は、画像が表示されない領域 ( ダミー領域 ) である。

10

20

30

40

50

## 【 0 0 8 9 】

例えば、上側のオフライン領域 F R G 1 が存在しない場合を想定する。この場合には、表示ライン領域 D R G の一番上側の第 1 の走査ラインでは、その下側には第 2 の走査ラインが存在するが、その上側には走査ラインが存在しなくなる。一方、第 2 の走査ラインでは、その下側に第 3 の走査ラインが存在すると共に、その上側にも第 1 の走査ラインが存在する。従って、オフライン領域 F R G 1 が存在しない場合には、第 1 の走査ラインと第 2 の走査ラインとで、寄生する容量等が異なってしまい、その部分の表示状態にむら等が生じてしまう。

## 【 0 0 9 0 】

これに対して、図 3 ( A ) に示すようなオフライン領域 F R G 1 を設ければ、第 1 の走査ラインの上にも、ダミーの走査ラインが存在するようになる。この結果、第 1、第 2 の走査ラインの寄生容量等をほぼ同一にでき、表示状態にむらが生じるのを防止できる。

10

## 【 0 0 9 1 】

同様に、下側のオフライン領域 F R G 2 を設ければ、表示ライン領域 D R G の一番下側の第 N の走査ラインと、その上側の第 N - 1 の走査ラインとで、寄生容量等をほぼ同一にでき、表示状態にむらが生じるのを防止できる。

## 【 0 0 9 2 】

また、オフライン領域 F R G 1、F R G 2 は、例えば次のような目的のために設けられる。

## 【 0 0 9 3 】

即ち、表示パネル 1 0 0 の表示ライン数（表示ライン領域 D R G のライン数）は、電子機器の機種毎に異なった本数になるのが一般的である。

20

## 【 0 0 9 4 】

この場合に、電子機器の機種毎に、異なった表示ライン数の表示パネル 1 0 0 を使用すると、製品コストの増加、設計期間の長期化等の問題を招く。

## 【 0 0 9 5 】

図 3 ( A ) のようなオフライン領域 F R G 1、F R G 2 を設ければ、オフライン領域 F R G 1、F R G 2 の走査ライン数を可変に変化させて、F R G 1、F R G 2 の走査ラインの一部を、表示ライン領域 D R G の走査（表示）ラインに割り当てることが可能になる。これにより、電子機器の機種が変わり、表示パネル 1 0 0 の表示ライン数が変化しても、これに容易に対処できるようになる。

30

## 【 0 0 9 6 】

そして本実施形態では、図 3 ( A ) の C 1 に示すように、表示パネル 1 0 0 の非表示期間（例えばオフライン領域 F R G 1、F R G 2 のスキャン期間）において、制御レジスタ 3 0 のリフレッシュ処理を行うようにしている。これにより、制御レジスタ 3 0 のリフレッシュ処理（表示特性制御パラメータの書き込み処理）が、表示動作に悪影響を及ぼすのを防止できる。

## 【 0 0 9 7 】

即ち、表示パネル 1 0 0 の表示期間（例えば表示ライン領域 D R G をスキャンする期間）において、制御レジスタ 3 0 のリフレッシュ処理が行われると、そのリフレッシュ処理が表示動作に悪影響を及ぼす可能性がある。例えば、リフレッシュタイミングで、表示ライン領域 D R G にすじ模様が発生したりする。図 3 ( A ) の本実施形態の手法によれば、このような事態が生じるのを防止できる。

40

## 【 0 0 9 8 】

なお、図 3 ( A ) の C 1 では、オフライン領域 F R G 2 の最終の走査ラインのスキャンタイミングでリフレッシュ処理を行っているが、オフライン領域 F R G 1 の最初の走査ラインのスキャンタイミングでリフレッシュ処理を行ってもよい。或いは、これらの走査ラインとは異なる走査ライン（F R G 1、F R G 2 のライン）のスキャンタイミングで、リフレッシュ処理を行ってもよい。

## 【 0 0 9 9 】

50

また本実施形態では図3(B)のD1に示すように、電源投入時(システムリセット時)に、リセット信号RESがアクティブになる。これにより、制御レジスタ30に表示特性制御パラメータが書き込まれ、制御レジスタ30のイニシャライズ処理が行われる。

【0100】

そして、図3(B)のD2、D3、D4に示すように、電源投入後(システムリセット後)に、リフレッシュ信号REFが定期的アクティブになる。これにより、制御レジスタ30に表示特性制御パラメータが書き込まれ、制御レジスタ30のリフレッシュ処理が定期的に行われるようになる。

【0101】

このように、リフレッシュ処理を定期的に行うことで、表示パネル100の表示特性を安定して維持することが可能になる。 10

【0102】

なお、表示パネル100の表示動作に悪影響を与えない場合には、例えば非表示期間以外の期間においてリフレッシュ処理を定期的に行うようにしてもよい。

【0103】

## 5. 制御レジスタ

図4に制御レジスタ30のレジスタマップの例を示す。

【0104】

図4において、E1に示す第1のレジスタ群(VOLDEF、DISCTL、GCPSET、REFPD、RDID)は、イニシャライズ処理或いはリフレッシュ処理の対象となるレジスタである。一方、E2に示す第2のレジスタ群(NOP、SWRESET、SLPIN、SLPOUT、PTLON、PTLAR、DISOFF、DISON、RAMWR、RAMRD)は、イニシャライズ処理或いはリフレッシュ処理の対象にならないレジスタである。これらの第1、第2のレジスタ群は、共に、MPU130によるアクセス(ライト動作)が可能になっている。 20

【0105】

そして、レジスタVOLDEF、DISCTL、GCPSETは、表示特性制御パラメータを記憶するレジスタである。具体的には、レジスタVOLDEFはコントラスト調整パラメータ(補正パラメータ)を記憶し、レジスタDISCTLは表示制御パラメータを記憶し、レジスタGCPSETは階調制御パラメータを記憶する。 30

【0106】

また、レジスタREFPDはリフレッシュ期間情報を記憶し、レジスタRDIDは製造情報を記憶する。

【0107】

一方、第2のレジスタ群の1つであるレジスタNOPは、MPU130が、走査線ドライバ(表示ドライバ)の非動作を指示するためのレジスタである(非動作指示コマンドのパラメータを記憶するレジスタ)。また、レジスタSWRESETは、ソフトウェアリセットを指示するためのレジスタであり、レジスタSLPIN、SLPOUTは、スリープイン動作、スリープアウト動作を指示するためのレジスタである。また、レジスタPTLON、PTLARはパーシャル表示、パーシャルエリアを指示するためのレジスタであり、レジスタDISOFF、DISONは、表示オフ、表示オンを指示するためのレジスタである。また、RAMWR、RAMRDは、図2の表示データRAM560のライト動作、リード動作を指示するためのレジスタである。 40

【0108】

ここで、レジスタVOLDEFが記憶するコントラスト調整パラメータは、後述するコントラスト調整の補正パラメータである。

【0109】

また、レジスタDISCTLが記憶する表示制御パラメータとしては、種々のもの考えることができる。

【0110】

例えば図5に示すように、表示制御パラメータ(DISC TL)には、表示ライン領域DRGの走査ライン数DLN、オフライン領域FRG1、FRG2の走査ライン数FLN1、FLN2、或いはデューティカウント(総ライン数)DUTYなどを含めることができる。

【0111】

また、表示制御パラメータ(DISC TL)には、表示パネル100の駆動方式を決めるパラメータを含めることができる。

【0112】

例えば図6(A)に示す1H(1水平走査期間)駆動方式と、図6(B)に示す0.5H駆動方式のいずれで駆動するかを、表示制御パラメータにより指定する。

10

【0113】

例えば、図6(A)、(B)において、ラッチパルス信号LPの立ち下がりエッジ間で1Hが規定される。そして、図6(A)では、1Hに1つのリセット信号GRESが生成される。一方、図6(B)では、1Hに2つのリセット信号GRESが生成され、1Hが0.5Hずつに分割される。そして、各0.5Hには、データ線ドライバでサポートできる最大階調数に応じた数(周波数)の階調制御パルスGCPが生成される。

【0114】

なお、図6(A)、(B)において、データ線出力であるパルス幅変調信号の立ち上がりは、リセット信号GRESの立ち下がりエッジにより規定される。一方、パルス幅変調信号の立ち下がり、階調制御パルスGCPのパルスのうち、階調データに対応した位置の

20

【0115】

なお、表示制御パラメータにより指定できる駆動方式としては、種々のものを考えることができる。例えば、表示制御パラメータにより、PWM駆動とFRC(フレームレートコントロール)駆動の切替を行ってもよい。或いは、表示制御パラメータにより、極性反転方式(フレーム反転、ライン反転又はドット反転等)の切替を行ってもよい。

【0116】

図4の階調制御パラメータ(GCPSET)としては、種々のものを考えることができる。

【0117】

例えば図7に示すように、階調制御パルスがアクティブになる位置GCP1、GCP2・・・GCP63を設定するためのパラメータを、階調制御パラメータに含めることができる。これらの位置GCP1、GCP2・・・GCP63を変更することで、表示パネル100の階調特性を、様々な特性に変更できる。

30

【0118】

なお、本実施形態における階調制御の駆動方式はPWM駆動に限定されず、FRC駆動などであってもよい。そして、例えば、階調制御パラメータに、FRC駆動を制御するための種々のパラメータ(フレームレート等)を含ませてもよい。

【0119】

図8(A)にリフレッシュ期間情報の例を示す。

40

【0120】

このリフレッシュ期間情報によれば、リフレッシュ処理を行わないという設定が可能となる。また、リフレッシュ期間として、例えば、64、128、192、256フレームなどを設定できる。例えば、64フレームを設定した場合には、64フレーム(Kフレーム)毎に定期的リフレッシュ処理が行われるようになる。

【0121】

図8(A)に示すようなリフレッシュ期間情報を制御レジスタ30に書き込むことで、各表示パネルに応じた最適なリフレッシュ期間でリフレッシュ処理を行うことが可能になる。

【0122】

50

図 8 ( B ) に製造情報の例を示す。

【 0 1 2 3 】

製造 I D は、表示ドライバ ( データ線ドライバ等 ) や表示パネルの製造ロットや製造工場などを特定するための情報である。製品バージョンは、表示ドライバや表示パネルの機種を特定するための情報である。製品番号は、個々の表示ドライバや個々の表示パネルを特定するための情報である。

【 0 1 2 4 】

図 8 ( B ) に示すような製造情報を制御レジスタ 3 0 ( R D I D ) に書き込むことで、表示ドライバや表示パネルに不具合が生じた場合に、その製造ロット、製造工場、製造バージョン、製品番号等を速やかに特定できるようになる。これにより、不具合の解析作業の効率化を図れる。

10

【 0 1 2 5 】

即ち、制御レジスタ 3 0 は M P U 1 3 0 によりアクセス可能になっている。従って、不具合の解析作業時に、 M P U 1 3 0 で動作するファームウェア ( プログラム ) を用いて、制御レジスタ 3 0 にアクセスし、製造情報を容易に得ることができる。従って、 I C のパッケージを剥離して製造情報を確認する手法に比べて、不具合の解析作業を大幅に効率化できる。

【 0 1 2 6 】

また本実施形態では、図 8 ( B ) の製造情報は、イニシャライズ処理時やリフレッシュ処理時に E E P R O M 1 3 4 から制御レジスタ 3 0 ( R D I D ) に自動的に書き込まれるようになっている。従って、製造情報の管理等も容易になる。

20

【 0 1 2 7 】

6 . レジスタ書き込み回路

図 9 に、レジスタ書き込み回路 2 0 の詳細な構成例を示す。このレジスタ書き込み回路 2 0 は、選択信号生成回路 2 2、クロック供給回路 2 4、2 6、セレクトア S L C 1 1、S L C 1 2、S L C 1 3、S L D 1 1、S L D 1 2、S L D 1 3 を含む。なお、図 9 の回路ブロックの一部を省略してもよい。

【 0 1 2 8 】

図 9 において、制御レジスタ 3 0 が含むレジスタ R E G 1 1、R E G 1 2、R E G 1 3 . . . は、図 4 の E 1 に示す第 1 のレジスタ群である。一方、R E G 2 1、R E G 2 2、R E G 2 3 . . . は、図 4 の E 2 に示す第 2 のレジスタ群である。また、端子 D はデータ端子であり、端子 C はクロック端子である。

30

【 0 1 2 9 】

選択信号生成回路 2 2 は、リセット信号 R E S、リフレッシュ信号 R E F に基づいて選択信号 S E L を生成する。

【 0 1 3 0 】

ここで、リセット信号 R E S、リフレッシュ信号 R E F は、図 3 ( B ) に示すように、リセットタイミング、リフレッシュタイミングでアクティブになる信号である。そして、選択信号生成回路 2 2 は、リセット信号 R E S、リフレッシュ信号 R E F のいずれかがアクティブになると、選択信号 S E L をアクティブにする。

40

【 0 1 3 1 】

クロック供給回路 2 4 は、E E P R O M 1 3 4 からの情報 ( 表示特性制御パラメータ、リフレッシュ期間情報、製造情報等 ) を、レジスタ R E G 1 1、R E G 1 2、R E G 1 3 . . . に書き込むためのクロック信号 C A 1 1、C A 1 2、C A 1 3 . . . を生成する。

【 0 1 3 2 】

一方、クロック供給回路 2 6 は、M P U 1 3 0 からの情報 ( 表示特性制御パラメータ、コマンドパラメータ等 ) を、レジスタ R E G 1 1、R E G 1 2、R E G 1 3 . . . 、R E G 2 1、R E G 2 2、R E G 2 3 . . . に書き込むためのクロック信号 C B 1 1、C B 1 2、C B 1 3 . . . 、C B 2 1、C B 2 2、C B 2 3 . . . を生成する。

50

## 【0133】

セレクトア S L C 1 1、S L C 1 2、S L C 1 3・・・は、その選択端子 S に、選択信号生成回路 2 2 からの選択信号 S E L が入力される。また、その第 1 の入力端子 A に、クロック供給回路 2 4 からのクロック信号 C A 1 1、C A 1 2、C A 1 3・・・が入力される。また、その第 2 の入力端子 B に、クロック供給回路 2 6 からのクロック信号 C B 1 1、C B 1 2、C B 1 3・・・が入力される。

## 【0134】

そして、セレクトア S L C 1 1、S L C 1 2、S L C 1 3・・・は、選択信号 S E L がアクティブになると、第 1 の入力端子 A 側を選択する。そして、クロック信号 C A 1 1、C A 1 2、C A 1 3・・・を、クロック信号 C 1 1、C 1 2、C 1 3・・・として、レジスタ R E G 1 1、R E G 1 2、R E G 1 3・・・のクロック端子 C に出力する。

10

## 【0135】

一方、セレクトア S L C 1 1、S L C 1 2、S L C 1 3・・・は、選択信号 S E L が非アクティブになると、第 2 の入力端子 B 側を選択する。そして、クロック信号 C B 1 1、C B 1 2、C B 1 3・・・を、クロック信号 C 1 1、C 1 2、C 1 3・・・として、レジスタ R E G 1 1、R E G 1 2、R E G 1 3・・・のクロック端子 C に出力する。

## 【0136】

なお、レジスタ R E G 2 1、R E G 2 2、R E G 2 3・・・には、クロック供給回路 2 6 からのクロック信号 C B 2 1、C B 2 2、C B 2 3・・・だけが入力されることになる。

20

## 【0137】

セレクトア S L D 1 1、S L D 1 2、S L D 1 3・・・は、その選択端子 S に、選択信号生成回路 2 2 からの選択信号 S E L が入力される。また、その第 1 の入力端子 A に、メモリ制御回路 5 7 9 からのデータ（シリアルデータ）D M が入力される。また、その第 2 の入力端子 B に、コマンドデコーダ 5 1 4 からのデータ（シリアルデータ）が入力される。

## 【0138】

そして、セレクトア S L D 1 1、S L D 1 2、S L D 1 3・・・は、選択信号 S E L がアクティブになると、第 1 の入力端子 A 側を選択する。そして、データ D M を、データ D 1 1、D 1 2、D 1 3・・・として、レジスタ R E G 1 1、R E G 1 2、R E G 1 3・・・のデータ端子 D に出力する。

30

## 【0139】

一方、セレクトア S L D 1 1、S L D 1 2、S L D 1 3・・・は、選択信号 S E L が非アクティブになると、第 2 の入力端子 B 側を選択する。そして、データ D C を、データ D 1 1、D 1 2、D 1 3・・・として、レジスタ R E G 1 1、R E G 1 2、R E G 1 3・・・のデータ端子 D に出力する。

## 【0140】

図 9 の構成によれば、通常時においては、選択信号 S E L が非アクティブとなり、M P U 1 3 0 は、レジスタ R E G 1 1、R E G 1 2、R E G 1 3・・・、R E G 2 1、R E G 2 2、R E G 2 3・・・にランダムアクセスできるようになる。そして、任意のレジスタに対して所望の情報を書き込むことができる。なお、この場合に、クロック供給回路 2 6 は、クロック信号 C B 1 1、C B 1 2、C B 1 3・・・、C B 2 1、C B 2 2、C B 2 3・・・のうち、M P U 1 3 0（コマンドデコーダ 5 1 4）がアクセスしようとしているレジスタに対応するクロック信号だけを出し、その他のクロック信号は非アクティブ（例えば常にローレベル）に設定する。

40

## 【0141】

一方、電源投入時（システムリセット時）又はリフレッシュ時には、選択信号 S E L がアクティブになる。この場合には、E E P R O M 1 3 4（メモリ制御回路 5 7 9）からの情報が、第 1 のレジスタ群であるレジスタ R E G 1 1、R E G 1 2、R E G 1 3・・・にシーケンシャルに書き込まれるようになる。

## 【0142】

50

このようにすることで、電源投入時やリフレッシュ時に、表示特性制御パラメータ等をレジスタREG11、REG12、REG13・・・に自動的に書き込むことが可能になる。

【0143】

なお、選択信号SELがアクティブになると、レジスタREG11、REG12、REG13・・・に対するMPU130（処理部）のアクセスが禁止される。このアクセス禁止は、セクタSLC11、SLC12、SLC13・・・、SLD11、SLD12、SLD13・・・が、第1の入力端子Aを選択することで実現される。

【0144】

このように、MPU130のアクセスを禁止することで、MPU130からのアクセスとEEPROM134からのアクセスが衝突して、レジスタREG11、REG12、REG13・・・の内容が不確定になったり、不明になったりする事態を防止できる。

10

【0145】

7. コントラスト調整

図10に、図2の演算回路50の詳細な構成例を示す。この演算回路50は、減算器52、ラッチ回路54、加算器56、ラッチ回路58を含む。なお、図10の回路ブロックの一部を省略してもよい。

【0146】

EEPROM134から読み出された補正パラメータは、メモリ制御回路579、レジスタ書き込み回路20を介して、補正パラメータレジスタ40に書き込まれる。この補正パラメータレジスタ40は、図4のレジスタVOLDEFに相当し、コントラスト調整パラメータである補正パラメータを記憶する。

20

【0147】

そして、減算器52は、レジスタ40に書き込まれ補正パラメータの値（VOLDEF）から、コントラスト基準値である64を減算し、減算結果である補正值を出力する。

【0148】

一方、MPU130からコマンドデコーダ514を介して設定されたコントラスト調整値はラッチ回路54にラッチされる。そして、加算器56は、減算器52からの補正值とラッチ回路54からのコントラスト調整値を加算する。そして、加算結果である補正コントラスト調整値はラッチ回路58にラッチされる。

30

【0149】

このラッチされた補正コントラスト調整値は、例えば図2の電源制御回路578を介して、図1の電源回路132に出力される。そして、電源回路132は、補正コントラスト調整値に基づいて、電源電圧（例えば上側或いは下側の最大電源電圧）を生成し、データ線ドライバ110等に出力する。

【0150】

例えば図11に示すようにコントラスト範囲（0～128）が設定されていたとする。この場合に、コントラスト基準値（64）は、コントラスト範囲の例えば中心値に設定されている。

【0151】

そして、液晶装置（電子機器）の検査時・出荷時に、図11に示す測定コントラスト基準値（例えば74）が測定される。すると、この測定コントラスト基準値（測定コントラストセンター値）は、補正パラメータとしてEEPROM134に書き込まれる。

40

【0152】

そして、この測定コントラスト基準値（74）は、EEPROM134、レジスタ書き込み回路20を介して、補正パラメータとしてレジスタ40に書き込まれる。すると、減算器52は、補正パラメータである測定コントラスト基準値（74）からコントラスト基準値（64）を減算し、補正值（10）を求める。

【0153】

一方、MPU130からのコントラスト調整値（例えば100）は、コマンドデコーダ5

50

14を介してラッチ回路54にラッチされる。すると、加算器56は、このコントラスト調整値(100)と、補正值(10)を加算して、補正コントラスト調整値(110)を求める。

【0154】

図12は、測定コントラスト基準値(50)が、コントラスト基準値(64)よりも下側にずれた場合の例である。この場合には、減算器52は、測定コントラスト基準値(50)からコントラスト基準値(64)を減算して、補正值(-14)を求める。そして、加算器56は、コントラスト調整値(100)に補正值(-14)を加算して、補正コントラスト調整値(86)を求める。

【0155】

以上のような本実施形態の手法によれば、MPU130上で動作するファームウェアは、測定コントラスト基準値のパラツキを、全く意識しなくて済むようになる。即ち、図11のように測定コントラスト基準値(表示特性)が上側にずれた場合にも、或いは図12のように下側にずれた場合にも、ファームウェアが設定したコントラスト基準値(100)に応じたコントラストで、表示パネル100を表示動作させることができる。

【0156】

また本実施形態では、電源投入時やシステムリセット時に、EEPROM134から読み出された測定コントラスト基準値(補正パラメータ)が、補正パラメータレジスタ40に自動的に書き込まれる。従って、MPU130上で動作するファームウェアは、電源投入時やシステムリセット時に、測定コントラスト基準値を補正パラメータレジスタ40に書き込む必要がなくなる。これにより、測定コントラスト基準値をファームウェアに記述しなくても済むようになる。また、表示パネルの機種が異なっても、同じファームウェアを使用できるようになる。

【0157】

また本実施形態では、所与のリフレッシュタイミングで、EEPROM134から読み出された測定コントラスト基準値が、補正パラメータレジスタ40に自動的に書き込まれる。これにより、静電気などの外部要因が発生した場合にも、表示パネル100のコントラスト特性を常に最適に維持できるようになる。

【0158】

なお、図10では、補正パラメータとして、測定コントラスト基準値をレジスタ40に書き込んでいるが、例えば、測定コントラスト基準値からコントラスト基準値(64)を減算することで得られる補正值を、レジスタ40に書き込んでよい。この場合には、減算器52は不要になる

また、図11、図12では、コントラスト基準値をコントラスト範囲の略中心位置に設定しているが、それ以外の位置にコントラスト基準値を設定してもよい。

【0159】

図13に、液晶装置の出荷時や検査時に行われるパラメータ設定処理についてのフローチャートを示す。

【0160】

まず、コントラスト(広義には表示特性)の調整を行い、コントラストを測定する(ステップS1、S2)。より具体的には、種々のコントラスト調整値を表示ドライバに設定し、表示パネルの明るさ等を測定する。

【0161】

次に、測定結果に基づいて、適正なコントラストを得られたか否かを判断する(ステップS3)。そして、得られなかった場合には、ステップS1に戻り、コントラスト調整を再度行う。

【0162】

一方、適正なコントラストが得られた場合には、その時の測定結果に基づいて、測定コントラスト基準値(広義には表示特性制御パラメータ)を求め、その測定コントラスト基準値をEEPROM134に書き込む。そして、液晶装置の検査を終了する。

10

20

30

40

50

## 【 0 1 6 3 】

なお、本発明は本実施形態に限定されず、本発明の要旨の範囲内で種々の変形実施が可能である。

## 【 0 1 6 4 】

例えば、明細書中の記載において広義な用語（メモリ、処理部、電気光学装置、表示ドライバ、表示特性、表示特性制御パラメータ等）として引用された用語（EEPROM、MPU、液晶装置、データ線ドライバ、コントラスト、測定コントラスト基準値等）は、明細書中の他の記載においても広義な用語に置き換えることができる。

## 【 0 1 6 5 】

また、電気光学装置、表示ドライバ（データ線ドライバ）、レジスタ書き込み回路、制御レジスタ、演算回路の構成は、本実施形態で一例として説明されたものに限定されず、種々の変形実施が可能である。

10

## 【 0 1 6 6 】

また、表示特性制御パラメータ、コントラスト調整パラメータ、表示制御パラメータ、階調制御パラメータ、リフレッシュ期間情報、製造情報、制御レジスタの内容、補正パラメータ等も、本実施形態で一例として説明されたものに限定されず、種々の変形実施が可能である。

## 【 0 1 6 7 】

また、本実施形態では、電気光学材料として液晶を用いる液晶装置に本発明を適用した場合について説明した。しかしながら、本発明は、エレクトロルミネッセンス、蛍光表示管、プラズマディスプレイ、或いは有機ELなど電気光学効果を利用した電気光学装置にも広く適用できる。

20

## 【 0 1 6 8 】

また、本実施形態における表示ドライバでは表示データRAMを内蔵するものとして説明したが、これに限定されるものではない。

## 【 図面の簡単な説明 】

【 図 1 】 電気光学装置の構成例を示すブロック図である。

【 図 2 】 データ線ドライバ（表示ドライバ）の構成例を示すブロック図である。

【 図 3 】 図 3（A）、（B）は、リフレッシュタイミングについて説明するための図である。

30

【 図 4 】 制御レジスタについて説明するための図である。

【 図 5 】 表示制御パラメータについて説明するための図である。

【 図 6 】 図 6（A）、（B）も、表示制御パラメータについて説明するための図である。

【 図 7 】 階調制御パラメータについて説明するための図である。

【 図 8 】 図 8（A）、（B）は、リフレッシュ期間情報、製造情報について説明するための図である。

【 図 9 】 レジスタ書き込み回路の詳細例を示すブロック図である。

【 図 10 】 演算回路の詳細例を示すブロック図である。

【 図 11 】 コントラスト調整値の補正手法について説明するための図である。

【 図 12 】 コントラスト調整値の補正手法について説明するための図である。

40

【 図 13 】 パラメータ設定処理について説明するためのフローチャートである。

## 【 符号の説明 】

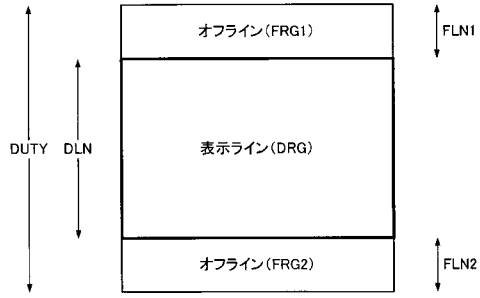
2 0 レジスタ書き込み回路  
 2 2 選択信号生成回路  
 2 4 クロック供給回路  
 2 6 クロック供給回路  
 S L C 1 1 ~ S L C 1 3 セレクタ  
 S L D 1 1 ~ S L D 1 3 セレクタ  
 R E G 1 1 ~ R E G 1 3 レジスタ  
 R E G 2 1 ~ R E G 2 3 レジスタ

50

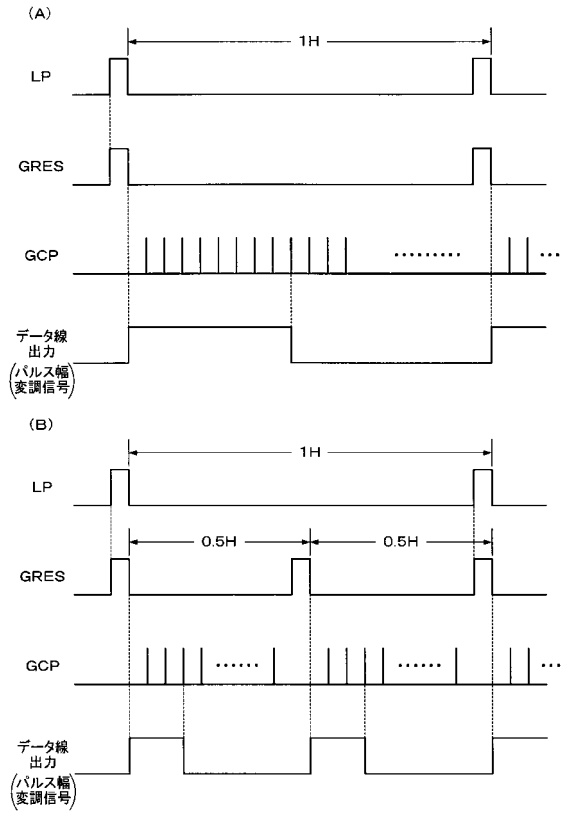
3 0	制御レジスタ	
4 0	補正パラメータレジスタ	
5 0	演算回路	
5 2	減算器	
5 4	ラッチ回路	
5 6	加算器	
5 8	ラッチ回路	
1 0 0	表示パネル	
1 1 0	データ線ドライバ	
1 2 0、1 2 2	走査線ドライバ	10
1 3 0	M P U ( 処理部 )	
1 3 2	電源回路	
1 3 4	E E P R O M ( メモリ )	
5 0 0	M P U インターフェース	
5 0 2	入出力バッファ	
5 1 2	バスホルダ	
5 1 4	コマンドデコーダ	
5 1 6	ステータスレジスタ	
5 4 0	カラムアドレス制御回路	
5 4 2	I / O バッファ	20
5 5 0	ページアドレス制御回路	
5 6 0	表示データ R A M	
5 7 0	ドライバ側制御回路	
5 7 6	発振回路	
5 8 0	P W M デコーダ回路	
6 0 0	駆動回路	



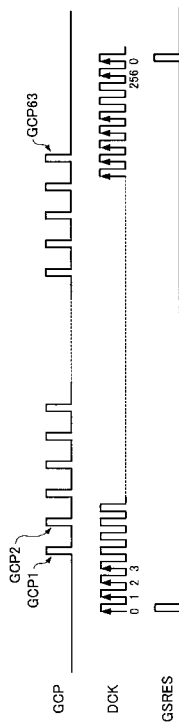
【 図 5 】



【 図 6 】



【 図 7 】



【 図 8 】

(A)

リフレッシュ期間情報

リフレッシュ無し
64フレーム
128フレーム
192フレーム
256フレーム

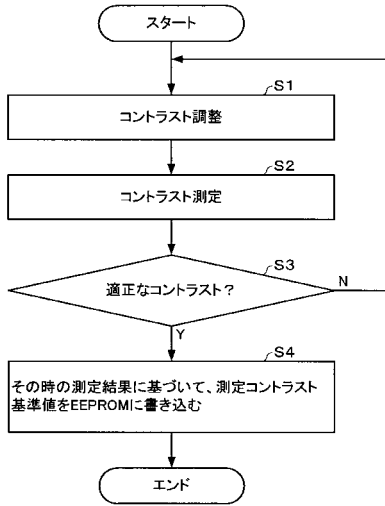
(B)

製造情報

製造ID
製品バージョン
製品番号



【 図 1 3 】



## フロントページの続き

(51) Int.Cl.<sup>7</sup>

F I

G 0 9 G 3/20 6 4 2 E

G 0 9 G 3/20 6 4 2 P

G 0 9 G 3/20 6 7 0 D

G 0 9 G 3/20 6 7 0 Q

(56) 参考文献 国際公開第 0 1 / 0 8 0 2 1 1 ( W O , A 1 )

特開 2 0 0 1 - 0 9 2 4 3 6 ( J P , A )

特開平 0 9 - 1 6 0 0 0 1 ( J P , A )

特開 2 0 0 0 - 0 7 5 8 4 3 ( J P , A )

特表 2 0 0 3 - 5 3 1 4 0 7 ( J P , A )

特開平 1 1 - 1 3 3 9 2 1 ( J P , A )

特開 2 0 0 0 - 1 3 2 1 4 6 ( J P , A )

特開 2 0 0 1 - 1 4 2 4 2 6 ( J P , A )

特開平 0 5 - 3 4 1 7 5 4 ( J P , A )

特開平 0 9 - 1 0 1 7 6 2 ( J P , A )

(58) 調査した分野 ( Int.Cl.<sup>7</sup> , D B 名 )

G09G3/00-5/42

G02F1/133