

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成16年9月9日(2004.9.9)

【公開番号】特開2000-232338(P2000-232338A)

【公開日】平成12年8月22日(2000.8.22)

【出願番号】特願平11-304370

【国際特許分類第7版】

H 0 3 K 3/03

G 0 9 G 3/20

G 0 9 G 3/36

// G 0 6 F 1/06

【F I】

H 0 3 K 3/03

G 0 9 G 3/20 6 2 1 F

G 0 9 G 3/36

G 0 6 F 1/04 3 1 2 Z

【手続補正書】

【提出日】平成15年8月28日(2003.8.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

クロック入力、Nは3よりも大きいN個のステージを備えるクロックパルス発生器であって、

該ステージの各第iステージは、クロックパルスを該クロック入力から該トランスマッションゲートの出力へ第(i-1)ステージおよび制御信号生成回路からの制御信号に応じてパスするように配置されたトランスマッションゲートを含み、

該制御信号生成回路は、該第(i-1)ステージおよび該第(i+1)ステージに動作可能であるように結合され、該制御信号はそれによって生成され、

該第(i-1)ステージからの該制御信号および該トランスマッションゲートからの該クロックパルスが終了した場合に、第(i+1)ステージに制御信号を供給し、該第(i+1)ステージが制御信号を生成する場合に、該第(i+1)ステージへの該制御信号を終了する制御信号発生回路とを備え、ここで $1 < i < N$ である、クロックパルス発生器。

【請求項2】

各第iステージが、前記第(i+1)ステージからの制御信号により前記トランスマッションゲートが選択的に制御されるようにするスイッチング配置と、

該第(i+1)ステージからの該制御信号および前記トランスマッションゲートからの前記クロックパルスが終了した場合に、該制御信号を前記第(i-1)ステージへ供給し、ならびに該第(i-1)ステージが制御信号を生成する場合に、該制御信号を終了する制御信号発生回路とを備える、請求項1に記載のクロックパルス発生器。

【請求項3】

前記スイッチング配置が、前記制御信号発生回路の前記出力に接続され、方向制御信号を受信する制御入力を有する、複数のさらなるトランスマッションゲートを備えた、請求項2に記載のクロックパルス発生器。

【請求項4】

前記トランスミッションゲート出力の少なくとも1つが、前記クロックパルス発生器の出力を構成する、請求項1に記載のクロックパルス発生器。

【請求項5】

前記制御信号またはその相補体の少なくとも1つが、前記クロックパルス発生器の出力信号を構成する、請求項1に記載のクロックパルス発生器。

【請求項6】

前記トランスミッションゲートが前記クロック入力に接続された入力を有する、請求項1に記載のクロックパルス発生器。

【請求項7】

各前記トランスミッションゲートが、反対の導電性タイプである第1および第2の金属酸化シリコンフィールド効果トランジスタを備え、該トランジスタのソースドレイン路は反平行に接続される、請求項1に記載のクロックパルス発生器。

【請求項8】

前記第2のトランジスタの前記ゲートが、インバータの出力に接続され、該インバータの入力が、前記制御信号を受信する前記第1のトランジスタの前記ゲートに接続される、請求項7に記載のクロックパルス発生器。

【請求項9】

各第*i*ステージの前記制御信号発生回路が、第3、第4および第5金属酸化シリコンフィールド効果トランジスタ、ならびに金属酸化シリコンフィールド効果トランジスタ配置を備え、該第3および第4トランジスタが反対の導電性タイプであり、前記第(*i* - 1)ステージの該制御信号発生回路に接続された該第3のトランジスタの該ゲートを備えて第1の供給入力と第2の供給入力との間で直列に接続され、該第4のトランジスタの該ゲートが、前記トランスミッションゲートの前記出力に接続され、該第5のトランジスタおよび該トランジスタ配置が、反対の導電性タイプであり、前記第(*i* + 1)ステージの該制御信号発生回路に接続された該第5のトランジスタの該ゲートを備えて該第1の供給入力と第2の供給入力との間で直列に接続され、該トランジスタ配置の第1の制御電極が、該第3のトランジスタと第4のトランジスタとの間の接続部に接続され、該トランジスタ配置の第2の制御電極が、該トランスミッションゲートの該出力に接続される、請求項1に記載のクロックパルス発生器。

【請求項10】

前記第4のトランジスタの前記ゲートおよび前記トランジスタ配置の前記第2の制御電極が、インバータを介して前記トランスミッションゲートの前記出力に接続される、請求項9に記載のクロックパルス発生器。

【請求項11】

前記トランスミッションゲート出力が、プルアップまたはプルダウントランジスタと共に提供される、請求項1に記載のクロックパルス発生器。

【請求項12】

各前記トランスミッションゲートが、反対の導電性タイプである第1および第2の金属酸化シリコンフィールド効果トランジスタを備え、該トランジスタのソースドレイン路が反平行に接続され、

該第2のトランジスタのゲートが、インバータの出力に接続され、該インバータの入力は、前記制御信号を受信する該第1のトランジスタのゲートに接続され、

前記各プルアップまたはプルダウントランジスタが、該インバータの該入力または出力に接続された制御電極を有する、請求項11に記載のクロックパルス発生器。

【請求項13】

各前記ステージが、先行ステージから前記制御信号を受信する制御信号入力を有し、該制御信号入力がプルアップまたはプルダウン配置と共に提供される、請求項1に記載のクロックパルス発生器。

【請求項14】

各前記トランスミッションゲートが、反対の導電性タイプである第1および第2の金属酸

化シリコンフィールド効果トランジスタを備え、該トランジスタのソースドレイン路が反平行に接続され、

前記第2のトランジスタのゲートがインバータの出力に接続され、該インバータの入力は、前記制御信号を受信する該第1のトランジスタのゲートに接続され、

前記各プルアップまたはプルダウン配置が、該インバータの該出力に接続された第1の制御電極、および先行ステージの該インバータの該出力に接続された第2の制御電極を有するトランジスタ配置を備える、請求項13に記載のクロックパルス発生器。

【請求項15】

各前記ステージが、リセット信号に応じて該ステージをリセットするリセット回路を有する、請求項1に記載のクロックパルス発生器。

【請求項16】

各前記ステージが、リセット信号に応じて該ステージをリセットするリセット回路を有し、

該各ステージが、前記制御信号を先行ステージから受信する制御信号入力を有し、該リセット回路が、論理状態をそこでリセットする該制御信号入力に接続されたプルアップまたはプルダウントランジスタを備える、請求項14に記載のクロックパルス発生器。

【請求項17】

CMOS集積回路をさらに備える、請求項1に記載のクロックパルス発生器。

【請求項18】

請求項1に記載のクロックパルス発生器を備える、空間光変調器。

【請求項19】

液晶デバイスをさらに備える、請求項18に記載の空間光変調器。

【請求項20】

請求項18に記載の空間光変調器を備える、ディスプレイ。

【請求項21】

請求項20に記載の空間光変調器を備える、ディスプレイ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

【課題を解決するための手段】本発明の第1の局面によると、クロック入力およびNステージを備えるクロックパルス発生器が提供される。ここでNは3よりも大きいN個のステージを備えるクロックパルス発生器であり該ステージの各第iステージは、クロックパルスを該クロック入力から該トランスミッションゲートの出力へ第(i-1)ステージおよび制御信号生成回路からの制御信号に応じてパスするように配置されたトランスミッションゲートを含み、該制御信号生成回路は、該第(i-1)ステージおよび該第(i+1)ステージに動作可能であるように結合され、該制御信号はそれによって生成され、該第(i-1)ステージからの該制御信号および該トランスミッションゲートからの該クロックパルスが終了した場合に、第(i+1)ステージに制御信号を供給し、該第(i+1)ステージが制御信号を生成する場合に、該第(i+1)ステージへの該制御信号を終了する制御信号発生回路とを備え、ここで $1 < i < N$ である。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

空間光変調器は、液晶デバイスを備えてもよい。

【手続補正４】

【補正対象書類名】明細書

【補正対象項目名】００２１

【補正方法】変更

【補正の内容】

【００２１】

本発明の第３の局面によると、本発明の第２の局面による空間光変調器を備えるディスプレイが提供される。