

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号
特表2018-501767
(P2018-501767A)

(43) 公表日 平成30年1月18日(2018.1.18)

(51) Int.Cl.
H02M 3/07 (2006.01)

F I
H02M 3/07

テーマコード (参考)
5H730

審査請求 未請求 予備審査請求 未請求 (全 30 頁)

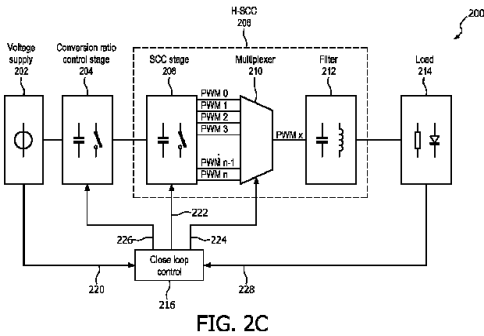
(21) 出願番号	特願2017-535898 (P2017-535898)	(71) 出願人	516043960 フィリップス ライティング ホールディ ング ビー ヴィ オランダ国 5656 アーエー アイン トホーフェン ハイ テク キャンパス 45
(86) (22) 出願日	平成27年12月23日 (2015.12.23)	(74) 代理人	110001690 特許業務法人M&Sパートナーズ
(85) 翻訳文提出日	平成29年7月14日 (2017.7.14)	(72) 発明者	デロス アイリョン ジュリア オランダ国 5656 アーエー アイン トホーフェン ハイ テク キャンパス 5
(86) 国際出願番号	PCT/EP2015/081107		
(87) 国際公開番号	W02016/110413		
(87) 国際公開日	平成28年7月14日 (2016.7.14)		
(31) 優先権主張番号	15150332.3		
(32) 優先日	平成27年1月7日 (2015.1.7)		
(33) 優先権主張国	欧州特許庁 (EP)		

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【要約】

負荷にPWM信号を供給するための電力変換装置であって、前記電力変換装置は、前記負荷に接続されるように構成された出力を少なくとも有する誘導フィルタを備え、さらに、入力電圧を受け取り、複数の出力信号を供給するよう構成された電力変換モジュールであって、前記複数の出力信号のうちの1つが前記フィルタに供給される、電力変換モジュールと、前記電力変換モジュールに結合された変換比制御段と、前記入力電圧及び目標基準電圧に基づき、要求される変換比を決定し、前記要求される変換比に基づき、前記変換比制御段を第1の動作モード又は第2の動作モードで動作するよう制御するコントローラとを含み、前記第1の動作モードにおいて、前記電力変換モジュールは第1の変換比に従って前記出力信号を供給し、前記第2の動作モードにおいて、前記電力変換モジュールは第2の変換比に従って前記出力信号を供給する。



【特許請求の範囲】**【請求項 1】**

負荷に接続される出力を少なくとも有する誘導出力フィルタを備え、前記負荷にパルス幅変調 (P W M) 信号を供給するための電力変換装置であって、前記電力変換装置は、

D C 入力電圧によって供給され、複数の出力信号を供給する電力変換モジュールであって、前記誘導出力フィルタは前記複数の出力信号のうちの 1 つを受信する、電力変換モジュールと、

前記電力変換モジュールに結合された変換比制御段と、

前記 D C 入力電圧及び目標基準電圧に基づき、要求される変換比を決定し、決定された前記要求される変換比に基づき、前記変換比制御段を第 1 の動作モード及び第 2 の動作モードのうちの 1 つで動作するように制御するコントローラと

10

を含み、

前記変換比制御段が前記第 1 の動作モードで動作する場合、前記電力変換モジュールは第 1 の変換比に従って前記複数の出力信号を供給し、前記変換比制御段が前記第 2 の動作モードで動作する場合、前記電力変換モジュールは第 2 の変換比に従って前記複数の出力信号を供給する、

電力変換装置。

【請求項 2】

前記電力変換装置は、前記 D C 入力電圧を供給する電圧源に接続される入力を備え、前記変換比制御段は、前記入力と前記電圧源との間に接続される、請求項 1 に記載の電力変換装置。

20

【請求項 3】

前記変換比制御段は、前記電力変換モジュール内に組み込まれる、請求項 1 に記載の電力変換装置。

【請求項 4】

前記変換比制御段は複数のスイッチを備え、前記コントローラは、前記変換比制御段のスイッチ構成を制御することによって、前記変換比制御段の前記動作モードを制御する、請求項 1 乃至 3 の何れか一項に記載の電力変換装置。

【請求項 5】

前記コントローラは、さらに、前記電力変換モジュールの動作領域を決定するために、前記要求される変換比を複数の変換比閾値と比較する、請求項 1 乃至 4 の何れか一項に記載の電力変換装置。

30

【請求項 6】

前記コントローラは、決定された前記動作領域に基づき、前記第 1 の動作モード及び前記第 2 の動作モードのうちの 1 つで動作するよう前記変換比制御段を制御する、請求項 5 に記載の電力変換装置。

【請求項 7】

前記コントローラは複数の比較器を含み、前記比較器の各々は、前記要求される変換比を前記複数の変換比閾値のうちの 1 つと比較する、請求項 5 又は 6 に記載の電力変換装置。

40

【請求項 8】

前記コントローラは、前記目標基準電圧を前記 D C 入力電圧で割ることによって、前記要求される変換比を計算する分圧器段を備える、請求項 1 乃至 7 の何れか一項に記載の電力変換装置。

【請求項 9】

前記電力変換装置は、選択モジュールをさらに備え、前記電力変換モジュールは、前記選択モジュールを介して前記出力フィルタに結合され、前記コントローラはさらに、前記選択モジュールを制御して、決定された前記要求される変換比に基づき、前記複数の出力信号のうちの 1 つの出力信号を選択する、請求項 1 乃至 8 の何れか一項に記載の電力変換装置。

50

【請求項 10】

前記電力変換装置は、前記出力フィルタへの前記複数の出力信号のうちの前記出力信号の配線をさらに備える、請求項 1 乃至 8 の何れか一項に記載の電力変換装置。

【請求項 11】

前記複数の出力信号は、前記入力電圧レベルの分数であるレベル振幅を有し、各出力信号は、フローティングであり、決定された最低分数レベル振幅から決定された最高分数レベル振幅にわたる複数のステップに分割されるバイアス成分を有する、請求項 1 乃至 10 の何れか一項に記載の電力変換装置。

【請求項 12】

前記電力変換モジュールは、前記コントローラによって制御される複数のスイッチを含むスイッチドキャパシタコンバータ (SCC) を備える、請求項 1 乃至 11 の何れか一項に記載の電力変換装置。

10

【請求項 13】

前記電力変換モジュールは、第 1 のスイッチのセットと第 2 のスイッチのセットとを備えるディクソン・ラダー・トポロジーに基づいている、請求項 12 に記載の電力変換装置。

【請求項 14】

前記複数の出力信号は、前記電力変換モジュールの各内部ノードにおける電圧によって形成される、請求項 13 に記載の電力変換装置。

【請求項 15】

20

前記負荷は、少なくとも 1 つの光源を含む照明モジュールである、請求項 1 乃至 14 の何れか一項に記載の電力変換装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、組み込み電力変換器の分野に関する。本発明は、特に、発光ダイオード (LED) 光源用の駆動回路に適用することができる。より具体的には、本発明は、小型で効率的な電力変換装置に関する。

【背景技術】**【0002】**

30

SMP S (Switched Mode Power Supplies) を使用する等、電力変換モジュールの高度な統合を要する用途は、コンデンサ及びスイッチの使用のみによって高効率の DC / DC 電圧変換を提供可能な SCC (Switched Capacitor Converters) 等の電力変換器に依拠することができる。

【0003】

特に、SSL (Solid State Lighting) 業界では、小型でコンパクトな LED 用電力管理ユニットの需要が増加している。LED は、可能な限り効率的に、定電流の形態で電力供給が行われることを要する。理想的には、LED 自体のサイズに匹敵するサイズの LED ドライバは、新たな照明コンセプトを実現可能にする重要なブレイクスルーである。このようなソリューションは、寿命、サイズ、及び熱放散の要件に適

40

合するために、高度な信頼性及び効率性を有するシステムを必要とする。

【0004】

LED ドライバは、SMP S に基づき得る。SMP S は SCC を含み得るが、SCC は、高度な集積化を可能にし、高い電力変換率を達成する一方、複数の離散変換率をもたらすという欠点を有し、このため、SCC は出力電力の微調整が必要な用途に適していない。

【0005】

また、SMP S は、少なくとも 1 つのインダクタ及び少なくとも 1 つのスイッチを含む従来の誘導コンバータを備えてもよい。誘導コンバータは、出力電力の微調整を可能にし、任意の変換率を効率的に提供することができるが、小型の構造に容易に統合できないと

50

いう欠点を有する。

【発明の概要】

【0006】

H - S C C (H y b r i d S w i t c h e d C a p a c i t o r C o n v e r t e r s) は、S C C の内部ノードで入手可能なパルス幅変調電圧を使用し、変換範囲を拡大し、S C C の効率を高めるために、少なくとも1つのフィルタインダクタと組み合わせられる。

【0007】

しかし、発明者は、H - S C C を使用すると、極端なデューティサイクルで動作させた場合に効率が大きく低下し、変換器の変換範囲が制限されることを観察した。

10

【0008】

後述する本発明の実施形態は、広範な V_{in}/V_o 比ダイナミックレンジにわたって高性能動作（高変換効率及び滑らかな出力電流（低リップル））を可能にするという利点を有する。

【0009】

本発明の一側面によれば、負荷にパルス幅変調（P W M）信号を供給するための電力変換装置であって、前記電力変換装置は、前記負荷に接続されるように構成された出力を少なくとも有する誘導出力フィルタを備え、さらに、D C 入力電圧（ V_{in} ）を受け取り、出力電圧を供給するよう構成された変換比制御段と、前記出力電圧を受け取り、複数の出力信号（P W M 1、・・・、P W M n）を供給するよう構成された電力変換モジュールであって、前記複数の出力信号のうちの1つが前記出力フィルタに供給される、電力変換モジュールと、前記D C 入力電圧（ V_{in} ）及び目標基準電圧（ V_{set} ）に基づき、要求される変換比（ m ）を決定し、決定された前記要求される変換比に基づき、前記変換比制御段を第1の動作モード及び第2の動作モードのうちの1つで動作するよう制御するコントローラとを含み、前記変換比制御段が前記第1の動作モードで動作する場合、前記電力変換モジュールは第1の変換比（ $M1$ ）に従って前記複数の出力信号を供給し、前記変換比制御段が前記第2の動作モードで動作する場合、前記電力変換モジュールは第2の変換比（ $M2$ ）に従って前記複数の出力信号を供給する、電力変換装置が提供される。

20

【0010】

例示的な実施形態では、前記電力変換装置は、前記D C 入力電圧を供給する電圧源に接続される入力と前記変換比制御段は、前記入力と前記電圧源との間に接続される。他の例示的な実施形態では、前記変換比制御段は、前記電力変換モジュール内に組み込まれる。

30

【0011】

前記変換比制御段は複数のスイッチを備え、前記コントローラは、前記変換比制御段のスイッチ構成を制御することによって、前記変換比制御段の動作モードを制御し得る。

【0012】

前記コントローラは、さらに、前記電力変換モジュールの動作領域を決定するために、前記要求される変換比を複数の変換比閾値と比較するよう構成されてもよい。

【0013】

前記コントローラは、決定された前記動作領域に基づき、前記第1の動作モード及び前記第2の動作モードのうちの1つで動作するよう前記変換比制御段を制御するよう構成されてもよい。

40

【0014】

前記コントローラは複数の比較器を含み、各比較器は、前記要求される変換比を前記複数の変換比閾値のうちの1つと比較するよう構成され得る。

【0015】

前記コントローラは、前記目標基準電圧（ V_{set} ）を前記D C 入力電圧（ V_{in} ）で割ることによって、前記要求される変換比を計算するよう構成された分圧器段を備え得る。

50

【 0 0 1 6 】

前記電力変換装置は、選択モジュールをさらに備え、前記電力変換モジュールは、前記選択モジュールを介して前記出力フィルタに結合され、前記コントローラはさらに、前記選択モジュールを制御して、決定された前記要求される変換比に基づき、前記複数の出力信号（PWM1、・・・、PWMn）のうちの1つの出力信号を選択するよう構成され得る。あるいは、前記電力変換装置は、前記出力フィルタへの前記複数の出力信号のうちの1つの出力信号の配線をさらに備えていてもよい。

【 0 0 1 7 】

一実施形態では、前記第1の変換比は $1/n$ であり（ n は2以上の整数値）、前記第2の変換比は $1/(n-0.5)$ である。他の実施形態では、前記第1の変換比は $1/n$ であり（ n は2以上の整数値）、前記第2の変換比は $1/(n-1)$ である。

10

【 0 0 1 8 】

例示的な実施形態では、前記複数の出力信号は、入力電圧（ V_{in} ）レベルの分数であるレベル振幅を有し、各出力信号は、フローティングであり、決定された最低分数レベル振幅から決定された最高分数レベル振幅にわたる複数のステップに分割されるバイアス成分を有する。

【 0 0 1 9 】

前記電力変換モジュールは、前記コントローラによって制御される複数のスイッチを含むSCC（Switched Capacitor Converter）を備えることができる。

20

【 0 0 2 0 】

前記電力変換モジュールは、第1のスイッチのセットと第2のスイッチのセットとを備えるデイクソン・ラダー・トポロジーに基づき得る。

【 0 0 2 1 】

例示的な実施形態では、前記複数の出力信号（PWM1、・・・、PWMn）は、前記電力変換モジュールの各内部ノード（N1、・・・、N4、SN1）における電圧（ v_{x1} 、・・・、 v_{xn} ）によって形成される。

【 0 0 2 2 】

本発明の一側面によれば、少なくとも1つの光源と、前記少なくとも1つの光源にパルス幅変調（PWM）信号を供給するための電力変換装置とを含む照明モジュールであって、前記電力変換装置は、前記少なくとも1つの光源に接続されるように構成された出力を少なくとも有する誘導出力フィルタと、前記出力電圧を受け取り、複数の出力信号（PWM1、・・・、PWMn）を供給するよう構成された電力変換モジュールであって、前記複数の出力信号のうちの1つが前記出力フィルタに供給される、電力変換モジュールと、前記電力変換モジュールに結合された変換比制御段と、前記DC入力電圧（ V_{in} ）及び目標基準電圧（ V_{set} ）に基づき、要求される変換比（ m ）を決定し、決定された前記要求される変換比に基づき、前記変換比制御段を第1の動作モード及び第2の動作モードのうちの1つで動作するよう制御するコントローラとを含み、前記変換比制御段が前記第1の動作モードで動作する場合、前記電力変換モジュールは第1の変換比（ $M1$ ）に従って前記複数の出力信号を供給し、前記変換比制御段が前記第2の動作モードで動作する場合、前記電力変換モジュールは第2の変換比（ $M2$ ）に従って前記複数の出力信号を供給する、照明モジュールが提供される。

30

40

【 0 0 2 3 】

上記及び他の側面は、以下に記載される実施形態から明らかになるであろう。本開示の範囲は、この概要によって限定されるものではなく、また、記載される欠点のいずれか又は全てを必ず解決する実装形態にも限定されない。

【 図面の簡単な説明 】

【 0 0 2 4 】

本開示をより良く理解し、実施形態がどのように実施され得るかを示すために、以下の添付図面を参照する。

50

【 0 0 2 5 】

【図 1】図 1 は、10 : 1 分圧器として動作する H - S C C の効率対変換比及びデューティサイクルの典型的な曲線を示す。

【図 2 a - 2 b】図 2 a 及び図 2 b は、本発明の例示的な実施形態の例示的なアーキテクチャを示す。

【図 2 c】図 2 c は電力変換装置を示す。

【図 3】図 3 は、本発明の例示的な実施形態に係る電力変換装置の構成要素を示す図である。

【図 4】図 4 は、電力変換装置のコントローラの図である。

【図 5】図 5 は、電力変換装置のコントローラによって実装される制御ループの図である

10

。【図 6】図 6 は、本発明の例示的な実施形態に係るコントローラの組み合わせ論理の真理値表を示す。

【図 7 a - c】図 7 a ~ 図 7 c は、本発明の例示的な実施形態に係る組み合わせ論理の例示的な論理段を示す。

【図 8】図 8 は、5 : 1 分圧器及び 4 . 5 : 1 分圧器として動作する場合の電力変換装置の H - S C C の効率対変換比曲線を示す。

【図 9】図 9 は、5 : 1 分圧器及び 4 . 5 : 1 分圧器として動作するよう構成された H - S C C 段のシミュレーション結果を示す。

【図 10】図 10 は、本発明の例示的な実施形態に係る電力変換装置の構成要素を示す図である。

20

【図 11】図 11 は、5 : 1 分圧器及び 4 : 1 分圧器として動作する場合の電力変換装置の H - S C C 段の効率対変換比曲線を示す。

【図 12】図 12 は、変換比制御段が H - S C C 段 2 0 6 内に組み込まれた構成例を示す

。【図 13】図 13 は、図 12 のアーキテクチャに係る本発明の例示的な実施形態の H - S C C 段の電力変換モジュール及び変換比制御段におけるスイッチのスイッチング状態を示す。

【発明を実施するための形態】

【 0 0 2 6 】

30

L E D ドライバ電力変換器の基本的要件は、例えば入力又は出力電圧、変換比、効率等の様々な電氣的仕様をカバーすることができる複数のモードで動作可能なことである。

【 0 0 2 7 】

S C C は、入力電圧をステップアップ又はステップダウンすることによって、調整された出力電圧を生成し得る。

【 0 0 2 8 】

S C C の効率 は、スイッチ抵抗に依存しない電圧伝達比の関数として表すことができる。

【数 1】

40

$$\eta = \frac{V_o}{M \cdot V_{in}} = \frac{V_o}{V_{set}}$$

V_o は変換器の出力電圧、 V_{in} は変換器の入力電圧、 V_{set} は目標電圧、 M は変換比を表す。

【 0 0 2 9 】

マルチモード電力変換器は、望ましくない動作条件によって分離された複数の所望の動作条件を有し得る。特に、マルチモード電力変換器は、負荷によって要求される電圧が範囲 V_{o1} 又は範囲 V_{o2} のいずれかにある場合に、変換器の少なくとも 1 つの出力に結合された少なくとも 1 つの負荷に所望の態様で電力を供給可能であり、ここで、

$$V_a > V_{o1} > V_b$$

$$V_c > V_{o2} > V_d$$

50

$V_c > V_b$ である。

したがって、負荷が要求する電圧が範囲 V_{o3} にあり、

$V_b < V_{o3} < V_c$

の場合、変換器は全く動作しないか、又は非常に限られた性能でしか動作しないおそれがある。

【0030】

これらの電圧「ギャップ」は、SCCの効率を急激に低下させ、ゼロにさえ低下させ得る。

【0031】

図1は、10:1分圧器として動作する場合のH-SCC (Hybrid Switched Capacitor Converter) の効率対変換比の曲線102を示す (すなわち、10個の変換比範囲を提供可能な10個の動作領域が割り当てられており、これは、電力変換器を電圧範囲が広い用途に適用することを可能にする)。各動作領域において、変換比はデューティサイクルに比例するので、所望の変換比を達成するための一般的な方法は、例えばパルス幅変調 (PWM) を使用してデューティサイクルを調整することである。

【0032】

H-SCCを使用する場合、SCC段 (ステージ) によって提供される異なる電圧範囲間の境界において、変換比は制限される。境界領域では、SCC段は、典型的には10%未満又は90%超の極端なデューティサイクルで動作する。これにより、SCC段の等価出力インピーダンスが大幅に増加し、変換器の効率が急激に低下するので、これらの境界では電力変換器は非常に限られた性能しか発揮することができない。これらの効率「ギャップ」又は「ノッチ」は図1に示され、本発明の実施形態によって対処される。

【0033】

図1は、10:1分圧器として動作する場合のH-SCC (Hybrid Switched Capacitor Converter) に関する効率「ギャップ」を示すが、当業者は、H-SCC (Hybrid Switched Capacitor Converter) が異なる変換比を提供する場合にもこれらの効率「ギャップ」が観察されることを理解するであろう。例えば、H-SCC (Hybrid Switched Capacitor Converter) が5:1分圧器として動作する場合 (すなわち、5個の変換比範囲を提供可能な5個の動作領域が割り当てられている)、異なる電圧範囲間の境界において、上述の変換器の効率低下が観察される。

【0034】

本開示の実施形態は、H-SCCの変換比を制御するよう構成された変換比制御段の制御によって、上述の効率「ギャップ」に対処することに関する。

【0035】

実施形態では、変換比制御段はH-SCCに結合され、特に、変換比制御段はH-SCCのSCC段に結合される。

【0036】

変換比制御段204は、様々な態様でH-SCC206に結合され得る。変換比制御段204は、図2aに示されるように主電力段 (H-SCC) の前の電力線入力に配置されてもよいし、図2bに示されるように主電力段内に組み込まれてもよい。

【0037】

まず、図2aに示される構成に関して実施形態を説明する。

【0038】

図2aに示される構成に係る電力変換装置200を示す図2cを参照する。電力変換装置200は、以下 V_{in} と表される直流電圧を供給する電圧源202に接続するための入力、及び例えば抵抗性負荷又は発光装置であり得る負荷214を有する。発光装置は1つ以上の光源、例えば単一のLED又はLEDのセット、例えばLED列を含み得る。本明細書ではLED光源を参照しているが、電力変換装置200は任意の適切な光源を駆動し

10

20

30

40

50

、例えば有機発光ダイオード（OLED）又はレーザダイオード等を駆動してもよい。

【0039】

電力変換装置200は、変換比制御段204、H-SCC206、及びコントローラ216を備える。

【0040】

H-SCC206は、PWM電圧を供給する複数の出力PWM1、PWM2、・・・PWMnを有するSCC段208を備える（電力変換モジュールとも呼ぶ）。本発明によれば、選択モジュールのような適切な選択手段によって複数の出力PWM1、PWM2、・・・PWMnのうちの1つが選択され、例えば出力フィルタ212を介して出力に接続され得る。例えば、複数の出力PWM1、PWM2、・・・PWMnは、マルチプレクサ210（（選択モジュールとも呼ぶ））の対応する複数の入力に接続され得る。以下でさらに詳細に説明するように、マルチプレクサ210は、上記複数の入力から1つのPWM電圧PWMxを出力に送り得る。したがって、マルチプレクサ210は、n：1マルチプレクサであり得る。H-SCC206は、以下に説明する図示の例示的な実施形態のように、必ずしもマルチプレクサを備える必要はないことを理解されたい。選択モジュールは、例えば、出力PWM1、PWM2、・・・PWMnのうちの1つを出力フィルタ212を介して出力に適切に配線することによって形成することができる。

【0041】

マルチプレクサ210の出力は、出力フィルタ212に接続されている。出力フィルタ212は、特に、少なくとも1つのキャパシタ又は1つのインダクタを含み得る。

【0042】

コントローラ216は、電源202によって供給される検出された電圧を表す入力信号、H-SCC206の直流出力電圧（以下、 v_{dc} と表す）、及び/又は検出された負荷電圧、負荷電流、若しくは負荷電力、例えば負荷電圧（以下、 v_o と表す）を表す信号に基づきSCC段208及びマルチプレクサ210を制御することによって制御ループを可能にする。

【0043】

コントローラ216は、電源202によって供給される電圧を第1の入力220として受け取る。また、コントローラ216は、H-SCC206の直流出力電圧を第2の入力228として受け取る。

【0044】

コントローラ216の第1の出力222は、アナログ制御によってSCC段208のデューティサイクルを制御することによってSCC段208の制御を可能にする。

【0045】

コントローラ216の第2の出力224は、マルチプレクサ210のマルチプレクサチャンネルの制御を可能にする。

【0046】

図2cに示すように、変換比制御段204は、H-SCCの前の電力線入力に配置される。以下に説明する実施形態では、変換比制御段204は、ハーフポイントSCC204を使用して実装される。コントローラ216の第3の出力226は、以下に詳述されるハーフポイントSCC204の制御を可能にする。

【0047】

ここで、本発明の例示的な実施形態において、ハーフポイントSCC204及びH-SCC206をより詳細に示す電気図を示す図3を参照する。

【0048】

ハーフポイントSCC204は、4つのスイッチ S_{x1} 、 S_{x2} 、 S_{x3} 、及び S_{x4} 、並びに単一のキャパシタ C_{hp} を備える。ハーフポイントSCC204は、4つのスイッチ構成のうちの1つに従って制御することができる。本明細書において、変換比制御段204のスイッチ構成とは、変換比制御段のスイッチの開閉シーケンスを指す。例えば、ハーフポイントSCC204のスイッチ構成は、スイッチ $S_{x1} \sim S_{x4}$ の開閉シーケン

スを指すために使用される。

【 0 0 4 9 】

第 1 のスイッチ構成では、第 1 の時間フェーズ 1 の間はスイッチ $S \times 1$ 、 $S \times 2$ 、 $S \times 3$ 、及び $S \times 4$ の全てがオフにされ、第 2 の時間フェーズ 2 の間はスイッチ $S \times 1$ 及び $S \times 3$ がオンにされ、スイッチ $S \times 2$ 及び $S \times 4$ はオフにされる。すなわち、第 2 の時間フェーズ 2 の間、電圧 V_{in} が H - S C C 2 0 6 の第 1 の中央ノード N_1 に供給される。

【 0 0 5 0 】

第 2 のスイッチ構成では、第 1 の時間フェーズ 1 の間はスイッチ $S \times 1$ 、 $S \times 2$ 、 $S \times 3$ 、及び $S \times 4$ の全てがオフにされ、第 2 の時間フェーズ 2 の間はスイッチ $S \times 2$ 及び $S \times 4$ がオンにされ、スイッチ $S \times 1$ 及び $S \times 3$ はオフにされる。すなわち、第 2 の時間フェーズ 2 の間、電圧 V_{in} が H - S C C 2 0 6 の第 1 の中央ノード N_1 に供給される。

10

【 0 0 5 1 】

第 3 のスイッチ構成では、第 1 の時間フェーズ 1 の間はスイッチ $S \times 1$ 及び $S \times 4$ がオンにされる一方、スイッチ $S \times 2$ 及び $S \times 3$ がオフにされ、第 2 の時間フェーズ 2 の間はスイッチ $S \times 1$ 及び $S \times 4$ がオフにされる一方、スイッチ $S \times 2$ 及び $S \times 3$ がオンにされる。

【 0 0 5 2 】

第 4 のスイッチ構成では、第 1 の時間フェーズ 1 の間はスイッチ $S \times 1$ 及び $S \times 4$ がオフにされる一方、スイッチ $S \times 2$ 及び $S \times 3$ がオンにされ、第 2 の時間フェーズ 2 の間はスイッチ $S \times 1$ 及び $S \times 4$ がオンにされる一方、スイッチ $S \times 2$ 及び $S \times 3$ がオフにされる。

20

【 0 0 5 3 】

S C C 段 2 0 8 は、上述のように、入力直流電圧 V_{in} の分数であるレベル振幅を有する複数の PWM 出力信号を供給するように構成されている。この例示的实施形態では、PWM 出力信号は、入力直流電圧 V_{in} の分数である振幅を有する方形波電圧である。各方形波電圧はフローティングでバイアス成分を有し、非限定的な図示の例示的实施形態では、バイアス成分は最低分数振幅から最高分数振幅にかけて複数のステップに等分される。マルチプレクサ 2 1 0 は任意の電圧を選択し、マルチプレクサ 2 1 0 の出力を介して出力することができる。マルチプレクサ 2 1 0 の出力は出力フィルタ 2 1 2 に接続されているため、負荷 2 1 4 に連続電圧を供給することができる。

30

【 0 0 5 4 】

図 3 に示す非限定的な例示的实施形態では、H - S C C 2 0 6 は、複数のスイッチ及び複数のコンデンサを含む S C C 段によって形成される。例えば、S C C 段 2 0 8 は、いわゆるディクソンラダー変換器を含む。他の S C C トポロジ、例えば標準的なラダー、フィボナッチ、又は直列 - 並列等のトポロジを使用することもできる。

【 0 0 5 5 】

より具体的には、図示の例示的实施形態は、5 つのコンデンサ $C_1 \sim C_5$ 及び単極単投の 8 つのスイッチ $S_1 \sim S_8$ に基づくディクソンラダー トポロジを使用する。より具体的には、S C C 段 2 0 8 は 2 つのフライングラダー、すなわち、直列に配置された 4 つのコンデンサ C_3 及び C_5 を含む第 1 のフライングラダーと、直列に配置された 2 つのコンデンサ C_2 及び C_4 を含む第 2 のフライングラダーを含む。

40

【 0 0 5 6 】

S C C 段 2 0 8 は、6 つの中央ノード $N_1 \sim N_6$ をさらに含む。第 1 の中央ノード N_1 は、ハーフポイント S C C 2 0 4 の電圧出力を受け取る。第 1 のスイッチ S_1 は、第 1 の中央ノード N_1 を第 2 の中央ノード N_2 に選択的に接続する。第 2 のスイッチ S_2 は、第 2 の中央ノード N_2 を第 3 の中央ノード N_3 に選択的に接続する。第 3 のスイッチ S_3 は、第 3 の中央ノード N_3 を第 4 の中央ノード N_4 に選択的に接続する。第 4 のスイッチ S_4 は、第 4 の中央ノード N_4 を第 5 の中央ノード N_5 に選択的に接続する。第 1 のコンデ

50

ンサC 1は、第5の中央ノードN 5と第6の中央ノードN 6との間に配置され、第6の中央ノードN 6は基準電圧、例えばグランドに接続される。

【0057】

コンデンサC 3及びC 5を含む第1のフライングラダーは、第1の中央ノードN 1と第1のセカンダリノードS N 1との間に配置される。第5のスイッチS 5は、第1のセカンダリノードS N 1を第6の中央ノードN 6に選択的に接続し、第6のスイッチS 6は、第1のセカンダリノードS N 1を第5の中央ノードN 5に選択的に接続する。

【0058】

コンデンサC 2及びC 4を含む第2のフライングラダーは、第2の中央ノードN 2と第2のセカンダリノードS N 2との間に配置される。第7のスイッチS 7は、第2のセカンダリノードS N 2を第5の中央ノードN 5に選択的に接続し、第8のスイッチS 8は、第2のセカンダリノードS N 2を第6の中央ノードN 6に選択的に接続する。

【0059】

2つのフライングラダーは、スイッチS 1～S 8の適切な開閉シーケンスにより、反対の位相を有する。例えば、第1の時間フェーズ 1の間、全ての奇数番号のスイッチS 1、S 3、・・・、S 7は所与の状態、例えばオンにされ、後続する第2の時相フェーズ 2の間、全ての偶数番号のスイッチS 2、S 4、・・・、S 8は反対の状態、例えばオフにされ、全スイッチの状態が反転されてもよい。コントローラ216は、上述したように、第1の時間フェーズ 1及び第2の時間フェーズ 2においてスイッチS 1～S 8を制御する(すなわち、SCC段208のスイッチ構成を制御する)ためのPWM信号を生成するよう構成される。

【0060】

複数の中央ノードN 1～N 4から供給された信号は、SCC段208の同数の出力を形成し、図示の実施形態では図3において電圧 v_{x1} ～ v_{x4} と表されている、H-SCC 206を形成するSCCの複数の内部ノードは、マルチプレクサ210の同数の入力に接続される。したがって、この例示的な実施形態では、マルチプレクサ210は、4つの入力のうちの1つを出力 v_x に選択的に接続することを可能にする4つのスイッチ、及び、出力フィルタ212に印可される電圧レベルの一層改良された規定又はダイナミックスのために第1のセカンダリノードS N 1に接続された追加スイッチを含む。マルチプレクサ210の構造は、負荷動作に関する要件に応じて、スイッチの数を減らすことによって簡略化することができる。

【0061】

上記したように、マルチプレクサ212は、選択モジュールの実装の一例である。H-SCC 206のより簡単なアーキテクチャは、電力変換モジュールの複数の出力PWM 1、PWM 2、・・・PWM nの中から選択された出力の適切な配線を提供することによって実現することができ、これは、一部の用途に係る負荷の動作要件を満たし得る。そのような場合、選択モジュールは、上記適切な配線によって形成される。そのような実施形態は、特に、例えば製造工程における簡単な追加の配線ステップによって、所与の負荷に適合させることができるコスト効率が高くコンパクトなアーキテクチャを依然として提供するという利点をもたらす。

【0062】

さらに、図3に示す例示的な実施形態では、上記では v_{dc} と表されるSCC段208のDC出力電圧は第1のコンデンサC 1の両端の電圧、すなわち、第5の中央ノードN 5と第6の中央ノードN 6との間の電圧である。

【0063】

図3に示す例示的な実施形態のように、出力フィルタ212は、フィルタインダクタンス L_o 及びフィルタキャパシタ C_o を含み得る。フィルタインダクタンス L_o は、マルチプレクサ210の出力と負荷214との間に、フィルタキャパシタ C_o に対して並列に接続される。

【0064】

10

20

30

40

50

したがって、本発明の更なる利点は、マルチプレクサ 210 の出力における電圧 $v \times$ 信号のリップルが大きく低下することであり、これは、バルクに関してフィルタインダクタンス L_o の要件を緩和することを可能にし、例えば LED モジュールによって形成される負荷 214 自体のサイズと同様のサイズを有する小さなパッケージに容易にインダクタンス L_o を組み込むことができる。通常、インダクタンス値は電圧リップルに正比例する。したがって、電圧リップルが係数 N だけ減少すると、インダクタの大きさは同じ係数 N だけ減少し得る。

【0065】

このような小さなリップルは、電磁放射を減少させ、もって電磁干渉 (EMI) を改善するという利点ももたらす。さらに、電力変換装置に含まれる複数のスイッチにおける電圧ストレス及び電流ストレスを大きく低減し、電力変換装置の寿命を著しく改善するという利点も提供される。

【0066】

本開示の実施形態によれば、H - 電力変換装置 200 の動作は、ハーフポイント SCC 204 のスイッチ構成に依存して制御される。

【0067】

すなわち、電力変換装置 200 の変換比は、以下の表 1 に示すように、ハーフポイント SCC 204 のスイッチ構成を制御することによって構成することができる。

【表 1】

変換比	フェーズ $\Phi 1$				フェーズ $\Phi 2$			
	Sx1	Sx2	Sx3	Sx4	Sx1	Sx2	Sx3	Sx4
5:1	OFF	OFF	OFF	OFF	ON	OFF	ON	OFF
5:1	OFF	OFF	OFF	OFF	OFF	ON	OFF	ON
4.5:1	ON	OFF	OFF	ON	OFF	ON	ON	OFF
4.5:1	OFF	ON	ON	OFF	ON	OFF	OFF	ON

表 1: ハーフポイント SCC 204 のスイッチ構成

【0068】

表 1 に示されるように、ハーフポイント SCC 204 が第 1 の動作モードで動作する場合 (上述の第 1 又は第 2 のスイッチ構成のいずれかに従って、すなわちオフにされる)、電力変換装置 200 は、5:1 分圧器、すなわち、5 分割分圧器 (第 1 の変換比 M_1 (1/5) を有する) として動作する。ハーフポイント SCC 204 が第 2 の動作モードで動作する場合 (上述の第 3 又は第 4 のスイッチ構成のいずれかに従って、すなわちオンにされる)、電力変換装置 200 の変換比は 0.5 だけ低減され、この場合、電力変換装置 200 は 4.5:1 分圧器、すなわち、4.5 分割分圧器 (第 2 の変換比 M_2 (1/4.5) を有する) として動作する。

【0069】

ハーフ・ポイント SCC 204 が第 3 又は第 4 のスイッチ構成に従って構成される場合、キャパシタ C_{hp} が SCC トポロジに含まれる。一方のフェーズの間、キャパシタ C_{hp} は入力電源 V_{in} と中央ノード N_1 との間に接続され、他方のフェーズの間、キャパシタ C_{hp} は V_{in} と中央ノード N_1 との間に逆極性で接続される。当業者には明らかなように、これにより、電力変換装置 200 はその変換比を半ステップだけ変化させる。

【0070】

5:1 分圧器として動作する場合、SCC 段 208 の出力電圧は以下の通りである。

【数 2】

$$\begin{aligned}
 v \times 4 &: \frac{4}{5} V_{in} (\phi 1) \text{ 及び } V_{in} (\phi 2) \\
 v \times 3 &: \frac{4}{5} V_{in} (\phi 1) \text{ 及び } \frac{3}{5} V_{in} (\phi 2) \\
 v \times 2 &: \frac{2}{5} V_{in} (\phi 1) \text{ 及び } \frac{3}{5} V_{in} (\phi 2) \\
 v \times 1 &: \frac{2}{5} V_{in} (\phi 1) \text{ 及び } \frac{1}{5} V_{in} (\phi 2) \\
 SN1 &: 0 (\phi 1) \text{ 及び } \frac{1}{5} V_{in} (\phi 2)
 \end{aligned}$$

【 0 0 7 1 】

4 . 5 : 1 分圧器として動作する場合、S C C 段 2 0 8 の出力電圧は以下の通りである。

【 数 3 】

$$v \times 4 : \frac{8}{9} V_{in} (\phi 1) \text{ 及び } \frac{10}{9} V_{in} (\phi 2)$$

$$v \times 3 : \frac{8}{9} V_{in} (\phi 1) \text{ 及び } \frac{6}{9} V_{in} (\phi 2)$$

$$v \times 2 : \frac{4}{9} V_{in} (\phi 1) \text{ 及び } \frac{6}{9} V_{in} (\phi 2)$$

$$v \times 1 : \frac{4}{9} V_{in} (\phi 1) \text{ 及び } \frac{2}{9} V_{in} (\phi 2)$$

$$S N 1 : 0 (\phi 1) \text{ 及び } \frac{2}{9} V_{in} (\phi 2)$$

10

【 0 0 7 2 】

コントローラ 2 1 6 は、負荷電圧又は出力電流を制御するために、出力電圧 V_o 、及び電圧源 2 0 2 によって供給される入力電圧 V_{in} に応じて、ある変換比 m を提供するように構成され、ここで、 $m = V_o / V_{in}$ である。コントローラ 2 1 6 は、(i) コントローラ 2 1 6 の第 1 の出力を使用して (制御スイッチ $S_1 \sim S_8$ を制御する) P W M 信号のデューティサイクルを制御することによって、(i i) コントローラ 2 1 6 の第 2 の出力を使用してマルチプレクサ 2 1 0 のマルチプレクサチャネルを制御することによって、及び (i i i) コントローラ 2 1 6 の第 3 の出力を使用してハーフポイント S C C 2 0 4 を

20

【 0 0 7 3 】

図 4 は、本発明の例示的な実施形態におけるコントローラ 2 1 6 を示す図である。

【 0 0 7 4 】

コントローラ 2 1 6 によって実施される制御方式は、2 つの制御ループを含む。

【 0 0 7 5 】

第 1 の制御ループは、H - S C C 2 0 6 のデューティサイクルを制御するために使用され、出力におけるタイトな調整を可能にする。出力 (この場合、出力電圧 V_{out}) は、検出電圧 V_{sense} を出力するゲイン $H(s)$ を有するセンサ 4 0 2 を用いて検出される。比較器 4 0 4 は、検出電圧 V_{sense} を目標基準電圧 V_{set} と比較する。比較器 4 0 4 は、 V_{sense} と V_{set} との間の差である誤差信号を出力する。誤差信号は補償器 4 0 6 に供給され、その後、P W M 変調器 4 0 8 によって変調され、相補的な P W M 信号のペアが生成される。マルチプレクサ 4 0 9 は、第 1 の時間フェーズ 1 において、H - S C C 2 0 6 の奇数番号のスイッチに P W M 信号のうちの 1 つを選択的に供給する (第 2 の時間フェーズ 2 においては、この P W M 信号の逆が H - S C C 2 0 6 の偶数番号のスイッチに供給される) 。

30

【 0 0 7 6 】

コントローラ 2 1 6 から出力される信号 2 2 2 は、H - S C C 2 0 6 のフェーズ 1 (奇数スイッチ) に対応し、位相 2 は、常に、クロック信号の重なりを避けるためにデッドタイムを有する補完的信号であることを理解されたい。2 の生成は図 4 には示されていないが、H - S C C 2 0 6 内に組み込まれていることが理解されよう (さもなければ回路は動作しない) 。

40

【 0 0 7 7 】

P W M 変調器 4 0 8 は、コントローラ 2 1 6 から、2 つの信号

【 数 4 】

P W M

及び

【数 5】

 \overline{PWM}

を生成する。マルチプレクサ 409 は、選択チャネルに依存する信号の選択を提供する。
チャネル 0 は、

【数 6】

 PWM

信号を出力にルーティングし、チャネル 1 は、

【数 7】

 \overline{PWM}

信号を出力にルーティングする。このマルチプレクサ 409 は、組合わせ論理 414 から出力される

【数 8】

 PWM/\overline{PWM}

信号 230 によって駆動される。組合わせ論理 414 は、

【数 9】

 PWM/\overline{PWM}

信号 230 を出力するための論理段 416 を含む（以下、さらに詳細に説明する）。

【0078】

H - SCC 206 で選択された内部ノードに応じて、プラントは異なる挙動を有し、閉ループ調整を可能にするためには正しい PWM 信号が供給されなければならない。

【0079】

奇数スイッチングノード（ $v \times 1$ 及び $v \times 3$ ）は逆挙動を有し、デューティサイクルが増加するにつれて平均ノード電圧が低下する。よって、これらのノードのうちの 1 つが選択される場合、H - SCC プラントは逆 PWM 信号

【数 10】

 \overline{PWM}

によって駆動されるべきである。

【0080】

偶数スイッチングノード（ $v \times 2$ 及び $v \times 4$ ）は正挙動を有し、デューティサイクルが増加するにつれて平均ノード電圧が増加する。よって、これらのノードのうちの 1 つが選択される場合、H - SCC プラントは正 PWM 信号

【数 11】

 PWM

によって駆動されるべきである。

【0081】

図 5 は、第 1 の制御ループがコントローラ 216 によってどのように実施され得るかを表す図を示す。

【0082】

図 5 に示されるように、LED 列等の負荷 214 を流れる電流は、センス抵抗 $R_{s_{e_n}}$ の両端のセンス電圧 $V_{s_{e_n s_e}}$ を測定することによって検出することができる。増幅回路 504 を使用して、電流設定値電圧 $V_{s_{e_t}}$ からセンス電圧 $V_{s_{e_n s_e}}$ が減算され得る。

【0083】

比例積分（PI）コントローラが、増幅回路 504 及び積分回路 506 によって、例えばオペアンプ（OA）に基づき形成され得る。PI コントローラは、2 つの測定電圧 V_s

10

20

30

40

50

e_{nse} と V_{set} との間の誤差を最小化することを可能にする。PIコントローラの応答は、OAに接続された受動部品、図示の例示的な実施形態では抵抗器及びコンデンサの特性を変更することによって調整することができる。

【0084】

PIコントローラの出力電圧 V_{duty} は、電力変換器のデューティサイクル動作に対応する大きさを有する。SCC段208のスイッチを駆動するための信号は、比較回路508 (PWM変調器) によって、PIコントローラの出力電圧 V_{duty} と鋸歯状波電圧 V_{saw} とを比較し、2つの相補的PWM信号

【数12】

PWM

10

及び

【数13】

PWM

を出力することによって得られる。鋸歯状信号の周波数はPWM信号の周波数を決定し、振幅はPIコントローラの比例ゲインを決定する。スイッチのシュートスルーを防止するために、フェーズ駆動信号間にデッドタイムを追加することができる。

【0085】

補償器506は、増幅器回路504と共にPIコントローラを形成する積分回路の形態で示されている。しかし、補償器は、当業者に知られている制御システムを提供するために、図5に示されていないさらなる回路を含み得る。例えば、補償器は、PIDコントローラを形成するために微分回路を追加的に備えることができる。

20

【0086】

図4に戻って、コントローラ216によって使用される第2の制御ループを参照する。

【0087】

第2の制御ループは、ハーフポイントSCC204及びマルチプレクサ210のチャンネルを調整して、H-SCC206を正しい最も効率的な動作領域で動作させる。第2の制御ループは、電圧供給源202によって供給される入力電圧 V_{in} 、及び目標基準電圧 V_{set} を入力として受け取る分圧器段410を含む。分圧器段410は、目標基準電圧 V_{set} を入力電圧 V_{in} で割ることによって、要求される変換比 m を計算する ($m = V_{set} / V_{in}$)。

30

【0088】

計算された要求される変換比 m は、複数の比較器412a ~ 412nを用いて複数の変換比閾値 $m_{th1} \sim m_{thx}$ と比較される。この比較は、H-SCC206の動作領域を提供し、フェーズ1において奇数スイッチに供給されるPWM信号、マルチプレクサ210のチャンネル、及びハーフポイントSCC204は、この動作領域に従って制御される。操作領域との用語は、本明細書では変換比の範囲を指すために使用される。

【0089】

すなわち、H-SCC206の動作領域に基づき、フェーズ1において奇数スイッチに供給されるPWM信号、マルチプレクサ210のチャンネル、及びハーフポイントSCC204の動作モードが選択される。この情報は、組み合わせ論理614で作成されたルックアップテーブルに含めることができる。

40

【0090】

組み合わせ論理614は、フェーズ1において奇数スイッチに供給されるPWM信号を制御する出力230を供給する論理段416、マルチプレクサ210のチャンネルを制御する出力224を供給する論理段418、及び、ハーフポイントSCC204の動作モードを制御する出力226を供給する論理段420を含む。すなわち、H-SCC206の動作領域に応じて、コントローラ216は、H-SCC206を5:1分圧器として動作するように制御するためにハーフポイントSCC204を第1の動作モード(すなわち、上記

50

第 1 又は第 2 のスイッチ構成のいずれかに従って)で動作するよう制御し、又は H - S C C 2 0 6 を 4 . 5 : 1 分圧器として動作するよう制御するためにハーフポイント S C C 2 0 4 を第 2 の動作モード(すなわち、上記第 3 又は第 4 のスイッチ構成のいずれかに従って)で動作するよう制御する。

【 0 0 9 1 】

閾値 $m_{t h 1} \sim m_{t h x}$ の値は、当業者が利用可能な任意のモデルデータを使用して、又は H - S C C 2 0 6 のシミュレーションに基づいて(例えば、電力変換装置 2 0 0 の効率対変換比曲線に基づいて)取得することができる。比較器は、不安定性を防ぐためにヒステリシス(すなわち、シュミットトリガ)を含んでもよく、また、分圧器段 4 1 0 から出力される要求される変換比 m を示す信号をフィルタリングするためにいくつかのフィルタリングが追加されてもよい。

10

【 0 0 9 2 】

図 6 には、組合わせ論理 4 1 4 のための真理値表 6 0 0 が示されている。

【 0 0 9 3 】

H - S C C 2 0 6 が 5 : 1 分圧器として動作するために、H - S C C 段 2 0 6 が動作し得る複数の動作領域を定める 7 つの変換比閾値限界 ($m_{t h 1} \sim m_{t h 7}$ で示される)のうちの 1 つによって構成される 7 つの比較器 4 1 2 が使用される。

【 0 0 9 4 】

7 つの比較器 4 1 2 は、それぞれ、組合わせ論理 6 1 4 への入力として受信される出力信号 ($m 1 \sim m 7$) を供給する。論理段 4 1 6、4 1 8、及び 4 2 0 は、それぞれ、上記信号 ($m 1 \sim m 7$) を入力として受信する。

20

【 0 0 9 5 】

組合わせ論理 6 1 4 の真理値表 6 0 0 の第 1 の行は、計算された要求される変換比 m が変換比閾値限界 $m_{t h 1}$ よりも小さい場合、比較器 4 1 2 a の出力がハイ ($m 1 = 1$) であることを示し、よって、H - S C C 段 2 0 6 は第 1 の動作領域で動作し、組合わせ論理 4 1 4 は、フェーズ 1 において奇数スイッチに

【 数 1 4 】

\overline{PWM}

信号を出力するようマルチプレクサ 4 0 9 を制御するために「ハイ」PWM 2 3 0 を供給し、第 1 の動作モードで動作するようハーフポイント S C C 2 0 4 を制御するために出力 2 2 6 上で「ロー」出力を供給するよう構成され、出力 ($c h 0$ 、 $c h 1$ 、及び $c h 2$) を使用してマルチプレクサ 2 1 0 の第 1 のチャンネル ($C H 1$) が選択される。

30

【 0 0 9 6 】

組合わせ論理 6 1 4 の真理値表 6 0 0 の第 2 の行は、計算された要求される変換比 m が変換比閾値限界 $m_{t h 1}$ と変換比閾値限界 $m_{t h 2}$ との間の場合、比較器 4 1 2 b の出力がハイ ($m 2 = 1$) であることを示し、よって、H - S C C 段 2 0 6 は第 2 の動作領域で動作し、組合わせ論理 4 1 4 は、フェーズ 1 において奇数スイッチに

【 数 1 5 】

PWM

40

信号を出力するようマルチプレクサ 4 0 9 を制御するために「ロー」PWM 2 3 0 を供給し、第 2 の動作モードで動作するようハーフポイント S C C 2 0 4 を制御するために出力 2 2 6 上で「ハイ」出力を供給するよう構成され、出力 ($c h 0$ 、 $c h 1$ 、及び $c h 2$) を使用してマルチプレクサ 2 1 0 の第 2 のチャンネル ($C H 2$) が選択される。

【 0 0 9 7 】

上記の説明から、真理値表 6 0 0 から、H - S C C 段 2 0 6 が第 3 ~ 第 7 の動作領域で動作しているときに、組み合わせ論理 6 1 4 が動作のためにどのように構成されるかは明らかであろう。

【 0 0 9 8 】

50

論理段 4 1 8 の出力 ch_2 、 ch_1 、及び ch_0 2 2 4 に応じて、複数のマルチプレクサチャンネルのうちの 1 つが選択される。具体的には、 $ch_2 = 0$ 、 $ch_1 = 0$ 、 $ch_0 = 0$ の場合にマルチプレクサ 2 1 0 の第 1 のチャンネル (CH 1) が選択され、 $ch_2 = 0$ 、 $ch_1 = 0$ 、 $ch_0 = 1$ の場合にマルチプレクサ 2 1 0 の第 2 のチャンネル (CH 2) が選択され、 $ch_2 = 0$ 、 $ch_1 = 1$ 、 $ch_0 = 0$ の場合にマルチプレクサ 2 1 0 の第 3 のチャンネル (CH 3) が選択され、 $ch_2 = 0$ 、 $ch_1 = 1$ 、 $ch_0 = 1$ の場合にマルチプレクサ 2 1 0 の第 4 のチャンネル (CH 4) が選択され、 $ch_2 = 1$ 、 $ch_1 = 0$ 、 $ch_0 = 0$ の場合にマルチプレクサ 2 1 0 の第 5 のチャンネル (CH 5) が選択される。

【0099】

論理段 4 1 6 の例が図 7 a に示されている。論理段 4 1 6 は、7 つの比較器 4 1 2 から出力される信号 $m_1 \sim m_7$ を入力として受け取る。真理値表 6 0 0 に従うために、複数の論理ゲートの配列が論理段 4 1 6 内に設けられている。例示的な論理段 4 1 6 が図 7 a に示されているが、実施形態は、真理値表 6 0 0 に従う論理ゲートの他の構成に及ぶ。

【0100】

論理段 4 1 8 の例が図 7 b に示されている。論理段 4 1 8 は、7 つの比較器 4 1 2 から出力される信号 $m_1 \sim m_7$ を入力として受け取る。真理値表 6 0 0 に従うために、複数の論理ゲートの配列が論理段 4 1 8 内に設けられている。例示的な論理段 4 1 8 が図 7 b に示されているが、実施形態は、真理値表 6 0 0 に従う論理ゲートの他の構成に及ぶ。

【0101】

論理段 4 2 0 の例が図 7 c に示されている。論理段 4 2 0 は、7 つの比較器 4 1 2 から出力される信号 $m_1 \sim m_7$ を入力として受け取る。真理値表 6 0 0 に従うために、複数の論理ゲートの配列が論理段 4 2 0 内に設けられている。例示的な論理段 4 2 0 が図 7 b に示されているが、実施形態は、真理値表 6 0 0 に従う論理ゲートの他の構成に及ぶ。

【0102】

H - SCC 段 2 0 6 が動作領域 OZ_0 、 OZ_2 、 OZ_4 、及び OZ_6 で動作しているとき、コントローラ 2 1 6 は H - SCC 段 2 0 6 を 5 : 1 分圧器 (第 1 の変換比 M_1) として動作するように制御する。H - SCC 段 2 0 6 が動作領域 OZ_1 、 OZ_3 、 OZ_5 、及び OZ_7 で動作しているとき、コントローラ 2 1 6 は H - SCC 段 2 0 6 を 4 . 5 : 1 分圧器 (第 2 の変換比 M_2) として動作するように制御する。

【0103】

図 8 は、上記実施形態に従って動作する電力変換装置 2 0 0 の効率対変換比曲線を示す。

【0104】

図 8 に示されるように、複数の特定の換比閾値限界によって規定される図 8 の複数の動作領域のうちの 1 つ (HP = オフとして記される) において H - SCC 2 0 6 が動作している場合、コントローラ 2 1 6 は、電力変換装置 2 0 0 を 5 : 1 分圧器 (変換比 M_1) として動作するよう制御するためにハーフポイント段 2 0 4 を第 1 の動作モードで動作するよう制御する。さらに、複数の特定の換比閾値限界によって規定される図 8 の複数の動作領域のうちの 1 つ (HP = オンとして記される) において H - SCC 2 0 6 が動作している場合、コントローラ 2 1 6 は、電力変換装置 2 0 0 を 4 . 5 : 1 分圧器 (変換比 M_2) として動作するよう制御するためにハーフポイント段 2 0 4 を第 2 の動作モードで動作するよう制御する。

【0105】

図 8 に示すように、第 1 の変換比 M_1 及び第 2 の変換比 M_2 を供給するように動作する H - SCC 2 0 6 のこの切り替えは、要求される変換比 m が増加するにつれて継続する。

【0106】

図 8 の曲線から理解されるように、上記実施形態に従って動作する電力変換装置 2 0 0 は、効率性能を一層改善することを可能にし、変換範囲全体から効率低下がほぼ除去される。

【0107】

10

20

30

40

50

図 8 は、要求される変換比 m が各変換比閾値範囲の間にある場合の組合わせ論理 6 1 4 の出力を示す。例えば、要求される変換比 m が変換比閾値 m_{th1} と m_{th2} との間にある場合、H - S C C 2 0 6 は動作領域 O Z 1 で動作し、したがって、マルチプレクサ 4 0 9 は、フェーズ 1 において奇数スイッチに

【数 1 6】

PWM

信号を送るよう制御され、組合わせ論理 6 1 4 はマルチプレクサ 2 1 0 のチャンネル 2 を選択し、ハーフポイント S C C 2 0 4 はオンにされる（第 2 の動作モードで動作する）。

【0 1 0 8】

異なる出力電流 I_o を表す各曲線について、効率ノッチは常に同じ変換比に位置することが分かる。

【0 1 0 9】

図 9 は、変化される目標基準電圧 V_{set} に依存する、5 : 1 分圧器及び 4 . 5 : 1 分圧器として動作するよう構成された H - S C C 段 2 0 6 のシミュレーション結果を示す。

【0 1 1 0】

図 9 に示すように、目標基準電圧 V_{set} が第 1 の電圧レベルに設定される場合、H - S C C 段 2 0 6 は動作領域 O Z 2 で動作し、ある時間の経過後、出力電圧は目標基準電圧 V_{set} に落ち着く。目標基準電圧 V_{set} が第 2 の電圧レベルに変更される場合、H - S C C 段 2 0 6 は動作領域 O Z 7 で動作し、ある時間の経過後、出力電圧は目標基準電圧 V_{set} に落ち着く。目標基準電圧 V_{set} が第 3 の電圧レベルに変更される場合、H - S C C 段 2 0 6 は動作領域 O Z 5 で動作し、ある時間の経過後、出力電圧は目標基準電圧 V_{set} に落ち着く。

【0 1 1 1】

上記では、H - S C C 段 2 0 6 の変換比を 0 . 5 だけシフトするためにハーフポイント S C C 2 0 4 を使用して実装される変換比制御段 2 0 4 に関して実施形態を説明した。本発明の実施形態は、このような変換比制御段に限定されない。H - S C C 段 2 0 6 の変換比の交換は、デューティサイクルに対する効率曲線の変化を達成するという利点を有する。変換比制御段 2 0 4 の他の実装形態でも同様の効果を達成することができる。

【0 1 1 2】

図 1 0 は、第 1 のスイッチ S_{x1} 及び第 2 のスイッチ S_{x2} を含むフルポイント S C C 2 0 4 を示す。スイッチ S_{x1} の入力端子は電圧源 2 0 2 に接続され、スイッチ S_{x1} の出力端子は中央ノード N 1 に接続される。スイッチ S_{x2} の入力端子は電圧源 2 0 2 に接続され、スイッチ S_{x2} の出力端子は中央ノード N 2 に接続される。

【0 1 1 3】

フルポイント S C C 2 0 4 は、2 つのスイッチ構成のうちの 1 つに従って制御することができる。

【0 1 1 4】

第 1 のスイッチ構成では、第 1 の時間フェーズ 1 の間はスイッチ S_{x1} 及び S_{x2} がオフにされ、第 2 の時間フェーズ 2 の間はスイッチ S_{x1} がオンにされ、スイッチ S_{x2} がオフにされ、スイッチ S_{x2} 及び S_{x4} はオフにされる。すなわち、第 2 の時間フェーズ 2 の間、電圧 V_{in} が H - S C C 2 0 6 の第 1 の中央ノード N 1 に供給される。

【0 1 1 5】

第 2 のスイッチ構成では、第 1 の時間フェーズ 1 の間はスイッチ S_{x1} がオフにされ、スイッチ S_{x2} がオンにされる一方、第 2 の時間フェーズ 2 の間はスイッチ S_{x1} 及び S_{x2} がオフにされる。すなわち、第 1 の時間フェーズ 1 の間、電圧 V_{in} が H - S C C 2 0 6 の第 2 の中央ノード N 2 に供給される。

【0 1 1 6】

すなわち、電力変換装置 2 0 0 の変換比は、以下の表 2 に示すように、フルポイント S C C 2 0 4 のスイッチ構成を制御することによって構成することができる。

【表 2】

変換比	フェーズ Φ1		フェーズ Φ2	
	Sx1	Sx2	Sx1	Sx2
5 : 1	OFF	OFF	ON	OFF
4 : 1	OFF	ON	OFF	OFF

表 2:フルポイント S C C 2 0 4 のスイッチ構成

【0 1 1 7】

表 2 に示されるように、フルポイント S C C 2 0 4 が第 1 の動作モードで動作する場合（上述の第 1 のスイッチ構成に従って）、電力変換装置 2 0 0 は、5 : 1 分圧器、すなわち、5 分割分圧器（第 1 の変換比 M 1（1 / 5）を有する）として動作する。フルポイント S C C 2 0 4 が第 2 の動作モードで動作する場合（上述の第 2 のスイッチ構成に従って）、電力変換装置 2 0 0 の変換比は 1 だけ低減され、この場合、電力変換装置 2 0 0 は 4 : 1 分圧器、すなわち、4。5 分割分圧器（第 2 の変換比 M 2（1 / 4）を有する）として動作する。

【0 1 1 8】

4 : 1 分圧器として動作する場合、S C C 段 2 0 8 の出力電圧は以下の通りである。

【数 1 7】

$$v \times 4 : V_{in}(\phi 1) \text{ 及び } \frac{5}{4} V_{in}(\phi 2)$$

$$v \times 3 : V_{in}(\phi 1) \text{ 及び } \frac{3}{4} V_{in}(\phi 2)$$

$$v \times 2 : \frac{2}{4} V_{in}(\phi 1) \text{ 及び } \frac{3}{4} V_{in}(\phi 2)$$

$$v \times 1 : \frac{2}{4} V_{in}(\phi 1) \text{ 及び } \frac{1}{4} V_{in}(\phi 2)$$

$$S N 1 : 0(\phi 1) \text{ 及び } \frac{1}{4} V_{in}(\phi 2)$$

【0 1 1 9】

図 1 1 は、5 : 1 分圧器として動作する場合の電力変換装置 2 0 0 の効率対変換比曲線 1 1 0 2 を示し、4 : 1 分圧器として動作する場合の電力変換装置 2 0 0 の効率対変換比曲線 1 1 0 4 を示す。

【0 1 2 0】

H - S C C 段 2 0 6 が M 1 として記される動作領域のうちの 1 つで動作しているとき、コントローラ 2 1 6 は H - S C C 段 2 0 6 を 5 : 1 分圧器（第 1 の変換比 M 1）として動作するように制御する。H - S C C 段 2 0 6 が M 2 として記される動作領域のうちの 1 つで動作しているとき、コントローラ 2 1 6 は H - S C C 段 2 0 6 を 4 . 5 : 1 分圧器（第 2 の変換比 M 2）として動作するように制御する。これにより、効率ノッチを克服することが可能となり、効率性能が改善される。

【0 1 2 1】

H - S C C 段 2 0 6 の前の電力線入力に変換比制御段 2 0 4 を配置する上述の実施形態では、変換比制御段 2 0 4 の動作モードは切り替えられ、H - S C C 段の変換比はシフトされる一方、S C C 段 2 0 8 のスイッチング構成は一定のままである。

【0 1 2 2】

上述したように、H - S C C 段 2 0 6 の前の電力線入力に配置する代わりに、変換比制御段 2 0 4 を（図 2 b に示すように）H - S C C 2 0 6 段内に組み込むこともできる。

【0 1 2 3】

これらの代替的实施形態では、変換比制御段 2 0 4 の動作モード及び S C C 段 2 0 8 のスイッチング構成の両方を切り替えて、H - S C C 段 2 0 6 の変換比がシフトされる。

【0 1 2 4】

図 1 2 は、変換比制御段 2 0 4 が H - S C C 段 2 0 6 内に統合された構成例を示す。特

10

20

30

40

50

に、図 12 は、変換比制御段 204 と H - S C C 段 206 の S C C 段 208 との結合を示す。

【0125】

図 12 において、S C C 段 208 は、スイッチ M 1、M 2、M 3、M 5、M 6、M 8、及び M 9 を含む 3 : 2 分圧器である。

【0126】

S C C 段 208 の第 1 のスイッチ構成では、第 1 の時間フェーズ 1 の間、スイッチ M 1、M 3、M 6、及び M 8 はオンにされる一方、スイッチ M 2、M 5、及び M 9 はオフにされ、後続する第 2 の時間フェーズ 2 の間、全てのスイッチ M 1 ~ M 3、M 5、M 6、M 8、及び M 9 の状態が反転される。コントローラ 216 は、上述のように、第 1 の時間フェーズ 1 及び第 2 の時間フェーズ 2 においてスイッチ (M 1、M 2、M 3、M 5、M 6、M 8、及び M 9) を制御する PWM 信号を生成するように構成される。

10

【0127】

図 12 に示す例では、変換比制御段 204 は、スイッチ M 4 及び M 7 を備える。第 1 の動作モードで動作するとき、変換比制御段 204 のスイッチ M 4 及び M 7 は、第 1 の時間フェーズ 1 及び第 2 の時間フェーズ 2 の両方においてオフにされる。変換比制御段 204 が第 1 の動作モードで動作するように制御され、S C C 段 208 が上記第 1 のスイッチ構成に従って制御される場合、S C C 段 208 は 3 : 2 分圧器として動作する。

【0128】

3 : 2 分圧器として動作する場合、S C C 段 208 の出力電圧は以下の通りである。

20

【数 18】

$$\begin{aligned} v \times 4 &: V_{in}(\phi 1) \text{ 及び } \frac{2}{3} V_{in}(\phi 2) \\ v \times 3 &: \frac{2}{3} V_{in}(\phi 1) \text{ 及び } \frac{1}{3} V_{in}(\phi 2) \\ v \times 2 &: V_{in}(\phi 1) \text{ 及び } \frac{1}{3} V_{in}(\phi 2) \\ v \times 1 &: \frac{2}{3} V_{in}(\phi 1) \text{ 及び } 0(\phi 2) \end{aligned}$$

【0129】

3 : 2 分圧器の出力変換比範囲を拡張するために、コントローラ 216 は、変換比制御段 204 の動作モードを第 2 の動作モードに切り替え、S C C 段 208 のスイッチ構成を変更するように動作可能である。

30

【0130】

S C C 段 208 の第 2 のスイッチ構成では、第 1 の時間フェーズ 1 の間、(3 : 2 分圧器動作と同様に) スwitch M 1、M 3、M 6、及び M 8 はオンにされる一方、スイッチ M 2、M 4、M 7、及び M 9 はオフにされ、後続する第 2 の時間フェーズ 2 の間、全てのスイッチの状態が反転される。スイッチ M 5 は、第 1 の時間フェーズ 1 及び第 2 の時間フェーズ 2 の両方の間オフにされる。コントローラ 216 は、上述のように、第 1 の時間フェーズ 1 及び第 2 の時間フェーズ 2 においてスイッチ (M 1 ~ M 4 及び M 6 ~ M 9) を制御する PWM 信号を生成するように構成される。

40

【0131】

第 2 の動作モードで動作するとき、変換比制御段 204 のスイッチ M 4 及び M 7 は、第 1 の時間フェーズ 1 の間はオフにされ、第 2 の時間フェーズ 2 の間はオンにされる。変換比制御段 204 が第 2 の動作モードで動作するように制御され、S C C 段 208 が上記第 2 のスイッチ構成に従って制御される場合、S C C 段 208 は 2 : 1 分圧器として動作する。

【0132】

2 : 1 分圧器として動作する場合、S C C 段 208 の出力電圧は以下の通りである。

【数 19】

$v \times 4 : V_{in} (\phi 1) \text{ 及び } \frac{1}{2} V_{in} (\phi 2)$

$v \times 3 : \frac{1}{2} V_{in} (\phi 1) \text{ 及び } 0 (\phi 2)$

$v \times 2 : V_{in} (\phi 1) \text{ 及び } \frac{1}{2} V_{in} (\phi 2)$

$v \times 1 : \frac{1}{2} V_{in} (\phi 1) \text{ 及び } 0 (\phi 2)$

【0133】

図13には、SCC段208が3:2分圧器及び2:1分圧器の両方として動作するよう制御される場合のスイッチM1~M9の状態が示されている。

10

【0134】

図12に示す構成例では、H-SCC段206の出力フィルタ212がノードVx4に接続される場合、このノードは2つの変換比を提供する出力電圧を供給する。SCC段208が2:1分圧器として構成される場合、ノードVx4は、変換比 $V_o/V_{in} = (2 - D)/2$ を提供する(ここで、DはSCC段208のスイッチに供給されるPWM信号のデューティサイクル)。SCC段208が3:2分圧器として構成される場合、ノードVx4は、変換比 $V_o/V_{in} = (3 - D)/3$ を提供する。

【0135】

本発明の実施形態は、H-SCC段206の変換比を、本明細書が与える実施例に記載される量とは異なる量シフトさせる変換比制御段204の実装形態に及ぶ。

20

【0136】

実施形態では、H-SCC段206の変換比の変化は、効率ノッチを克服することを可能にする効率曲線のシフトをもたらす。変換比のシフト量とインダクタに加えられるリップルとの間にはトレードオフが存在する。変換比が減少(シフト)されると、インダクタにおける電圧リップルが増加し、より大きいインダクタが要求されるため、システム全体のボリウムが損なわれる。したがって、変換比シフトが大きければ大きいほど、インダクタにおける電圧リップルの増加が大きくなり、より大きいインダクタが要求される。

【0137】

図示の実施形態のように、スイッチS1~S8及びM1~M9の全ては双方向であり、回路のスイッチング周波数に適合する適切な技術で実装され得る。例えば、スイッチは、シリコン基板上のMOSFET(Metal Oxide Semiconductor Field Effect Transistors)、又は窒化ガリウム基板上のHEMT(High Electron Mobility Transistors)によって形成され得る。

30

【0138】

上述の実施形態に含まれる全ての要素は、例えばPSoC(Power System on a Chip)又はPSiP(Power System in a Package)としての集積を可能にするのに十分に小さいサイズに設計され得る。図示の例示的な実施形態では、全てのキャパシタについて、キャパシタンスは100nFに設定することができる。また、より良い性能を達成するためにキャパシタンス値をさらに最適化することができる。フィルタインダクタLoのインダクタンス値は200nHに設定することができ、これは、5x5mmの表面を有するLEDサブマウントに印刷することを可能にする。例えば、LEDパッケージは、少なくとも1つのLEDと、各実施形態で説明したような電力変換装置を含むドライバとを含むように設計することができる。

40

【0139】

キャパシタは、FRAM(登録商標)(Ferroelectric Random Access Memory)又はeDRAM(embedded Dynamic Random Access Memory)に適用される技術と同様の技術を用いて実装されてもよい。このような技術によって達成されるより高い誘電率は、集積SCCをより

50

小さくかつ安価にすることを可能にする。

【0140】

本発明は、図面及び上記において詳細に図示及び記載されているが、かかる図示及び記載は説明的又は例示的であり、非限定的であると考えられるべきであることは当業者には明らかであろう。本発明は開示の実施形態に限定されず、むしろ、添付の特許請求の範囲に規定される本発明の保護範囲内で複数の変形及び変更が可能である。

【0141】

例えば、上記実施形態は、特定のトポロジーのSCCによって形成される電力変換モジュールに関するものであるが、他のタイプの電力変換器が使用されてもよい。

【0142】

本明細書では、負荷が光源である用途が主に説明されているが、本発明は、例えば物理的又は生理的パラメータを検出するためのインプラント可能又は装着可能なセンサ等の集積デバイス、又は集積エネルギー・ハーベスト・ユニット等、集積電力管理ユニットを必要とする多数のシステムにも適用され得る。

【0143】

コントローラ216は、アナログ回路を使用して実装されるように図示されているが、他の実施形態では、コントローラ216の機能は、1つ又は複数の記憶媒体を含むメモリに格納され、1つ又は複数の処理装置を含むプロセッサ上で実行されるよう構成されたコード(ソフトウェア)に実装され得る。コードは、メモリから取り出されてプロセッサ上で実行されると、上述の実施形態に則する動作を実行するように構成されている。

【0144】

開示の実施形態の他の変形例が、図面、開示、及び添付の特許請求の範囲から、クレームされる発明に係る当業者によって理解及び実施され得る。特許請求の範囲において、「含む(comprising)」という用語は他の要素又はステップを排除するものではなく、不定冠詞「a」又は「an」は複数を除くしない。複数の手段が互いに異なる従属請求項に記載されているからといって、これらの手段の組み合わせが好適に使用することができないとは限らない。特許請求の範囲内のいかなる参照符号も、その範囲を限定するものと解釈されるべきではない。

10

20

【図 1】

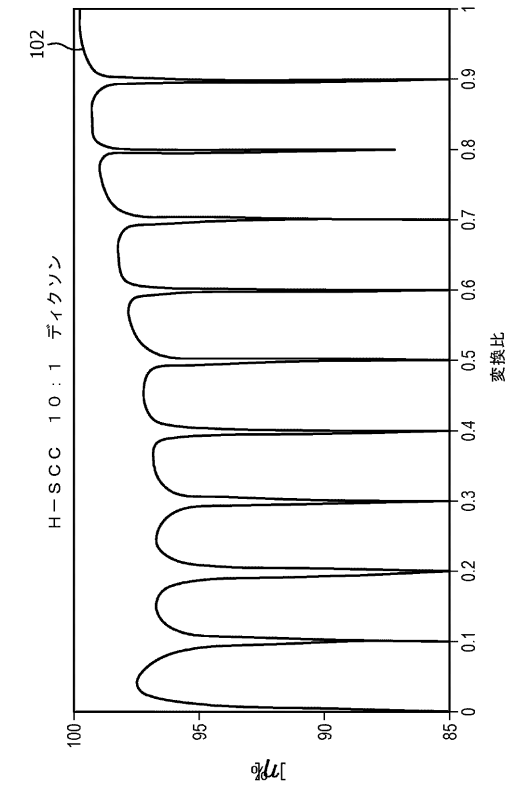


図 1

【図 2 A】

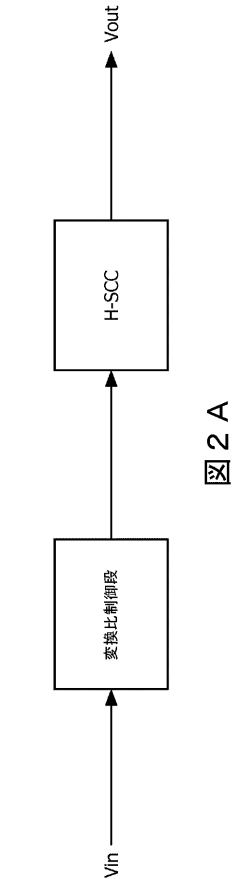


図 2 A

【図 2 B】

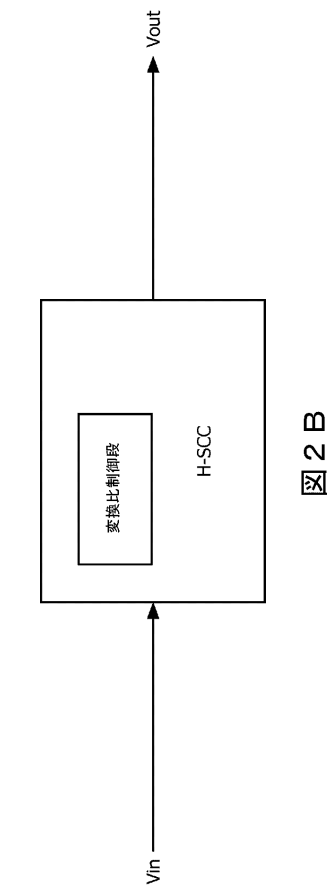


図 2 B

【図 2 C】

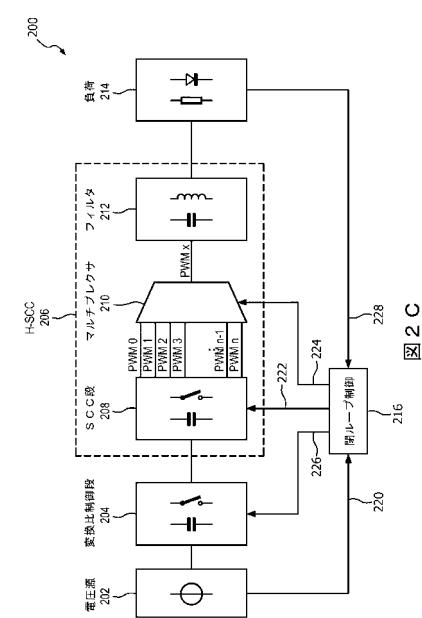


図 2 C

【図 3】

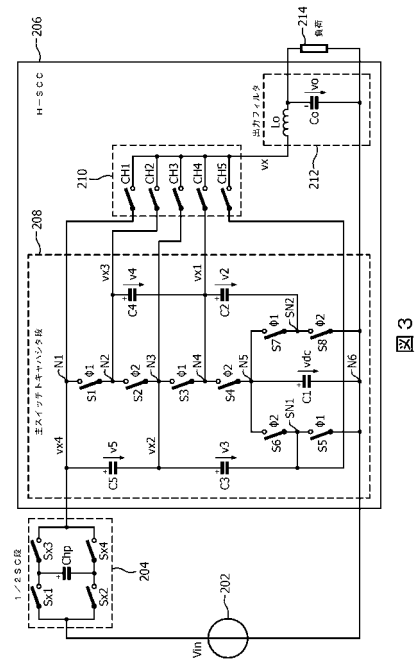


図 3

【図 4】

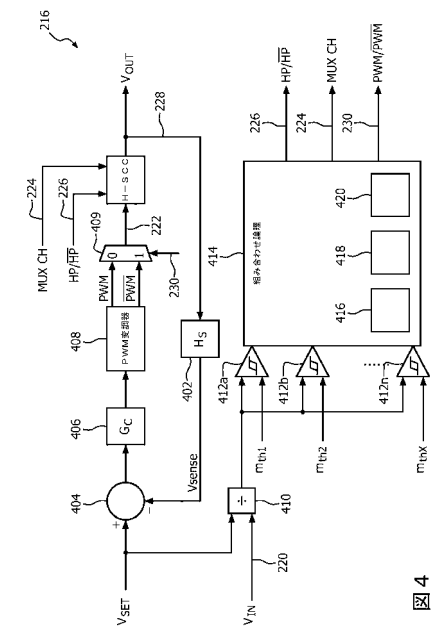


図 4

【図 5】

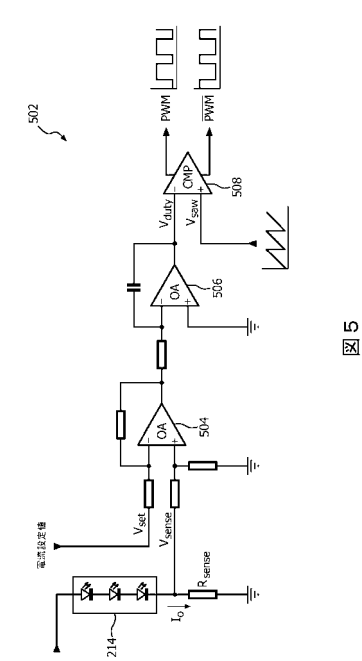


図 5

【図 6】

600

OZ	入力							出力			
	値							チャネル			
	m1	m2	m3	m4	m5	m6	m7	ch2	ch1	ch0	PWM
0	1	x	x	x	x	x	x	0	0	0	1
1	0	1	x	x	x	x	x	0	0	1	0
2	0	0	1	x	x	x	x	0	0	1	0
3	0	0	0	1	x	x	x	0	1	0	1
4	0	0	0	0	1	x	x	0	1	0	1
5	0	0	0	0	0	1	x	0	1	1	0
6	0	0	0	0	0	0	1	0	1	1	0
7	0	0	0	0	0	0	0	1	0	0	1

図 6

【 図 7 A 】

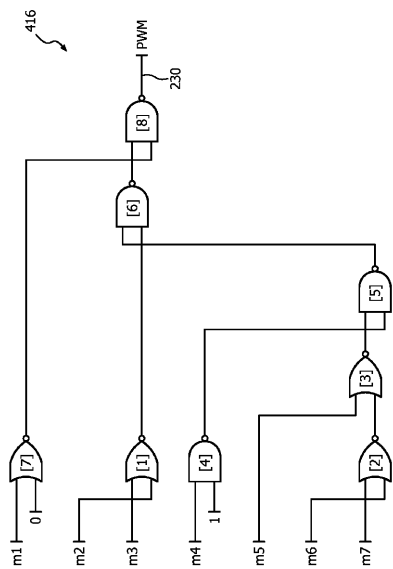


FIG. 7A

【 図 7 B 】

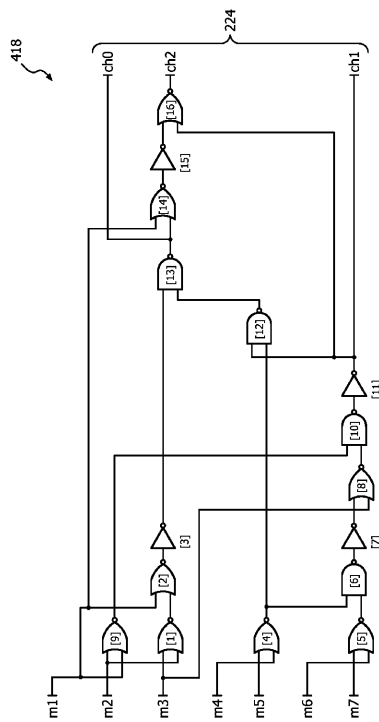


FIG. 7B

【 図 7 C 】

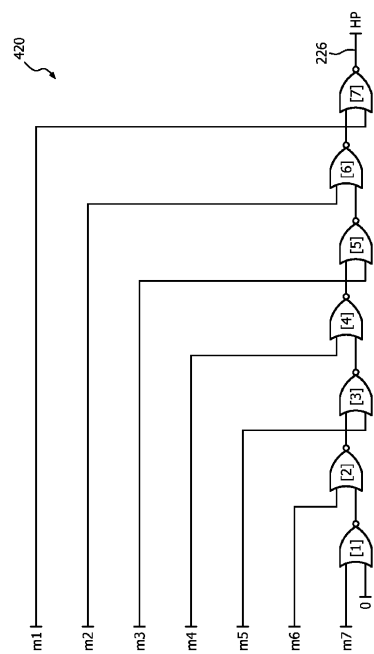


FIG. 7C

【 図 8 】

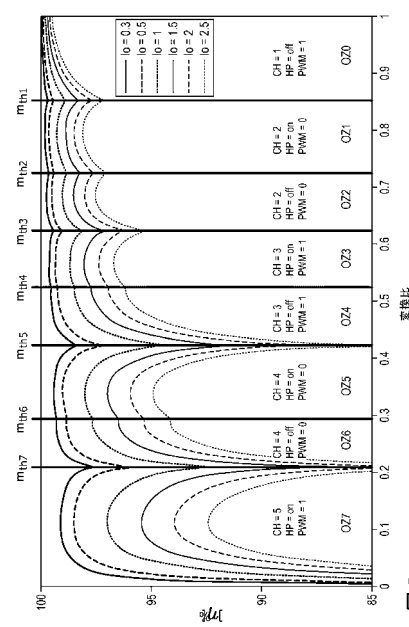


図 8

【図 9】

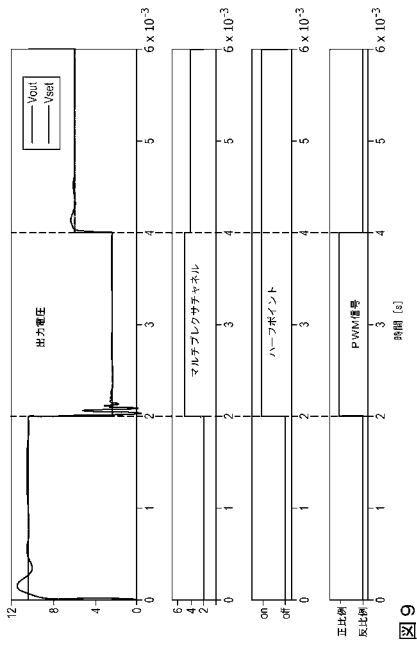


図 9

【図 1 1】

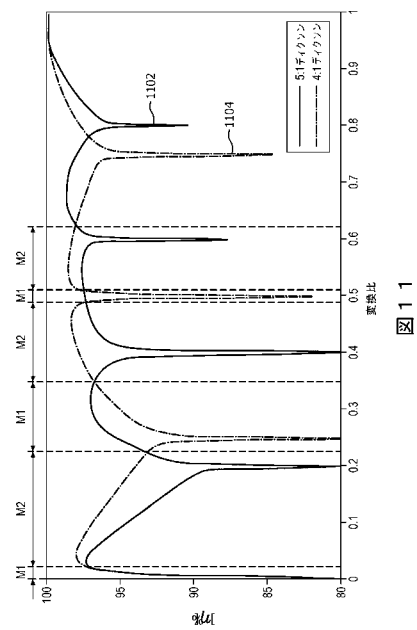


図 1 1

【図 1 0】

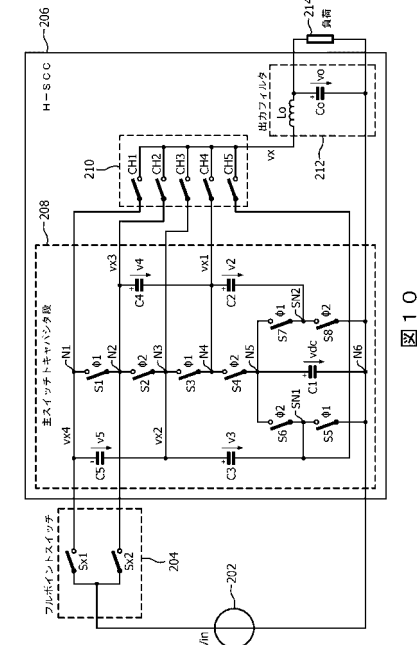


図 1 0

【図 1 2】

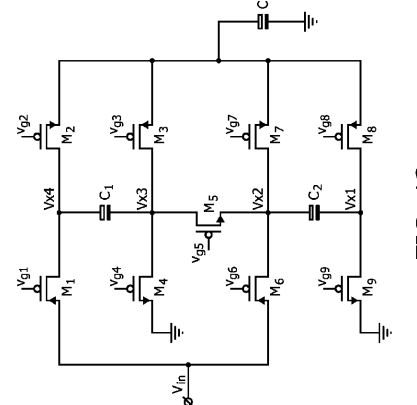


FIG. 12

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/081107

A. CLASSIFICATION OF SUBJECT MATTER

INV. H02M3/07 H05B37/02
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M H05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2012/169405 A1 (CHOI WON-BEOM [KR]) 5 July 2012 (2012-07-05)	1-7,9-15
Y	paragraph [0014] - paragraph [0032]; figure 3	8
T	----- US 2009/322384 A1 (ORAW BRADLEY [US] ET AL) 31 December 2009 (2009-12-31) paragraph [0053]; figure 2a ----- -/--	1-15

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

15 April 2016

Date of mailing of the international search report

26/04/2016

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel: (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Kruip, Stephan

INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2015/081107

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	UNO MASATOSHI ET AL: "Multi-port converter integrating boost and switched capacitor converters for single-cell battery power system in small satellite", 2013 IEEE ECCE ASIA DOWNUNDER, IEEE, 3 June 2013 (2013-06-03), pages 747-752, XP032475409, DOI: 10.1109/ECCE-ASIA.2013.6579185 ISBN: 978-1-4799-0483-9 [retrieved on 2013-08-13]	8
A	page 749; figure 3 -----	1-7,9-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2015/081107

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2012169405 A1	05-07-2012	KR 20120078857 A US 2012169405 A1	11-07-2012 05-07-2012
US 2009322384 A1	31-12-2009	NONE	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ロペズ トニ

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

(72)発明者 ヘンドリクス マシエル アントニウス マルティヌス

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

(72)発明者 アラルコン - コット エドアルド - ホセ

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

Fターム(参考) 5H730 AA14 AA15 AS02 AS11 BB03 BB08 BB57 BB98 DD04 EE59

FD31 FF02 FG05