



(12) 发明专利

(10) 授权公告号 CN 101520470 B

(45) 授权公告日 2012. 11. 07

(21) 申请号 200810166540. 1

(22) 申请日 2008. 10. 17

(30) 优先权数据

2008-045809 2008. 02. 27 JP

(73) 专利权人 瑞萨电子株式会社

地址 日本神奈川县

(72) 发明人 春日部进 成塚康则

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

G01R 1/073 (2006. 01)

G01R 31/00 (2006. 01)

H01L 21/66 (2006. 01)

(56) 对比文件

US 20060192575 A1, 2006. 08. 31, 摘要、附图
2-11 以及【0034】—【0051】、【0025】中第 5-6 行,

【0075-0076】、权利要求 18-19.

US 20060192575 A1, 2006. 08. 31, 摘要、附图
2-11 以及【0034】—【0051】、【0025】中第 5-6 行,
【0075-0076】、权利要求 18-19.

审查员 时鹏

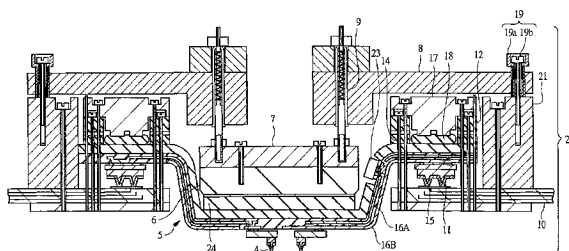
权利要求书 2 页 说明书 28 页 附图 46 页

(54) 发明名称

探测卡及其制造方法和半导体检测装置及其
制造方法

(57) 摘要

本发明提供一种探测卡、探测卡的制造方法、
半导体检测装置以及半导体装置的制造方法。将
硅基板作为型材,在该硅基板上采用光刻技术依
次层叠金属膜以及聚酰亚胺膜等的薄膜,由此以
单片梁构造形成前端具有棱锥形状或棱台形状
的接触端子(4)的探测片(5),而且将固定基板(6)
固定粘结在该探测片(5)上之后,将所形成的探
测片(5)依次层叠在硅基板上固定粘结基板,
通过蚀刻除去硅基板以及规定的聚酰亚胺膜,一
并形成单片梁构造的接触端子(4)组。



1. 一种探测卡,其特征在于,
具有探测片,该探测片包括:
与设置在被检测对象上的电极接触的多个接触端子;
分别从上述多个接触端子上电引出的布线;以及
与上述布线电连接,且与多层布线基板的电极连接的多个外围电极,
在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,
上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,
上述梁的另一端固定在上述探测片上,
上述梁只通过上述另一端处的与接线柱的连接而被支承在上述探测片上。
2. 根据权利要求1所述的探测卡,其特征在于,
上述多层布线基板与检测上述被检测对象的电特性的测试器电连接。
3. 根据权利要求1所述的探测卡,其特征在于,
能掀动上述固定基板的上述机构是多个具有弹性的导销。
4. 根据权利要求3所述的探测卡,其特征在于,
能掀动上述固定基板的上述机构还采用多个没有弹性的导销。
5. 根据权利要求1所述的探测卡,其特征在于,
能掀动上述固定基板的上述机构是一个以上的板簧。
6. 根据权利要求1所述的探测卡,其特征在于,
上述接触端子是棱锥形状或棱台形状。
7. 根据权利要求6所述的探测卡,其特征在于,
上述接触端子是将对具有结晶性的基板实施各向异性蚀刻而形成的穴作为型材、通过电镀而形成的。
8. 根据权利要求7所述的探测卡,其特征在于,
上述具有结晶性的基板是硅。
9. 一种探测卡,其特征在于,
具有探测片,该探测片包括:
与设置在被检测对象上的电极接触的多个接触端子;
分别从上述多个接触端子上电引出的布线;以及
与上述布线电连接,且与多层布线基板的电极连接的多个第一外围电极和第二外围电极,
在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,
上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,
上述梁的另一端固定在上述探测片上,
在上述探测片中,上述多个第一外围电极分别形成在与上述接触端子相同的第一面上,

在上述探测片中,上述多个第二外围电极分别形成在与上述接触端子相反一侧的第二面上。

10. 根据权利要求 9 所述的探测卡,其特征在于,

上述探测片中的上述第一外围电极和第二外围电极的形成间距比上述多个接触端子的形成间距宽。

11. 一种半导体检测装置,具有载置被检测对象的工作台和探测卡,该探测卡具有与设置在上述被检测对象上的电极接触的多个接触端子,并且与检测上述被检测对象的电特性的测试器电连接,

该半导体检测装置的特征在于,

上述探测卡还具有探测片,该探测片包括:

上述多个接触端子;

分别从上述多个接触端子上电引出的布线;以及

与上述布线电连接,且与多层布线基板的电极连接的多个外围电极,

在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,

上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,

上述梁的另一端固定在上述探测片上,

上述梁只通过上述另一端处的与接线柱的连接而被支承在上述探测片上。

12. 根据权利要求 11 所述的半导体检测装置,其特征在于,

上述探测片通过以下工序而形成:

(a) 将对具有结晶性的基板实施各向异性蚀刻而形成的穴作为型材来进行电镀,从而形成上述多个接触端子的工序;

(b) 将分别与上述多个接触端子电连接的上述梁、上述布线以及绝缘层依次层叠在上述基板上的工序;以及

(c) 除去位于与上述多个接触端子和上述梁相同的布线层上的上述绝缘层,从而使上述梁与上述探测片分离的工序。

探测卡及其制造方法和半导体检测装置及其制造方法

技术领域

[0001] 本发明涉及探测卡、半导体检测装置以及半导体装置的制造技术,尤其涉及具有通过与半导体集成电路的制造中使用的方法相同的方法形成的探测片的探测卡、该探测卡的制造技术、包含该探测卡的半导体检测装置以及适用于包含该半导体检测装置的检测工序的半导体装置的制造工序的有效技术。

背景技术

[0002] 在将半导体元件电路形成在半导体晶片(以下,只记作晶片)上之后进行的半导体装置的制造工序中,主要以代表性的半导体装置的出厂状态即封装品、裸芯片以及CSP(ChipSize(Scale)Package)为例,通过图51表示检测工序的流程的一例。

[0003] 在半导体装置的制造工序中,如图51所示,大体分的话进行以下3个检测。首先,晶片检测,在半导体元件电路以及电极形成在晶片上的晶片状态下进行,用于掌握导通状态以及半导体元件的电信号工作状态;接下来,老化检测,将半导体元件置于高温、高施加电压等状态下,取出不稳定的半导体元件;然后,分选检测,在半导体装置出厂前掌握产品性能。

[0004] 对于这样的半导体装置的检测中所使用的装置(半导体检测装置),在现有技术中,晶片是将在其表面上设置多个半导体装置(半导体芯片(以下,只记作芯片))分别切割开而供使用的。在分别切割成的半导体装置中,其表面上排列设置有多个电极。在工业上这样的半导体装置大量生产,在检测其电特性时,使用从探测卡倾斜导出的由钨针形成的探针构成的连接装置。在该连接装置所进行的检测中,使用以下方法:根据利用探针挠曲的接触压,擦碰电极进行接触来检测其电特性。

[0005] 近年来,随着半导体元件的高密度化,在半导体装置制造时的检测工序中,检测用的探针的窄间距多管脚化正在发展。由此,希望开发一种使用以下连接装置的半导体元件的检测装置:能够在半导体元件的电极和检测电路之间可靠地传送电信号,在进行工作检测的工序中,能够以高位置精度在窄间距多管脚的半导体元件的微小电极上进行探测,且能够以低负载对该半导体元件进行探测而防止损伤。

[0006] 随着半导体元件的高密度化、窄间距化的发展,作为能够进行需要高速信号的工作试验成的半导体元件的特性检测的检测方法以及检测装置,存在1988年度的ITC(International test conference)的讲演论文集的601页~607页(非专利文献1)中记载的技术。图52是该非专利文献1公开的检测装置的大致结构图,图53是该检测装置的主要部位放大立体图。在此使用的半导体检测用的探针是通过光刻技术在挠性的绝缘膜201的上表面上形成布线202,在绝缘膜201的下表面形成接地层203,并通过电镀在与被检测对象的半导体的电极对应的位置上设置的绝缘膜201的通孔204上形成半球状的凸出部205,并将其作为接触端子使用。该技术是这样一种检测方法:通过在绝缘膜201的表面上形成的布线202以及布线基板206,利用板簧207的弹性力将与检测电路(图示省略)连接的凸出部205与检测对象的半导体元件的电极通过摩擦凸出部205而进行接触,通过

信号的收发来进行检测。

[0007] 另外,在日本特开 2005-24377 号公报(专利文献 1)中,公开了半导体元件的检测装置,图 54 是该检测用探测卡的构造的示意图。它是这样一种探测装置,将探测片切割成 4 份,通过在探测片的中央设置的弹簧推杆 211,借助推压模 214 和缓冲材料将四棱锥状的接触端子 212 和形成有布线的绝缘膜 213 挤出。

[0008] 另外,在日本特开平 7-283280 号公报(专利文献 2)中,公开了一种检测系统,将有选择地对硅晶片进行各向异性蚀刻而形成的穴作为型材来形成接触端子,将该接触端子与在柔软的绝缘膜上形成的布线电连接,夹着缓冲层将探测片固定基板固定在与该绝缘膜中的接触端子配置面相反的里面一侧,使该探测片固定基板与将形成有被检测对象即半导体装置的晶片固定在晶片形状的槽上的晶片支承基板重叠,并使接触端子组的前端面与晶片的电极组的表面接触,由此电连接来进行半导体装置的检测。

[0009] 另外,在日本特表 2002-531915 号公报(专利文献 3)中,公开了通过光刻技法形成的弹簧接触特征。图 55 是通过光刻技法形成的该弹簧接触特征的制造工序的中途阶段的示意图。它是将对硅基板 215 进行各向异性蚀刻而形成的穴 216 作为型材来形成芯片部分(接触端子)217,粘结利用光刻技法以及表面研磨加工(Chemical Mechanical Polishing ;CMP)形成与该芯片部分 217 连接的凸条部分(梁)218 和接线柱部分 219,用焊锡 222 将接线柱部分 219 连接到陶瓷多层布线基板 220 的电极 221,最后将芯片部分 217 从硅基板 215 剥离。

[0010] 近年来,期望开发一种半导体元件的检测装置,使用能够在窄间距且多管脚的半导体元件的电极和检测电路之间传送电信号来进行工作检测的连接装置。另外,高速电信号用的半导体元件是为了降低介电损耗并实现细微布线化,而作为布线层间的绝缘膜使用与氧化硅(SiO_2)相比介电常数小的材料,例如添加氟的氧化硅(FSG)、添加碳的氧化硅(SiOC)以及有机类材料等低介电常数的膜(Low-k 膜)。由于这样的介电常数小的材料耐负载及机械强度较弱,为了不对该低介电材料产生损伤,期望一种检测装置,能够在数 10mN 左右以下的负载下实现稳定的接触电阻值。

[0011] 在此基础上,随着半导体元件的细微化发展,例如像日本特开 2001-53076 号公开的在上层形成有多层布线 225a ~ 225g 的 CMOS-LSI226 那样,大多在半导体元件的检测用的电极部的正下方,多层地形成有源电路元件形成区域(有源区域)和细微布线(参照图 56)。由此,为了不对这些有源电路元件、多层布线产生损坏,要求检测时的接触端子的负载在能够得到良好的接触电阻值的范围内尽可能地低。

[0012] 另外,必须以高位置精度使检测用的接触端子与窄间距的微小半导体元件的检测用电极焊盘接触。而且,在以后的工序中,在使用该电极焊盘的引线接合或者在连接用凸出部的形成时,为了使与该线缆或凸出部的电极焊盘的连接可靠,要求尽可能地防止因探测导致的电极焊盘面的暴露。即,要求微小的探测痕。

[0013] 因此,从这些观点出发,对上述技术进行研究。

[0014] 由钨针构成的探针以及上述形成有半球状凸出部的探针,对在铝电极、焊锡电极等的材料表面上生成了氧化物的被接触材料,用接触端子擦碰电极,由此擦掉电极材料表面的氧化物,通过与其下面的金属导体材料接触,而确保接触状态。其结果,通过用接触端子擦碰电极,产生电极材料的碎屑,成为布线间的短路以及异物发生的起因。另外,对探针

施加数百 mN 左右以上的负载来擦碰电极而确保接触状态,由此可能对低介电常数材料带来损伤。

[0015] 这样,如图 52 和图 53 所示,将通过电镀形成在布线的一部分上的凸出部作为探针的方法中,由于凸出部的前端部成为平坦或半球状,所以对于铝电极或焊锡电极等的材料表面上生成有氧化物的被接触材料,难以擦掉氧化物,则接触电阻变得不稳定,需要使接触时的负载成为数百 mN 左右以上。但是,存在接触时的负载过大的问题。即,随着半导体元件的高集成化的发展,由于将高密度多管脚且窄间距的电极形成在半导体元件表面,所以在电极正下方形成多个有源元件或细微布线的情况较多,半导体元件检测时的探针对电极的接触压过大时,恐怕会对电极及其正下方的有源元件、布线带来损伤,从而需要在探测时深度注意工作的控制,导致检测的吞吐量降低。

[0016] 而且,由于预想到凸出部的形状等会产生偏差,因此要使接触不充分的突起(凸出部)完全地接触,作为整体需要更大的接触负载,存在局部具有过大的接触压的问题。由此,为了贯通接触对象的材料表面的氧化物等,在能够确保稳定的接触特性的接触端子的形状的基础上,在探测片的推压时与接触对象的电极可靠地接触,需要采用柔软的探测片。

[0017] 使用图 54 所示的四棱锥状的接触端子垂直地探测半导体元件的检测用电极的检测装置(参照专利文献 1),接触电阻值稳定,而在近年要求更窄间距化和高速的电信号检测的情况下,进一步要求接触端子前端位置精度的提高。而且,在高速传送用电路形成材料中,有使用如上所述的低介电常数的耐负载较弱的材料的趋势,而且,有在检测用电极的正下方设置有源元件、电路的趋势,从而为了防止探测时对半导体元件的损伤,要求更低负载的探针。

[0018] 另一方面,在上述专利文献 3 公开的技术中,通过采用形成有接触端子的单片梁构造,能够使接触端子独自地工作,如果适当地选择构成梁的材料及形状,能够设定某程度接触端子的加压负载。但是,专利文献 3 公开的单片梁构造的形成方法是,如上所述地在作为接触端子前端的型材的硅基板上形成芯片部分(接触端子),再形成与该芯片部分连接的凸条部分(梁)以及接线柱部分,并用焊锡将接线柱部分与陶瓷多层布线基板的电极连接,最后用蚀刻液剥离芯片部分和硅基板。由此,需要确保焊锡连接部分的面积,而且需要在硅基板和陶瓷多层布线基板之间确保蚀刻液的浸透间隙,从而芯片部分的窄间距化上存在极限,在焊锡连接以及剥离过程中,存在芯片部分的位置精度变得不稳定、形成工序以及组装工序变得复杂的问题。

发明内容

[0019] 本发明的一方式提供一种半导体装置检测用的探测卡,能够以低负载不对被接触对象的电极焊盘带来损伤地进行探测检测,在多点且高密度(窄间距)的情况下,具有能以小的探测痕进行接触的接触端子,传送特性良好,接触特性稳定。

[0020] 另外,本发明的一方式提供一种探测卡,能够将探测检测时的接触端子前端位置精度保持为高精度。

[0021] 另外,本发明的一方式提供一种半导体装置检测用的探测卡,使用如下探测片:使在前端部形成有四棱锥或四棱台形状的接触端子的单片梁构造、引出布线以及固定基板一并形成,组装以及连接工序容易,即使为低负载,接触电阻值也稳定。

[0022] 本申请中公开的发明中,如下所述地简单说明代表性的结构的概要。

[0023] (1) 本发明的探测卡具有探测片,该探测片包括:与设置在被检测对象上的电极接触的多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。

[0024] (2) 本发明的探测卡具有探测片,该探测片包括:与设置在被检测对象上的电极接触的多个接触端子;分别从上述多个接触端子上电引出的布线;与上述布线电连接,且与多层布线基板的电极连接的多个外围电极;以及在与形成有上述多个接触端子的第一面相反一侧的第二面上,被形成在形成有上述多个接触端子的区域上的金属片。固定基板被固定在上述金属片上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。

[0025] (3) 本发明的探测卡是在(1)或(2)所述的探测卡中,上述多层布线基板与用于检测上述被检测对象的电特性的测试器电连接。

[0026] (4) 本发明的探测卡是在(1)~(3)任一项所述的探测卡中,可掀动上述固定基板的上述机构是多个具有弹性的导销。

[0027] (5) 本发明的探测卡是在(4)所述的探测卡中,可掀动上述固定基板的上述机构还使用多个没有弹性的导销。

[0028] (6) 本发明的探测卡是在(1)~(5)任一项所述的探测卡中,可掀动上述固定基板的上述机构是1个以上的板簧。

[0029] (7) 本发明的探测卡具有探测片,该探测片包括:与设置在被检测对象上的电极接触的多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,而且所述探测卡具有1个以上的块,该块是以包入上述固定基板的方式将上述探测片固定在上述固定基板上而形成的,上述1个以上的块的各上述探测片的上述多个外围电极与上述多层布线基板的上述电极接触,上述多个接触端子的每一个与上述探测片分离地延伸,并形成在与上述布线电连接的梁的一端上,上述梁的另一端被固定在上述探测片上。

[0030] (8) 本发明的探测卡是在(1)~(7)任一项所述的探测卡中,上述接触端子是棱锥形状或棱台形状。

[0031] (9) 本发明的探测卡是在(8)所述的探测卡中,上述接触端子是将对具有结晶性的基板实施各向异性蚀刻而形成的穴作为型材、通过电镀而形成的。

[0032] (10) 本发明的探测卡是在(9)所述的探测卡中,上述具有结晶性的基板是硅。

[0033] (11) 本发明的探测卡具有探测片,该探测片包括:与设置在被检测对象上的电极接触的多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个第一以及第二外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个

接触端子的区域上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。上述多个第一外围电极的每一个都与上述探测片中的上述接触端子相同地形成在第一面上,上述多个第二外围电极的每一个都形成在与上述探测片中的上述接触端子相反一侧的第二面上。

[0034] (12) 本发明的探测卡是在(11)所述的探测卡中,上述探测片中的上述第一以及第二外围电极的形成间距比上述多个接触端子的形成间距宽。

[0035] (13) 本发明的探测卡制造方法中,所述探测卡具有探测片,该探测片包括:与设置在被检测对象上的电极接触的多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。在探测卡的制造方法中,形成上述探测片的工序包括:(a) 将在具有结晶性的基板上实施各向异性蚀刻而形成的穴作为型材,通过电镀形成上述多个接触端子的工序;(b) 在上述基板上依次层叠与上述多个接触端子的每一个电连接的上述梁、上述布线以及绝缘层的工序;(c) 除去位于与上述多个接触端子和上述梁相同的布线层上的上述绝缘层,从而使上述梁与上述探测片分离的工序。

[0036] (14) 本发明的半导体检测装置,具有载置被检测对象的工作台和探测卡,该探测卡具有与设置在上述被检测对象上的电极接触的多个接触端子,并且与检测上述被检测对象的电特性的测试器电连接,该半导体检测装置的特征在于,上述探测卡还具有探测片,该探测片包括:上述多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。

[0037] (15) 本发明的半导体检测装置,具有载置被检测对象的工作台和探测卡,该探测卡具有与设置在上述被检测对象上的电极接触的多个接触端子,并且与检测上述被检测对象的电特性的测试器电连接,该半导体检测装置的特征在于,上述探测卡还具有探测片,该探测片包括:上述多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极;在与形成有上述多个接触端子的第一面相反一侧的第二面上,被形成在形成有上述多个接触端子的区域上的金属片。固定基板被固定在上述金属片上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。

[0038] (16) 本发明的半导体检测装置,具有载置被检测对象的工作台和探测卡,该探测卡具有与设置在上述被检测对象上的电极接触的多个接触端子,并且与检测上述被检测对象的电特性的测试器电连接,该半导体检测装置的特征在于,上述探测卡还具有探测片,该

探测片包括：上述多个接触端子；分别从上述多个接触端子上电引出的布线；以及与上述布电线连接，且与多层布线基板的电极连接的多个外围电极。在上述探测片中，在与形成有上述多个接触端子的第一面相反一侧的第二面上，固定基板被固定在形成有上述多个接触端子的区域上，而且所述探测卡具有 1 个以上的块，该块是上述探测片以包入有上述固定基板的方式被固定在上述固定基板而形成的，上述 1 个以上的块的各上述探测片的上述多个外围电极与上述多层布线基板的上述电极接触，上述多个接触端子的每一个与上述探测片分离地延伸，并形成在与上述布电线连接的梁的一端上，上述梁的另一端被固定在上述探测片上。

[0039] (17) 本发明的半导体检测装置，具有载置被检测对象的工作台和探测卡，该探测卡具有与设置在上述被检测对象上的电极接触的多个接触端子，并且与检测上述被检测对象的电特性的测试器电连接，该半导体检测装置的特征在于，上述探测卡还具有探测片，该探测片包括：上述多个接触端子；分别从上述多个接触端子上电引出的布线；以及与上述布电线连接，且与多层布线基板的电极连接的多个第一以及第二外围电极。在上述探测片中，在与形成有上述多个接触端子的第一面相反一侧的第二面上，固定基板被固定在形成有上述多个接触端子的区域上，且设置有能掀动上述固定基板的机构，上述多个接触端子分别与上述探测片分离而延伸，且形成在与上述布电线连接的梁的一端，上述梁的另一端固定在上述探测片上。上述多个第一外围电极的每一个都与上述探测片中的上述接触端子相同地形成在第一面上，上述多个第二外围电极的每一个都形成在与上述探测片中的上述接触端子相反一侧的第二面上。

[0040] (18) 本发明的半导体检测装置是在 (14) ~ (17) 任一项所述的半导体检测装置中，上述探测片通过以下工序形成：(a) 将对具有结晶性的基板实施各向异性蚀刻而形成的穴作为型材来进行电镀，从而形成上述多个接触端子的工序；(b) 将分别与上述多个接触端子电连接的上述梁、上述布线以及绝缘层依次层叠在上述基板上的工序；以及 (c) 除去位于与上述多个接触端子和上述梁相同的布线层上的上述绝缘层，从而使上述梁与上述探测片分离的工序。

[0041] (19) 本发明的半导体装置的制造方法，具有以下工序：将电路以及与上述电路电连接的电极作入半导体晶片，形成多个半导体元件的工序；使用具有与上述多个半导体元件上设置的上述电极接触的多个接触端子、并且与分别形成在上述多个半导体元件上的用于检测上述电路的电特性的测试器电连接的探测卡，检测上述多个半导体元件的电特性的工序；对上述半导体晶片进行切割，对上述多个半导体元件的每个进行分离的工序。其中，上述探测卡具有探测片，该探测片包括：上述多个接触端子；分别从上述多个接触端子上电引出的布线；以及与上述布电线连接，且与多层布线基板的电极连接的多个外围电极。在上述探测片中，在与形成有上述多个接触端子的第一面相反一侧的第二面上，固定基板被固定在形成有上述多个接触端子的区域上，且设置有能掀动上述固定基板的机构，上述多个接触端子分别与上述探测片分离而延伸，且形成在与上述布电线连接的梁的一端，上述梁的另一端固定在上述探测片上。

[0042] (20) 本发明的半导体装置的制造方法，具有以下工序：将电路以及与上述电路电连接的电极作入半导体晶片，形成多个半导体元件的工序；使用具有与上述多个半导体元件上设置的上述电极接触的多个接触端子、并且与分别形成在上述多个半导体元件上的

用于检测上述电路的电特性的测试器电连接的探测卡,检测上述多个半导体元件的电特性的工序;对上述半导体晶片进行切割,对上述多个半导体元件的每个进行分离的工序。其中,上述探测卡具有探测片,该探测片包括:上述多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极;在与形成有上述多个接触端子的第一面相反一侧的第二面上,被形成在形成有上述多个接触端子的区域上的金属片。固定基板被固定在上述金属片上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。

[0043] (21) 本发明的半导体装置的制造方法,具有以下工序:将电路以及与上述电路电连接的电极作入半导体晶片中,形成多个半导体元件的工序;使用具有与上述多个半导体元件上设置的上述电极接触的多个接触端子、并且与分别形成在上述多个半导体元件上的用于检测上述电路的电特性的测试器电连接的探测卡,检测上述多个半导体元件的电特性的工序;对上述半导体晶片进行切割,对上述多个半导体元件的每个进行分离的工序。其中,上述探测卡具有探测片,该探测片包括:上述多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,而且所述探测卡具有1个以上的块,该块是上述探测片以包入有上述固定基板的方式被固定在上述固定基板而形成的,上述1个以上的块的各上述探测片的上述多个外围电极与上述多层布线基板的上述电极接触,上述多个接触端子的每一个与上述探测片分离地延伸,并形成在与上述布线电连接的梁的一端上,上述梁的另一端被固定在上述探测片上。

[0044] (22) 本发明的半导体装置的制造方法,具有以下工序:将电路以及与上述电路电连接的电极作入半导体晶片中,形成多个半导体元件的工序;使用具有与上述多个半导体元件上设置的上述电极接触的多个接触端子、并且与分别形成在上述多个半导体元件上的用于检测上述电路的电特性的测试器电连接的探测卡,检测上述多个半导体元件的电特性的工序;对上述半导体晶片进行切割,对上述多个半导体元件的每个进行分离的工序。其中,上述探测卡具有探测片,该探测片包括:上述多个接触端子;分别从上述多个接触端子上电引出的布线;以及与上述布线电连接,且与多层布线基板的电极连接的多个第一以及第二外围电极。在上述探测片中,在与形成有上述多个接触端子的第一面相反一侧的第二面上,固定基板被固定在形成有上述多个接触端子的区域上,且设置有能掀动上述固定基板的机构,上述多个接触端子分别与上述探测片分离而延伸,且形成在与上述布线电连接的梁的一端,上述梁的另一端固定在上述探测片上。上述多个第一外围电极的每一个都与上述探测片中的上述接触端子相同地形成在第一面上,上述多个第二外围电极的每一个都形成在与上述探测片中的上述接触端子相反一侧的第二面上。

[0045] (23) 本发明的半导体装置的制造方法是在(19)~(22)任一项所述的半导体装置的制造方法中,上述探测片通过以下工序形成:(a)将对具有结晶性的基板实施各向异性蚀刻而形成的穴作为型材来进行电镀,从而形成上述多个接触端子的工序;(b)将分别与上述多个接触端子电连接的上述梁、上述布线以及绝缘层依次层叠在上述基板上的工序;以及(c)除去位于与上述多个接触端子和上述梁相同的布线层上的上述绝缘层,从而使上

述梁与上述探测片分离的工序。上述多个接触端子分别是棱锥形状或棱台形状。

[0046] 本发明的这些和其他目的、特征以及优点，将通过参照附图描述本发明的优选的实施方式而得到明确。

附图说明

[0047] 图 1 是表示排列有半导体元件（芯片）的被接触对象即晶片、和其一部即半导体元件（芯片）的立体图。

[0048] 图 2 是本发明的实施方式 1 即探测卡的主要部位的剖视图。

[0049] 图 3 是分解表示图 2 所示的探测卡的主要零件的立体图。

[0050] 图 4 是分解表示图 2 所示的探测卡的主要零件的组装剖视图。

[0051] 图 5 是表示图 2 所示的探测卡的主要零件即导销的主要部位的剖视图。

[0052] 图 6 是放大表示本发明的实施方式 1 即探测卡的接触端子组附近的主要部位的剖视图。

[0053] 图 7 是本发明的实施方式 2 即探测卡的主要部位的剖视图。

[0054] 图 8 是本发明的实施方式 3 即探测卡的主要部位的剖视图。

[0055] 图 9 是本发明的实施方式 4 即探测卡的主要部位的剖视图。

[0056] 图 10(a) 是表示本发明的实施方式 4 即探测卡的技术特征即 1 个块的示意剖视图，(b) 以及 (c) 是表示 (a) 所示的块的结构立体图。

[0057] 图 11(a) 以及 (b) 是本发明的实施方式 5 即探测卡的主要部位的剖视图。

[0058] 图 12 是本发明的实施方式 6 即探测卡的主要部位的剖视图。

[0059] 图 13 是本发明的实施方式 6 即探测卡的技术特征即 1 个块上安装的探测片的展开图。

[0060] 图 14 是表示本发明的实施方式 6 即探测卡的技术特征即 1 个块向多层布线基板安装的事例的主要部位的立体图。

[0061] 图 15 是本发明的实施方式 7 即探测卡的主要部位的剖视图。

[0062] 图 16 是表示本发明的实施方式 8 的探测卡中的形成探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0063] 图 17 是表示与图 16 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0064] 图 18 是表示与图 17 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0065] 图 19 是表示与图 18 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0066] 图 20 是表示与图 19 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0067] 图 21 是表示与图 20 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0068] 图 22 是表示与图 21 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0069] 图 23 是表示与图 22 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0070] 图 24 是表示与图 23 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0071] 图 25 是表示与图 24 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0072] 图 26 是表示与图 25 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0073] 图 27 是表示与图 26 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0074] 图 28 是表示与图 27 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0075] 图 29 是表示形成本发明的实施方式 9 的探测卡中的探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0076] 图 30 是表示与图 29 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0077] 图 31 是表示与图 30 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0078] 图 32 是表示与图 31 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0079] 图 33 是表示形成本发明的实施方式 10 的探测卡中的探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0080] 图 34 是表示与图 33 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0081] 图 35 是表示与图 34 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0082] 图 36 是表示形成本发明的实施方式 11 的探测卡中的探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0083] 图 37 是表示与图 36 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0084] 图 38 是表示形成本发明的实施方式 12 的探测卡中的探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0085] 图 39 是表示与图 38 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0086] 图 40 是表示与图 39 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0087] 图 41 是表示与图 40 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0088] 图 42 是表示与图 41 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

图。

[0089] 图 43 是表示与图 42 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0090] 图 44 是表示形成本发明的实施方式 13 的探测卡中的探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0091] 图 45 是表示与图 44 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0092] 图 46 是表示形成本发明的实施方式 14 的探测卡中的探测片（探测片构造体）部分的制造过程的一部分的主要部位的剖视图。

[0093] 图 47 是表示与图 46 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0094] 图 48 是表示与图 47 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0095] 图 49 是表示与图 48 连续的探测片部分的制造过程的一部分的主要部位的剖视图。

[0096] 图 50 是表示本发明的实施方式 15 的检测系统的一例的整体大致结构图。

[0097] 图 51 是表示半导体装置的检测工序的一例的工序图。

[0098] 图 52 是使用以往的电镀产生的凸出部的半导体元件检测装置的主要部位的剖视图。

[0099] 图 53 是表示图 52 的电镀产生的凸出部部分的立体图。

[0100] 图 54 是使用形成有四棱锥接触端子的以往的探测片的半导体元件检测装置的主要部位的剖视图。

[0101] 图 55 是表示由光刻技法形成的弹簧接触要素的制造过程的中途阶段的示意剖视图。

[0102] 图 56 是说明在半导体元件的检测用的电极部的正下方多层地形成有源电路元件和细微布线的构造的主要部位的剖视图。

具体实施方式

[0103] 在以下的实施方式中，为了便于说明，在必要时分成多个阶段或实施方式进行说明，除有特别明示的情况以外，它们之间并非没有关系，而处于一个实施方式是另一个的一部分或全部变形例、详细、补充的说明等的关系。

[0104] 另外，在以下的实施方式中，提到要素的数量等（包含个数、数值、量、范围等）时，除特别明示的情况以及原理上明确地限定为特定的数量的情况等以外，都不限定于该特定的数量，可以是特定的数量以上，也可以是以下。

[0105] 而且，显然在以下的实施方式中，其技术特征（也包含步骤特征等）除特别明示的情况以及原理上明确地认为必须的情况等以外，不一定是必须的。另外，显然在实施例等中，关于技术特征等，说成“由 A 构成”、“由 A 形成”时，除特别明示只有该特征的情况等以外，不能排除还有其他特征。

[0106] 同样，在以下的实施方式中，在提到技术特征等的形状、位置关系等时，除特别明

示的情况以及原理上明确地否定的情况等以外,还包含实质上与其形状等近似或类似的部件等。在此,关于上述数值以及范围也是同样的。

[0107] 另外,在提到材料等时,除特别明示出否定的情况、原理上或根据状况得出否定结论的情况以外,特定的材料是主要材料,不排除次要的特征、添加物、附加特征等。例如,硅部件除特别明示的情况等以外,不仅是纯硅的情况,还包含添加杂质、以硅为主要要素的 2 元、3 元等合金(例如 SiGe)等。

[0108] 另外,在用于说明本实施方式的所有附图中,具有相同功能的部件原则上使用相同的附图标记,并省略对其的反复说明。

[0109] 另外,在本实施方式所使用的附图中,即使是俯视图也存在为容易观察附图在局部标上阴影的情况。

[0110] 在以下的实施方式以及实施例中,如下定义主要术语。

[0111] 所谓半导体装置,可以是与其方式无关的、形成有电路的晶片状态的部件,还可以是半导体元件,也可以是将其后封装的部件(QFP(Quad Flat Package)、BGA(Ball Grid Array)以及 CSP(Chip Size Package)等)。

[0112] 所谓探测片,是被称为设置有与检测对象接触的接触端子和从该端子引回的布线的、在该布线上形成外部连接用电极的薄膜,并将厚度为 $10\mu\text{m} \sim 100\mu\text{m}$ 左右的部件作为对象。

[0113] 所谓探测卡,表示具有与检测对象接触的端子、多层布线基板等的构造体(例如,在后述的实施方式中,根据图 2 说明的构造体)。

[0114] 所谓半导体检测装置,表示具有搭载探测卡和检测对象的试料支承系统的检测装置。

[0115] 如图 1 所示,在晶片 1 上形成多个被检测对象的一例即 LSI 用的半导体元件(芯片)2,之后切割分离以供使用。图 1 是表示并列设置有多多个 LSI 用的半导体元件 2 的晶片 1 的立体图,放大表示其一部分即 1 个半导体元件 2。在半导体元件 2 的表面上,沿着周边排列有与半导体元件 2 内形成的电路电连接的多个电极 3。

[0116] 然而,在半导体元件 2 中,随着高集成化,上述电极 3 的配置的高密度化以及窄间距化也进一步发展。电极 3 的配置的窄间距化的趋势成为 0.1mm 左右以下,例如 0.08mm 、 0.04mm 或其以下。作为电极 3 的高密度化的趋势有沿着半导体元件 2 的周边排列 1 列到 2 列、以至于排列在整个表面的趋势。

[0117] 另外,倾向于通过高温下对半导体元件进行工作试验,实施能够进一步明确地把握半导体元件的特性以及可靠性的高温工作试验($85^{\circ}\text{C} \sim 150^{\circ}\text{C}$)。另外,随着使用环境的扩大,倾向于实施低温工作试验(-55°C)。

[0118] 以下的实施例的半导体检测装置能够与上述电极 3 的高密度化以及窄间距化相适应,并且能够进行高速电信号($100\text{MHz} \sim 20\text{GHz}$)的检测。

[0119] 另外,作为半导体检测装置中的探测卡的一部分的构成材料,使用具有 150°C 的耐热性且线膨胀率与被检测对象相同程度的材料,由此能够防止环境温度导致的探针前端部的移位。

[0120] 以下,根据图 2 ~ 图 15 说明本实施方式的半导体装置检测用探测卡。

[0121] (实施方式 1)

[0122] 图 2 是表示本实施方式 1 的探测卡的主要部位的剖视图,图 3 是分解表示图 2 所示的主要部位的立体图,图 4 是分解表示图 2 所示的主要部位的组装剖视图。用这些附图说明本实施方式 1 的探测卡。

[0123] 本实施方式 1 的探测卡是由形成有接触端子 4 组的探测片 5、固定基板 6、中间板 7、插入支承部件(上部固定板)8 并与中间板 7 通过螺栓卡定的导销 9 等构成的。

[0124] 探测片 5 是在片的探测(主面(第一面))侧的中央区域部形成有用于与半导体元件 2 的电极 3 组接触的上述接触端子 4 组。另外,在探测片 5 的 4 边的周边部,形成有用于收发与多层布线基板 10 之间的信号的外围电极 11 组,并在与外围电极固定板 12 对应的区域形成有金属膜 14,以便包围该外围电极 11 组。详细情况如下所述,外围电极 11 组是与上述接触端子 4 组在同一工序形成的,其前端与多层布线基板 10 的电极 15 连接。另外,在接触端子 4 组 and 外围电极 11 组之间,形成有图 3 所示的多个引出布线 16。详细情况如下所述,形成接触端子 4 组以及外围电极 11 组的各接触端子成为棱锥形状或棱台形状。

[0125] 而且,在形成有用于收发信号的上述外围电极 11 组这部分的探测片 5 的背面的金属膜 14 上,粘结固定有上述外围电极固定板 12。

[0126] 在金属膜 14 上,预先通过蚀刻形成定位用的定位管脚用孔 14a 以及螺栓插入用孔 14b 的图案,在外围电极固定板 12 以及周边推压板 17 上,也预先形成有各定位用的定位管脚用孔 12a、17a 以及螺栓插入用孔 12b、17b,由此能够提高组装性。

[0127] 相对于以包围外围电极 11 组的方式固定在探测片 5 上的外围电极固定板 12,使用上述定位管脚用孔 17a 通过定位管脚 17c 定位,并夹着缓冲材料 18 通过螺栓卡定周边推压板 17,由此通过缓冲材料 18 使外围电极 11 组与多层布线基板 10 的电极 15 连接。

[0128] 并且,也可以使用支承部件 8 上设置的倾斜微调节用的双头螺栓 19 或者后述的间隔片 20(参照图 7),对形成有接触端子 4 组的区域的探测片 5 的倾斜进行微调整。在此,双头螺栓 19 是如下构造:在外侧的螺栓 19a 的中央形成的其他中螺栓 19b,用外侧的螺栓 19a 对支承部件 8 和上板 21 之间的间隔进行调整,由此对两者的倾斜微调整后,用中螺栓 19b 进行通过螺栓卡定并固定。

[0129] 另外,在探测片 5 中,为了根据需要减少检测用的高速电信号的紊乱,形成有与基准电位(接地电位)电连接的接地用的引出布线 16A、信号用以及电源用的引出布线 16B。这些引出布线 16A、16B 构成上述引出布线 16。关于这样的引出布线 16A、16B,在探测片 5 的制造工序中,使用光刻技术设计及制作相互之间的配置状态以及形状,由此能够进行阻抗匹配并形成屏蔽构造。

[0130] 另外,在探测片 5 的背面安装有芯片电容 23。该芯片电容 23 通过探测片 5 中形成的布线与接触端子 4 组中的规定的接触端子电连接。这样的芯片电容 23 配置在接触端子 4 附近,在要尽力防止信号的紊乱的情况下能够发挥作用。

[0131] 固定基板 6 通过金属膜 24 与探测片 5 的背面(第二面)粘接固定,以便与形成有探测片 5 的接触端子 4 组的区域在平面上重叠。详细情况如下所述,该金属膜 24 与上述金属膜 14 材质相同,并且在同一工序中形成和图形化。而且,在固定基板 6 上通过螺栓卡定有中间板 7。

[0132] 导销 9 被插入支承部件(上部固定板)8 并与上述中间板 7 通过螺栓卡定。另外,导销 9 在探测检测时为极力地防止接触端子前端的移位,而具有使形成有接触端子 4 组的

区域与被检测对象的电极 3 组的面配合的平行移出机构的作用。即,在形成有接触端子 4 组的区域微倾的状态下可工作(微掀动)的状态下,为了实现与后述的单片梁构造的挠曲产生的接触端子 4 的推压相同程度或比其小的大致恒定的推压力(例如,在 500 管脚左右的情况下,以推入量 $100\mu\text{m}$ 左右推压力为 $5\sim 10\text{N}$ 左右),导销 9 由内设图 5 所示的弹簧 25 的内设弹簧导销 9a 以及定位专用导销 9b 构成。这些多个内设弹簧导销(对框施加推压力的多个机构)9a 以及多个定位专用导销 9b 被插入支承部件 8,并与中间板 7 通过螺栓卡定固定。另外,内设弹簧导销 9a 是在金属制的管 9c 内设置上述弹簧 25 以及中轴 9d,通过弹簧 25 的弹性力使中轴 9d 推压中间板 7 的构造。定位专用导销 9b 是在金属制的管 9c 内设置中轴 9e,通过将中轴 9e 固定在中间板 7 上进行定位的构造。导销 9 至少配置 3 根,优选配置 4 根以上。另外,在支承部件 8 中,为了防止接触端子前端的移位,优选插入有导销 9 的插入孔 8a 与插入后的导销 9 之间尽量没有间隙(游隙),在本实施方式 1 中,例示了插入孔 8a 的直径比导销 9 的直径大 $10\mu\text{m}\sim 20\mu\text{m}$ 左右。

[0133] 由上述各部件形成本实施方式 1 的探测卡 27。

[0134] 根据上述实施方式 1,用多个导销 9(具有弹性的内设弹簧导销 9a 以及定位专用导销 9b)定位探测片 5 的同时,通过施加推压力,能够以将推压负载控制在宽范围的窄间距实现多管脚的半导体检测用探测卡。随着半导体元件 2 内的高集成化的发展,由于将高密度多管脚且窄间距的电极 3 形成在半导体元件 2 表面,所以在电极 3 正下方形成多个有源元件或细微布线的情况变多,半导体元件 2 的检测时的接触端子 4 组对电极 3 组的接触压过大时,可能对电极 3 及其正下方的有源元件、布线带来损伤,但在本实施方式 1 的半导体检测用探测卡中,由于将推压负载控制在宽范围,所以能够防止这样的有源元件、布线的损伤。

[0135] 在此,图 6 是放大表示探测片 5 中的 1 个接触端子 4 附近的主要部位的剖视图。本实施方式 1 中的接触端子 4 与采用光刻技术图形化而成的金属的梁 28 的前端附近连接,在该梁 28 的另一端附近,在与连接有接触端子 4 的面相反一侧的面上连接有金属制的接线柱 29。接线柱 29 与埋入聚酰亚胺膜 30 而形成的引出布线 16B 连接,梁 28 成为与聚酰亚胺膜 30 分离的状态。即,梁 28 成为只通过与接线柱 29 的连接而被支承在探测片 5 上的构造(以下,记作单片梁构造)。这样的配置在梁 28 的前端附近的接触端子 4 能够通过梁 28 的变形(しなり)而独立工作。由此,不需要用于使接触不充分的接触端子 4 和电极 3 完全接触的更大的接触负载。

[0136] 然而,预想半导体元件 2 的表面的电极 3 组的面、和探测片 5 中的接触端子 4 组的面会发生倾斜。在本实施方式 1 中,中间板 7、固定基板 6、金属膜 24 以及探测片 5 能够在形成有接触端子 4 组的区域可微掀动的状况下进行推压工作,从而不需要用于使接触不充分的接触端子 4 和电极 3 完全接触的更大的接触负载。而且,如上所述,由于通过梁 28 的变形使接触端子 4 独立工作,也不需要用于使接触不充分的接触端子 4 和电极 3 完全接触的更大的接触负载,所以能够防止接触端子 4 组和电极 3 组之间的接触压局部过大,并且能够可靠地使接触端子 4 组和接触对象的电极 3 组接触。其结果,由于能够尽可能地防止因探测使电极 3 的表面的暴露,所以即使是低负载,也能够确保稳定的接触特性,即稳定的接触电阻值。

[0137] (实施方式 2)

[0138] 图 7 是表示本实施方式 2 的探测卡的主要部位的剖视图。

[0139] 在上述实施方式 1 中,作为探测片 5 的平行移出机构使用了导销 9(内设弹簧导销 9a 以及定位专用导销 9b),但也可以如图 7 所示,代替导销 9 而使用 1 个以上的板簧 26 形成可微掀动的构造。另外,在初始的倾斜微调节中,也可以代替双头螺栓 19 使用间隔片 20。该间隔片 20 或上述实施方式 1 中说明的双头螺栓 19 也可以根据需要使用,当然也可以省略。

[0140] 另外,在图 7 以及上述实施方式 1 的图 2 中,在探测片 5 中,在与形成有接触端子 4 组的面相反的面上,以与形成有接触端子 4 组以及外围电极 11 组的区域在平面上重叠的方式配置有金属膜 24、14,以此为例进行表示,但也可以根据必要的接触端子 4 以及外围电极 11 的前端位置精度,省略金属膜 24 或金属膜 14 中的一个,或者两者都省略。

[0141] 在上述本实施方式 2 中,能够得到与上述实施方式 1 相同的效果。

[0142] (实施方式 3)

[0143] 图 8 是表示本实施方式 3 的探测卡的主要部位的剖视图。

[0144] 如图 8 所示,本实施方式 3 的探测片 5 是在一层中形成从单片梁构造的接触端子 4 引出的引出布线 16,并用聚酰亚胺的保护膜 31 保护形成有接触端子 4 的面的构造。

[0145] 另外,在图 8 中,为了减少高速电信号的紊乱,在一层中形成信号用、电源用以及接地用的引出布线 16,其中电源用引出布线 16 和接地用引出布线 16 之间配置了芯片电容 23,以此为例进行表示,但也可以根据需要而省略。

[0146] 另外,在图 8 中,在探测片 5 中,在与形成有接触端子 4 组的面相反的面上,以与形成有接触端子 4 组以及外围电极 11 组的区域在平面上重叠的方式配置有金属膜 24、14,以此为例进行表示,但也可以根据需要的接触端子 4 以及外围电极 11 的前端位置精度,省略金属膜 24 或金属膜 14 中的一个,或者两者都省略。

[0147] 根据上述实施方式 3,能够得到与上述实施方式 1、2 相同的效果。

[0148] (实施方式 4)

[0149] 图 9 是表示本实施方式 4 的探测卡的主要部位的剖视图。另外,图 10(a) 是表示图 9 所示的本实施方式 4 的探测卡的技术特征即 1 个块 32 的示意剖视图。本实施方式 4 是将必要个数的这些块 32 安装到多层布线基板 10 上并作为一体的探测卡使用的例子。

[0150] 在制作图 10(a) 所示的块 32 时,如图 10(b) 所示,例示了:使形成有多个单片梁构造的接触端子 4 的探测片 5 的与形成有接触端子 4 组的面相反的面与固定基板 33 相对,再以从固定基板 33 的上表面的相对的两边覆盖的方式围到固定基板 33 的背面,并夹着缓冲材料 34 而固定的结构。这样,利用定位管脚(未图示)将固定在固定基板 33 以及缓冲材料 34 上的探测片 5 的背面的外围电极 11 组相对于多层布线基板 10 的电极 15 组进行配位,通过贯通多层布线基板 10 的间隔片 36,用固定螺栓 35 对固定基板 33 和上推压板 37 通过螺栓卡定并固定,由此构成图 9 所示的使用多个块 32 的探测卡。

[0151] 另外,在制作图 10(a) 所示的块 32 时,如图 10(c) 所示,使形成有多个单片梁构造的接触端子 4 的探测片 5 的与形成有接触端子 4 组的面相反的面与固定基板 33 相对,再以从固定基板 33 的上表面的 4 边覆盖的方式围到固定基板 33 的背面,并夹着缓冲材料 34 而固定的结构。在这样的结构下,也能够利用定位管脚(未图示)将固定在固定基板 33 以及缓冲材料 34 上的探测片 5 的背面的外围电极 11 组与多层布线基板 10 的电极 15 组配位,

通过贯通多层布线基板 10 的间隔片 36, 用固定螺栓 35 对固定基板 33 和上推压板 37 通过螺栓卡定并固定, 由此构成图 9 所示的使用多个块 32 的探测卡。

[0152] 并且, 也可以根据需要在探测片 5 的与形成有接触端子 4 组的面相反的面中, 将必要的电子部件 (电容、电阻器、熔丝以及连接器等) 配置或搭载在引出布线上, 由此形成稳定的检测电路。

[0153] (实施方式 5)

[0154] 图 11 是表示本实施方式 5 的探测卡的主要部位的剖视图。

[0155] 在本实施方式 5 中, 具有与上述实施方式 4 中说明的安装有多个块 32 (参照图 9 以及图 10) 的探测卡 (图 9 参照) 相同的结构, 使接触端子 4 组、和在敷有缓冲材料 38 的晶片搭载台 39 上搭载的晶片 1 的电极 3 组配位, 并利用嵌合于晶片搭载台 39 的 O 形环 40a、嵌合于下基板 41b 的 O 形环 40b、嵌合于中基板 41c 的 O 形环 40c 以及嵌合于上基板 41d 的 O 形环 40d 进行密封。在这样的状况下, 通过对晶片搭载台 39 和多层布线基板 10 之间进行减压, 利用适度的大气压可靠地使接触端子 4 组和晶片 1 的电极 3 组大面积地接触, 并可以将整片检测用的检测装置构成为晶片盒。

[0156] 另外, 如图 11(b) 所示, 代替上述晶片搭载台 39, 使用固定在晶片搭载台 39b 周围的具有柔软性的晶片搭载膜 42 (例如, 聚酰亚胺片), 在晶片搭载膜 42 上通过缓冲材料 38 搭载晶片 1, 在这样的状况下, 通过对晶片搭载膜 42 和多层布线基板 10 之间进行减压, 利用适度的大气压可靠地使接触端子 4 组和晶片 1 的电极 3 组大面积地接触, 并可以将整片检测用的检测装置构成为晶片盒。

[0157] 并且, 作为整片检测用的检测装置的结构, 上述密闭构造是任意的。另外, 当然只要使接触端子 4 组和晶片 1 的电极组 3 可靠地接触, 也可以是没有减压机构的晶片盒构造。

[0158] (实施方式 6)

[0159] 图 12 是表示本实施方式 6 的探测卡的主要部位的剖视图。图 13 是本实施方式 6 的探测卡的技术特征即安装于 1 个块 32b 上的探测片 5 的展开图。在图 13 中, 图示了相对于探测片 5, 固定基板 33 的固定位置 33s (带有斜线的部分)、块吊板 43 的固定位置 43s、固定基板正上方片推压板 44 的固定位置 44s 以及基板下表面片推压板 45 的固定位置 45s。

[0160] 固定基板 33 相对于探测片 5 被固定在与形成有接触端子 4 的面相反一侧的面的接触端子形成对应区域。固定基板正上方片推压板 44 也与固定基板 33 同样地, 相对于探测片 5 被固定在与形成有接触端子 4 的面相反一侧的面上, 其固定位置是形成有与多层布线基板 10 的基板电极对应的布线间距放大焊盘 (第一外围电极) 46a 的区域。该布线间距放大焊盘 46a 是在探测片 5 的形成时与接触端子 4 在同一工序中形成的端子, 在探测片 5 中与接触端子 4 形成在同一面上, 且形成间距比接触端子 4 的形成间距大。另一方面, 基板下表面片推压板 45 相对于探测片 5, 被固定在形成有接触端子 4 的面, 其固着位置是形成有与多层布线基板 10 的基板电极对应的布线间距放大焊盘 (第二外围电极) 46b 的区域。该布线间距放大焊盘 46b 在探测片 5 中形成在与接触端子 4 相反一侧的面上, 且形成间距比接触端子 4 的形成间距大。

[0161] 图 14 是表示图 12 以及图 13 所示的块 32b 向多层布线基板 10 安装的事例的立体图。

[0162] 在本实施方式 6 中, 固定于探测片 5 的各基板 (固定基板 33、固定基板正上方片推

压板 44 以及基板下表面片推压板 45) 为如上所述的结构,引出布线 16B 的间距,考虑组装状态在形成有接触端子 4 的探测片 5 上进行放大,由此使探测片 5 的外围电极(布线间距放大焊盘 46a、46b)的间距增大,直到多层布线基板 10 的通常的基板电极的形成间距。由此,即使在像多个芯片同时检测用探测卡那样,以多管脚且窄间距形成布线的情况下,也能够省略探测片 5 的外围电极与多层布线基板 10 的基板电极间的电极焊盘间距放大用的中间基板。即,能够降低形成探测卡的部件个数,从而能够减少部件间的接触部,组装变得容易。

[0163] 并且,图 12 所示的例子是使用两个图 14 所示的块 32b 构成探测卡的例子。

[0164] 在制作块 32b 时,可以将固定基板 33 和块吊板 43 作为一体加工形成。另外,由于单片梁构造的接触端子 4,可以在确保检测时的接触端子 4 这部分的行程的情况下,用块间固定板固定每个块 32b,来作为一体块使用。

[0165] 在探测片 5 的外围电极和所对应的多层布线基板 10 的基板电极配位后的状态下,用基板下表面片推压板 45 和基板上表面推压板 47 夹住探测片 5 以及多层布线基板 10,用固定螺栓 48 将它们通过螺栓卡定并固定,由此将探测片 5 的外围电极(布线间距放大焊盘 46a、46b)和所对应的多层布线基板 10 的基板电极电连接。另外,多层布线基板 10 被下推压板 49 和上推压板 50 夹住,用固定螺栓 51 通过螺栓卡定并固定,由此能够形成本实施方式 6 的探测卡。并且,作为平行移出机构的内设弹簧导销 9a 以及接触端子 4 的前端的移位防止用的定位专用导销 9b 贯穿上推压板 50,被固定在上推压板 50 的上表面。

[0166] (实施方式 7)

[0167] 图 15 是表示本实施方式 7 的探测卡的主要部位的剖视图。

[0168] 如图 15 所示,在本实施方式 7 中,代替上述实施方式 6 所使用的内设弹簧导销 9a(参照图 12)使用板簧 26,将多个块 32b 安装到块间固定基板 97 上作为一体块。

[0169] 根据上述实施方式 7,也能够得到与上述实施方式 6 相同的效果。

[0170] (实施方式 8)

[0171] 以下,关于上述实施方式 1~7 中说明的探测卡所使用的探测片(探测片构造体)的一例,参照图 16~图 28 说明其制造方法。并且,以下的形成探测片的各部件也在图 2~图 15 所示的上述实施方式 1~7 的探测卡的主要部位的剖视图中适当地表示。

[0172] 图 16~图 28 是按照工序顺序示出上述实施方式 1 中形成图 2 所示的探测卡的制造过程中,尤其是以下工序等的制造过程,即,将各向异性蚀刻硅晶片而形成的棱台形状的穴作为型材使用,将棱台形状的接触端子 4、梁 28(参照图 6)以及引出布线 16 用的布线材料与聚酰亚胺膜(绝缘片)一体形成的工序;在其表面形成聚酰亚胺膜以及布线材料,再对固定基板 6 进行固定的工序等。

[0173] 首先,执行图 16 所示的工序。该工序是,在厚度 0.2~0.6mm 的硅晶片 60 的(100)面的两面通过热氧化形成 0.5 μ m 左右的二氧化硅膜 61,并涂布光刻胶,通过光刻工序形成除去了开棱台形状的穴 60a 的位置上的光刻胶的图案。接着,将该光刻胶作为掩模,通过氟酸和氟化铵的混合液蚀刻除去二氧化硅膜 61,并将上述二氧化硅膜 61 作为掩模,通过强碱液(例如,氢氧化钾)各向异性蚀刻硅晶片 60,形成被(111)面以及(100)面包围的棱台形状的蚀刻穴 60a。

[0174] 在此,在本实施方式 8 中,将硅晶片 60 作为型材,但作为型材只要是具有结晶性的

物质即可,当然还可以在其范围内进行各种变更。另外,在本实施方式 8 中,将各向异性蚀刻得到的穴作为棱台形状,但其形状不限于棱锥状,只要在能够形成在小针压下确保稳定的接触电阻程度的接触端子 4 的形状范围内,可以进行各种变更。另外,当然作为接触对象的 1 个电极也可以与多个接触端子 4 接触。

[0175] 其次,执行图 17 所示的工序。在该工序中,通过氟酸和氟化铵的混合液蚀刻除去作为掩模使用的二氧化硅膜 61,再通过湿氧下的热氧化,在硅晶片 60 的整个面上形成 $0.5\mu\text{m}$ 左右的二氧化硅膜 62。接着,在该二氧化硅膜 62 的表面上形成导电性覆盖物 63,然后在该导电性覆盖物 63 的表面上形成光刻胶掩模 64,以便对接触端子 4 部分进行开口。

[0176] 然后,将该光刻胶掩模 64 作为掩模,将上述导电性覆盖物 63 作为给电层,将硬度高的材料作为主要成分进行电镀,使接触端子 4 以及连接电极部 4b 作为一体形成。此时,形成与接触端子 4 同样构造的外围电极 11。作为硬度高的电镀材料,例如,也可以依次电镀镍 4c、铯 4d 和镍 4e 使接触端子 4 以及连接电极部 4b 作为一体形成接触端子部 4a。作为光刻胶掩模 64 可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0177] 然后,执行图 18 所示的工序。该工序是,在除去上述光刻胶掩模 64 之后,形成聚酰亚胺膜 65 以便覆盖上述接触端子部 4a 以及导电性覆盖物 63,并平坦地研磨使得上述接触端子部 4a 的表面从聚酰亚胺膜 65 露出。对于聚酰亚胺膜 65 的表面以及接触端子部 4a 的表面的研磨,例示了例如 CMP (Chemical Mechanical Polishing) 或使用研磨片的研磨加工。

[0178] 接着,执行图 19 所示的工序。该工序是,在聚酰亚胺膜 65 上形成导电性覆盖物 66,在形成光刻胶掩模 67 之后,电镀梁 28。作为导电性覆盖物 66,例如,通过溅射法或蒸镀法使铬成膜,由此形成厚度 $0.1\mu\text{m}$ 左右的铬膜,在形成了该铬膜的表面通过溅射法或蒸镀法使铜成膜,由此形成厚度 $1\mu\text{m}$ 左右的铜膜。另外,作为梁 28 的材料,也可以使用例如铜电镀中实施了镍电镀的材料,或实施了镍钴电镀的材料等。作为光刻胶掩模 67,与光刻胶掩模 64 同样地可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0179] 然后,执行图 20 所示的工序。该工序是,在除去上述光刻胶掩模 67 之后,将梁 28 的电镀膜作为掩模软蚀刻上述导电性覆盖物 66 之后,形成聚酰亚胺膜 68 以便覆盖梁 28 以及聚酰亚胺膜 65,并平坦地研磨使得梁 28 的表面从聚酰亚胺膜 68 露出。在研磨聚酰亚胺膜 68 的表面以及梁 28 的表面时,例示了例如 CMP 或使用了研磨片的研磨加工。

[0180] 接着,执行图 21 所示的工序。该工序是,以覆盖上述梁 28 以及聚酰亚胺膜 68 的方式形成聚酰亚胺膜 69 之后,在表面上形成铝掩模 70,并蚀刻除去位于应形成引出布线连接用穴 71a 的位置的聚酰亚胺膜 69,直到梁 28 的表面。

[0181] 当形成上述引出布线连接用穴 71a 时,将铝掩模 70 作为蚀刻掩模,使用干蚀刻或激光蚀刻即可。另外,省略铝掩模 70 的形成,也可以直接通过激光开口加工形成引出布线连接用穴 71a。

[0182] 然后,执行图 22 所示的工序。该工序是,在除去上述铝掩模 70 之后,通过电镀 71 充填引出布线连接用穴 71a,再形成导电性覆盖物 72,形成光刻胶掩模 73 之后,电镀布线材料 74。

[0183] 作为上述导电性覆盖物 72,可以是例如,通过溅射法或蒸镀法使铬成膜,由此形成厚度 $0.1\mu\text{m}$ 左右的铬膜,在形成了该铬膜的表面上通过溅射法或蒸镀法使铜成膜,由此形

成厚度 $1\mu\text{m}$ 左右的铜膜。并且,也可以在该铜膜上通过电镀形成数微米 (μm) 厚的铜,来增加开口加工的耐性。另外,作为布线材料 74,使用铜电镀或在铜电镀中实施了镍电镀的材料即可。作为光刻胶掩模 73,与光刻胶掩模 64、67 同样地也可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0184] 然后,执行图 23 所示的工序。该工序是,除去上述光刻胶掩模 73,并形成聚酰亚胺膜 75,在形成铝掩模 76 之后,将位于应形成布线材料 74 和上部的布线材料 79(参照下述图 24) 之间的连接用的穴的位置的聚酰亚胺膜 75 除去,直到上述布线材料 74 的表面。

[0185] 在将聚酰亚胺膜 75 除去直至布线材料 74 的表面时,使用将铝掩模 76 作为蚀刻掩模的干蚀刻或激光蚀刻即可。另外,也可以省略铝掩模 76 的形成,实施直接激光开口加工。

[0186] 接着,执行图 24 所示的工序。该工序是,在除去上述铝掩模 76 之后,在聚酰亚胺膜 75 上形成导电性覆盖物 77,在形成光刻胶掩模 78 之后,电镀布线材料 79。

[0187] 作为导电性覆盖物 77,可以是例如通过溅射法或蒸镀法使铬成膜,由此形成厚度 $0.1\mu\text{m}$ 左右的铬膜,并在形成了该铬膜的表面上通过溅射法或蒸镀法使铜成膜,由此形成厚度 $1\mu\text{m}$ 左右的铜膜。另外,作为布线材料 79,使用铜电镀,或在铜电镀中实施镍电镀的材料即可。作为光刻胶掩模 78,与光刻胶掩模 64、67、73 同样地可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0188] 使成为引出布线 16 的布线材料 74、79 为二层构造的目的是,例如,将布线材料 74 作为接地用布线(引出布线 16A),并将布线材料 79 作为信号用以及电源用布线(引出布线 16B),在布线材料 74、79 之间形成微波传输带构造来匹配阻抗,从而极力防止高速电信号的紊乱。另外,从被配置成窄间距且多管脚的接触端子 4 组向外围电极 11 组的引出布线 16 作为二层构造的目的是,使引出布线 16 的形成变得容易,而且通过避免细微布线的引绕来扩大布线宽度,由此使布线电阻值降低而使电压降减小,并且确保电流容量。

[0189] 并且,当然也可以根据需要省略布线材料 79 的形成,做成仅有布线材料 74 一层的构造。

[0190] 然后,执行图 25 所示的工序。该工序是,除去上述光刻胶掩模 78,并将布线材料 79 作为掩模软蚀刻除去导电性覆盖物 77 之后,形成聚酰亚胺膜 80,在该聚酰亚胺膜 80 上粘结粘结层 81 以及金属膜 82,在该金属膜 82 上形成用于形成所期望的图案的光刻胶掩模 83。

[0191] 在此,作为粘结层 81,使用例如聚酰亚胺类粘结片或环氧类粘结片即可。另外,作为金属膜 82 是以 42 合金(镍 42%以及铁 58%的合金,线膨胀率 $4\text{ppm}/^{\circ}\text{C}$)或因伐(invar)合金(例如,镍 36%以及铁 64%的合金,线膨胀率 $1.5\text{ppm}/^{\circ}\text{C}$)这样的线膨胀率,且将与硅晶片(硅型材)60 的线膨胀率接近的金属片通过粘结层 81 贴合在聚酰亚胺膜 80 上而构成的。由此,除实现所形成的探测片 5 的强度提高以及大面积化以外,还防止因检测时的温度导致的移位等,从而能够确保在各种状况下的位置精度。在该主旨下,作为金属膜 82,以确保老化检测时的位置精度为目标,还可以使用与检测对象的半导体元件的线膨胀率接近的线膨胀率的材料。

[0192] 上述粘结工序可以是,例如,使形成了接触端子部 4a 和聚酰亚胺膜 80 的硅晶片、与粘结层 81 和金属膜 82 重叠,以 $10\sim 200\text{Kg}/\text{cm}^2$ 左右加压并施加粘结层 81 的玻璃化温度(T_g)以上的温度,在真空中进行加热加压粘结。并且,作为用于在金属膜 82 上形成所期

望的图案的光刻胶掩模 83, 与光刻胶掩模 64、67、73、78 同样地可以是液状抗蚀剂, 还可以是薄膜状抗蚀剂 (干薄膜)。

[0193] 然后, 执行图 26 所示的工序。该工序是, 将上述光刻胶掩模 83 作为掩模蚀刻金属膜 82, 并形成所期望的金属膜 14、24 的图案, 然后, 作为其次的工序 (参照图 27) 的前处理, 用保护薄膜覆盖形成了金属膜 14、24 的图案的粘结层 81 的面, 在相反一侧的面中, 将剥到中央的保护薄膜作为掩模通过氟酸和氟化铵的混合液蚀刻除去从硅蚀刻用保护夹具的盖 100b (具体参照下述的图 27) 露出的区域中的二氧化硅膜 62。接着, 剥离该保护薄膜, 然后在与形成有接触端子 4 组的区域对应的金属膜 24 通过粘结材料 84 粘结固定固定基板 6, 并通过粘结材料 86 将硅蚀刻用保持环 85 粘结到上述粘结层 81。

[0194] 作为金属膜 82 使用 42 合金片或因伐合金片的情况下, 例示了用于形成金属膜 14、24 的图案的蚀刻是通过使用氯化亚铁溶液的喷射蚀刻进行的。

[0195] 接着, 执行图 27 所示的工序。该工序是, 安装硅蚀刻用保护夹具, 并蚀刻除去硅晶片 60。例如, 在中间固定板 100d 上, 通过螺栓卡定上述硅蚀刻用保持环 85, 并隔着 O 形环 100c 安装不锈钢制的固定夹具 100a 和不锈钢制的盖 100b, 通过强碱液 (例如, 氢氧化钾) 蚀刻除去型材即硅晶片 60。

[0196] 然后, 执行图 28 所示的工序。在该工序中, 拆下上述硅蚀刻用保护夹具 (固定夹具 100a、盖 100b、O 形环 100c 以及中间固定板 100d), 以单面覆盖硅蚀刻用保持环 85 的方式粘结保护薄膜, 并蚀刻除去二氧化硅膜 62、导电性覆盖物 63 (铬以及铜) 以及镍 4c。接着, 在除去该保护薄膜之后, 将导电性覆盖物 72 作为止挡部蚀刻除去聚酰亚胺膜 65、68、69, 而且除去不需要的导电性覆盖物 72。其次, 用粘结材料 87 将外围电极固定板 12 固定粘结在金属膜 14 上, 沿着该外围电极固定板 12 以及固定基板 6 的外周部, 切出聚酰亚胺膜 75、80 以及粘结层 81, 来制作探测片构造体 105。并且, 将上述切出的探测片构造体 105 组装到探测卡上的工序的说明图, 在上述实施方式 1 中, 用图 3 作为立体图, 用图 4 作为剖视图表示。

[0197] 在图 28 所示的工序中, 二氧化硅膜 62 可以被氟酸以及氟化铵的混合液蚀刻除去, 铬膜可以被高锰酸钾液蚀刻除去, 铜膜以及镍膜 4c 可以被碱性铜蚀刻液蚀刻除去。通过这一系列的蚀刻处理铯 4d 在接触端子 4 的表面上露出, 但通过这样使铯 4d 成为接触端子 4 的表面, 在接触端子 4 上就难以附着电极 3 (参照图 1) 的材料即焊锡、铝等。另外, 铯 4d 的硬度比镍高, 难以被氧化, 从而能够使接触端子 4 的接触电阻稳定。

[0198] (实施方式 9)

[0199] 其次, 参照图 29 ~ 图 32 对与上述实施方式 8 中说明的探测片构造体 105 的制造工序有些不同的本实施方式 9 的探测片构造体的制造方法进行说明。

[0200] 图 29 ~ 图 32 是按工序顺序示出本实施方式 9 的形成探测片的制造过程的图。

[0201] 制造方法基本上是以上述实施方式 8 中参照图 16 ~ 图 28 所说明的制造方法为准, 但也可以是完全省略研磨工序的制造方法。当然也可以根据需要导入上述实施方式 8 中说明的研磨工序。

[0202] 首先, 执行图 29 所示的工序。该工序是, 经过与上述实施方式 8 中的图 16 以及图 17 所示的工序相同的工序, 在形成接触端子部 4a 之后, 除去光刻胶或干薄膜 64 (参照图 17), 形成聚酰亚胺膜 65b。然后, 在聚酰亚胺膜 65b 的表面上形成铝掩模 88, 将处于在接下来的工序中形成的梁 28b 和接触端子部 4a 之间的电连接位置的接触端子部 4a 上的聚酰亚

胺膜 65b 除去,直至接触端子部 4a 的表面。

[0203] 在除去聚酰亚胺膜 65b 时,例如,进行将铝掩模 88 作为蚀刻掩模的干蚀刻或激光蚀刻即可。另外,也可以省略铝掩模 88 的形成,实施直接激光开口加工,除去所期望的位置的聚酰亚胺膜 65b。

[0204] 然后,执行图 30 所示的工序。该工序是,经过与上述实施方式 8 中的图 19 以及图 20 所示的工序相同的工序,在聚酰亚胺膜 65b 上形成导电性覆盖物 66b,在形成光刻胶掩模之后,通过电镀形成梁 28b。之后,在除去光刻胶掩模之后,将梁 28b 的电镀膜作为掩模软蚀刻导电性覆盖物 66b,之后以覆盖梁 28b 和聚酰亚胺膜 65b 的方式形成聚酰亚胺膜 68b。接着,在聚酰亚胺膜 68b 的表面上形成铝掩模 70b,将处于应形成引出布线连接用穴(接线柱)的位置的聚酰亚胺膜 68b 除去,直至梁 28b 的表面。

[0205] 作为导电性覆盖物 66b,例如,通过溅射法或蒸镀法使铬成膜,由此形成厚度 $0.1\mu\text{m}$ 左右的铬膜,在该铬膜的表面上通过溅射法或蒸镀法使铜成膜,形成厚度 $1\mu\text{m}$ 左右的铜膜即可。另外,作为梁的材料,使用例如在铜电镀上实施了镍电镀的材料,或实施了镍钴电镀的材料等即可。当形成引出布线连接用穴(接线柱)时,使用将铝掩模 70b 作为蚀刻掩模的干蚀刻或激光蚀刻即可。另外,也可以省略铝掩模 70b 的形成,实施直接激光开口加工形成引出布线连接用穴。

[0206] 接着,执行图 31 所示的工序。该工序是,经过与上述实施方式 8 中的图 22 以及图 23 所示的工序相同的工序,在除去铝掩模 70b 之后,通过电镀 71b 充填引出布线连接用穴,从而形成导电性覆盖物 72b。然后,在导电性覆盖物 72b 上形成光刻胶掩模,并电镀布线材料 74b。接着,除去光刻胶掩模,在形成聚酰亚胺膜 75b 之后,在聚酰亚胺膜 75b 的表面上形成铝掩模,将位于应形成布线材料 74b 上形成的布线材料 79b 和布线材料 74b 之间的连接用穴的位置的聚酰亚胺膜 75b 除去,直至布线材料 74b 的表面。之后,除去该铝掩模之后,在聚酰亚胺膜 75b 的表面上形成导电性覆盖物 77b,形成光刻胶掩模 78b,并电镀布线材料 79b。

[0207] 然后,经过与上述实施方式 8 中的图 25 ~ 图 27 所示的工序相同的工序,制作图 32 所示的本实施方式 9 的探测片构造体 105b。

[0208] (实施方式 10)

[0209] 其次,参照图 33 ~ 图 35 对本实施方式 10 的探测片的制造方法进行说明。图 33 ~ 图 35 是按工序顺序表示本实施方式 10 的形成探测片的制造过程的图。

[0210] 在本实施方式 10 中,是如下的探测片 5:来自单片梁构造的接线柱的引出布线形成一层,将聚酰亚胺的保护膜形成在单片梁构造的接触端子形成面上。并且,在图 33 ~ 图 35 中,表示没有研磨工序的情况,当然也可以根据需要导入研磨工序。

[0211] 首先,执行图 33 所示的工序。该工序是,经过与上述实施方式 8 中的图 16 ~ 图 19 所示的工序相同的工序,形成接触端子部 4a,然后除去光刻胶掩模 67 或干薄膜,形成聚酰亚胺膜 68c。接着,在聚酰亚胺膜 68c 的表面上形成铝掩模 70b,将位于连接梁 28c 上形成的布线材料和梁 28c 的位置的聚酰亚胺膜 68c 除去,直至梁 28b 的表面。

[0212] 然后,执行图 34 所示的工序。该工序是,除去上述铝掩模 70b 之后,通过电镀充填引出布线连接用穴 71b,从而形成导电性覆盖物 72c。接着,在形成光刻胶掩模之后,电镀布线材料 74c。之后,除去光刻胶掩模,形成聚酰亚胺膜 75c,并将粘结层 81c 以及金属膜

82c 粘结到该聚酰亚胺膜 75c, 在该金属膜 82c 上形成用于形成所期望的图案的光刻胶掩模 83c。

[0213] 然后, 经过与上述实施方式 8 中的图 26 ~ 图 28 所示的工序相同的工序之后, 如图 35 所示, 为避免布线间的短路或保护布线面, 根据需要将聚酰亚胺的保护膜 31 (参照上述实施方式 3 以及图 8) 形成在单片梁构造的接触端子形成面上, 并组装探测片构造体 105c, 制作图 8 所示的探测卡。

[0214] 并且, 为了高速传送信号的稳定化, 如图 8 所示, 也可以根据需要在接地用的引出布线 16 和电源用的引出布线 16 之间配置以及搭载电容 23。

[0215] (实施方式 11)

[0216] 其次, 参照图 36 以及图 37 对本实施方式 11 的探测片的制造方法进行说明。图 36 以及图 37 是按工序顺序表示本实施方式 11 的形成探测片的制造过程的图。

[0217] 本实施方式 11 是考虑了在接线柱 (单片梁的基座的提高加固部) 29 和引出布线之间施加由梁的挠曲产生应力, 为了加强将与接线柱 29 连接的布线材料 (引出布线 16) 作为例如铜和镍的二层构造进行加强的例子。接线柱 29 和布线材料之间的连接部的加强, 可以如图 36 以及图 37 所示那样进行布线材料整体加强, 也可以部分地加强。

[0218] 首先, 如图 36 所示, 经过与上述实施方式 8 中的图 16 ~ 图 21 所示的工序相同的工序之后, 在图 22 所示的工序中, 将布线材料 74 这部分形成为铜 74d 和镍 74e 的电镀的二层构造。

[0219] 其后, 经过与上述实施方式 8 中的图 23 ~ 图 27 所示的工序相同的工序, 制作图 37 所示的探测片构造体 105d。

[0220] 并且, 作为加强材料可以使用镍合金或钯合金等的合金材料, 或者钨这样的金属材料。

[0221] (实施方式 12)

[0222] 下面, 参照图 38 ~ 图 43 对与上述实施方式 8 中说明的探测片构造体 105 的制造工序有些不同的本实施方式 12 的探测片构造体的制造方法进行说明。

[0223] 图 38 ~ 图 43 是按工序顺序表示本实施方式 12 的形成探测片的制造过程的图。

[0224] 制造方法基本上是以下制造方法的例子: 以上述实施方式 8 中参照图 16 ~ 图 28 说明的制造方法为准, 但形成聚酰亚胺膜 65、65c 的 2 层牺牲层, 使接触端子部 4a 的高度增加, 在蚀刻除去聚酰亚胺膜 65、65c、68、69 时, 将梁 28 的金属材料作为掩模, 并留下梁 28 的背面的聚酰亚胺膜。当然, 可以根据要求形式, 省略聚酰亚胺膜 65c 的牺牲层, 省略研磨工序, 或除去梁 28 的背面的聚酰亚胺膜 69。

[0225] 首先, 执行图 38 所示的工序。在该工序中执行以下工序: 经过与上述实施方式 8 中的图 16 ~ 图 18 所示的工序相同的工序, 形成接触端子部 4a, 然后在聚酰亚胺膜 65 上形成光刻胶掩模 64, 将导电性覆盖物 63 作为给电层, 将硬度高的材料作为主要成分进行电镀, 形成第 2 层的金属材料 4f, 由此使连接电极部 4b 与接触端子部 4a 一体形成。作为光刻胶掩模 64 可以是液状抗蚀剂, 还可以是薄膜状抗蚀剂 (干薄膜)。作为第 2 层的金属材料 4f 使用例如镍电镀即可。

[0226] 接着, 执行图 39 所示的工序。该工序是, 在除去上述光刻胶掩模 64 之后, 以覆盖上述连接电极部 4b 的方式形成聚酰亚胺膜 65c, 使连接电极部 4b 的表面从聚酰亚胺膜 65c

露出地平坦地研磨聚酰亚胺膜 65c。在研磨聚酰亚胺膜 65c 的表面以及连接电极部 4b 的表面时,采用例如 CMP,或使用研磨片的研磨加工即可。

[0227] 然后,执行图 40 所示的工序。该工序是,与上述实施方式 8 中的图 19 所示的工序同样地在聚酰亚胺膜 65c 上形成导电性覆盖物 66,再形成光刻胶掩模 67,然后电镀梁 28。

[0228] 接着,执行图 41 所示的工序。该工序是,经过与上述实施方式 8 中的图 20 ~ 图 24 所示的工序相同的工序,除去光刻胶掩模 78 之后,将布线材料 79 作为掩模软蚀刻除去导电性覆盖物 77。然后,形成聚酰亚胺膜 80,在该聚酰亚胺膜 80 上形成导电性覆盖物 90,并形成用于形成所期望的周边图案的光刻胶掩模 91。作为光刻胶掩模 91 可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0229] 然后,执行图 42 所示的工序。该工序是,将上述导电性覆盖物 90 作为给电层进行电镀,形成金属膜 14 的图案,除去光刻胶掩模 91 之后,将金属膜 14 的图案作为掩模软蚀刻除去导电性覆盖物 90。之后,作为接下来的工序的前处理,用保护薄膜覆盖形成有金属膜 14 的图案的聚酰亚胺膜 80 的面,在相反一侧的面中,将中央被剥离的保护薄膜作为掩模通过氟酸和氟化铵的混合液蚀刻除去从硅蚀刻用保护夹具的盖 100b(参照图 27)露出的区域的二氧化硅膜 62。接下来,剥离该保护薄膜之后,在与形成有接触端子 4 组的区域对应的聚酰亚胺膜 80 上通过粘结材料 84 粘结固定固定基板 6,用粘结材料 86 将硅蚀刻用保持环 85 粘结到聚酰亚胺膜 80。

[0230] 作为导电性覆盖物 90,例如通过溅射法或蒸镀法使铬成膜,由此形成厚度 $0.1\mu\text{m}$ 左右的铬膜,在形成有该铬膜的表面上通过溅射法或蒸镀法使铜成膜,由此形成厚度 $1\mu\text{m}$ 左右的铜膜即可。另外,作为金属膜 14,例如使用镍电镀或铜电镀等形成即可。

[0231] 然后,经过与上述实施方式 8 中的图 27 以及图 28 所示的工序相同的工序,制作图 43 所示的本实施方式 12 的探测片构造体 105e。

[0232] 在本实施方式 12 中表示了如下例子:将梁 28 的金属材料作为掩模,以留下梁 28 的背面的聚酰亚胺膜的方式蚀刻除去聚酰亚胺膜 65、65c、68、69。这些聚酰亚胺膜的除去采用例如干蚀刻或激光加工即可。在此,通过留下聚酰亚胺膜 69 的一部分,能够确保单片梁构造的接触端子的强度以及弹性率。当然也可以以完全露出接线柱 29 的方式除去聚酰亚胺膜。

[0233] 并且,在图 38 ~ 图 43 所示的制造工序中表示了如下例子:使用电镀材料作为探测片周边的金属膜 14 的图案材料,用粘结材料 84 将直接固定基板 6 粘结固定到与形成有接触端子 4 组的区域对应的聚酰亚胺膜 80 上。当然也可以采用上述实施方式 1 中的图 16 ~ 图 28 所示的粘结层 81 以及金属膜 82。

[0234] (实施方式 13)

[0235] 下面,参照图 44 以及图 45 对与上述实施方式 8 中说明的探测片构造体 105 的制造工序有些不同的本实施方式 13 的探测片构造体的制造方法进行说明。

[0236] 图 44 以及图 45 是按工序顺序表示本实施方式 13 的形成探测片的制造过程的图。

[0237] 制造方法基本上以上述实施方式 8 中参照图 16 ~ 图 28 说明的制造方法和上述实施方式 12 中参照图 38 ~ 图 43 说明的制造方法为准,但只蚀刻除去聚酰亚胺膜 65、65c,留下其他的聚酰亚胺膜。当然可以根据要求形式,省略聚酰亚胺膜 65c 的牺牲层,或省略研磨工序。

[0238] 首先,执行图 44 所示的工序。该工序是,经过与上述实施方式 12 中的图 38 ~ 图 40 所示的工序相同的工序,除去光刻胶掩模 67 之后,以留下导电性覆盖物 66 并覆盖连接电极部 4b 的方式形成聚酰亚胺膜 68,并平坦地研磨使得连接电极部 4b 的表面以从聚酰亚胺膜 68 露出。在聚酰亚胺膜 68 的表面以及连接电极部 4b 的表面的研磨中,采用例如 CMP 或使用研磨片的研磨加工即可。

[0239] 接着,执行图 45 所示的工序。该工序是,经过与上述实施方式 12 中的图 41 ~ 图 42 所示的工序相同的工序,制作图 45 所示的探测片构造体 105f。

[0240] 在本实施方式 13 中,表示了只蚀刻除去聚酰亚胺膜 65、65c 的例子。在这些聚酰亚胺膜的除去中,采用例如干蚀刻、碱液蚀刻、激光加工或氧等离子体蚀刻等手段即可。在此,通过留下聚酰亚胺膜 68 以及 69,能够确保单片梁构造的接触端子的强度以及弹性率。

[0241] (实施方式 14)

[0242] 然后,参照图 45 ~ 图 49 对与上述实施方式 8 中说明的探测片构造体 105 的制造工序有些不同的本实施方式 14 的探测片构造体的制造方法进行说明。

[0243] 图 46 ~ 图 49 是按工序顺序表示本实施方式 14 的形成探测片的制造过程的图。

[0244] 制造方法基本上以上述实施方式 8 中参照图 16 ~ 图 28 说明的制造方法为准,但通过在图 18 的聚酰亚胺膜 65 的下部进一步形成金属层 92,由此将金属层 92 作为牺牲层,使接触端子部 4a 的高度增加,除去金属层 92 以及聚酰亚胺膜 65、68、69。当然也可以根据要求的形式,省略研磨工序,或将梁 28 的金属材料作为掩模留下梁 28 的背面的聚酰亚胺膜 69。

[0245] 首先,执行图 46 所示的工序。在该工序中,经过与上述实施方式 8 中的图 16 所示的工序相同的工序,形成穴 60a。

[0246] 然后,通过氟酸和氟化铵的混合液蚀刻除去作为掩模使用的二氧化硅膜 61,再通过湿氧中的热氧化,在硅晶片 60 的整个面上形成 $0.5\mu\text{m}$ 左右的二氧化硅膜 62。然后,在该二氧化硅膜 62 的表面上形成导电性覆盖物 63,接着在该导电性覆盖物 63 的表面上,在形成有接触端子部 4a 的部分以及形成有外围电极 11 的部分上形成光刻胶掩模 64b。

[0247] 接着,将该光刻胶掩模 64b 作为掩模,将金属材料电镀到上述导电性覆盖物 63 上,形成金属层 92(牺牲层)。作为金属层 92(牺牲层)的金属材料,可以使用对接触端子的材料能够选择蚀刻(具有蚀刻选择比)的金属作为牺牲层。例如,在后工序中形成的接触端子部 4a 上形成由铯 4d 以及镍 4e 构成的接触端子的情况(参照图 48)下,将镍以及铯和具有选择蚀刻性的铜作为牺牲层来使用即可。作为光刻胶掩模 64b,可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0248] 然后,执行图 47 所示的工序。在该工序中,除去光刻胶掩模 64b 之后,形成光刻胶,并且形成将在形成接触端子部 4a 的部分以及形成外围电极 11 的部分上的光刻胶除去后的光刻胶掩模 64c。作为光刻胶掩模 64c,可以是液状抗蚀剂,还可以是薄膜状抗蚀剂(干薄膜)。

[0249] 接着,执行图 48 所示的工序。在该工序中,将上述光刻胶掩模 64c 作为掩模,将上述导电性覆盖物 63 作为给电层,将硬度高的材料作为主要成分进行电镀,使接触端子 4 以及连接电极部 4b 作为一体形成。此时,还形成与接触端子 4 构造相同的外围电极 11。作为硬度高的电镀材料,例如依次电镀镍 4c、铯 4d 以及镍 4e,使接触端子 4 以及连接电极部 4b

作为一体形成接触端子部 4a 即可。

[0250] 然后,执行图 49 所示的工序。该工序是,经过与上述实施方式 8 中的图 18 ~ 图 24 以及图 25 ~ 图 27 所示的工序相同的工序,制作图 49 所示的本实施方式 14 的探测片构造体 105g。

[0251] 图 47 示出形成将在形成接触端子部 4a 的部分以及形成外围电极 11 的部分上的光刻胶除去后的图案的例子,但也可以留下光刻胶掩模 64b 在上述光刻胶掩模 64b 以及金属层 92 的表面形成光刻胶掩模 64c,例如,根据需要在形成铝膜掩模的基础上,使用干蚀刻或激光加工,除去在形成所期望的接触端子部 4a 的部分以及形成外围电极 11 的部分上的光刻胶掩模 64c 以及光刻胶掩模 64b。

[0252] 另外,在图 47 中,也可以除去光刻胶掩模 64b 之后,形成聚酰亚胺膜 65,例如,根据需要在形成铝膜掩模的基础上,使用干蚀刻或激光加工,除去在形成有所期望的接触端子部 4a 的部分以及形成有外围电极 11 的部分上的聚酰亚胺膜 65。

[0253] 并且,在图 46 ~ 图 49 所示的制造工序中,示出使用粘结层 81 以及金属膜 82 的例子,但在本实施方式 14 中,当然可以省略粘结层 81 以及金属膜 82,作为探测片周边的金属膜 14 的图案材料使用电镀材料。

[0254] (实施方式 15)

[0255] 下面,参照图 50 对使用以上说明的实施方式 1 ~ 14 的探测卡(探测装置)的半导体检测装置进行说明。

[0256] 图 50 是表示本实施方式 15 的含有半导体检测装置的检测系统的整体结构的说明图,是表示将所期望的接触负载通过单片梁构造的接触端子 4 施加到晶片 1 的各电极 3 的面上来实施电特性检测的试验装置。

[0257] 在图 50 所示的状态下,内设弹簧导销 9a(也可以用板簧 26(省略图示)代替)通过吸收大到探测卡 27 的接触端子 4 组的前端面 and 晶片 1 的电极 3 的面紧贴(きつ)程度的负载以及之后的过驱动引起的负载增加,来保持低负载。在这种状态下,各单片梁构造的推压力(负载)施加到单片梁构造的前端形成的接触端子 4,通过与晶片 1 的电极 3 接触的接触端子 4、引出布线 16(例如,布线材料 74、79)、外围电极 11、多层布线基板 10 的电极 15、内部布线 10b 以及电极 10c,在与进行半导体元件的电特性检测的测试器 170 之间实施检测用电信号的收发。

[0258] 在检测系统的整体结构中,探测卡 27 构成为晶片探针。该检测系统由以下部件构成:支承被检测对象即晶片 1 的试料支承系统 160;与被检测对象(晶片 1)的电极 3 接触,进行电信号的收发的探测卡 27;控制试料支承系统 160 的工作的驱动控制系统 150;进行被检测对象的温度控制的温度控制系统 140;进行半导体元件(芯片)2 的电特性检测的测试器 170。在晶片 1 上排列有多个半导体元件(芯片)2,在各半导体元件 2 的表面上排列有外部连接电极即多个电极 3。试料支承系统 160 由以下部件构成:可拆装地载置晶片 1 且设置成大致水平的工作台 162;以支承该工作台 162 的方式垂直地配置的升降轴 164;升降驱动该升降轴 164 的升降驱动部 165;支承该升降驱动部 165 的 X-Y 载物台 167。X-Y 载物台 167 被固定在框体 166 的上方。升降驱动部 165 例如由步进电机等构成。工作台 162 的水平以及垂直方向上的定位工作是通过 X-Y 载物台 167 的水平面内的移动工作和升降驱动部 165 的上下移动等组合进行的。另外,在工作台 162 上,设置有未图示的转动机构,可以

进行水平面内的工作台 162 的转动位移。

[0259] 在工作台 162 的上方配置有探针系统（探测卡 27）。即，上述实施方式 1 中的图 2 所示的探测卡 27 以及多层布线基板 10 是以与该工作台 162 平行地相对的姿态设置的。各接触端子 4 是借助探测卡 27 的探测片 5 上设置的引出布线 16（参照图 2 以及图 3）以及外围电极 11，通过多层布线基板 10 的电极 15 以及内部布线 10b 与多层布线基板 10 上设置的电极 10c 电连接，并借助与电极 10c 连接的电缆 171 与测试器 170 电连接。

[0260] 驱动控制系统 150 通过电缆 172 与测试器 170 连接。另外，驱动控制系统 150 将控制信号发送到试料支承系统 160 的各驱动部的致动器，对其工作进行控制。即，驱动控制系统 150 的内部具有计算机，按照通过电缆 172 传递的测试器 170 的测试工作的工作信息控制试料支承系统 160 的工作。另外，驱动控制系统 150 具有操作部 151，接受与驱动控制相关的各种指示的输入，例如，接受手动操作的指示。

[0261] 在工作台 162 上，具有用于加热半导体元件 2 的加热器 141。温度控制系统 140 是通过控制工作台 162 的加热器 141 或冷却夹具，来控制搭载在工作台 162 上的晶片 1 的温度。另外，温度控制系统 140 具有操作部 151，接受与温度控制相关的各种指示的输入，例如，接受手动操作的指示。在此，也可以使上述探测片 5 或探测卡 27 的一部分上设置的可控制温度的发热体与工作台 162 的加热器 141 连动地进行温度控制。

[0262] 以下，对半导体检测装置的工作进行说明。首先，被检测对象即晶片 1 被定位并载置在工作台 162 的上方，并驱动控制 X-Y 载物台 167 以及转动机构，将排列在晶片 1 上的多个半导体元件 2 上所形成的电极 3 组定位在与探测卡 27 并列设置的多个接触端子 4 组的正下方。然后，驱动控制系统 150 使升降驱动部 165 工作，从被接触部件即多个电极 3 的整个面与接触端子的前端接触的时刻开始，使工作台 162 上升，直到向上推压 $10 \sim 100 \mu\text{m}$ 左右的状态，在探测片 5 中，根据需要实施通过双头螺栓 19 或垫片进行的微调，初步通过多个内设弹簧导销 9a 或板簧 26 构成的平行移出机构（推压机构），使高精度地确保平坦度的单片梁构造的前端上形成的各接触端子 4 组中的各前端追随半导体元件 2 上排列的多个电极 3 组（整体）的面仿形平行移出。之后，根据各单片梁构造的挠曲产生的负载，与晶片 1 上排列的各被接触部件（电极 3）仿形地进行基于均一的负载（每 1 个管脚为 $3 \sim 150\text{mN}$ 左右）的推入产生的接触，各接触端子 4 和各电极 3 之间以低电阻（ $0.01 \Omega \sim 0.1 \Omega$ ）电连接。

[0263] 在该情况下的初步推压时，在与形成有接触端子 4 组的区域的接触端子 4 侧相反一侧的面上固定粘结的固定基板 6 被内设弹簧导销 9a（或板簧 26）掀动，该固定基板 6 的相反一侧的面的接触端子 4 组的前端面追随半导体元件 2 的电极 3 的组的面被仿形地平行移出，通过各单片梁构造的挠曲产生的接触压，进行由接触端子 4 的推入产生的接触。

[0264] 而且，通过电缆 171、多层布线基板 10 以及接触端子 4，在晶片 1 上形成的半导体元件 2 和测试器 170 之间，进行工作电流、工作检测信号等的收发，并判断该半导体元件 2 的工作特性是否合适等。而且，上述一系列的检测工作是在晶片 1 上形成的多个半导体元件 2 中的每一个上实施的，分别判断工作特性是否合适等。

[0265] （实施方式 16）

[0266] 在此，参照图 51 对上述实施方式 15 中说明的使用半导体检测装置的检测工序、或包含检测方法的半导体装置的制造方法的一例进行说明。

[0267] (1) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；由上述实施方式 15 中说明的半导体检测装置根据晶片电平一并检测多个半导体装置的电特性的工序（晶片检测）；切断晶片 1，分别分离半导体元件 2 的工序（切割）；用树脂等密封半导体元件 2 的工序（组装以及密封）。之后，经过老化、分选检测以及外观检测，作为芯片封装品出厂。

[0268] (2) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；由上述实施方式 15 中说明的半导体检测装置根据晶片电平一并检测多个半导体装置的电特性的工序（晶片检测）；切断晶片 1，分别分离半导体元件 2 的工序（切割）。之后，经过芯片检测用插口安装、老化、分选检测、从插口拆下以及外观检测，作为裸芯片产品出厂。

[0269] (3) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；由上述实施方式 15 中说明的半导体检测装置根据晶片电平一并检测多个半导体装置的电特性的工序（晶片检测）。之后，经过老化、分选检测以及外观检测，作为整片产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0270] (4) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；由上述实施方式 15 中说明的半导体检测装置根据晶片电平一并检测多个半导体装置的电特性的工序（晶片检测）。之后，经过老化以及外观检测，再经过切断晶片 1、分别分离半导体元件 2 的工序（切割）和外观检测，作为裸芯片产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0271] (5) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；分割晶片 1 的工序（晶片分割）；由上述实施方式 15 中说明的半导体检测装置根据分割的晶片电平一并检测多个半导体装置的电特性的工序（分割晶片检测）。之后，经过老化、分选检测以及外观检测，作为分割晶片产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0272] (6) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；分割晶片的工序（晶片分割）；由上述实施方式 15 中说明的半导体检测装置根据分割的晶片电平一并检测多个半导体装置的电特性的工序（分割晶片检测）。之后，经过老化、分选检测，再经过切断被分割的晶片、分别分离半导体元件 2 的工序（切割）和外观检测，作为裸芯片产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0273] (7) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；在晶片 1 上形成树脂层等的工序（树脂层形成）；通过上述实施方式 15 中说明的半导体检测装置一并检测在形成了树脂层等的晶片 1 上形成的多个半导体元件 2 的电特性的工序（晶片检测）。之后，经过老化以及分选检测，再经过切断晶片 1、分别分离半导体元件 2 的工序（切割）和外观检测，作为 CSP 产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0274] (8) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；在晶片 1 上形成树脂层等的工序（树脂层形成）；通过上述实施方式 15 中说明的半导体检测装置一并检测在形成了树脂层等的晶片 1 上形成的多个半导体元件 2 的电特性的工序（晶片检测）。之后，经过老化、分选检测以及外观检测，作为整片 CSP 产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0275] (9) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；在晶片 1 上形成树脂层等的工序（树脂层形成）；将形成有树脂层等的晶片 1 分割的工序（晶片分割）；通过上述实施方式 15 中说明的半导体检测装置根据分割的晶片电平一并检测多个半导体装置的电特性的工序（分割晶片检测）。之后，经过老化、分选检测以及外观检测，作为分割晶片 CSP 产品出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0276] (10) 本实施方式 16 的半导体装置的制造方法具有以下工序：将电路作入晶片 1 中形成半导体装置的工序（半导体元件电路形成）；在晶片 1 上形成树脂层等的工序（树脂层形成）；将形成有树脂层等的晶片 1 分割的工序（晶片分割）；通过上述实施方式 15 中说明的半导体检测装置根据分割的晶片电平一并检测多个半导体装置的电特性的工序（分割晶片检测）。之后，经过老化、分选检测，再经过切断晶片、分离各半导体元件 2 的工序（切割）和外观检测后，作为 CSP 产品而出厂。在该老化以及分选检测中，也通过上述实施方式 15 说明的半导体检测装置进行检测。

[0277] 在上述半导体装置的制造方法中，在检测半导体元件 2 的电特性的工序中，通过使用上述实施方式 1～13 中说明的探测片构造体，以低负载的数十 mN 以下的推压力，使接触端子 4 的前端位置精度为高精度，并能够实现稳定的接触电阻值以及良好的传送特性。

[0278] 即，上述实施方式中说明的探测卡是棱锥形或棱台形的形状，并具有探测片，在形成有接触端子的区域固定粘结的固定基板是可掀动的，所述探测片是将位置精度良好的单片梁构造的接触端子、引出布线、外围电极、聚酰亚胺膜（绝缘片）一体形成在硅基板上，分别依次蚀刻除去型材即该硅基板以及规定的聚酰亚胺膜而一并形成的。根据这样的探测卡，即使是形成有数十微米（ μm ）左右以下的窄间距且多管脚的单片梁构造的接触端子的探测片，也能够容易地一并形成，利用光刻技术能够容易地进行根据薄膜布线的多层化而实施的电信号特性的设计以及制作。由此，不仅用于窄间距且多管脚的检测，还能够容易地实现具有阻抗匹配的高速传送用电路的探测卡。另外，根据将具有与被检测对象相同程度的线膨胀率的金属片以及固定基板直接固定粘结在形成有接触端子的区域的构造，能够实现在宽的温度范围内接触端子的前端位置精度良好的探测卡。

[0279] 另外，上述实施方式中说明的探测卡具有探测片，该探测片一并形成棱锥形状或棱台形状的接触端子以良好的位置精度配置在前端的单片梁构造，使这样的探测片与片背面的固定基板、组装用基材一体形成，通过内设弹簧导销或板簧实现掀动动作，并且通过单片梁构造实现各接触端子的所期望的推压负载，由此能够以低负载实现接触电阻值的稳定性良好的、接触端子组的位置精度和组装性良好的探测卡。

[0280] 另外，上述实施方式中说明的探测卡，通过将多个块构造的探针组合使用于半导体检测，能够以简单的结构实现多个芯片同时检测用探测卡或整片检测用的晶片盒，所述

块构造的探针包入固定粘结在形成有单片梁构造的接触端子的区域的探测片的相反面上的固定基板。

[0281] 以上,根据实施方式具体说明了本发明人研发的发明,但本发明不限于上述实施方式,在不脱离其思想的范围内可以进行各种变更。

[0282] 例如,在上述实施方式中,表示了将在参照图 16 ~ 图 28 说明的工序中制造的探测片,与具有图 2 所示的结构探测片构造体组合使用的例子,当然也可以将图 29 ~ 图 49 所示的各种制造工序制造的探测片以及图 7 ~ 图 15 所示的各种探测片构造体自由地组合使用。

[0283] 本申请所公开的发明中,如下所述地简单地说明代表性的结构所实现的效果。

[0284] 本发明的探测卡及其制造方法中,探测卡具有探测片,所述探测片是由棱锥形或棱台形的形状的位置精度良好的单片梁构造的接触端子、引出布线、外围电极、绝缘片一并形成的,在形成有该接触端子的区域中固定粘结的固定基板可掀动。本发明的探测卡及其制造方法与如下单片梁的形成方法相比,具有以下效果。所述单片梁是在将形成有半球状的电镀凸出部的膜片探针或接触端子形成梁与陶瓷多层布线基板通过焊锡连接之后,用蚀刻液将该牺牲基板剥离而形成的。

[0285] (1) 以数十微米 (μm) 以下的窄间距形成有多管脚的单片梁构造的接触端子的探测片中,由于能够容易地一并形成接触端子组,并且根据布线的多层化而进行的电信号特性的设计也是容易的,所以不仅能够用于窄间距且多管脚的检测,还能够实现具有阻抗匹配的高速传送用电路的探测卡。

[0286] (2) 根据将具有与被检测对象相同程度的线膨胀率的金属片以及固定基板直接固定粘结在形成有接触端子的区域的构造,能够实现在宽的温度范围内接触端子的前端位置精度良好的探测卡。

[0287] (3) 使一并形成有棱锥形状或棱台形状的接触端子的探测片,与组装用基材一体地一并形成,能够使单片梁构造的每个接触端子单独地分别进行推压动作和掀动动作,由此即使是大面积的被检测对象,也能够以低负载的接触实现良好的接触电阻值的稳定性,从而实现接触端子的前端位置精度以及组装性良好的探测卡。

[0288] 另外,本发明的探测卡是将多个块构造的探针组合而使用于半导体检测,由此能够以简单结构实现多个芯片同时检测用探测卡或整片检测用的晶片盒,所述块构造的探针包入有在形成有单片梁构造的接触端子的区域中的探测片的相反面上固定粘结的固定基板。

[0289] 本发明可以包括其他具体实施方式,只要不脱离本发明的主旨和基本特征。以上实施方式从各方面理解都是示例性的而不是限定性的。应当理解为本发明在不偏离其实质和范围的情况下易于得到各种等同替换或明显变形的实施例,所以在不脱离本发明精神主旨的前提下,各种修改和变形都应属于本发明的保护范围。

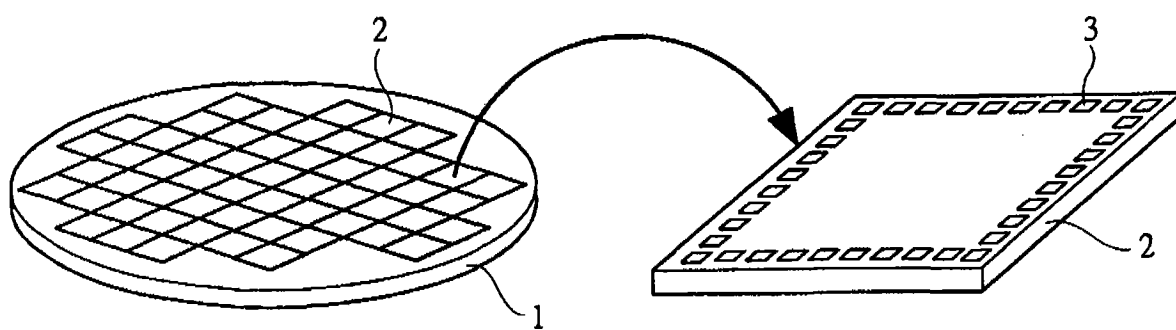


图 1

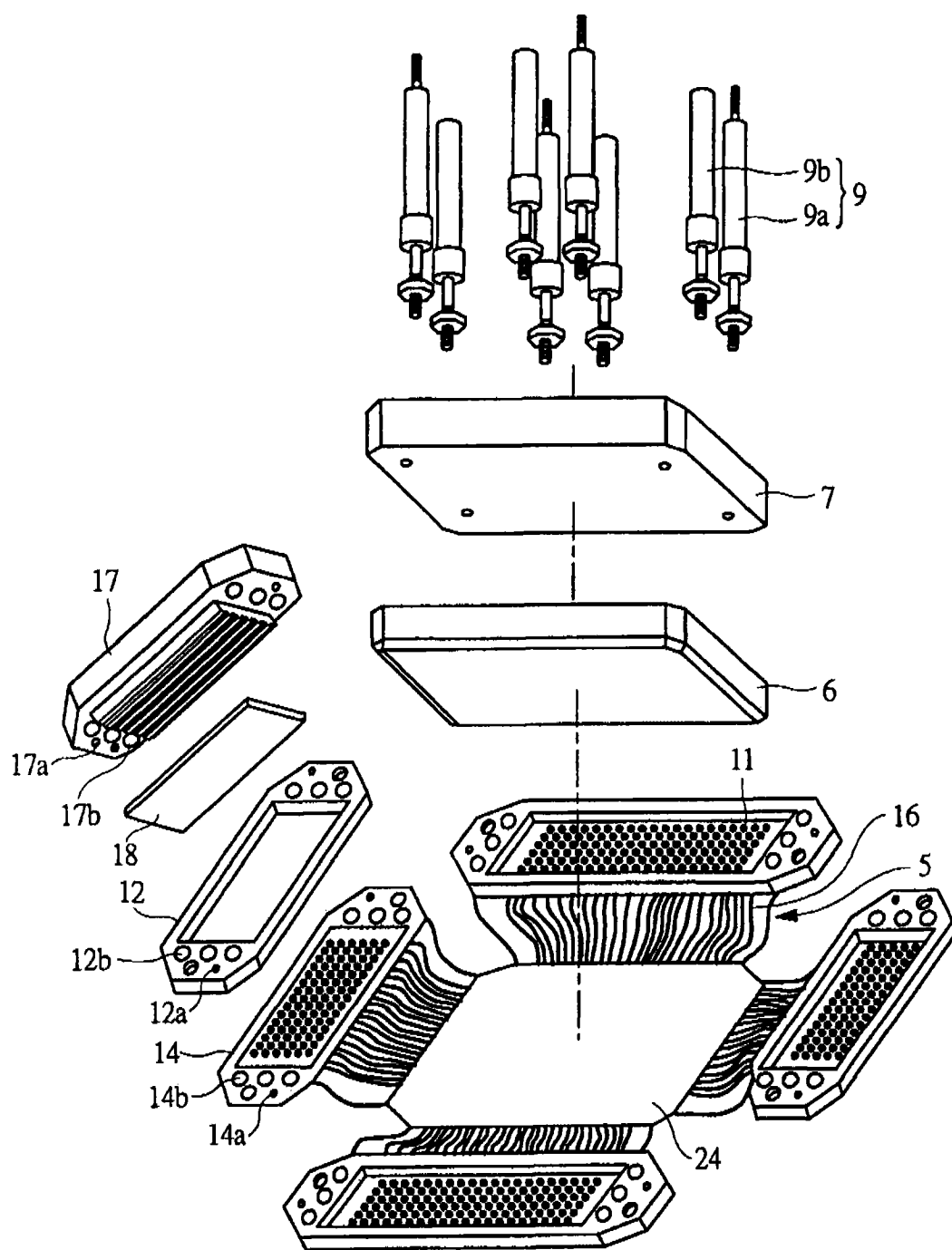


图 3

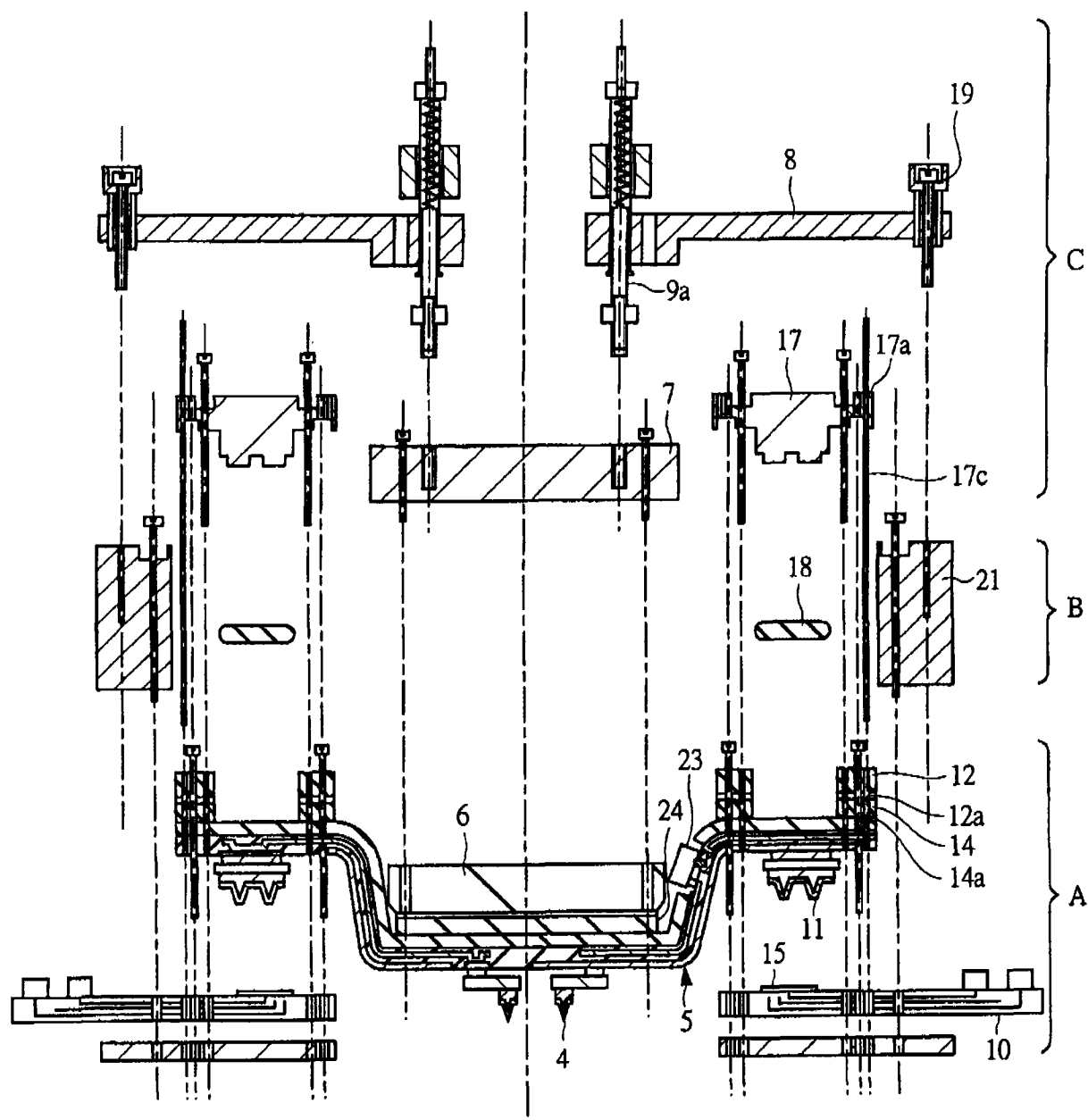


图 4

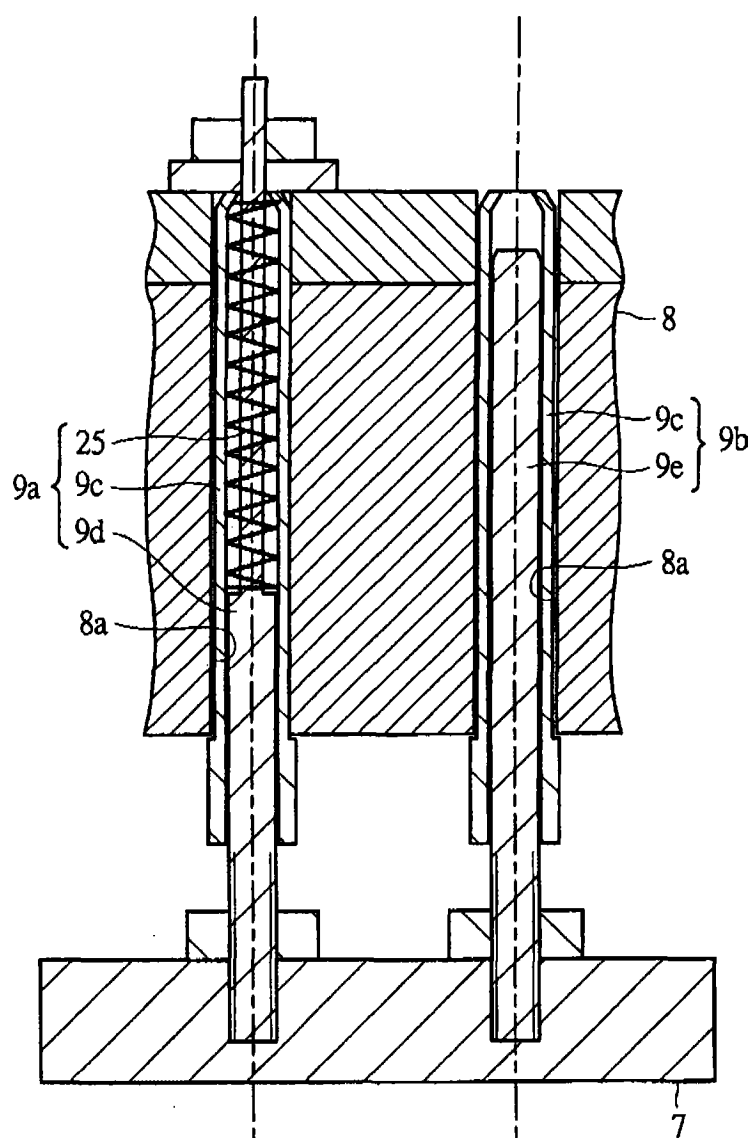


图 5

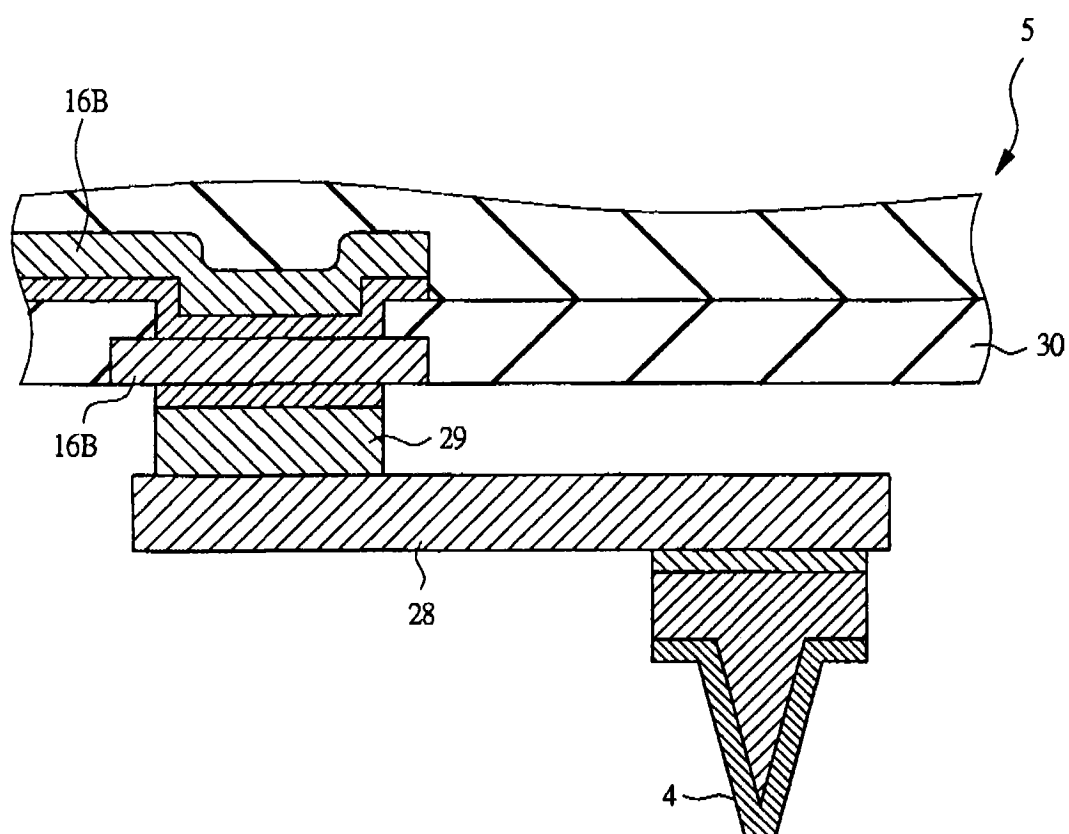


图 6

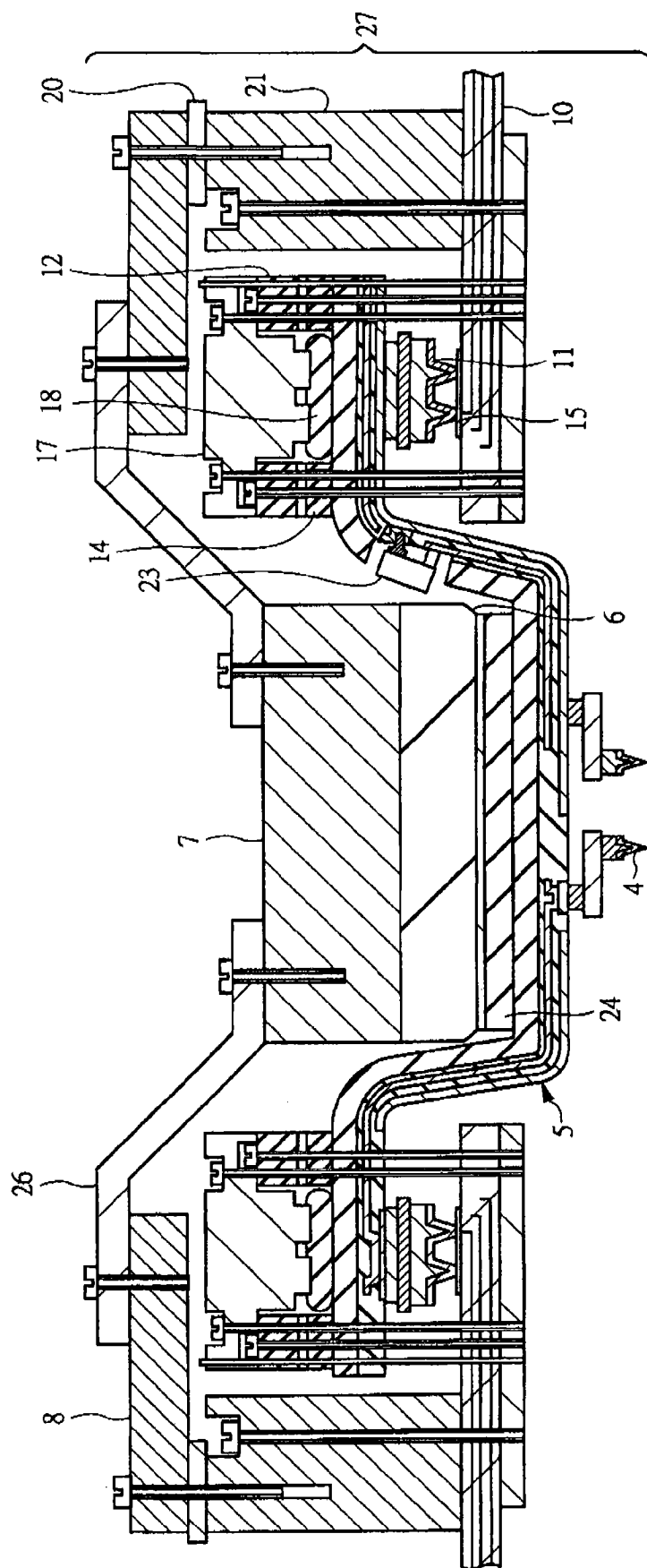


图 7

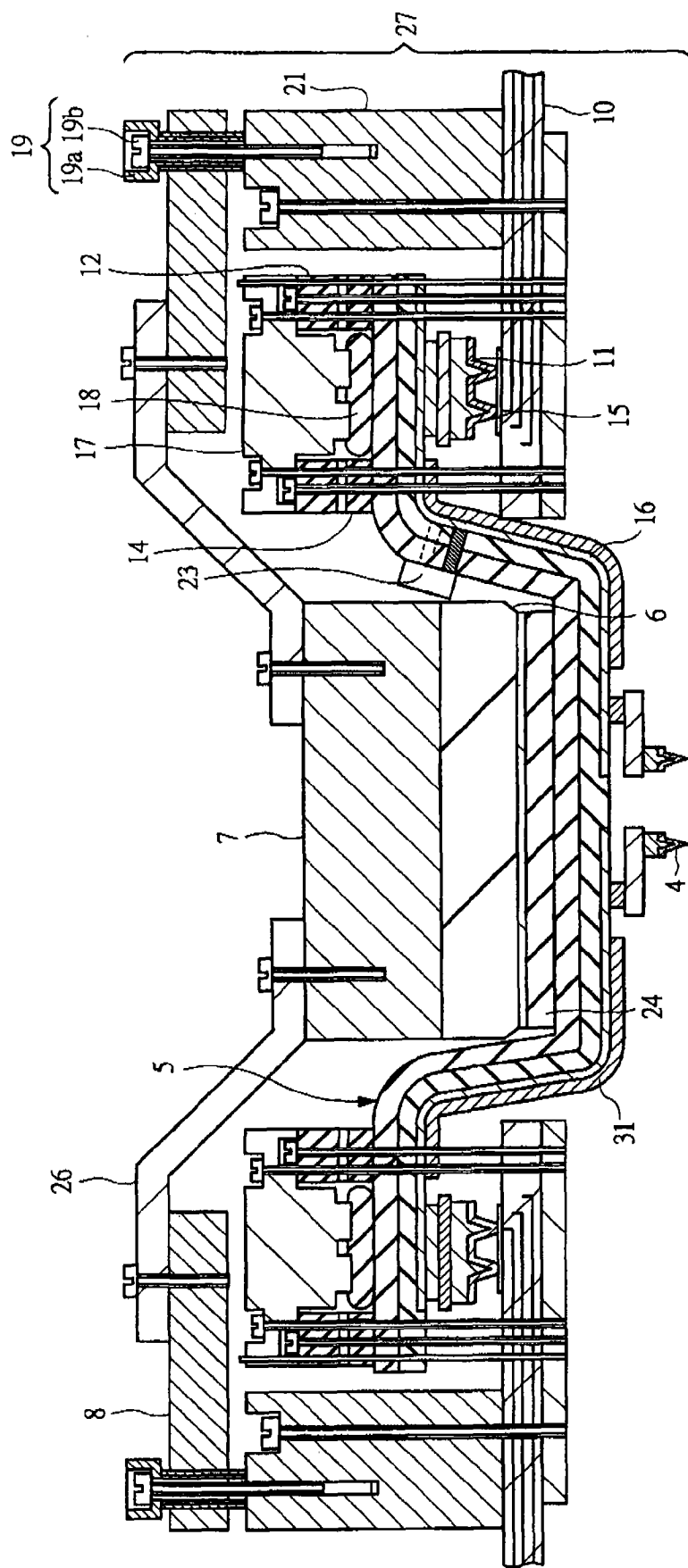


图 8

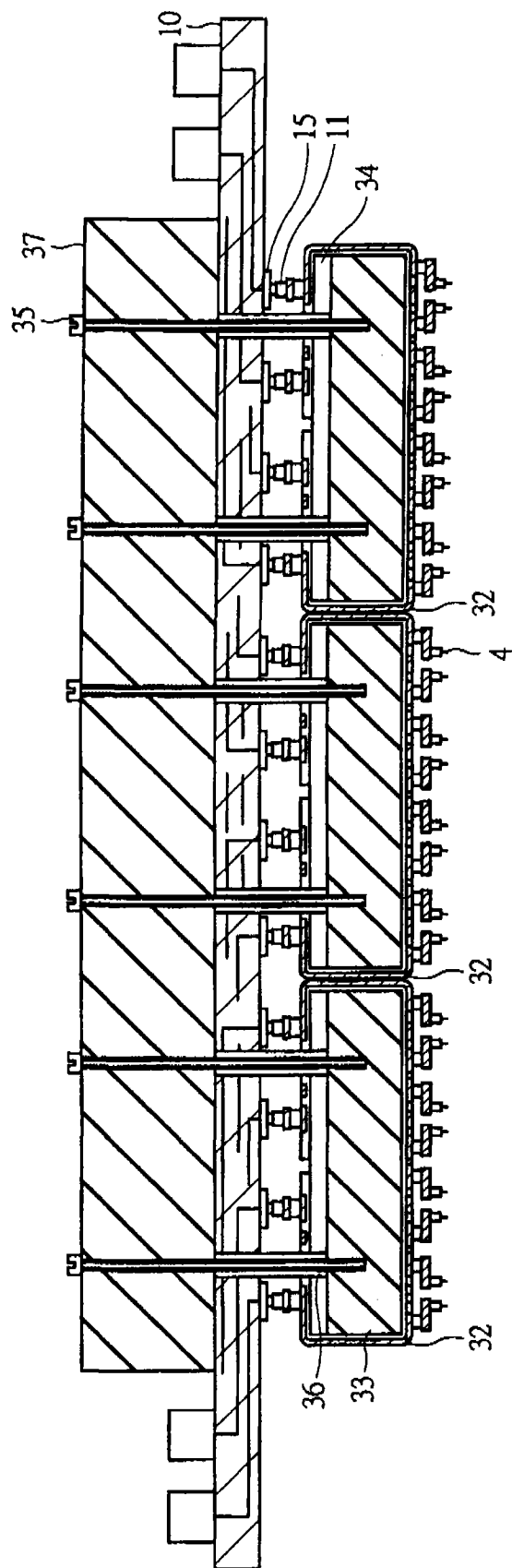


图 9

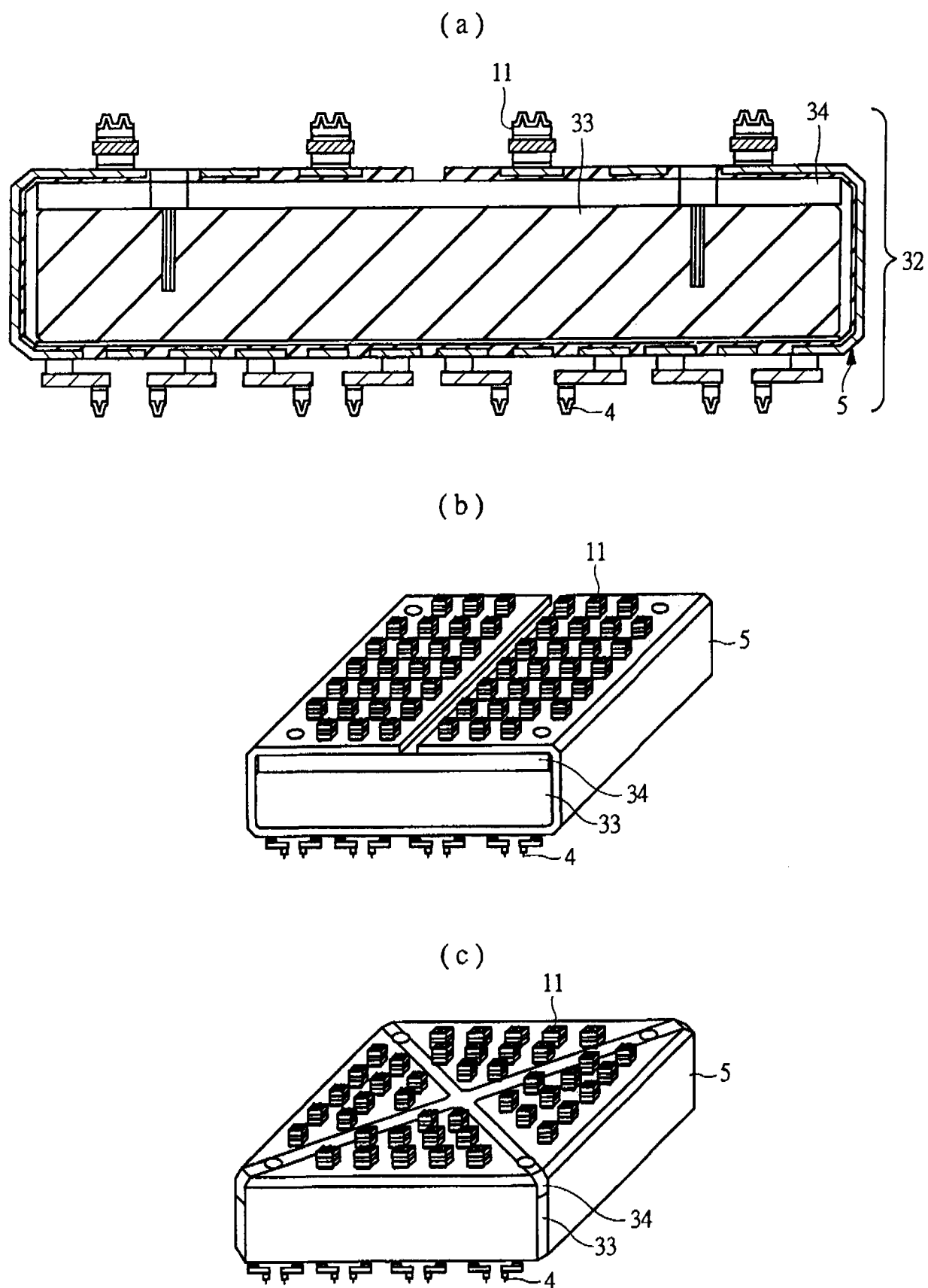
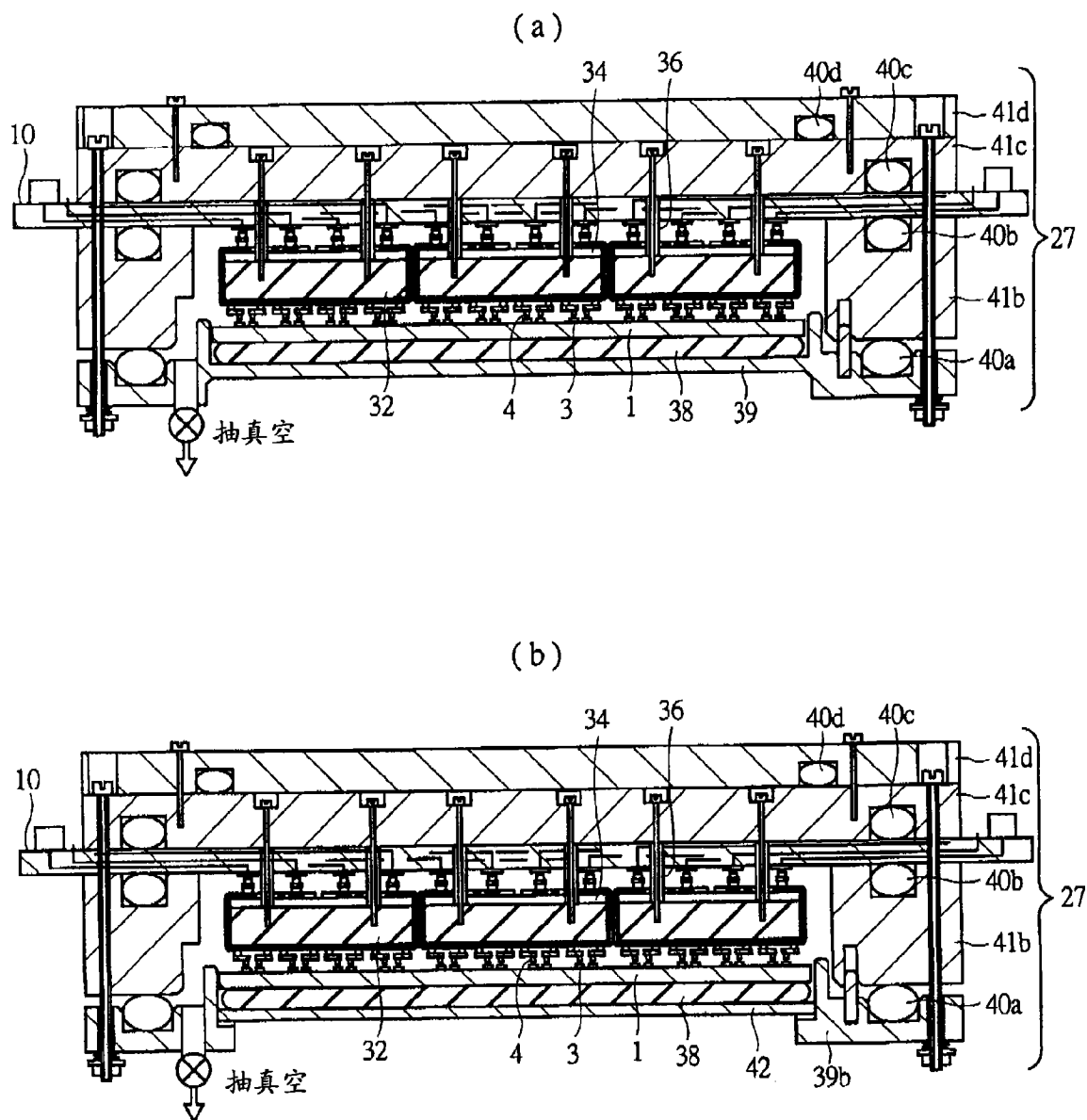


图 10



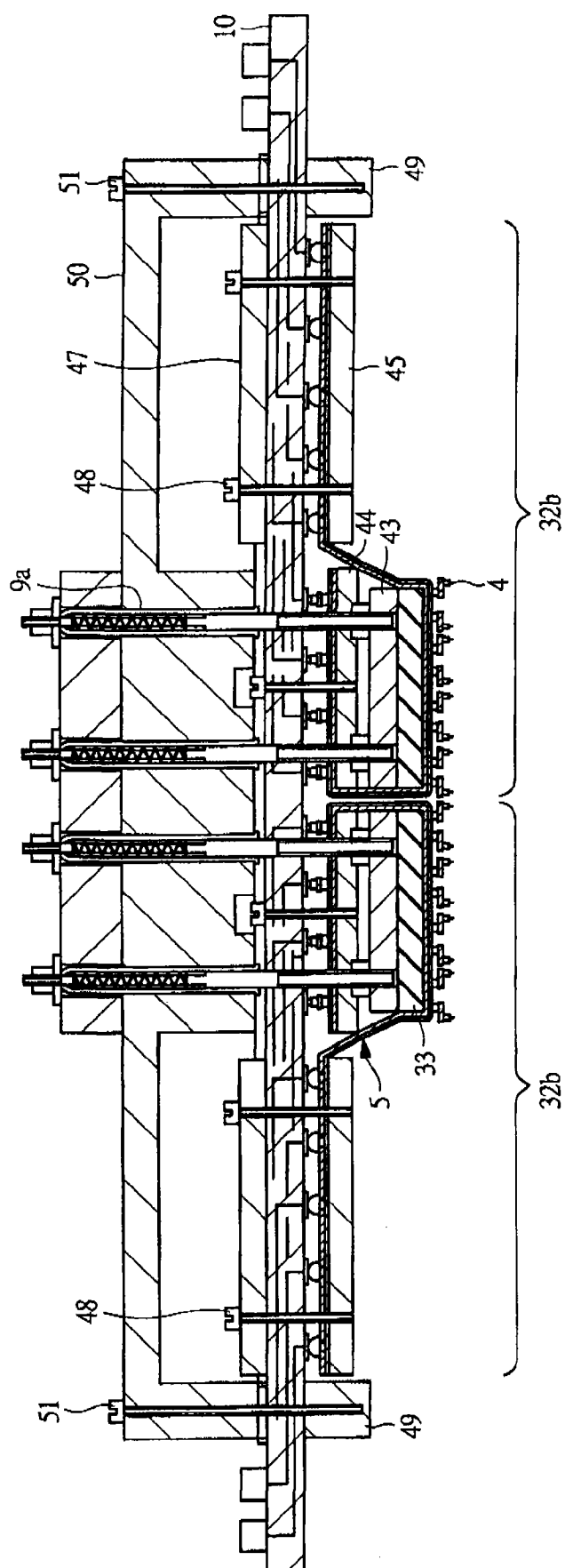


图 12

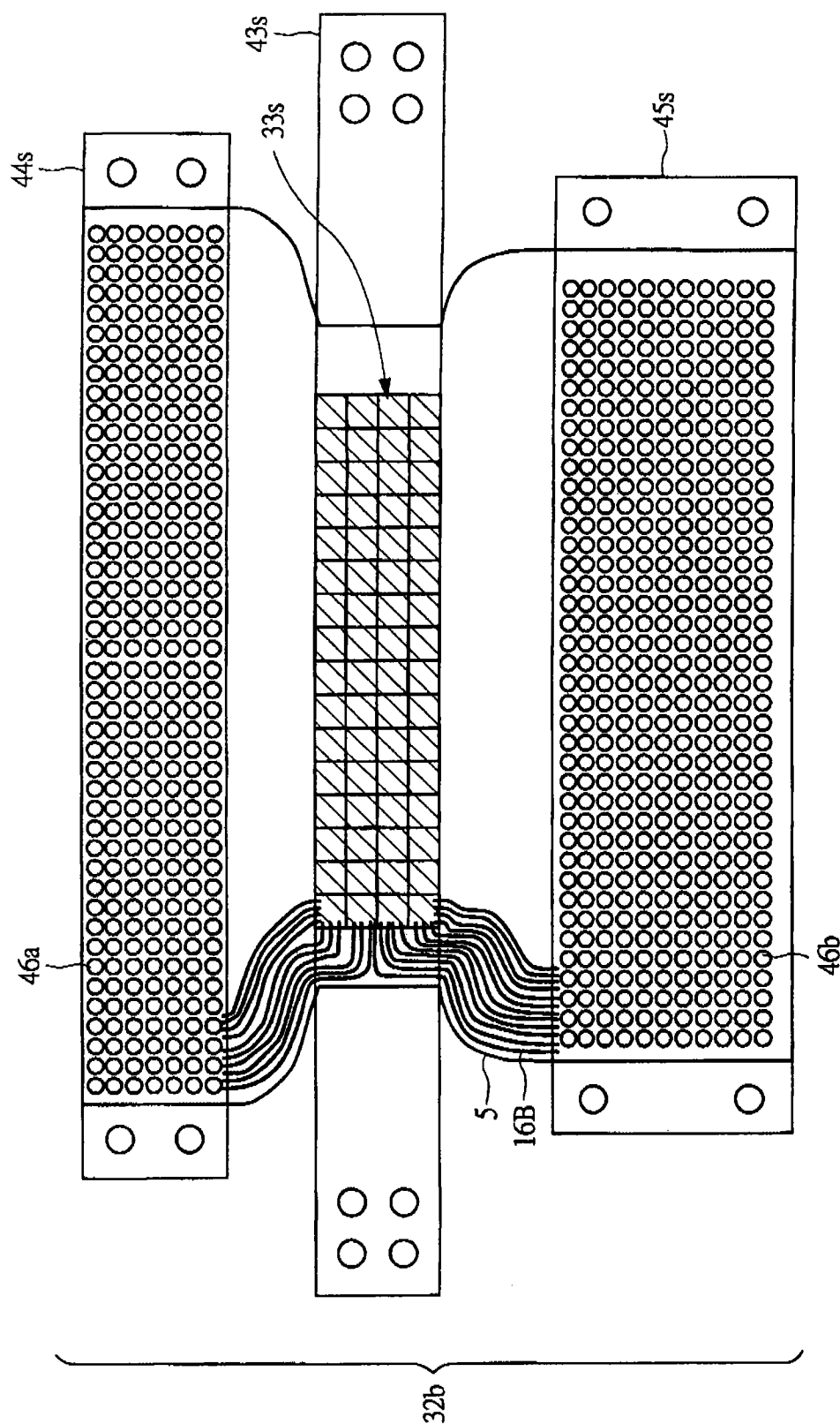


图 13

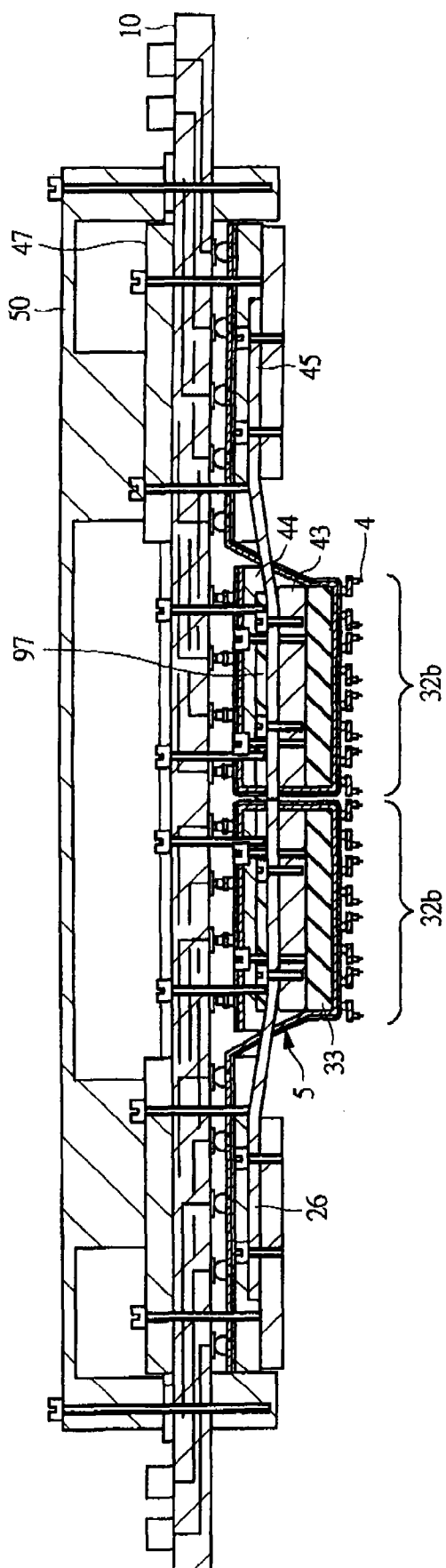


图 15

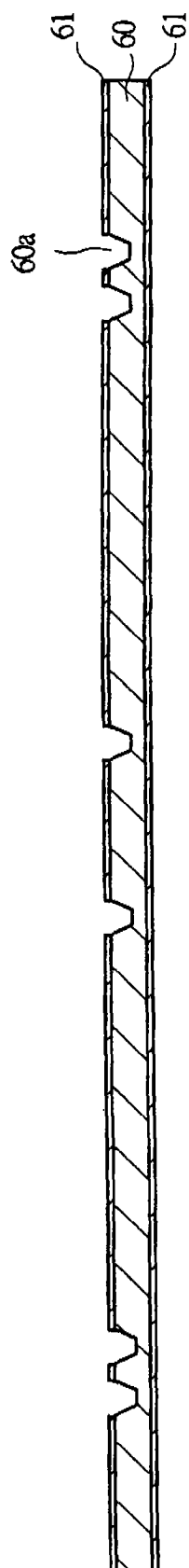


图 16

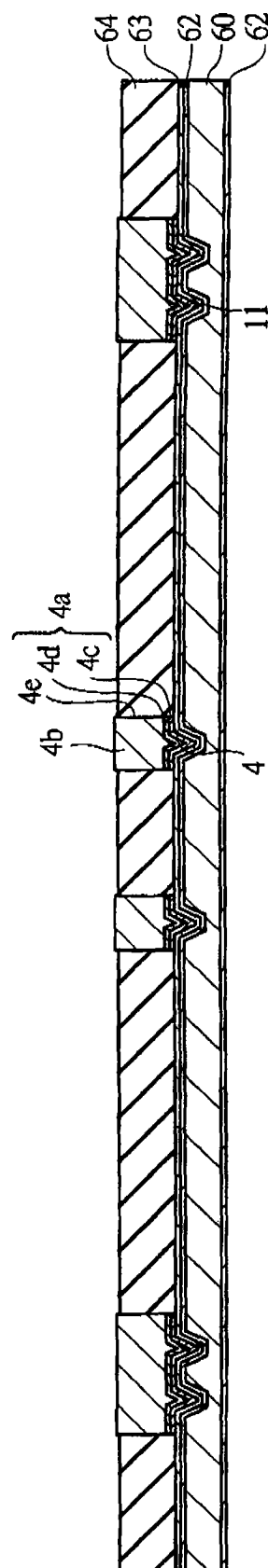


图 17

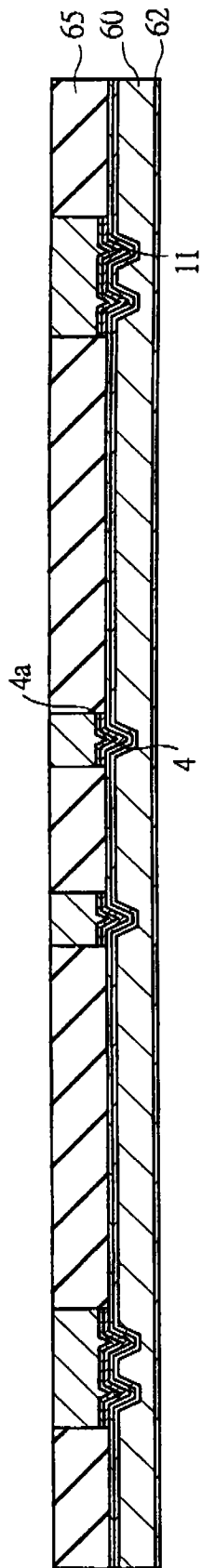


图 18

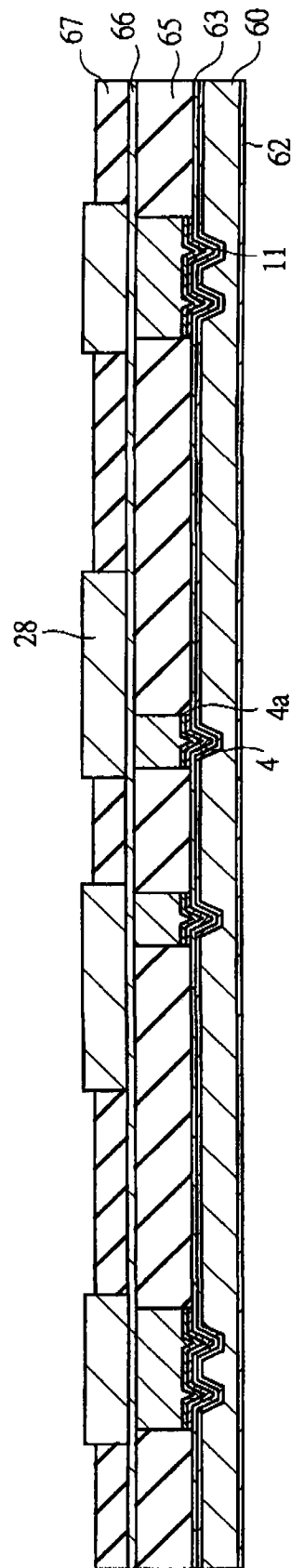


图 19

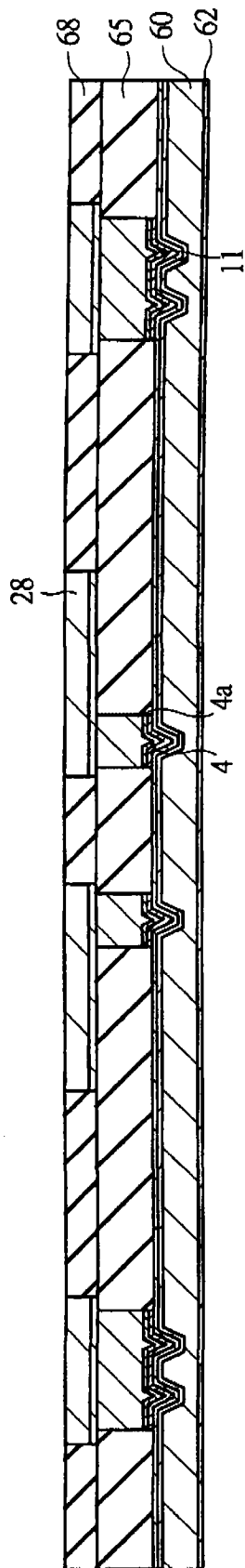


图 20

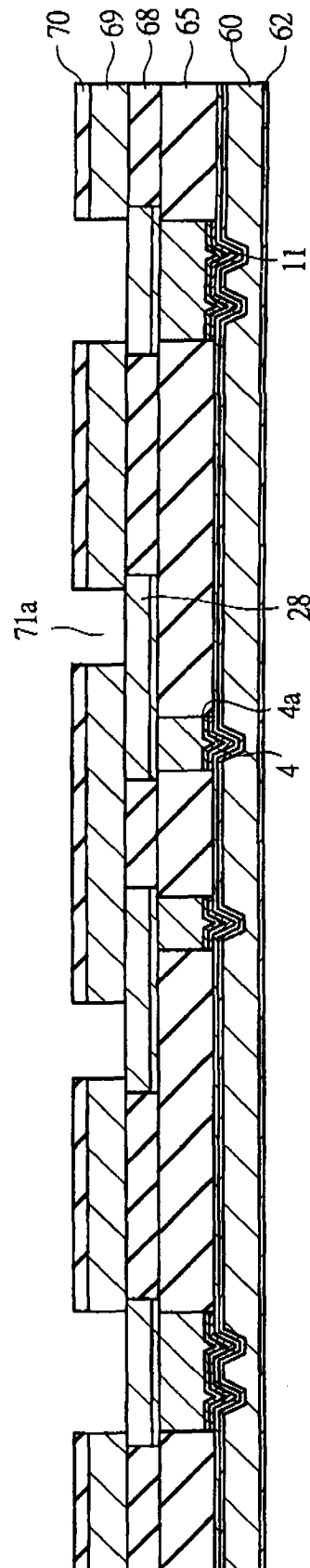


图 21

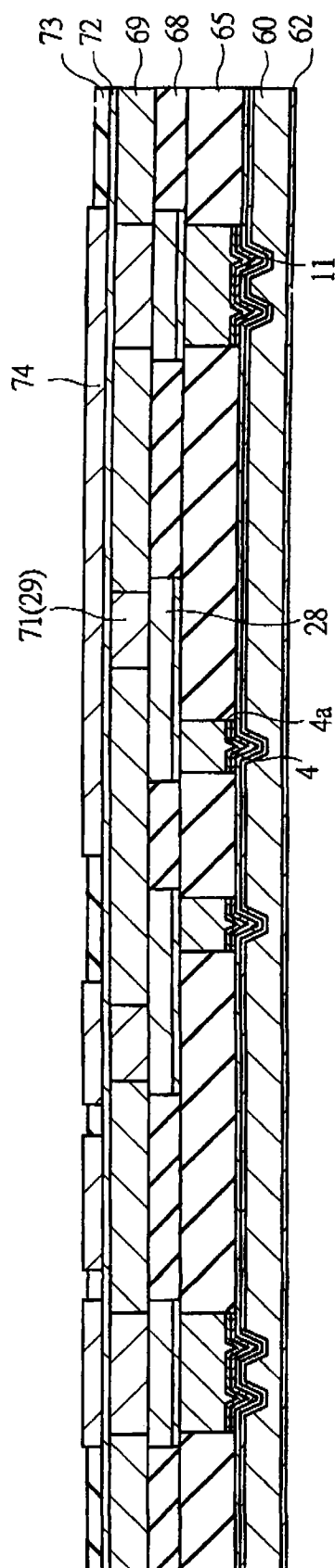


图 22

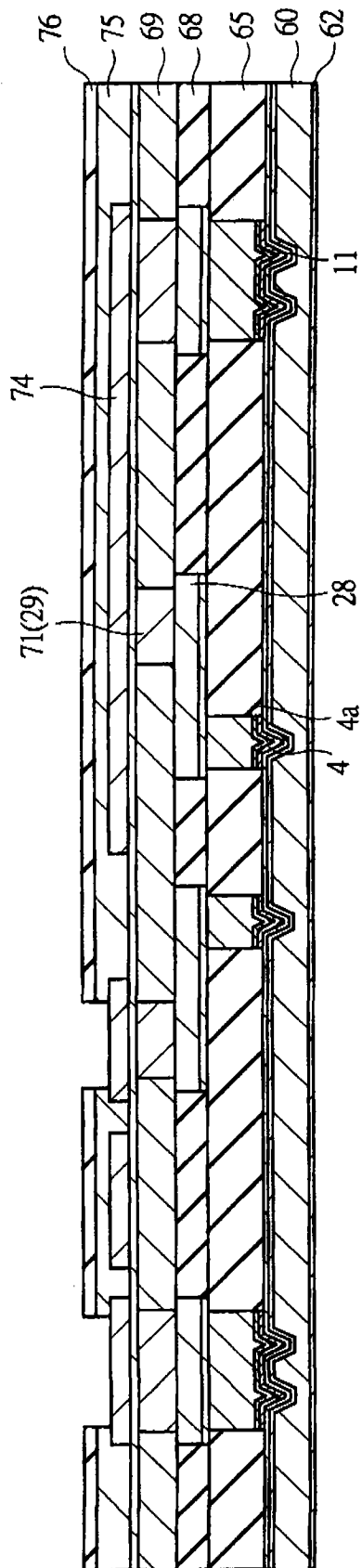


图 23

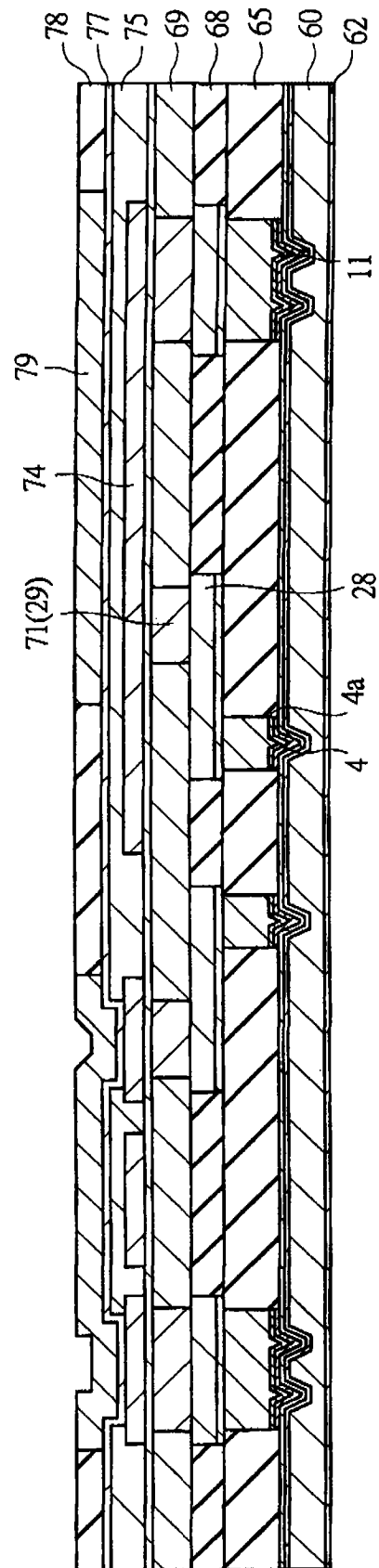


图 24

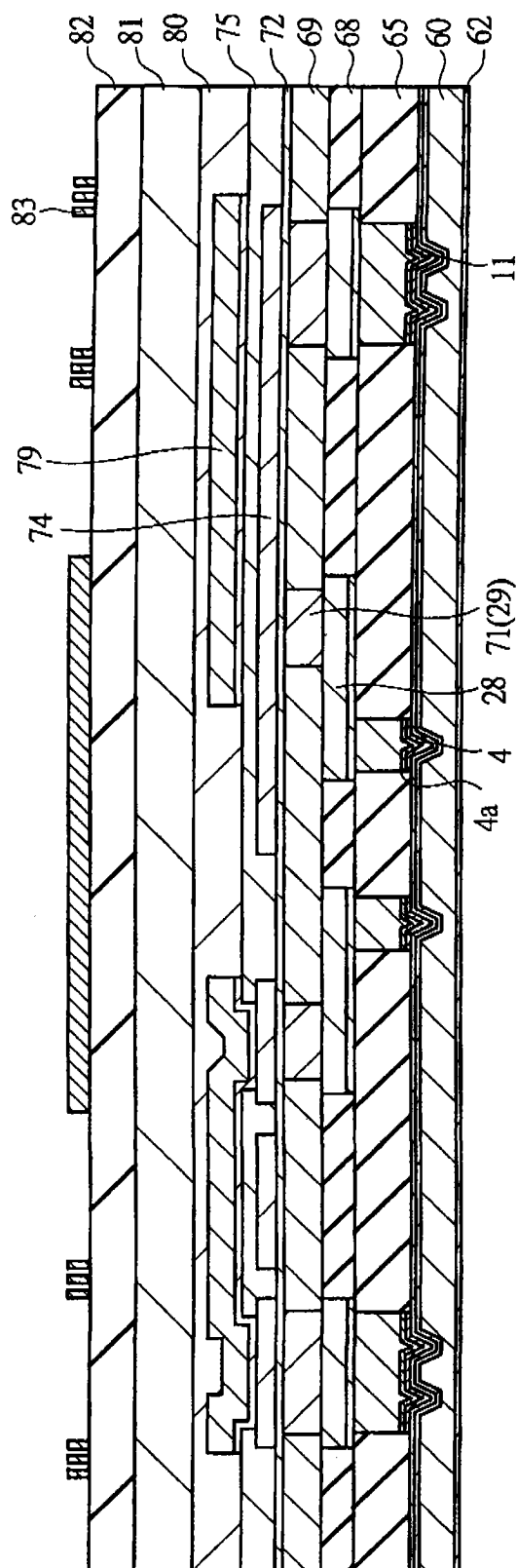


图 25

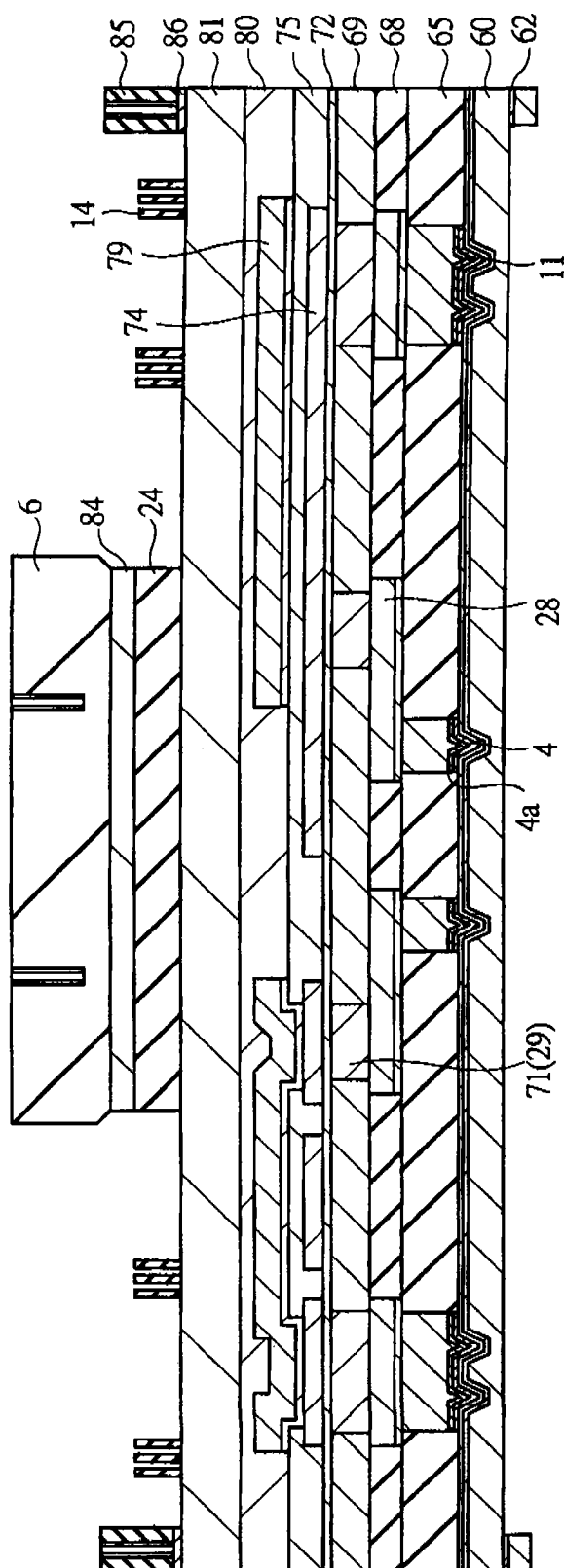


图 26

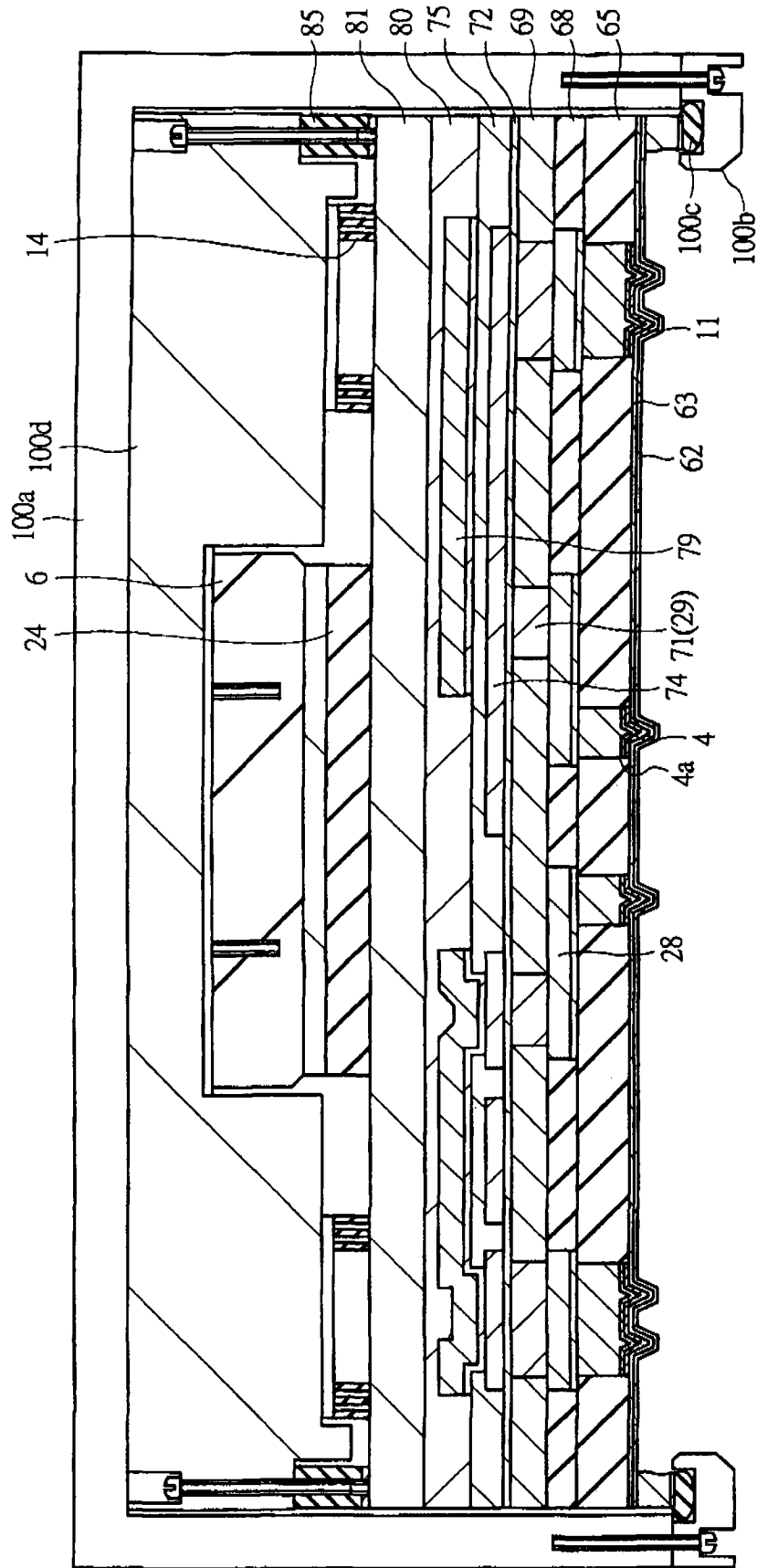


图 27

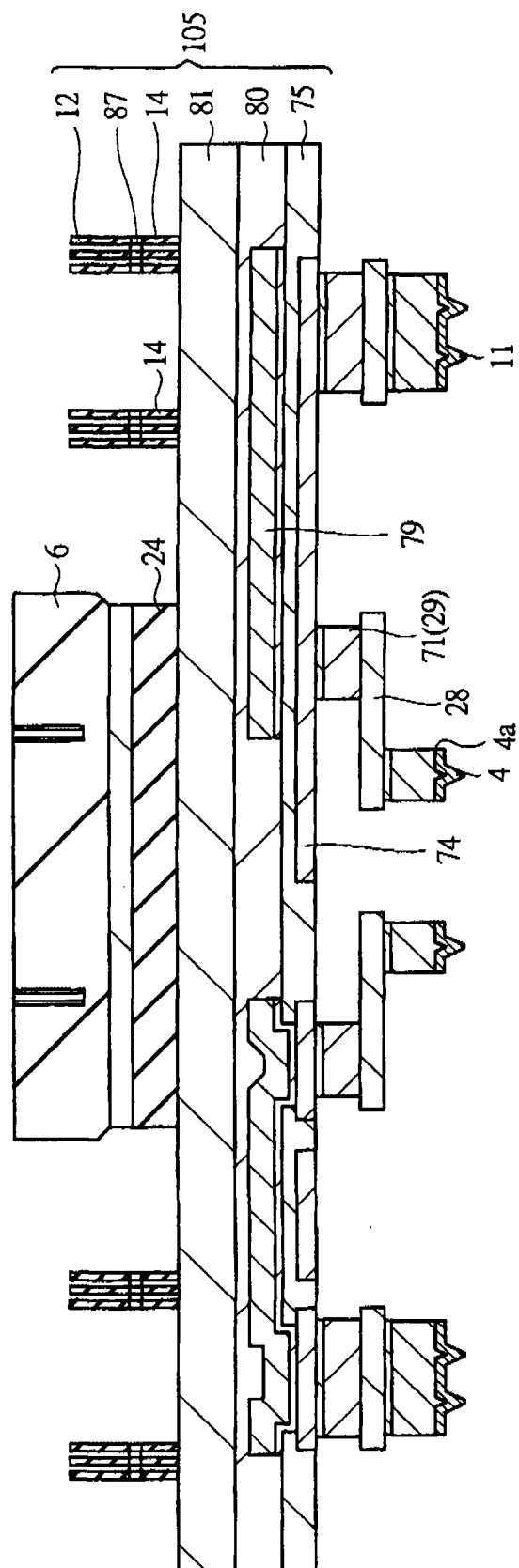


图 28

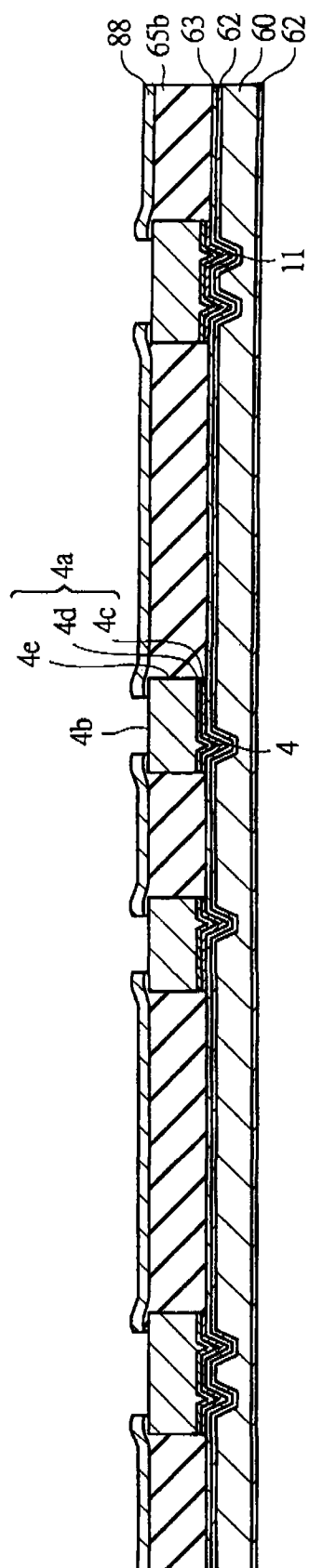


图 29

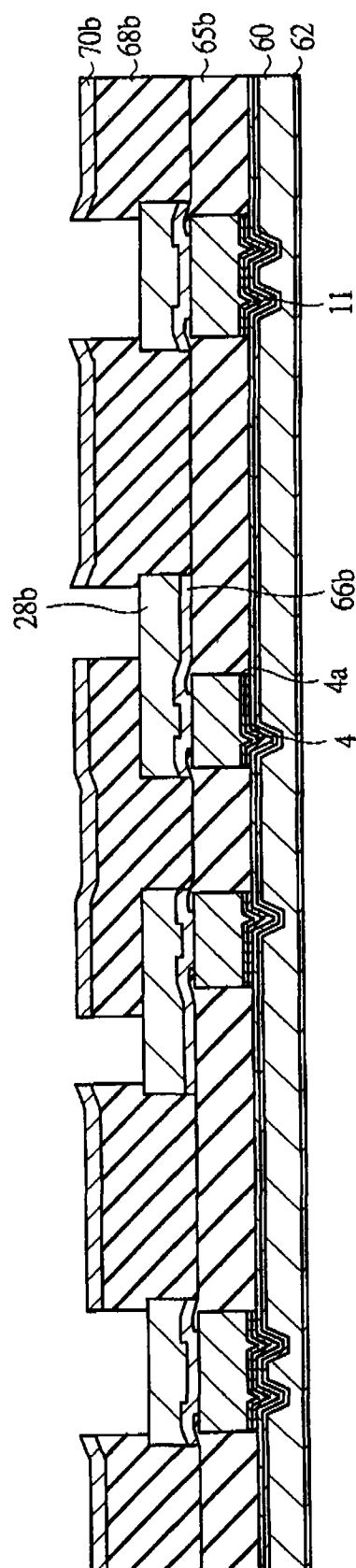


图 30

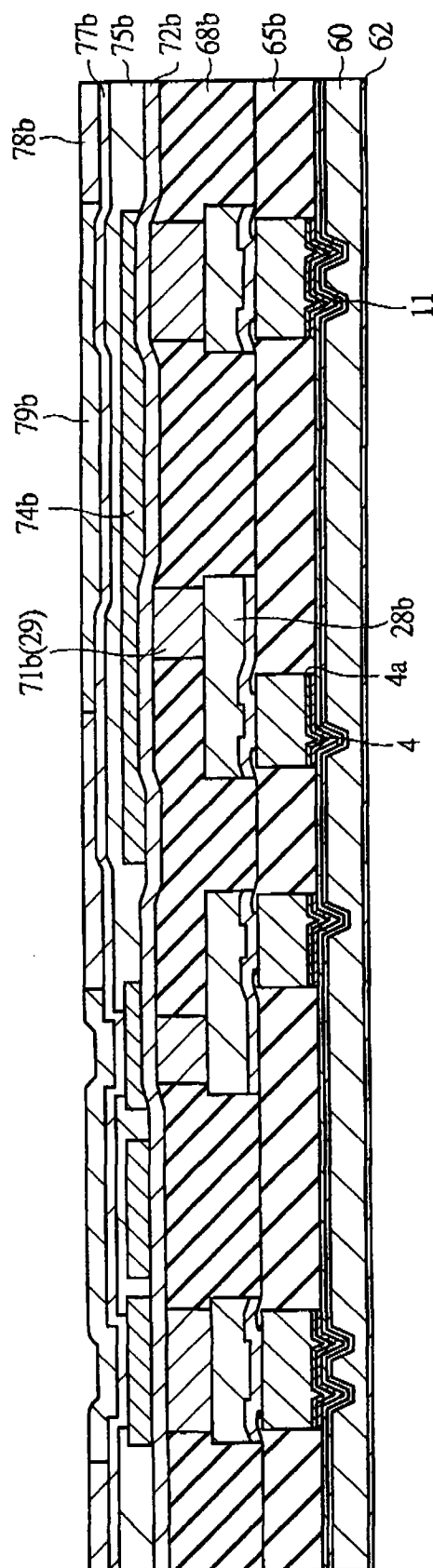


图 31

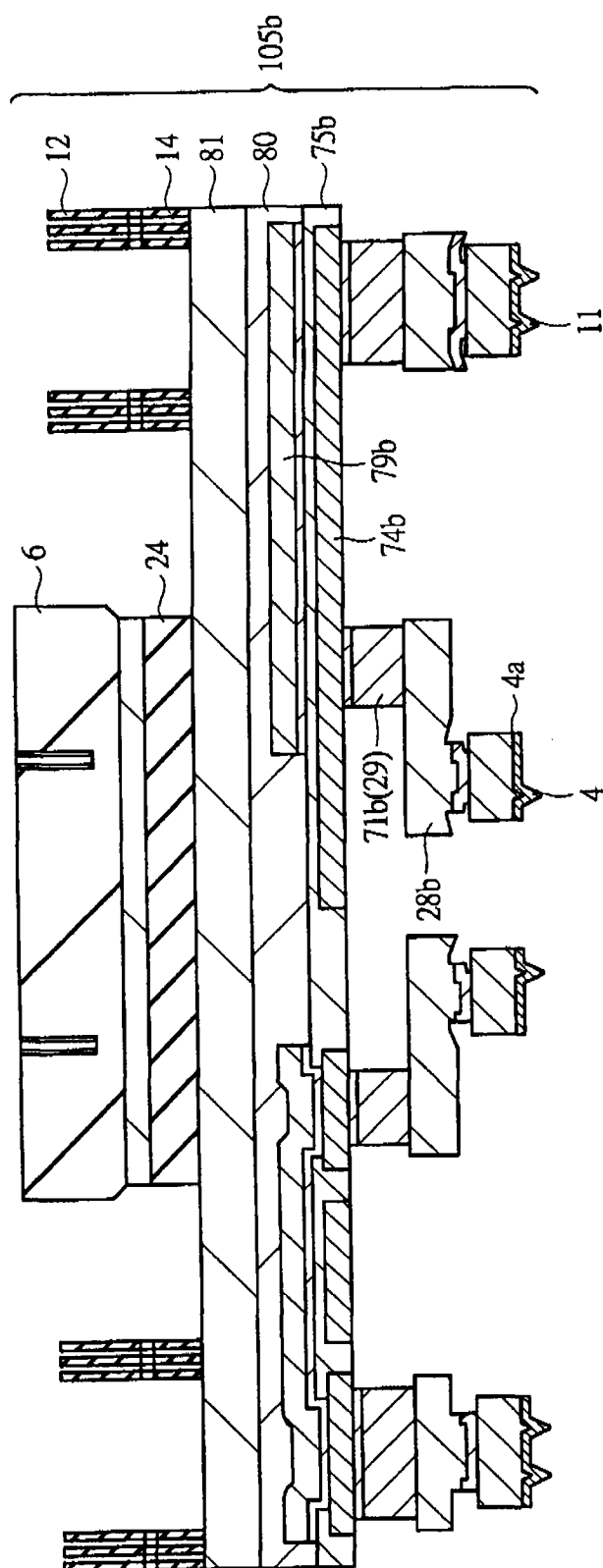


圖 32

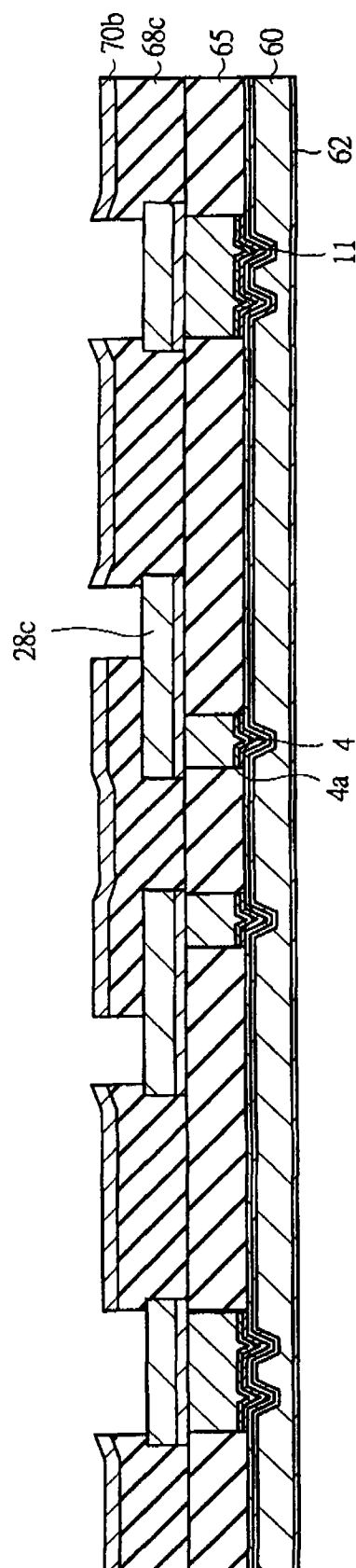


图 33

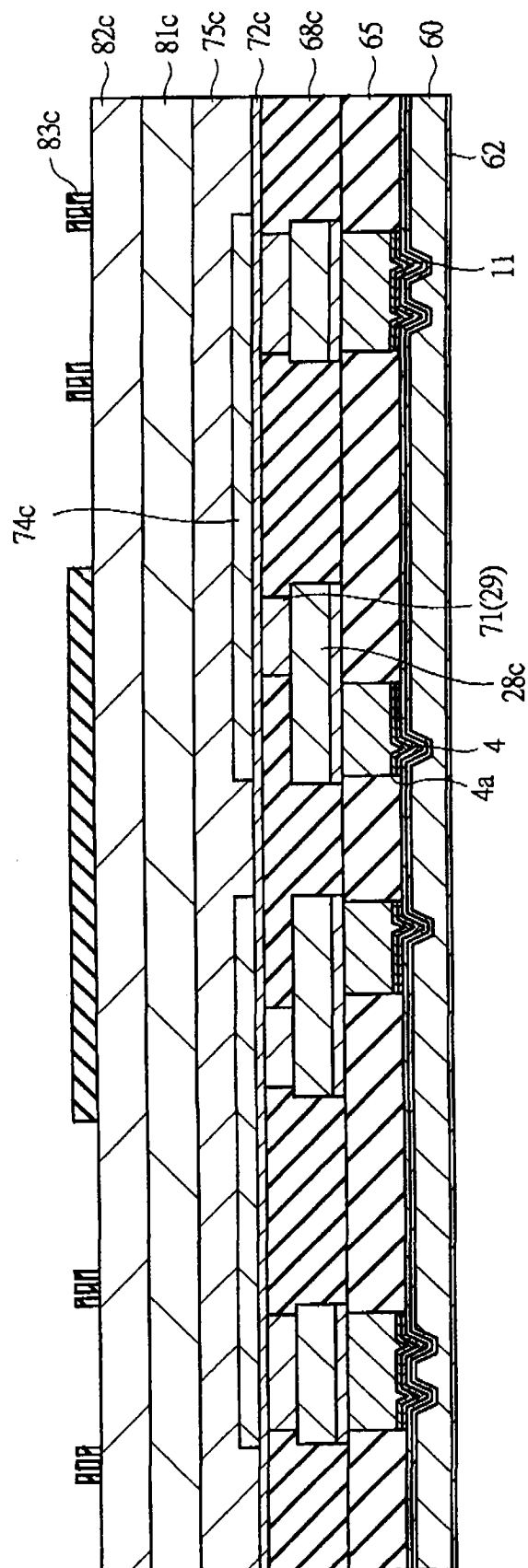
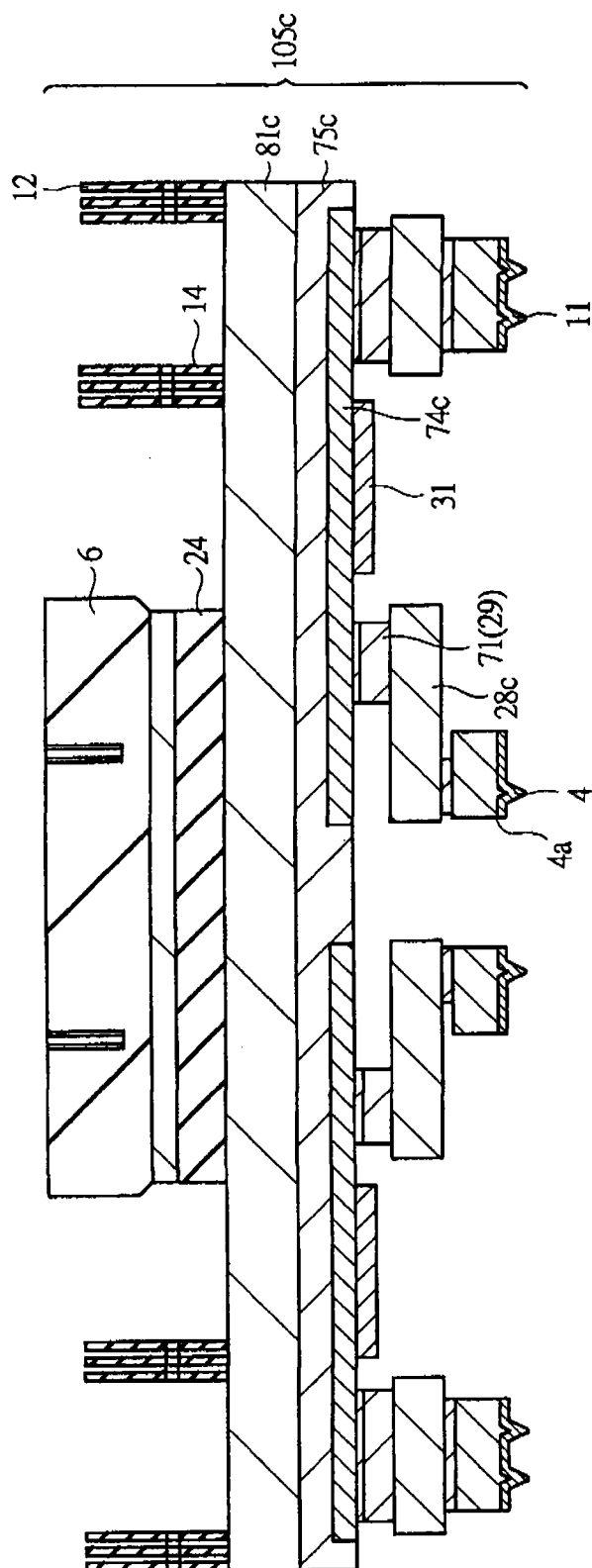
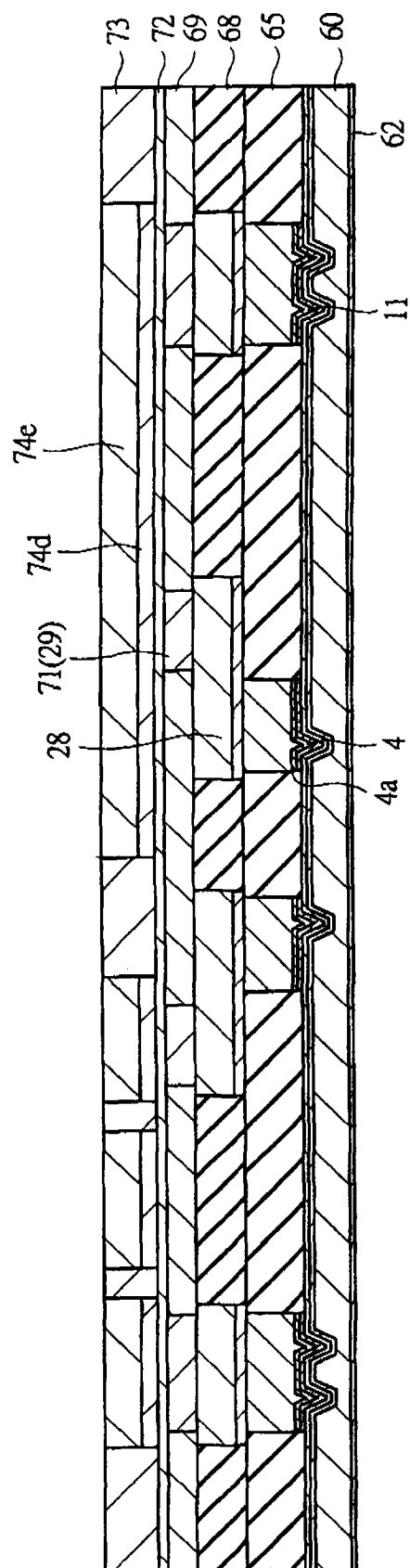


图 34



35



36

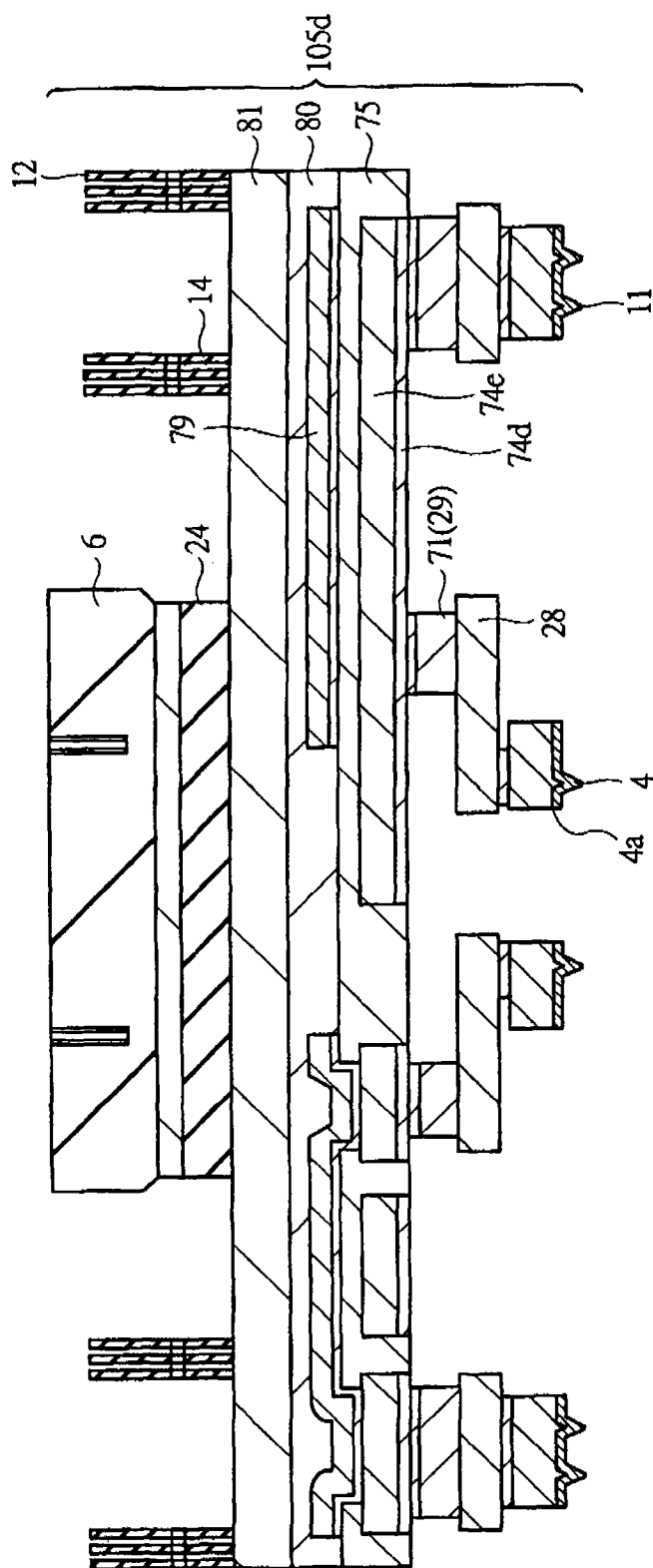


图 37

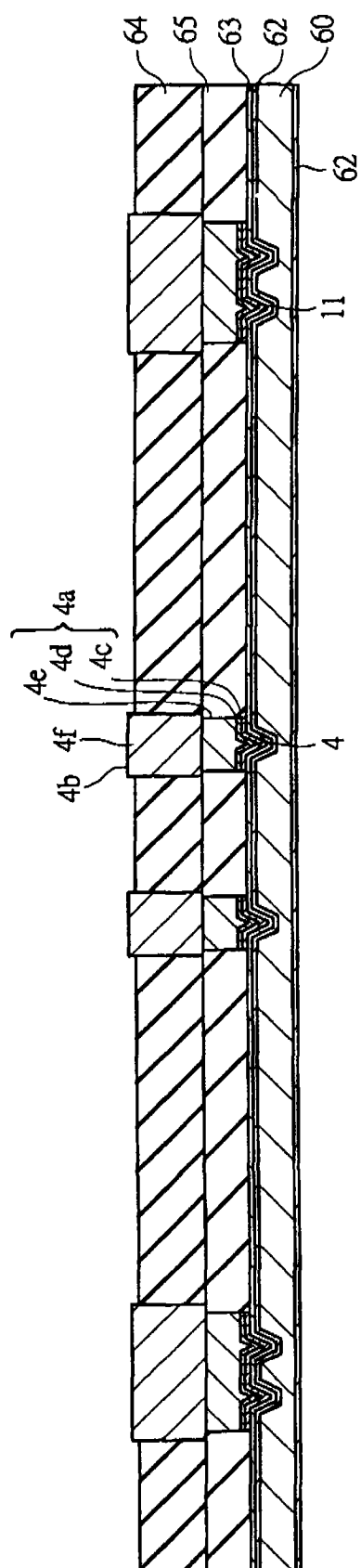


图 38

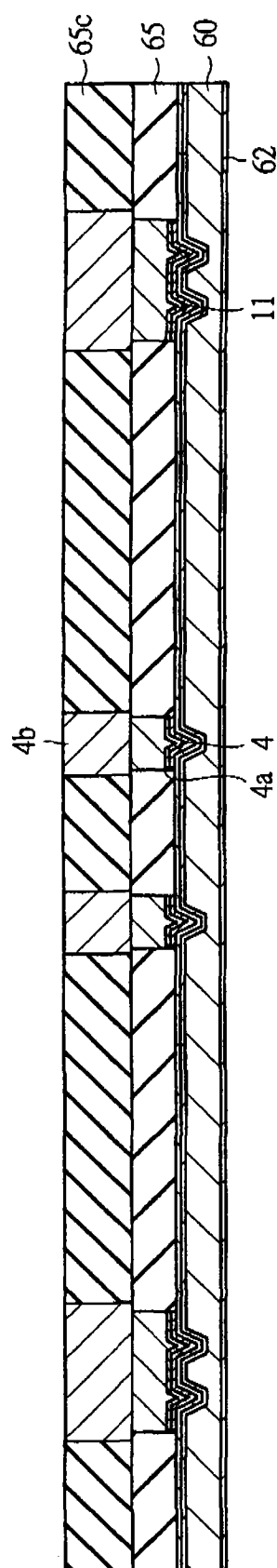


图 39

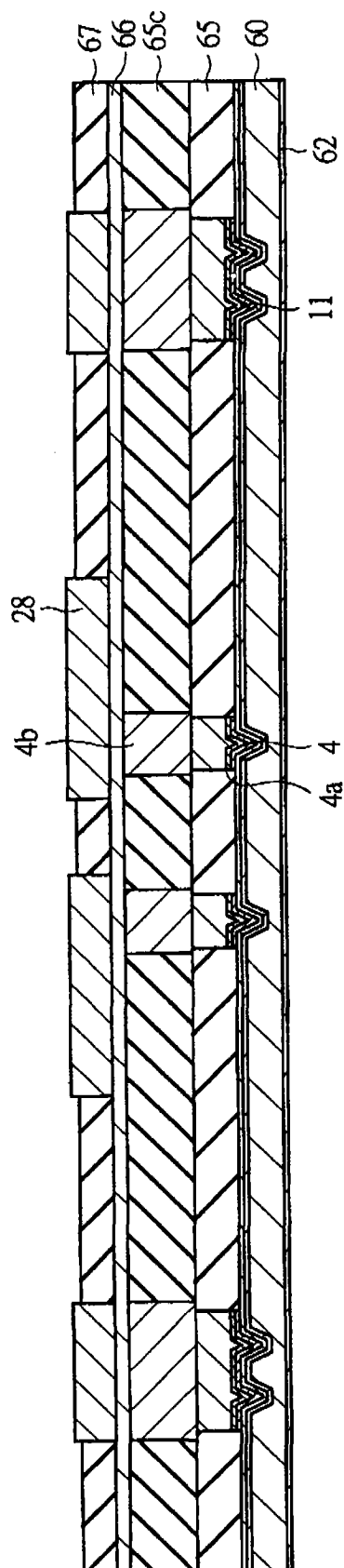


图 40

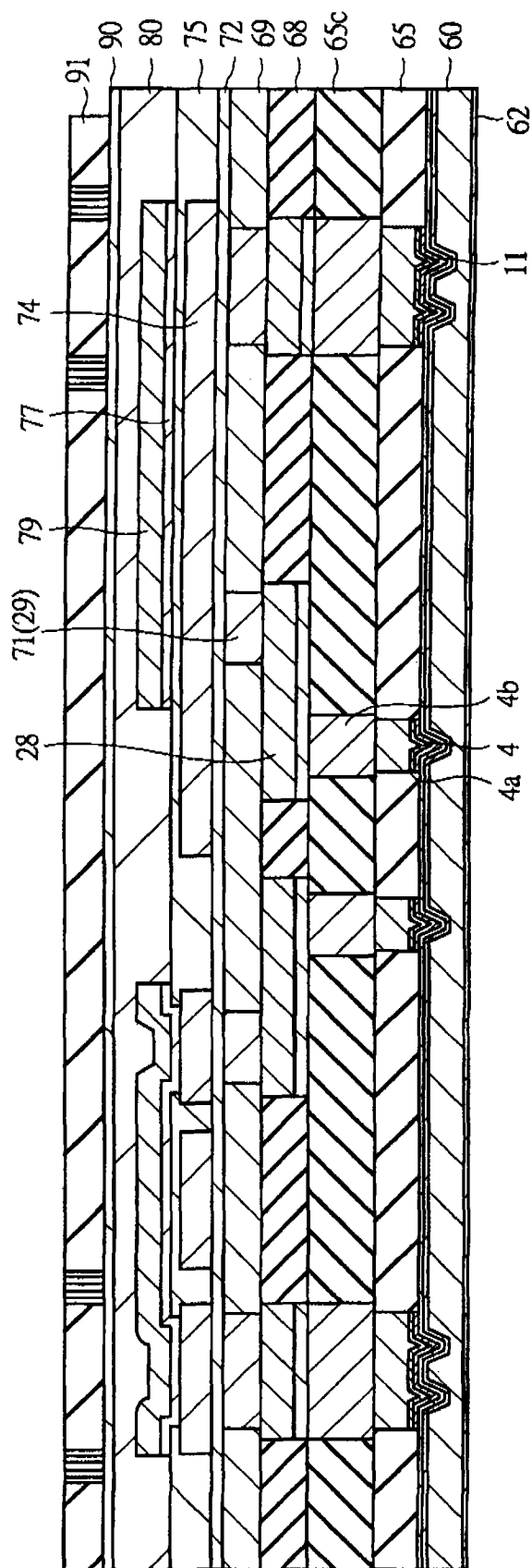


图 41

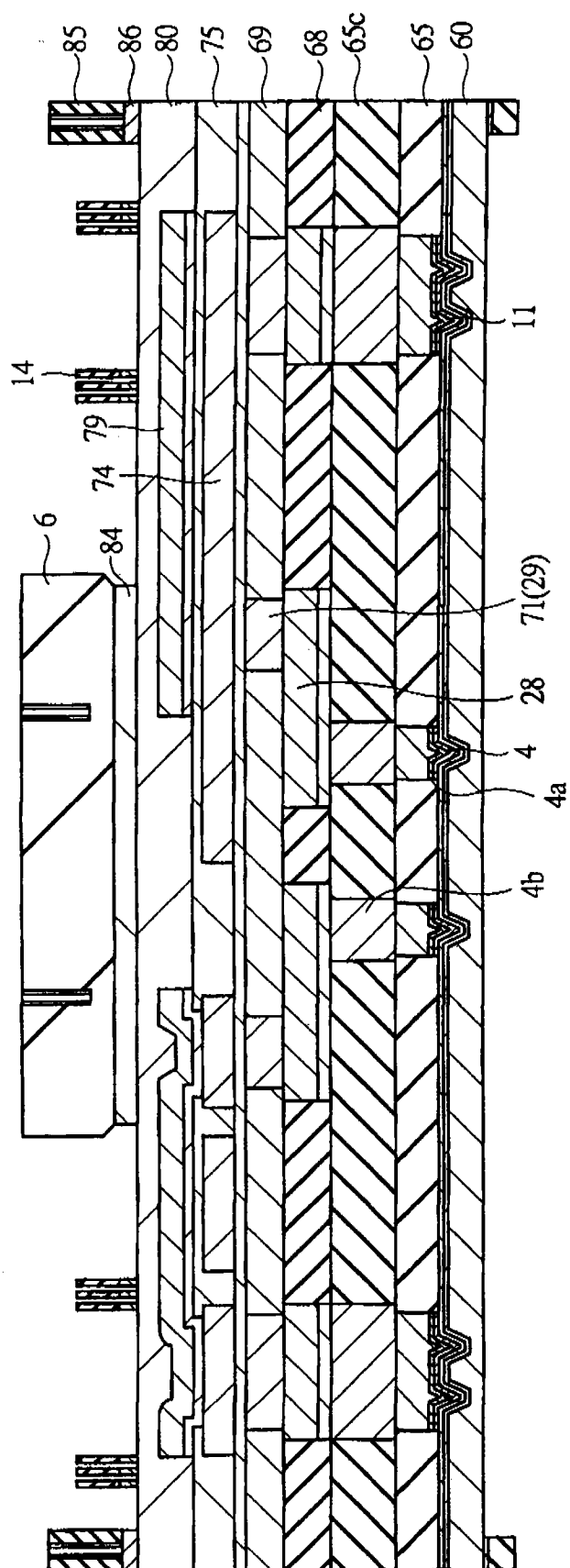


图 42

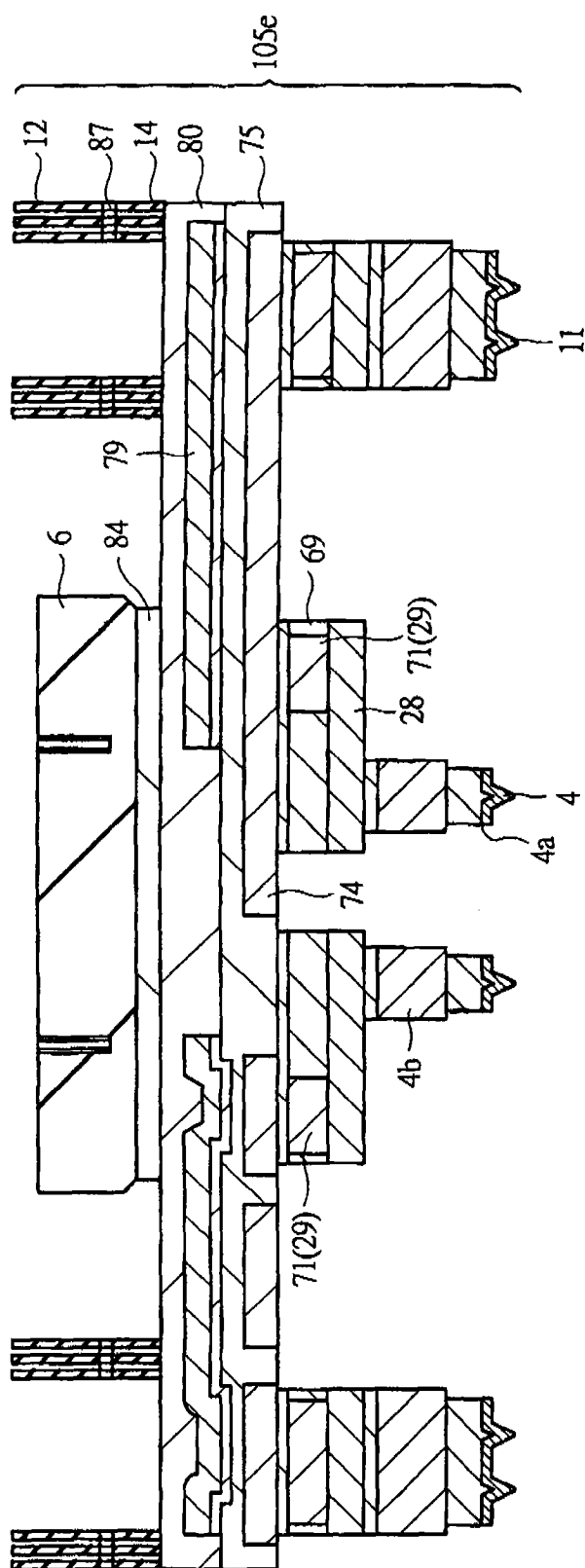


图 43

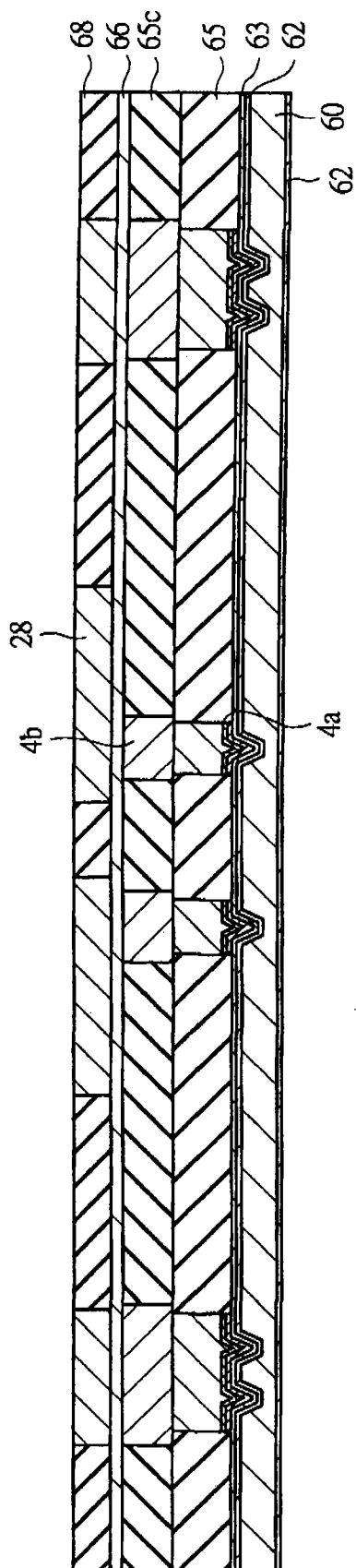


图 44

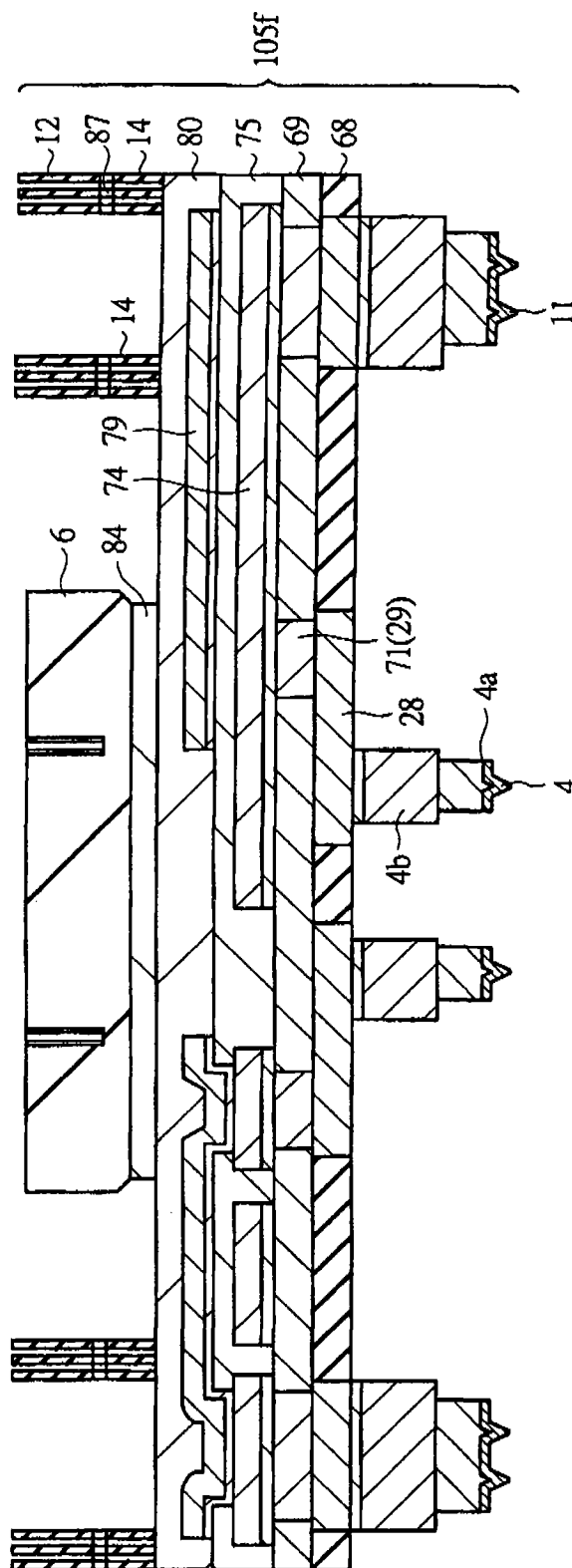


图 45

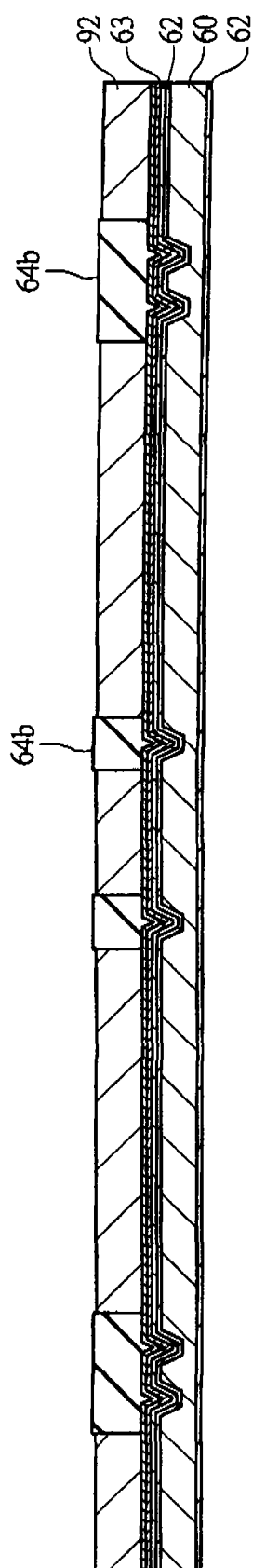


图 46

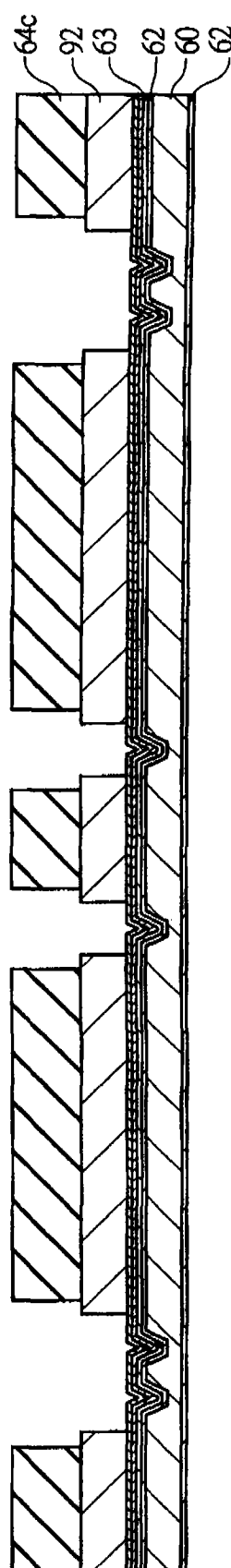


图 47

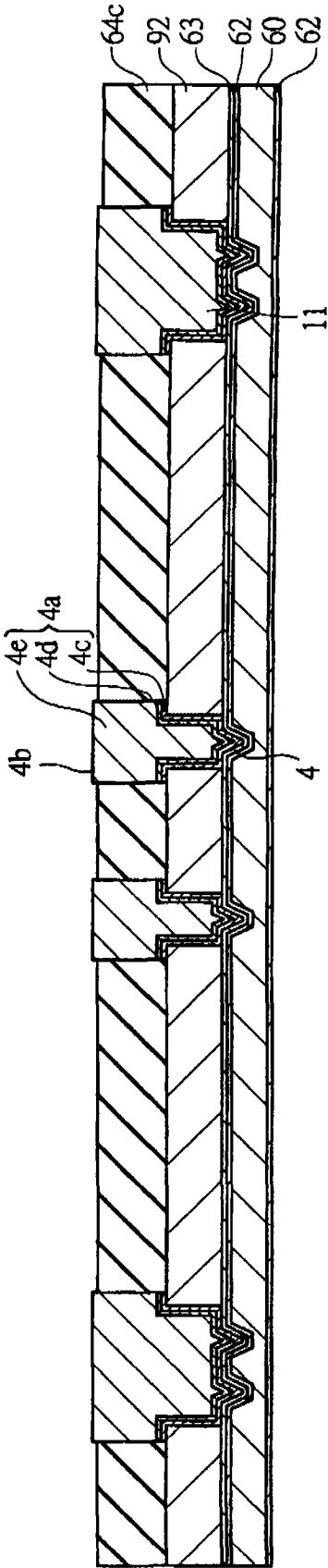


图 48

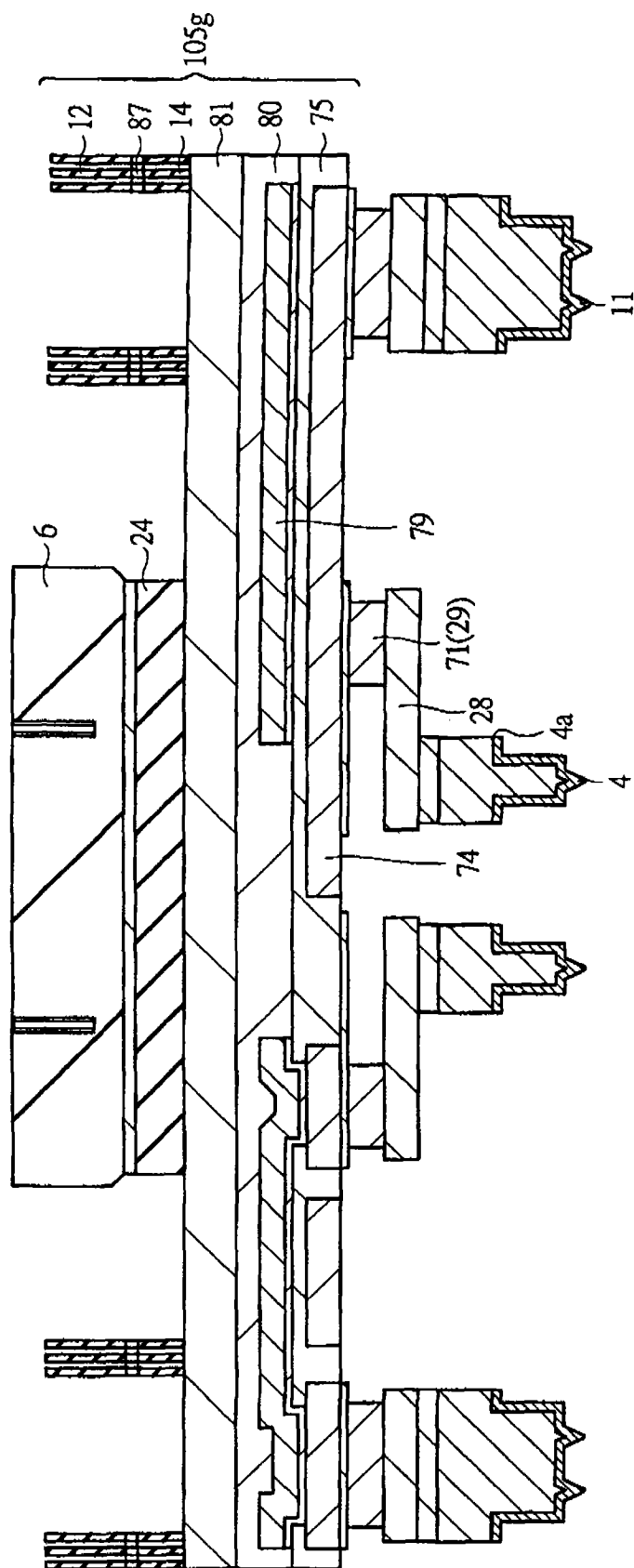


图 49

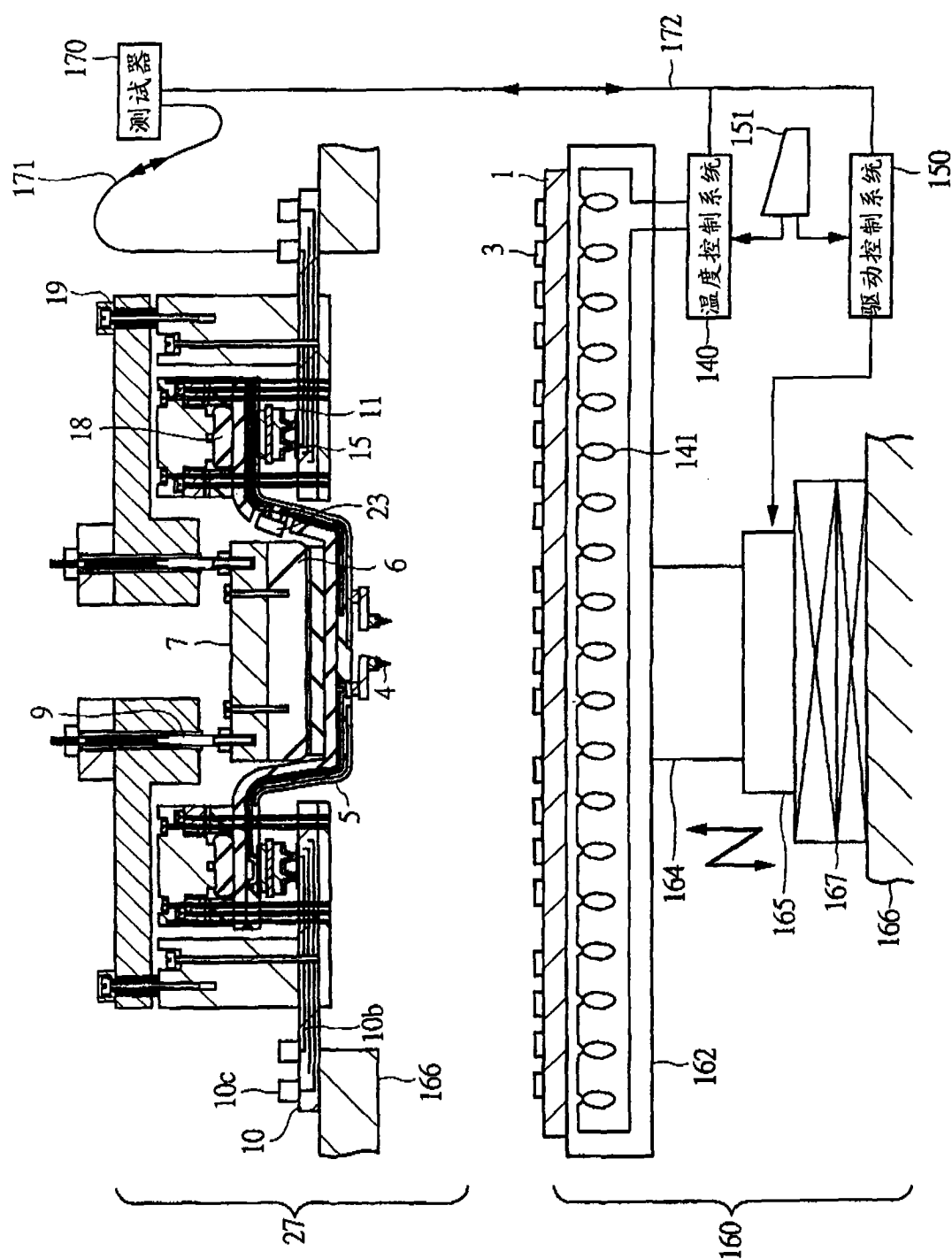


图 50

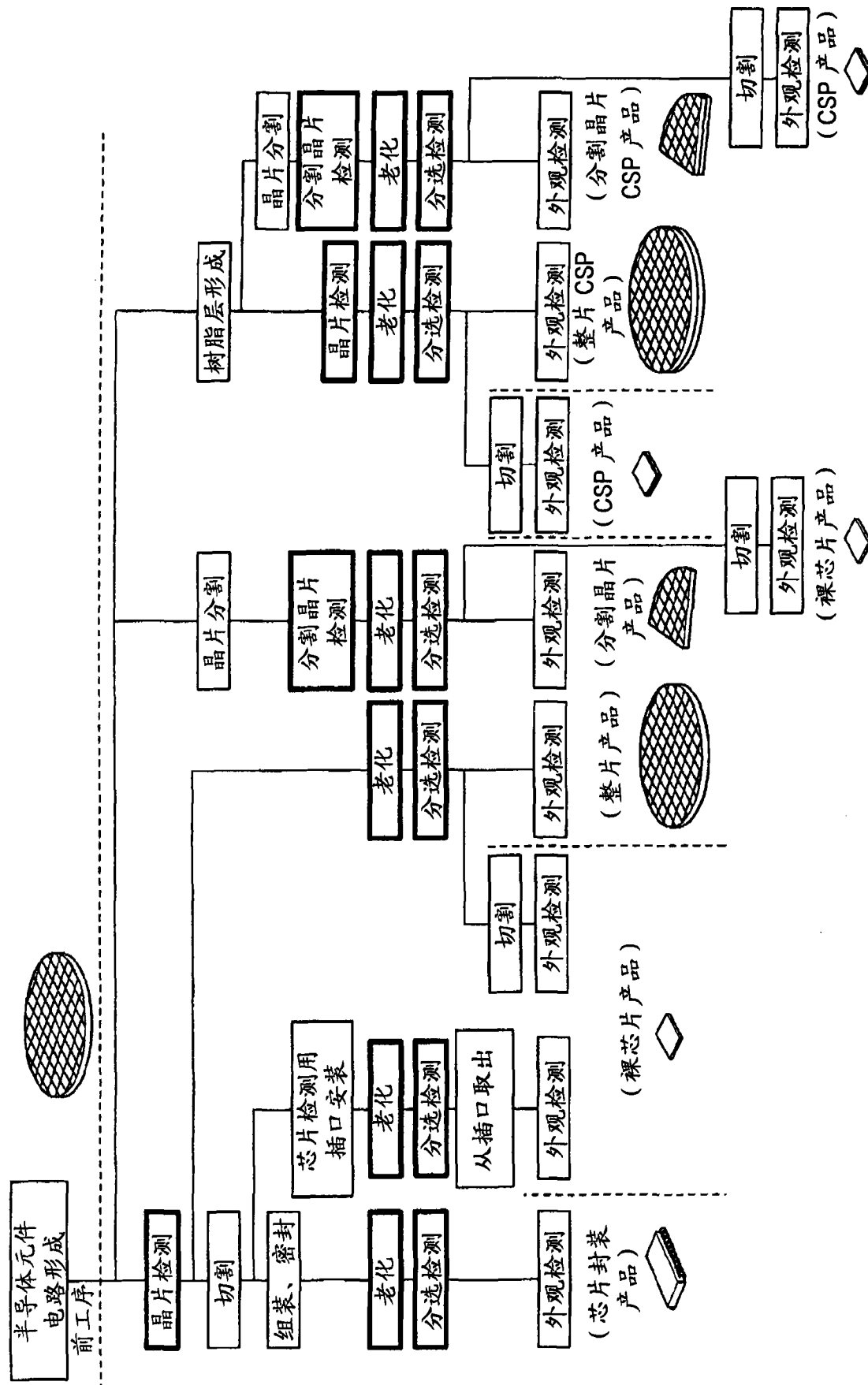


图 51

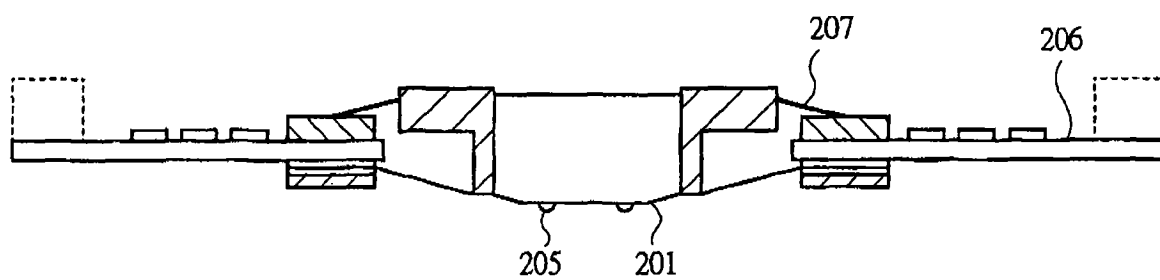


图 52

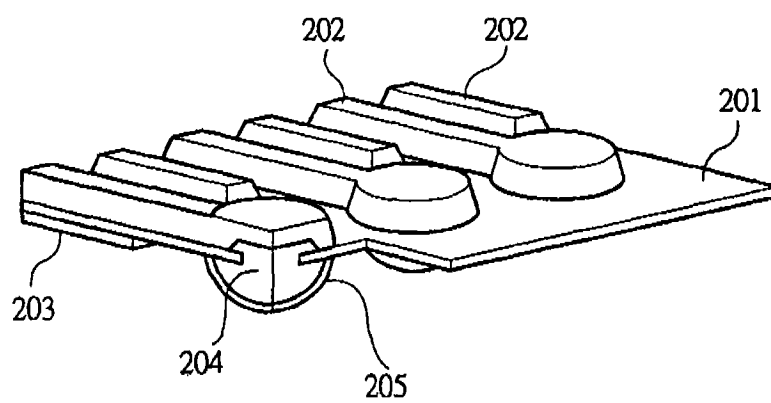


图 53

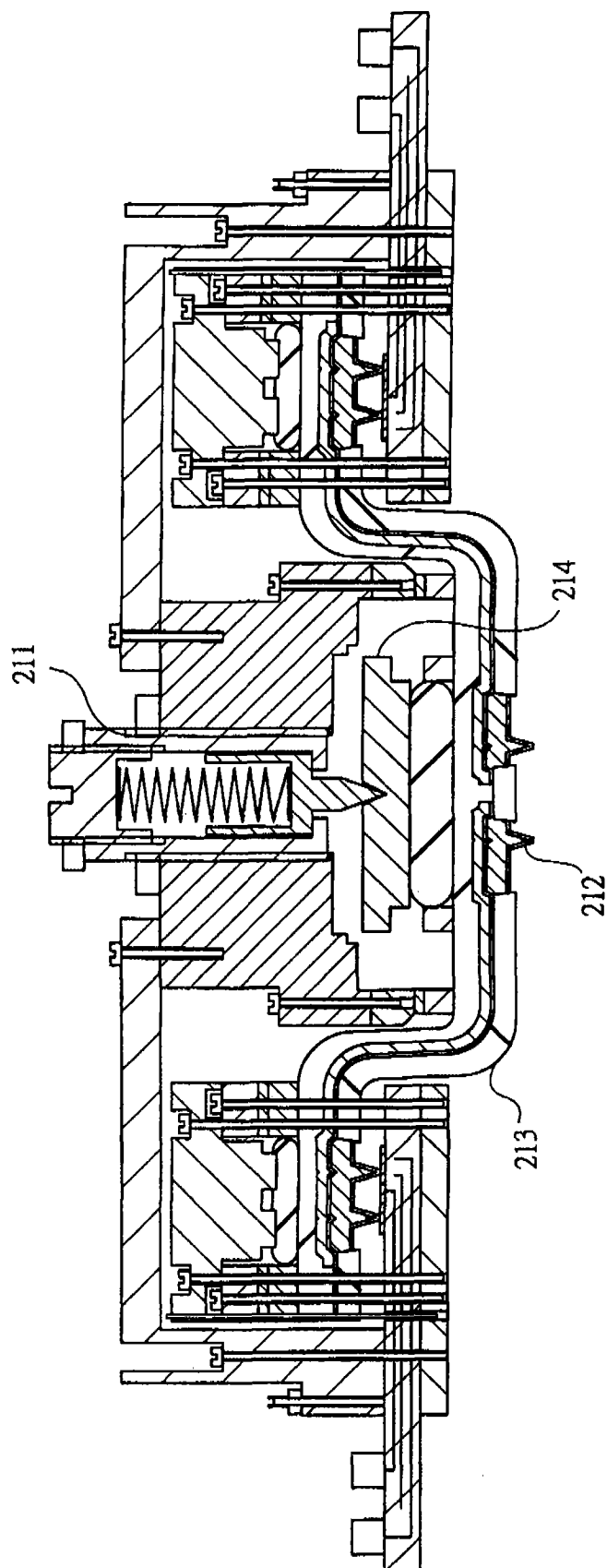


图 54

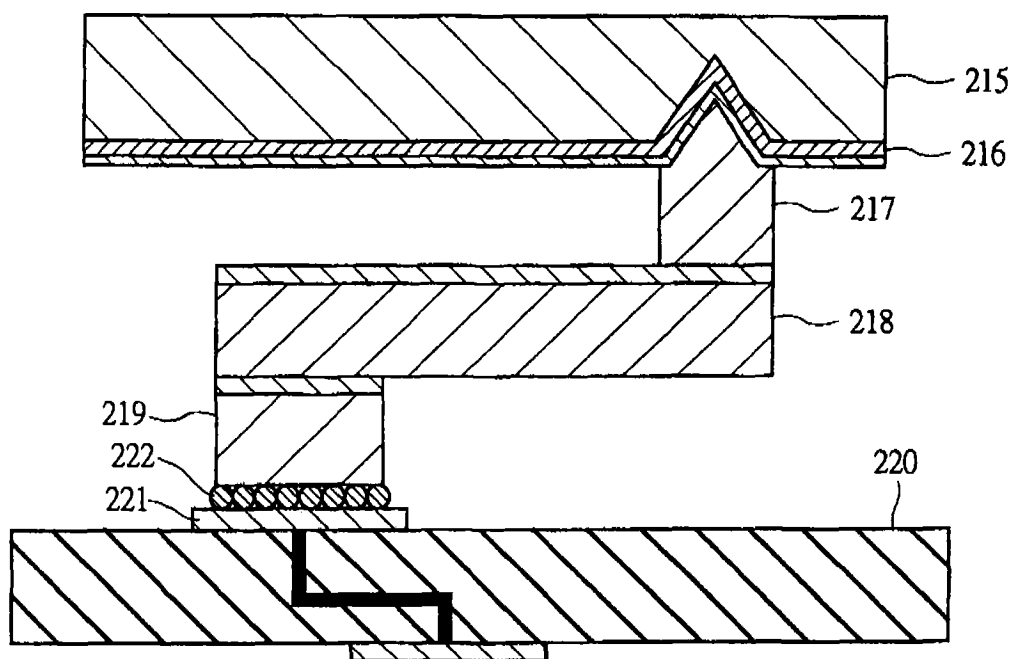


图 55

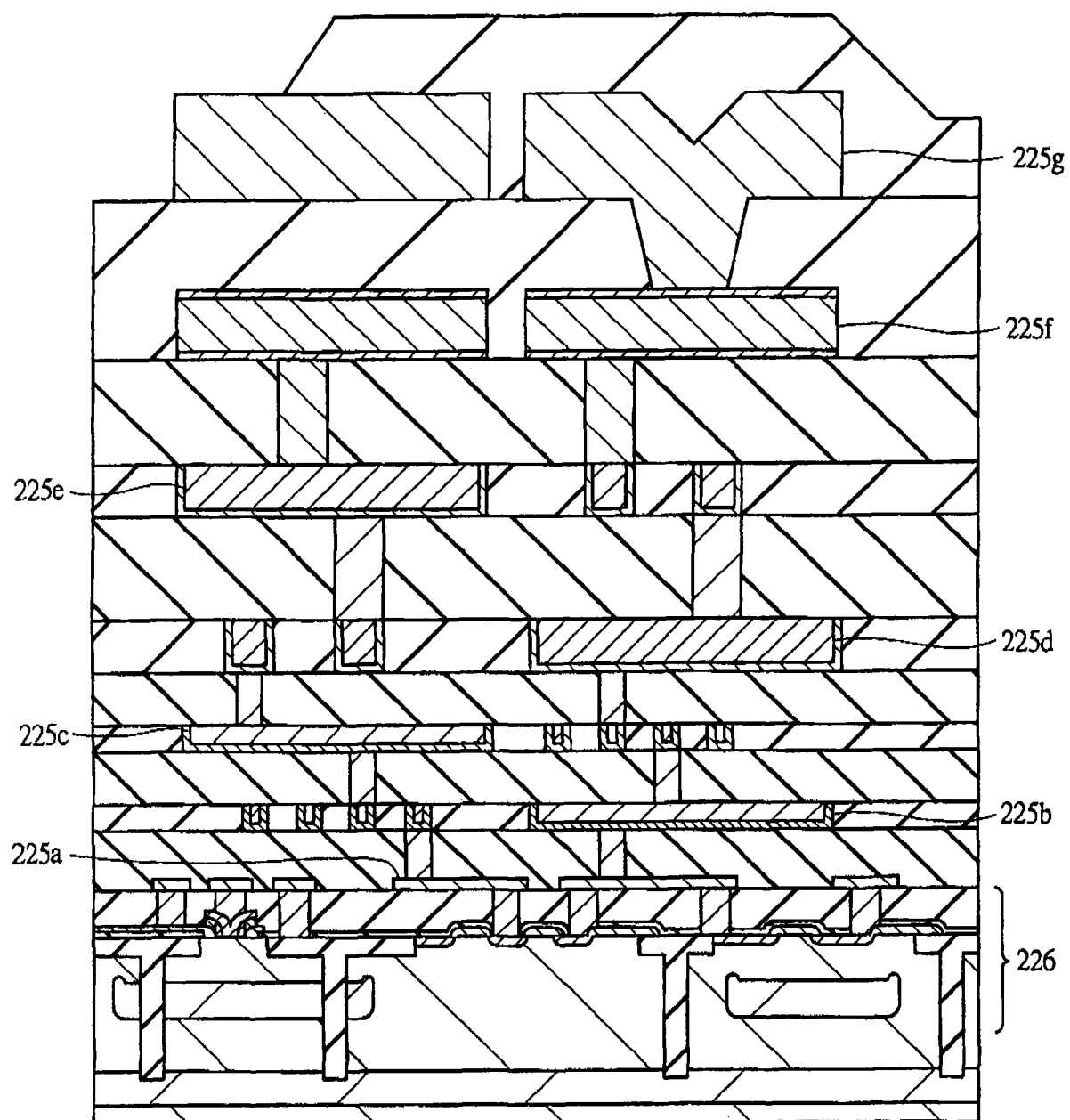


图 56