

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 9 月 15 日(15.09.2016)



(10) 国際公開番号

WO 2016/143320 A1

- (51) 国際特許分類:
G01N 27/414 (2006.01) G01N 27/02 (2006.01)
- (21) 国際出願番号: PCT/JP2016/001212
- (22) 国際出願日: 2016 年 3 月 4 日(04.03.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-045373 2015 年 3 月 7 日(07.03.2015) JP
- (71) 出願人: 国立大学法人名古屋大学 (NATIONAL UNIVERSITY CORPORATION NAGOYA UNIVERSITY) [JP/JP]; 〒4648601 愛知県名古屋市千種区不老町 1 番 Aichi (JP).
- (72) 発明者: 中里 和郎 (NAKAZATO, Kazuo); 〒4648601 愛知県名古屋市千種区不老町 1 番国立大学法人名古屋大学内 Aichi (JP).
- (74) 代理人: 藤谷 修 (FUJITANI, Osamu); 〒4600002 愛知県名古屋市中区丸の内 2 丁目 1 8 番 2 5 号丸の内 K S ビル 1 6 階 Aichi (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

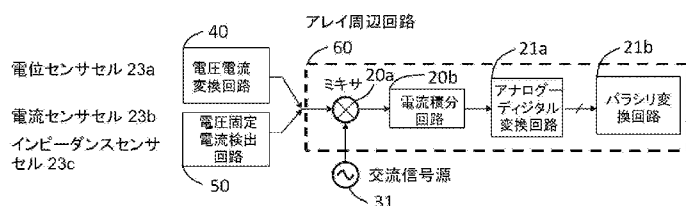
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR INTEGRATED CIRCUIT

(54) 発明の名称: 半導体集積回路

[図6]



- 20a... MIXER
20b... CURRENT INTEGRATOR CIRCUIT
21a... ANALOG/DIGITAL CONVERSION CIRCUIT
21b... PARALLEL-TO-SERIAL CONVERSION CIRCUIT
23a... POTENTIAL SENSOR CELL
23b... CURRENT SENSOR CELL
23c... IMPEDANCE SENSOR CELL
31... ALTERNATING CURRENT SIGNAL SOURCE
40... VOLTAGE/CURRENT CONVERSION CIRCUIT
50... VOLTAGE-FIXING CURRENT DETECTION CIRCUIT
60... ARRAY PERIPHERAL CIRCUIT

(57) Abstract: [Problem] To achieve high noise resistance and to be able to specify a large number of substances and a large number of physical properties in a short period of time. [Solution] A semiconductor integrated circuit that has: a sensor array in which are arrayed sensor units that output electrical signals in response to sensing substances by means of a detection electrode; and an array peripheral circuit that processes the electrical signal outputted by each sensor unit. The sensor array combines at least two types of sensor units from among sensor units that are potential sensors that convert potential detected by the detection electrode to a current signal and output the current signal to the array peripheral circuit, sensor units that are current sensors that fix the potential of the detection electrode and output, to the array peripheral circuit, a current signal that corresponds to the current flowing in the detection electrode, and sensor units that are impedance sensors that output, to the array peripheral circuit, an alternating current signal detected by the detection electrode.

(57) 要約:

[続葉有]



【課題】対雑音性が高く、多数の物質や多数の物性の特定を短時間で実施できるようにすること。 【解決手段】検出電極により物質に感応して電気信号を出力するセンサユニットがアレイ配列されたセンサアレイと、各センサユニットの出力する電気信号を処理するアレイ周辺回路とを有する半導体集積回路である。センサアレイにおいて、検出電極により検出された電位を電流信号に変換してアレイ周辺回路に出力する電位センサとしてのセンサユニットと、検出電極の電位を固定し、検出電極に流れる電流に相当する電流信号をアレイ周辺回路に出力する電流センサとしてのセンサユニットと、検出電極により検出された交流電流信号をアレイ周辺回路に出力するインピーダンスセンサとしてのセンサユニットとの3種のセンサの内、少なくとも2種のセンサユニットを混在させた。

明 細 書

発明の名称：半導体集積回路

技術分野

[0001] 本発明は、半導体集積回路センサにより電気化学的に溶液内の物質の検出や、物質の物性を測定するための物質物性検出装置（以下、物性を検出する場合も含めて、単に、「物質検出装置」という。）としての半導体集積回路に関する。特に、検出される物質の一例として、DNA、タンパク質、細胞、バクテリア、ウィルス、グルコース等の生体分子、生体物質等を電位、電流、インピーダンスの変化として電気化学的に検出するための半導体集積回路に関する。

背景技術

[0002] 特定の生体分子や生体物質等、又は、それらの物性を検出する物質検出装置は、検出用分子と反応させることにより検出することが多い。例えば、分子が、特定の分子とのみ結合したり、特定の分子とのみ化学反応をおこすことを利用する。この場合、検出精度を向上するために抗体や酵素を介在させることが有効である。また、検出用分子との結合や化学反応を電気信号に変換するには、電位、電流、インピーダンスの変化を検出する電気化学計測法を用いることが多い（特許文献1、4など）。

また、下記特許文献2によると、電流で物質を検出する場合には定常値に安定するのに時間がかかるために、測定しないセルには一定の固定電圧を印加して、測定セルには固定電圧の印加を遮断して電流を検出することで、各セルの定常電流を高速に順次走査して検出することが行われている。

また、下記特許文献3によると、検出された電圧値を電流パルスに変換してそのパルス幅により物質を検出することが行われている。

[0003] その他の従来技術として、例えば、下記非特許文献1では、分子の結合の有無を電荷量の変化として電界効果型トランジスタのゲートを用いて検出する方法が記載されている。下記非特許文献2では、酵素反応を用いて、特定

の分子の濃度を酸化体と還元体の濃度比に転写し、酸化還元電位として電界効果型トランジスタのゲートを用いて検出する方法が記載されている。下記非特許文献3では、酵素反応を用いて、特定の分子の濃度を酸化還元電流として検出する方法が記載されている。下記非特許文献4では、特定のウィルスを電極上に設けた抗体により捕獲し、インピーダンスの変化として検出する方法が記載されている。

先行技術文献

特許文献

[0004] 特許文献1：国際公開WO2008/007716（US8,129,978 B2）

特許文献2：特許第5660533号公報

特許文献3：特開2015-210233

特許文献4：特許5540252

非特許文献

[0005] 非特許文献1：P. Bergveld, "Thirty years of ISFETOLOGY: What happened in the past 30 years and what may happen in the next 30 years," *Sensor and Actuators B* 88 (2003) pp. 1-20

非特許文献2：Y. Ishige, M. Shimoda, and M. Kamahori, "Extended-gate FET-based enzyme sensor with ferrocenyl-alkanethiol modified gold sensing electrode," *Biosens. Bioelectron.* 24 (2009) pp. 1096-1102

非特許文献3：H. Tanaka, P. Fiorini, S. Peeters, B. Majeed, T. Sterken, M. O. de Beeck, M. Hayashi, H. Yaku, and I. Yamashita, "Sub-microliter Electrochemical Single-Nucleotide-Polymorphism Detector for Lab-on-a-Chip System", *Japanese Journal of Applied Physics* 51 (2012) 04DL02

非特許文献4：Y. Ishige, Y. Goto, I. Yanagi, T. Ishida, N. Itabashi, and M. Kamahori, "Feasibility Study on Direct Counting of Viruses and Bacteria by Using Microelectrode Array," *Electroanalysis* 4(1) (20

12) pp. 131 139

非特許文献5: H. Anan, M. Kamahori, Y. Ishige, and K. Nakazato, "Redox-potential sensor array based on extended-gate field-effect transistors with π -ferrocenylalkanethiol-modified gold electrodes," *Sensors and Actuators B: Chemical*, 187, 254-261, 2013

非特許文献6: H. Komori, K. Niitsu, J. Tanaka, Y. Ishige, M. Kamahori, and K. Nakazato, "An Extended- Gate CMOS Sensor Array with Enzyme immobilized Microbeads for Redox-Potential Glucose Detection, " *BIOCA S* 2014

発明の概要

発明が解決しようとする課題

[0006] これら電位検出法、電流検出法、インピーダンス検出法は測定対象が異なり、どれか1つを検出するだけでは不十分なことが多い。一例として、DNAの配列を同定する場合、同一塩基が連続して配列しているホモポリマー領域では電流検出が、異なる塩基が配列している非ホモポリマー領域では電位検出が、精度を出すことができる。また、他の一例として、血液検査の項目である血球ヘモグロビン(Hb)は電流検出により、ヘモグロビンA1c(HbA1c)は電位検出により、高精度に測定でき、診断にはHbに対するHbA1cの比率が求められる。

更に、このような物質検出装置は多彩な物質の検出が可能であり、少数多品種となる。半導体集積回路のホトマスク代は、100nm以下のリソグラフィを用いた場合、1セットあたり1億円を超える。多様な用途に対し、個別に回路を設計していたのでは、チップの単価が高額になりすぎ、普及が限定される。物質検出装置の半導体集積回路においては、電位・電流・インピーダンスのセンサを統合した標準・汎用化が必要である。

しかしながら、従来は、電位検出用のセンサアレイとそのアレイ周辺回路とを集積化したチップ、電流検出用のセンサアレイとそのアレイ周辺回路とを集積化したチップ、さらには、インピーダンス測定用のセンサアレイとそ

の周辺回路とを、個別に設計して、個別のチップに集積していた。また、アレイ周辺回路は、各センサアレイの出力信号の種類が異なるため、それぞれに適したアレイ周辺回路を設計する必要があった。このため、製造コストが増大するという課題があった。また、各センサの出力の種類が一定ではないために、アレイ周辺回路もそれぞれのセンサから出力される周辺回路が必要であった。さらには、チップが異なることから、正確には、同一物質の同一部分での上記3種の測定が同時に実行できるものではなく、出力信号の比率（例えば、電位と電流との比率）が測定すべき特性値である場合に、必ずしも正確ではなかった。このように、従来技術では、高密度化と標準・汎用化を両立することができなかった。

そこで、本発明の目的は、センサユニットからの信号を統一し、センサアレイ周辺回路を統一することにより、高密度な電位・電流・インピーダンス統合型のセンサアレイを実現することにある。

課題を解決するための手段

- [0007] 上記課題を解決するための発明は、検出電極により物質に感応して電気信号を出力するセンサユニットがアレイ配列されたセンサアレイと、各センサユニットの出力する電気信号を処理するアレイ周辺回路とを有する半導体集積回路において、センサアレイにおいて、検出電極により検出された電位を電流信号に変換してアレイ周辺回路に出力する電位センサとしてのセンサユニットと、検出電極の電位を固定し、検出電極に流れる電流に相当する電流信号をアレイ周辺回路に出力する電流センサとしてのセンサユニットと、検出電極により検出された交流電流信号をアレイ周辺回路に出力するインピーダンスセンサとしてのセンサユニットとの3種のセンサ（すなわち、電位センサ、電流センサ、インピーダンスセンサ）の内、少なくとも2種のセンサユニットを混在させたことを特徴とする半導体集積回路である。
- [0008] 本発明は、センサによる検出値を電流の大きさとして、センサから出力するようにしたことが特徴である。そして、1チップ上に、電位センサ、電流センサ、インピーダンスセンサの内、少なくとも2種のセンサが混在してい

ることが特徴である。センサアレイ上の領域を2、3分割してそれぞれの領域にそれぞれの種類のセンサユニットを配置させても良い。また、電位センサ、電流センサ、インピーダンスセンサの内の2種、又は、3種のセンサを隣接させて1組センサとして、その1組センサをアレイ配列させることで、センサを混在させても良い。なお、電流センサとインピーダンスセンサとは、構造が同一であっても良い。すなわち、電流センサでインピーダンスセンサを兼用することも可能である。

[0009] 上記発明において、アレイ周辺回路は、センサアレイを行単位で、順次、選択走査し、選択されたセンサユニットからの電流信号を入力して、その電流信号を処理する回路とすることができる。このアレイ周辺回路もセンサアレイと合わせて1チップ上に集積されている。

また、センサアレイには電位センサと電流センサとが存在し、アレイ周辺回路は、電位センサの出力する電流信号と電流センサの出力する電流信号とを入力し、両電流信号に基づいて物質を測定する回路とすることができる。これにより、例えば、血球の同時測定により、検出電流に対する検出電位の比により血球ヘモグロビン中のヘモグロビンA1cの割合を測定することができる。

[0010] また、センサアレイにおいて、電位センサと電流センサとの少なくとも一方と、インピーダンスセンサとが存在しており、アレイ周辺回路は、電位センサの出力する電流信号と電流センサの出力する電流信号との少なくとも一方と、インピーダンスセンサの出力する交流電流信号とに基づいて物質を測定する回路としても良い。これにより、例えば、血球の同時測定により血球の全容積と、その容積に占めるヘモグロビン、ヘモグロビンA1c、グルコースなどの割合を測定することができる。

[0011] また、センサアレイには電位センサが存在し、該電位センサには消費電力の最大値を制御する消費電力制御回路を設けても良い。センサアレイは多数のセンサが存在し、検出用分子との反応は温度に敏感で回路の発熱を避けなければならないことから、省電力化は重要である。

また、アレイ周辺回路は、交流信号を直流信号に変換する検波回路と、検波回路の出力する電流を積分する電流積分回路と、電流積分回路の出力する電流積分信号をディジタル信号に変換するアナログ・ディジタル変換回路とを有する回路とすることができる。交流電流の検出が可能となり、特に、インピーダンスの測定が可能となる。

[0012] また、センサアレイには電位センサが存在し、該電位センサは、検出電極により検出された電気信号を出力するセンサトランジスタを有し、該センサトランジスタに電位検出範囲を定めるソース縮退用トランジスタを接続した構成としても良い。電位検出のダイナミックレンジを拡大することができる。

[0013] また、アレイ周辺回路は、検出電極と直接又は他の金属又は絶縁膜を介して接触する溶液の電界、温度を制御する回路を含む構成としても良い。

発明の効果

[0014] 本発明によると、センサにより検出した値を電流として信号を処理する回路に出力しているので対雑音性を高くすることができる。雑音レベルを電圧出力に比べて3桁ほど低減できる。また、1チップに、電位センサ、電流センサ、インピーダンスセンサの内、少なくとも2種を、センサアレイ上に混在させているので、測定物質の同一部分に対して、各種の物質や物性を短時間で同時に測定でき、得られる情報量が拡大する。また、各センサ出力を電流に統一し、センサアレイ周辺回路を統一することにより、高密度な電位・電流・インピーダンス統合型のセンサアレイを実現することができた。

図面の簡単な説明

[0015] [図1]本発明のプリント基板上に設けた半導体集積回路を示した図。

[図2]本発明の1センサユニットの構成図。

[図3]本発明の実施例1の半導体集積回路のチップ写真。

[図4]本発明の実施例1の半導体集積回路の回路構成とインターフェース回路を示す図。

[図5]本発明の実施例2の半導体集積回路のチップ写真。

[図6]本発明の実施例2の半導体集積回路のチップにおいて電位、電流、インピーダンス計測を統合する方法を示した概念図。

[図7]本発明の実施例2の半導体集積回路の構成を示す図。

[図8]本発明の実施例2の半導体集積回路を構成する電位センサセルの回路図。

[図9]本発明の実施例2の半導体集積回路を構成するセンサセルのバイアス回路図。

[図10]本発明の実施例2の半導体集積回路を構成する電位センサセルの電流電圧特性を示す図。

[図11]本発明の実施例2の半導体集積回路を構成する電流センサセルの回路図。

[図12]本発明の第2の半導体集積回路のアレイ周辺回路で用いられる電流検出部。

[図13]本発明の実施例2の半導体集積回路のアレイ周辺回路で用いられるミキサ回路図。

[図14]本発明の実施例2の半導体集積回路の各要素回路を接続した図。

[図15]本発明の実施例3の半導体集積回路のチップ写真。

[図16]本発明の実施例3の半導体集積回路を用いて温度を制御した図。

[図17]本発明の実施例3の半導体集積回路の構成を示す図。

符号の説明

[0016] 1 …プリント基板 2 …半導体集積回路チップ 3 …シリコーン・ペースト
4 …金電極 5 …ポリイミド 6 …マイクロ流路 7 …PDMS 8 …自己組織化単分子膜 9 …検出用分子 10…ビーズ 11…検出対象分子 12…センサアレイ 13…電位検出センサセル回路 14…出力バッファ 15…校正用切り替えスイッチ 16… Yデコーダ 17…ヒーター 18…温度計
19…アドレスバッファ 20…積分処理部 20a …ミキサ 20b …電流積分回路 21a …アナログーデジタル変換回路 21…信号出力部 21b …パラレル入カーシリアル出力シフトレジスタ 22…温度計のプリアンプ 23…セン

サセル 23a …電位センサセル 23b …電流センサセル 23c …インピーダンスセンサセル 24…クロック発生回路 25…電位検出センサセル回路 25a 25b 25c …センサ回路 26…キャパシタ 27…キャパシタ放電スイッチ 28 …オペアンプ 29…キャパシタ放電用電流源 30…サンプル・ホールド切り替えスイッチ 31…交流信号源 32…位相シフター 33, 34, 35 …インバータ回路
36… 電圧印可用セルおよびセンサセルのアレイ 37…電圧印可用電極 38 …電圧保持回路 39…バッファ 40…電圧電流変換回路 50…電圧固定電流検出回路 60…アレイ周辺回路 61a …電流受信部 61b …基準受信部 80 …Si基板 81…ソース領域 82…ドレイン領域 83…ゲート 84…配線層 85…絶縁層 86…トレンチ MaNb (a, b は数字) …NMOS型電界効果型トランジスタ MaPb (a, b は数字) …PMOS型電界効果型トランジスタ

発明を実施するための最良の形態

[0017] 以下、本発明を望ましい実施の形態に基づいて説明する。本件発明は、以下の実施例に限定されるものではない。

実施例 1

[0018] 図1に、半導体集積回路センサにより構成された物質検出装置の例を示す。プリント基板1の上に7.5mm 角の半導体集積回路チップ2をダイボンディングし、ワイヤボンディングにより電氣的接続をした後、ワイヤ部分をシリコーン・ペースト3で封止する。半導体集積回路チップ2の表面に血液や唾液、採取水等を流し、生体物質を半導体基板に集積されたセンサ回路により計測する。半導体集積回路チップ2は数千から数千万のセンサセルを含み、数千から数千万の検出を同時並行的に行う。例えば、ウィルスの塩基数は数百万で構成されており、数千万のセンサセルで同時並行的に塩基を検出することにより10分でウィルスの全遺伝子情報を得ることができる。

[0019] 図2は本装置のセンサユニットの構成を示し、その装置を用いた生体物質の検出の1例を示した図で、図2(A)は1つのセンサセルの断面模式図、図2(B)は2次元アレイ配列された複数のセンサセルの平面顕微鏡写真である

。半導体集積回路チップ2 には電子回路が形成され、最上層の配線層には検出電極である金電極4 が形成される。80はS i 基板、81はソース領域、82はドレイン領域、83はゲートで、これらにより電界効果トランジスタ（以下、「FET 」という）が構成されている。84は金電極4 とゲート83とを接続する配線層、85は絶縁層である。金はイオン化傾向が低く、溶液に接しても安定な金属である。なお、電極の金属は金以外であっても良い。基板表面は保護膜としてポリイミド5 およびSU-8（ネガティブフォトリソグレイスの一種であり、以下、単に、「SU-8」という）から成るマイクロ流路6 が設けられ、その上に比較的大きな流路を形成したポリジメチルシロキサン「PDMS」 7が密着される。

[0020] 金電極4 の汚染を防ぐため、金電極4 上に自己組織化単分子膜8 を設ける。SU-8から成るマイクロ流路 6によりセンサ上にトレンチ86を形成し、酵素や抗体、プライマー等の検出用分子9 を直径10ミクロン程度のビーズ10に固定し、トレンチ86内に入れる。調べたい検体11はビーズ上の検出用分子9 と化学反応を起こし、その結果を電位の変化としてFET により検出する。ビーズ10が金電極4 を覆うと化学反応物質が金電極4 に供給されなくなる弊害がある。これを避けるために、図2 (A) 、(B) に示すように、トレンチ86の開口面に垂直な中心軸と金電極4 の面に垂直な中心軸とが一致しないように、トレンチ86と金電極4 の配置をずらしている。

[0021] この構成を用いて血液中のグルコースを酸化還元電位により検出した結果が、本発明者らにより非特許文献5 および非特許文献6 に報告されている。そこでは検出用分子9 としてヘキソキナーゼ(hexokinase)、グルコース-6-リン酸デヒドロゲナーゼ(Glucose-6-phosphate dehydrogenase) 、ジアホラーゼ(Diaphorase)の 3酵素が1つのビーズにアビジン-ビオチン結合を用いて固定され、自己組織化単分子膜8 として 11-フェロセニル-1- ウンデカンチオール(11-FUT)を用いている。

[0022] 図3 は、半導体集積回路チップ2 上に設けられたセンサアレイ12を示す写真である。図3 (B) はセンサアレイ12の1 部を拡大した顕微鏡写真であり、

セル毎に、金属電極4 が存在する。この回路では64x64 個のセンサが2 次元アレイ配設され、同時並行して4096種類のバイオ反応による電位の変化を検出することができる。バイオ反応に伴い金電極4 上の電位が変化し、この変化から生体分子を検出する。この例ではセンサセルは60um x 60um 、金電極の開口部は20um x 20um の大きさを持つ。

[0023] 図4 は、半導体集積回路チップ2 と外部インターフェース回路の構成を示す。図4 において、2 は半導体集積回路チップ、4 は金電極、13は電位センサセル回路(電位センサ)、14は出力バッファ、15は校正用切り替えスイッチである。13には特許文献1 の電位検出型センサと、電流検出センサ又はインピーダンスセンサとが用いられる。信号はバッファ回路14を通して出力しているが、バッファ回路以降の閾値ばらつき等による誤差を補正するため、スイッチ15を通して外部から電圧を加えてその結果を測定し校正する。これにより、誤差を5mV から0.5mV 以下の1/10以下に低減している。

実施例 2

[0024] 図5 は電位、電流、インピーダンスの変化を同時に検出するセンサアレイ12を集積した半導体集積回路チップ2 の写真である。実施例2 の装置は、全体構成は、図1、2 と同一である。図5 において、16はセンサアレイ12の1 行を選択するY デコーダ、17は半導体集積回路チップの温度を変えるヒーター、18はチップの温度を測る温度計、19はアレイの1 行を選択する場所を記憶しておくアドレスバッファ、20はセンサセルからの電流信号を外部から入力される交流信号とミキシングするミキサ20a 及びそのミキサ20a の出力を積分する電流積分回路20b とから成る積分処理部である。21は電流積分回路から出力されたアナログ信号をデジタル信号に変換するアナログーデジタル変換回路21a とデジタル信号を外部に順次送るためのパラレル入力シリアル出力シフトレジスタ21b(以下、「パラシリ変換回路」という) から成る信号出力部、22は温度計18の出力を増幅するプリアンプ、23はセンサセル、24はクロック発生回路である。アレイ周辺回路60(図6) は、Y デコーダ16、アドレスバッファ19、ミキサ20a と電流積分回路20b とから成る積分処理部

20、アナログーデジタル変換回路21a とパラシリ変換回路21b から成る信号出力部21、クロック発生回路24などで構成されている。

[0025] 半導体基板には電位、電流、インピーダンスを検出するセンサセル23が、 32×32 の1024個の2次元アレイ配列されている。電位センサである電位センサセル23a、電流センサである電流センサセル23b、インピーダンスセンサであるインピーダンスセンサセル23c が隣接されて、2次元アレイ配列されている。ただし、インピーダンスセンサセル23c は交流電流を検出するので、本実施例では、電流センサセル23b はインピーダンスセンサセル23c を兼用している。したがって、ある特定の電流センサセル23b は電流を検出し、他のある特定の電流センサセル23b はインピーダンスセンサセル23c となり、インピーダンスを測定する。勿論、インピーダンスセンサセル23c を電流センサセル23b と構造の異なるセンサセルとして別に独立して設けても良い。また、センサアレイ12の周辺部に、1行につき1つのYデコーダ16が、1列につき上下2つの積分処理部20、信号出力部21とが集積されている。更に、配線（ヒータ）17、温度計18、温度計のプリアンプ22により、基板の温度を室温から120℃まで設定することができる。

[0026] 化学反応の時間は通常数ミリ秒の長さで、これは集積回路の処理時間の6桁長い。検出時間を高速に行う利点はなく、長い時間を有効に使って精度を向上させることが有効である。精度を向上させる方法として、単発の信号を用いるのではなく、積算した信号を用いて信号を平均化する。電流は電荷量の時間微分であるので、キャパシタに電荷として蓄えることにより、電流の積算を行うことができる。電位を積算するには、一旦、電流に置き換え、キャパシタに電荷として蓄える。

[0027] 図6は、図5の電位、電流、インピーダンスの検出回路に関するブロック図である。図6において、電位センサセル23a は検出電位を電流に変換する電圧電流変換回路40を有し、電流センサセル23b とインピーダンスセンサセル23c は、電圧固定電流検出回路50を有している。アレイ周辺回路60はミキサ20a、電流積分回路20b、アナログーデジタル変換回路21a、パラシリ

変換回路21b とを有している。電圧電流変換回路40及び電圧固定電流検出回路50の出力は共に電流信号としてアレイ周辺回路60に入力される。インピーダンスセンサセル23c の出力するインピーダンス検出信号は交流電流であり、ミキサ20a により平滑化される。その後段の電流積分回路20b はローパスフィルタの役割をする。電位は各センサセル23内で電流に変換してアレイ周辺回路60で積算する。この構成をとることにより、電位、電流、インピーダンスの信号を1つのアレイ周辺回路60で処理することができる。

なお、ミキサ20a はインピーダンスの検出において、交流信号を平滑化して直流信号に変換するもので、電位検出、電流検出においては、交流信号源31の周波数を0Hz、すなわち定電圧源とする。あるいは数Hzから数kHz の低周波信号を与え、ロックインアンプとして用い、雑音を低減することもできる。

[0028] 図7に半導体集積回路の構成を示す。図5、6で説明した回路と同一の回路は同一符号が付されている。電位センサセル23a のセンサ回路25a は次に述べる電圧電流変換回路（開路電圧センサ）であり、電流センサセル23b のセンサ回路25b とインピーダンスセンサセル23c のセンサ回路25c は、電圧固定電流検出回路（閉路電流センサ）である。検出信号はアナログ→ディジタル変換回路21a、パラシリ変換回路21b を介して、シリアルディジタル信号として外部に出力される。アナログ→ディジタル変換回路21a としては、例えばデュアルスロープ型や電流モード・デルタ・シグマ方式等を用いる。

[0029] 図8は電圧電流変換型の電位センサセル23a の回路図であり、定電圧Bpp, BBpは図9のセルバイアス回路により供給される。図8の電位センサセル23a の回路に流れる最大電流は、図9の定電圧Bnにより決まる。図9の出力Bpは次段のセルバイアス回路のBnに接続することにより、設定値を伝えることができる。Bnを次段のBnと接続する構成では配線による電圧降下により誤差が生じるが、このように電流として伝えることにより、正確に設定値を伝えることができる。

[0030] 図8では、検出電圧の範囲を3倍に広げるため、2段のソース縮退トラン

ジスタ（ダイオード）M23N2, M23N3, M23N4, M23N5を設けている。トランジスタM23N1 のゲートに金電極4（検出電極）の電位（ V_{in} ）が印加される。この検出電位 V_{in} は、トランジスタM23N1, M23N2, M23N4 に流れるドレイン電流に変換される。このような構成をとることにより、負荷電流によりソース電位が上昇して、電圧に対する感度が $1/3$ に低減され、検出電圧の範囲を3倍に拡大させている。

[0031] トランジスタM23N7 のゲートは、トランジスタM23N6 のソースに接続されており、トランジスタM23N6 のゲートは、トランジスタM23N7 のドレインに接続されている。トランジスタM23N7 はトランジスタM23N1 を飽和領域に保つために、トランジスタM23N6 はトランジスタM23N7 を飽和領域に保つためのトランジスタである。この回路の特長は入力電圧 V_{in} が大きくなっても、トランジスタM23P1, M23P4, M23N6, M23N1, M23N2, M23N4のカスコード接続から成る電流検出回路を流れる電流が、トランジスタM23P2, M23P5, M23N7, M23N3, M23N5 のカスコード接続から成る電流制限回路を流れる電流 I_{ss} 以上にはならないことである。電流制限回路を流れる電流 I_{ss} は定電圧 B_n (B_n により決定される B_{pp} , B_{Bp})により決定され、その電流 I_{ss} によりトランジスタM23N3, M23N5のゲートーソース間電圧 V_{GSs} が定まる。検出電位 V_{in} が $3V_{GSs}$ より大きくなるとM23N1 が線形領域（トライオード領域）に入るため、トランジスタM23P1, M23P4, M23N6, M23N1, M23N2, M23N4の電流検出回路を流れる電流は I_{ss} を超えることはない。

[0032] これにより定電圧 B_n により回路の消費電力の上限を設定できる。バイオ反応は温度に敏感であり、半導体集積回路の消費電力が大きいと発熱し、温度を上昇させ、正確に生体分子の量を同定することができなくなる。温度上昇を無視できる半導体集積回路の消費電力は $1\text{mW}/\text{cm}^2$ 以下であり、千のセンサセルを集積した場合、1つのセンサセルに流せる電流を $1\mu\text{A}$ 以下に制限する必要がある。

[0033] 図8において、BCは電位センサセル23a の出力端子でアレイ周辺回路60の入力端子に接続される。アレイ周辺回路60により端子BCの電圧はGND と同一

の電圧に保たれる。トランジスタM23P7 とトランジスタM23N8 は一方がオンの場合には他方はオフとなるようにそれぞれのゲート電圧により制御される相補形の出力回路である。端子BCからの出力信号は検出電位が電流に変換された電流信号である。電位センサセル23a からの電流を読む場合には、トランジスタM23P7 をオンに、トランジスタM23N8 をオフにする。電位センサセル23a の電流を読まない場合には、トランジスタM23P7 をオフに、トランジスタM23N8 をオンにすることで、トランジスタM23P6 のドレイン電圧が常にGND の電圧に保たれるようにする。このようにして、電圧を常に一定に保つことにより、雑音低減と高速化を図っている。

[0034] 図10は図8、9の回路の電流電圧特性の測定結果である。 I_{BC} は電位センサセル23a の出力端子BCの電流、 I_{DD} は回路全体に流れる電流である。a, b, c, d, e, f はそれぞれ端子Bnの電圧2V, 1.8V, 1.6V, 1.4V, 1.2V, 1Vに対応している。端子Bnの電圧を1.6Vに設定することにより2V近い広い検出範囲を得るとともに、検出電位 V_{in} が高くなっても回路の電流 I_{DD} に2 μ A の上限を設定することができる。

[0035] 電圧電流変換回路40ではトランジスタの閾値ばらつきの影響を受ける。閾値のばらつきを校正するため、図8の回路においてトランジスタM23N9 を設けて、検出電位 V_{in} が入力されない状態で、基準電圧BSをトランジスタM23N1 に印加して、電位センサセル23a の出力電流BCの較正ができるようにしている。

[0036] 図11は電位を固定した状態で電流を検出する電圧固定電流検出回路50の回路図である。電流センサセル23b 又はインピーダンスセンサセル23c の検出金電極4 からの検出電流は端子 I_{in} から入力される。端子 I_{in} に流れる電流は、トランジスタM26P1, M26P5, M26N1 のカスコード接続回路を流れ、カレントミラーM26P1, M26P5, M26P2, M26P3により、出力端子BCを通してアレイ周辺回路60に電流として伝えられる。トランジスタM26P3, M26P4, M26P7, M26P8, M26N8, M26N9, M26N4, M26N7は作動アンプを構成している。差動回路の一方のトランジスタM26N9 のゲートには金電極4(端子 I_{in})が接続され、他方

のトランジスタM26N8 のゲートには基準電圧GND が入力している。トランジスタM26N9 のドレインは、カレントミラー回路のトランジスタM26N1 のゲートに接続されている。この差動アンプにより、端子I_{in} と端子GND の電圧差を増幅して、ソースフォロワとして働くトランジスタM26N1 に負帰還をかけることにより、金属電極4(端子I_{in})の電圧が一定に固定される。

[0037] この電流センサセル23b 又はインピーダンスセンサセル23c から出力される電流信号BCを入力するアレイ周辺回路60の電流受信部61a を図12に示す。入力端子I_{in} が図11の電圧固定電流検出回路50の出力端子BCに接続されている。図12の回路により、電流受信部61a の端子I_{in} の電位を固定した状態で電流を移す端子out の電位を得ている。

[0038] 図13は電流のミキサ回路20a である。端子Q と端子Q_bには、交流信号源31の出力信号が位相シフター32、インバータ33、34、35により成形されて得られる方形波が入力しており、相互にH、L が反転した信号が入力している。端子inは図12の出力端子out に接続されている。トランジスタM28P1、M28P3のカスコード接続回路を流れる電流と、トランジスタM28P2、M28P4のカスコード接続回路を流れる電流との差と、端子Q に入力される信号との積の電流を端子I_{out}に出力する。端子Q の電圧はロジック信号でH、Lの2 値をとり、端子Q_bの電圧は端子Q の電圧の反転信号である。端子Q の電圧がH のときにはトランジスタM28N2、N28N3がオン、トランジスタN28N1、N28N4がオフとなり、端子inの信号に対応した電流がトランジスタM28N6 に、端子ref の信号に対応した電流がトランジスタM28N5 に流れ、差分電流が端子I_{out}に出力される。端子Q の電圧がL のときには端子I_{out}に流れる電流が反転する。端子inに入力される信号と同じ周期のパルス信号を端子Q に入力させることにより端子I_{in} (図11、図12) から入力される信号の全波整流信号を出力することができる。また、端子Q の電圧の位相を変えることにより、端子I_{in} からの入力信号の振幅と位相を検出することができる。

[0039] また、この回路は端子inの信号に対応した電流と端子ref の信号に対応した電流の差分をとるため、共通に入る雑音を削減することができる。端子Q

の信号はロジック信号であるため振幅が大きくクロックフィールドスルーの影響が大きい。これを緩和するため、カスコード・トランジスタM28P1, M28P2および折り返しカスコード接続M28P5, M28P6, M28P7, M28P8, M28N5, M28N6, M28N7, M28N9 のオペレーショナル・トランスコンダクタンス・アンプの構成をとる。

- [0040] 図14は図8の電圧電流変換回路40、図11の電圧固定電流検出回路50、図12の電流受信部61aと、それと同一回路で端子I_{in}から基準値を入力して、端子outから基準出力refを出力する基準受信部61bと、図13のミキサ20aとを接続した回路図である。電流センサセル23b又はインピーダンスセンサセル23cの出力電流、すなわち、電圧固定電流検出回路50の出力電流は、電流受信部61aにより電圧に変換されて、ミキサ20aに入力され、ミキサ20aの出力が電流積分回路20bに出力される。電流積分回路20bは、オペアンプ28と負帰還回路に挿入されたキャパシタ26と、スイッチ27、30を有している。これにより検出電流は、キャパシタ26に電荷として蓄えられる。
- [0041] キャパシタ26の両端の各電圧は、回路上、特定の電圧範囲しかとることができないため、積算をするには、キャパシタ26の端子電圧が設定範囲を超えたときに放電し、放電回数を記録する必要がある。キャパシタ26を放電するには、スイッチ27を切り替えてオペアンプ28の負入力端子を定電流源29に接続し、キャパシタ26の電荷を引き抜く。スイッチ30は、測定終了時に、端子I_{out}をGND側に接続してオペアンプの出力電圧をホールドするためのものである。
- [0042] オペアンプ28の動作電圧は有限であり、オペアンプ28の出力電圧の上限と下限を設定し、上限もしくは下限に達したときに、キャパシタ26の電荷を放電するとともに、その放電回数をカウントすることにより、電流検出のダイナミックレンジを大きくすることができる。

また、図5の半導体集積回路はセンサアレイ12の上下にミキサ20a、電流積分回路20b、アナログーディジタル変換回路21aとパラシリ変換回路21bとを配している。これにより、片方が検出信号を出力している間に片方が信

号を積算することができ、積算時間を長くとることが可能になる。

実施例 3

- [0043] 実施例 2 は、電位、電流、インピーダンスの変化により生体物質を検出する半導体集積回路である。実施例 3 は、以下のように、生体物質の制御も半導体基板上で行うようにできる構造を有している。図 15 は、実施例 3 の半導体集積回路を示した写真である。センサアレイ上の任意の場所において、予め記憶された任意の電位を、センサの検出電極に印可することができる。温度制御と電気泳動により生体物質を制御しながら電気化学計測をおこなうことができる。
- [0044] 温度により PCR（ポリメラーゼ連鎖反応）にみられるように分子の増幅を行うことができる。また、検出信号の精度を高めるには温度の制御が有効である。サンプル溶液とサンプル洗浄液を交互に半導体基板上に供給した場合、2つの溶液に温度差があると、温度差による信号の変化が加わることになる。これを除去するには、測定前にチップ上で溶液の温度を一定にすることが有効である。図 16 は半導体基板上のヒーター 17 と温度計 18 を用いて基板上の温度を制御した結果を示す。実際の温度は測定温度に正確に追従できており、温度が正確に制御できている。
- [0045] 図 17 は図 15 の半導体集積回路の構成を示した図である。電圧保持回路 38 に保持された電位が電圧印加用電極 37 に印可される。電圧保持回路 38 はサンプル・ホールド回路からなり、1pF のキャパシタを用いて、おおよそ 10 秒間、電位を保持することができる。電圧保持回路 38 は、長時間、電位を保持するには、リフレッシュ動作を行い、サンプリング時に電位が変化しないようにマスター・スレーブ構成をとることが有効である。
- [0046] 電圧保持回路 38 の電位は、X 方向のアドレスを指定する X address を制御することで電圧バッファ(voltage buffer) 39 に一列分逐次記憶された後、Y address で指定した列に移される。これにより、アレイのすべての検出電極 4 に任意の印可電圧を設定することができる。
- [0047] 生体分子の分析において電気泳動は標準的に用いられている方法であるが

、10cmの距離に1000V 近い電圧を印可して行う。これを半導体基板で行う場合、電極距離は100 μm に縮小され、同じ電界を得るのに1Vの低電圧で済む。サンプル・ホールド回路により電位を保つには光電流を抑える必要があり、遮光環境が必要で、光学的検出法を用いることができない。このため生体物質を検出するには、電氣的検出法しか用いることができず、半導体集積回路上には、電位を検出する電極4 と電位検出センサセル13が設けられている。センサ回路は図5 で用いた電位、電流、インピーダンスを統合することも可能である。

産業上の利用可能性

[0048] 本発明は、多種類の物質やその物性を短時間で同時に測定できる物質測定装置に応用できる。

請求の範囲

- [請求項1] 検出電極により物質に感応して電気信号を出力するセンサユニットがアレイ配列されたセンサアレイと、各センサユニットの出力する電気信号を処理するアレイ周辺回路とを有する半導体集積回路において、
- 前記センサアレイにおいて、
- 前記検出電極により検出された電位を電流信号に変換して前記アレイ周辺回路に出力する電位センサとしてのセンサユニットと、
- 前記検出電極の電位を固定し、前記検出電極に流れる電流に相当する電流信号をアレイ周辺回路に出力する電流センサとしてのセンサユニットと、
- 前記検出電極により検出された交流電流信号を前記アレイ周辺回路に出力するインピーダンスセンサとしてのセンサユニットと
- の3種のセンサの内、少なくとも2種のセンサユニットを混在させた
- ことを特徴とする半導体集積回路
- [請求項2] 前記アレイ周辺回路は、前記センサアレイを行単位で、順次、選択走査し、選択されたセンサユニットからの前記電流信号を入力して、その電流信号を処理する回路であることを特徴とする請求項1に記載の半導体集積回路。
- [請求項3] 前記センサアレイには前記電位センサと前記電流センサとが存在し、
- 前記アレイ周辺回路は、前記電位センサの出力する電流信号と前記電流センサの出力する電流信号とを入力し、両電流信号に基づいて前記物質を測定する回路であることを特徴とする請求項1又は請求項2に記載の半導体集積回路。
- [請求項4] 前記センサアレイにおいて、前記電位センサと前記電流センサとの少なくとも一方と、前記インピーダンスセンサとが存在しており、

前記アレイ周辺回路は、前記電位センサの出力する電流信号と前記電流センサの出力する電流信号との少なくとも一方と、前記インピーダンスセンサの出力する前記交流電流信号とに基づいて前記物質を測定する回路であることを特徴とする請求項 1 又は請求項 2 に記載の半導体集積回路。

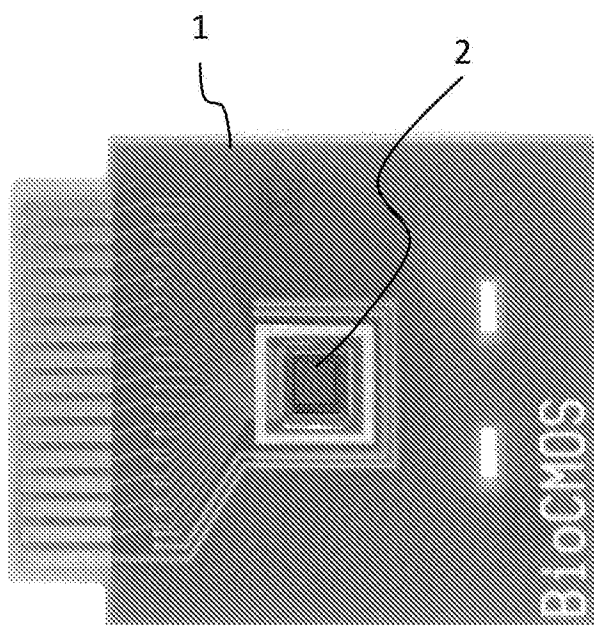
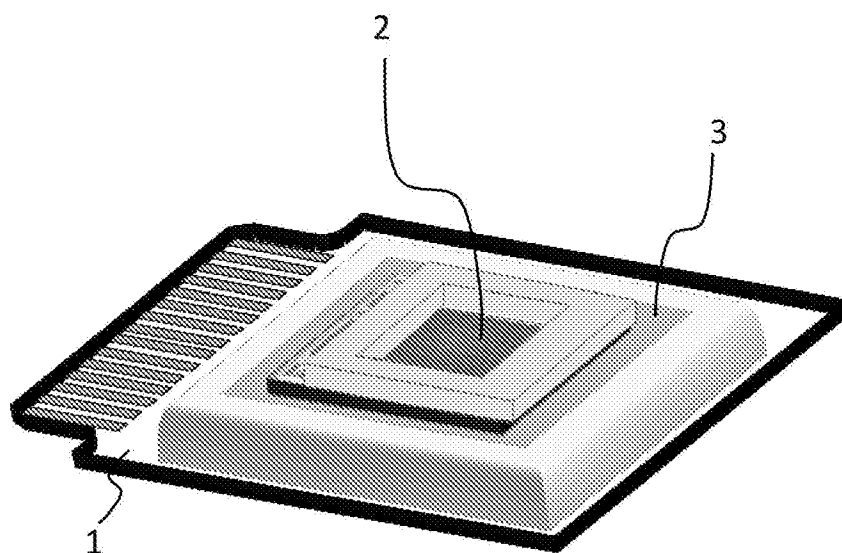
[請求項5] 前記センサアレイには電位センサが存在し、該電位センサには消費電力の最大値を制御する消費電力制御回路を有することを特徴とする請求項 1 乃至請求項 4 の何れか 1 項に記載の半導体集積回路。

[請求項6] 前記アレイ周辺回路は、
交流信号を直流信号に変換する検波回路と、
検波回路の出力する電流を積分する電流積分回路と、
電流積分回路の出力する電流積分信号をデジタル信号に変換するアナログ・デジタル変換回路と
を有することを特徴とする請求項 1 乃至請求項 5 の何れか 1 項に記載の半導体集積回路。

[請求項7] 前記センサアレイには電位センサが存在し、該電位センサは、前記検出電極により検出された電気信号を出力するセンサトランジスタを有し、該センサトランジスタに電位検出範囲を定めるソース縮退用トランジスタを接続したことを特徴とする請求項 1 乃至請求項 6 の何れか 1 項に記載の半導体集積回路。

[請求項8] 前記アレイ周辺回路は、前記検出電極と直接又は他の金属又は絶縁膜を介して接触する溶液の電界、温度を制御する回路を含むことを特徴とする請求項 1 乃至請求項 7 の何れか 1 項に記載の半導体集積回路。

[図1]

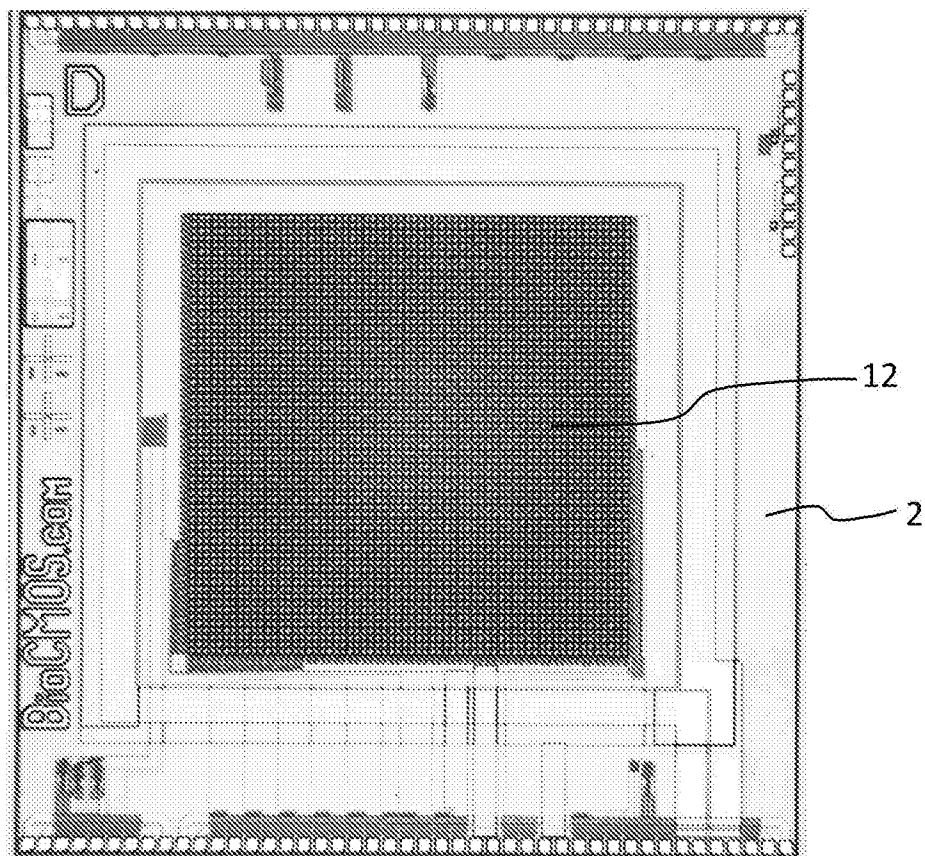


A detailed cross-sectional diagram of a magnetic disk assembly. At the top, a base plate (7) supports two vertical pillars (6). A central hub (9) is mounted on the pillars, with a circular disk (8) attached to its outer edge. The disk has a textured surface (10) and a central hole (11). Below the disk, three small cylindrical components (labeled Fe) are positioned. The entire assembly is housed within a complex support structure (4) which includes various layers and components labeled 5, 84, 83, 80, 81, 82, 85, and 86. Arrows indicate rotational movement around the central axis.

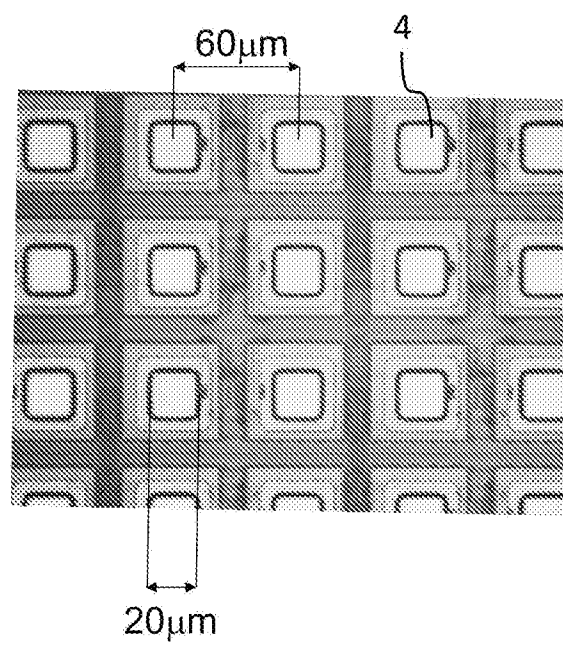
(B)

[図3]

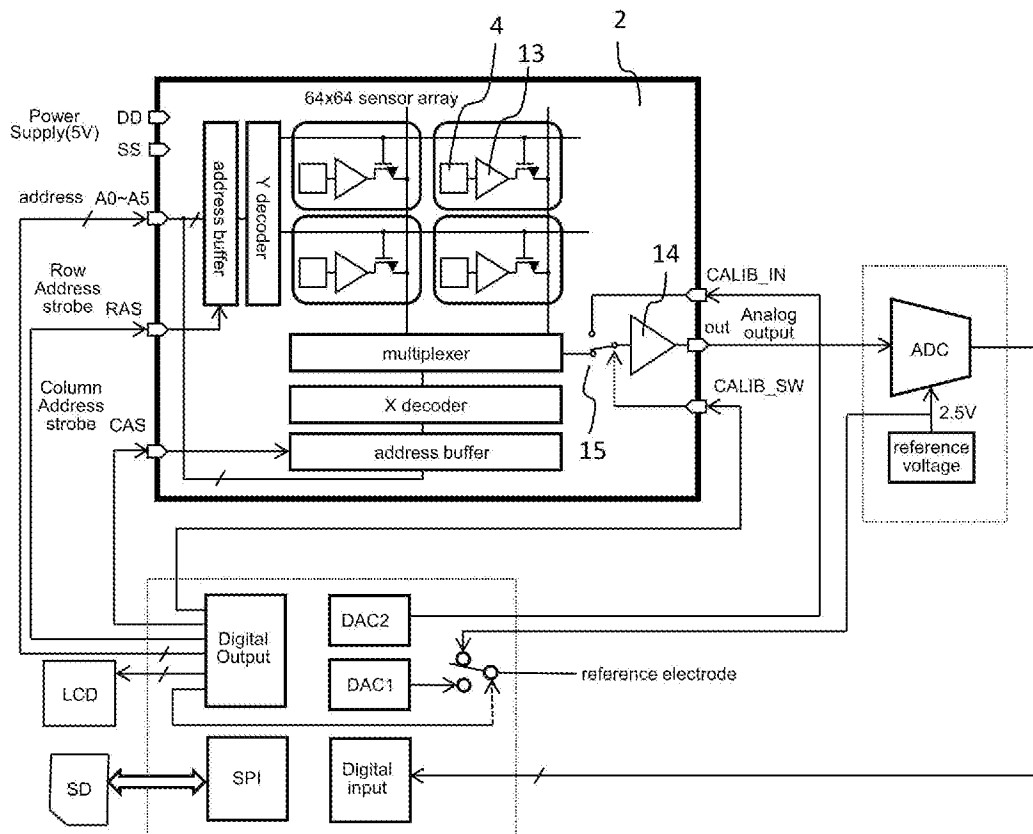
(A)



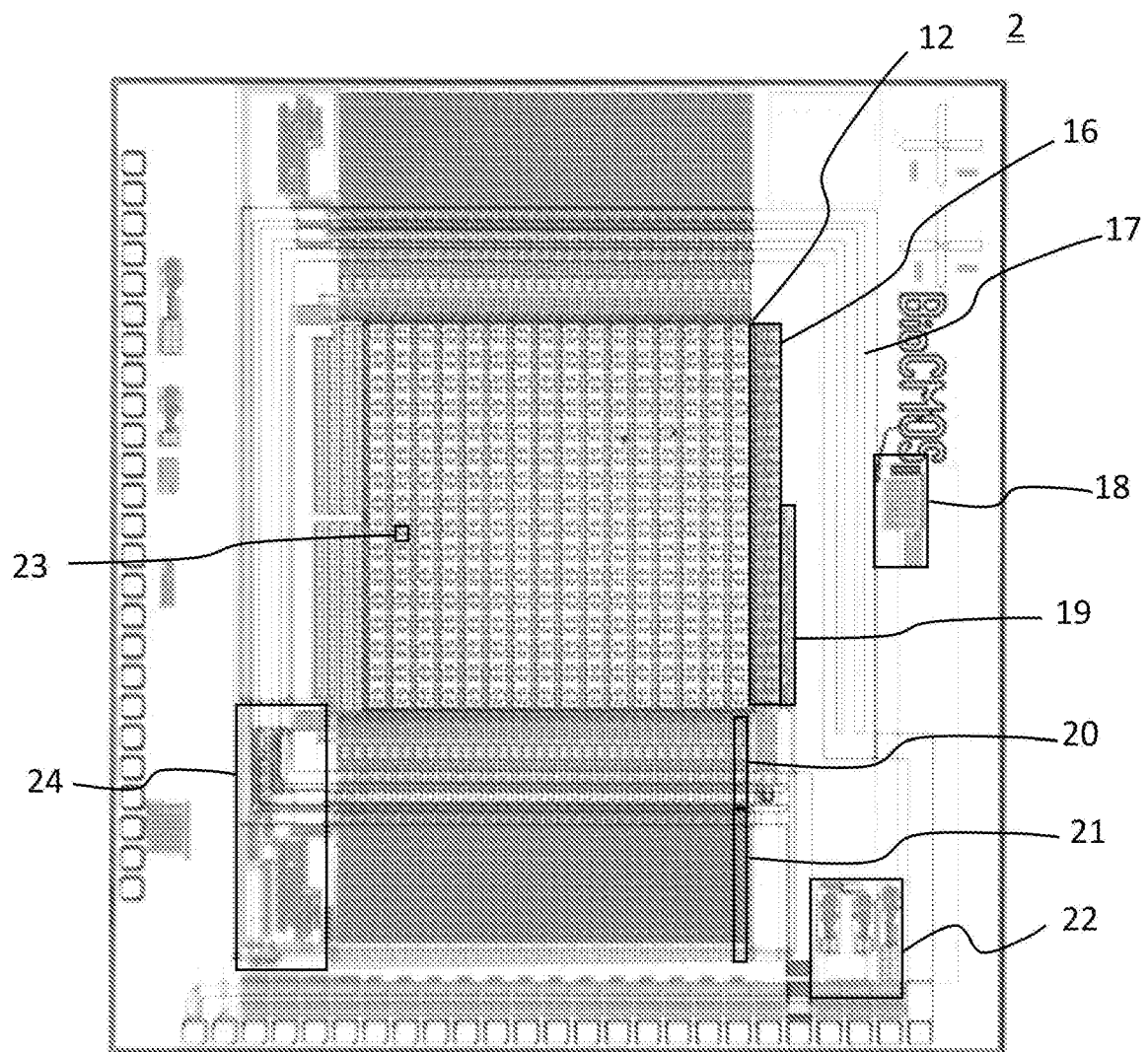
(B)



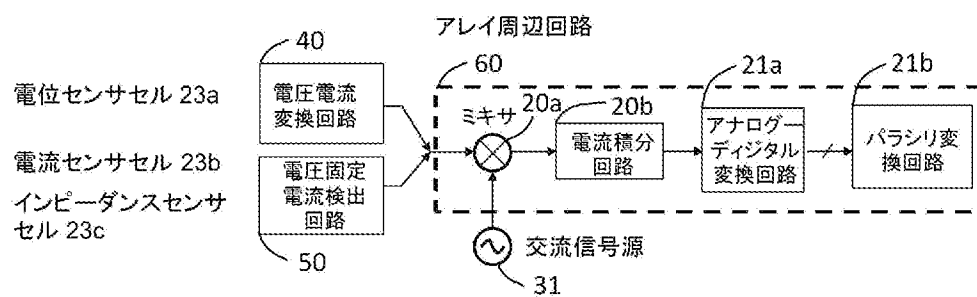
[図4]



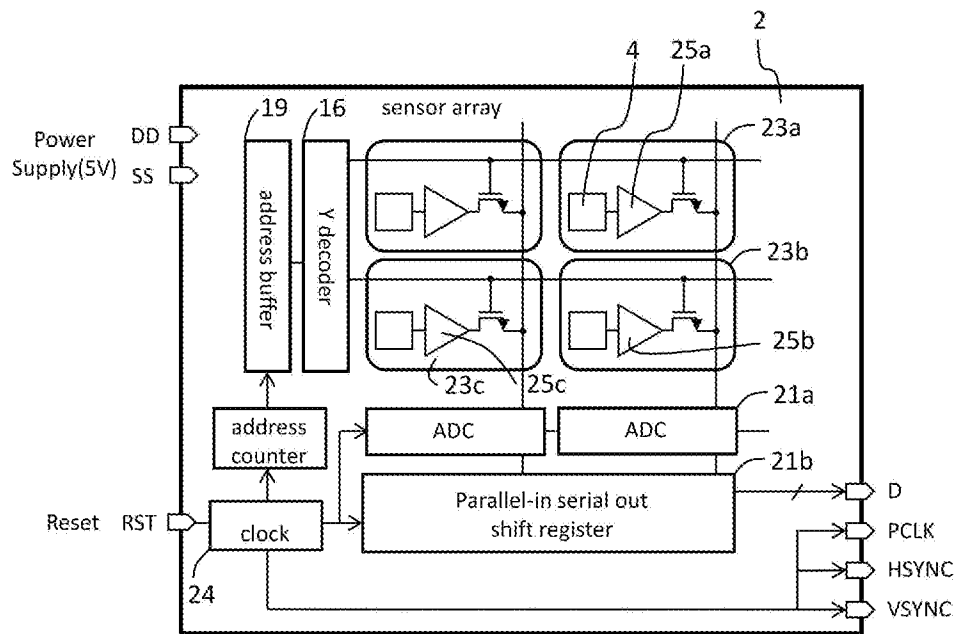
[図5]



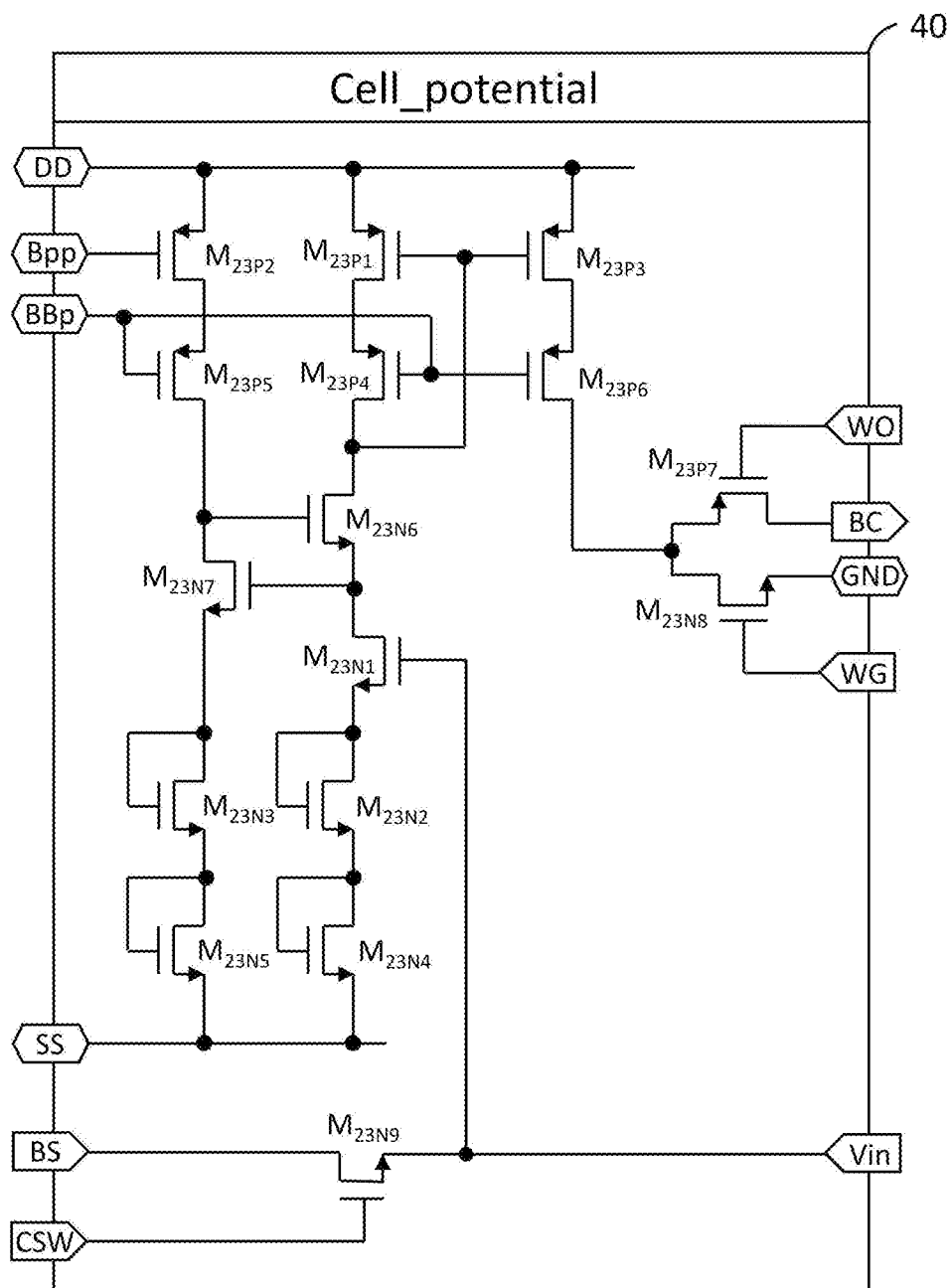
[図6]



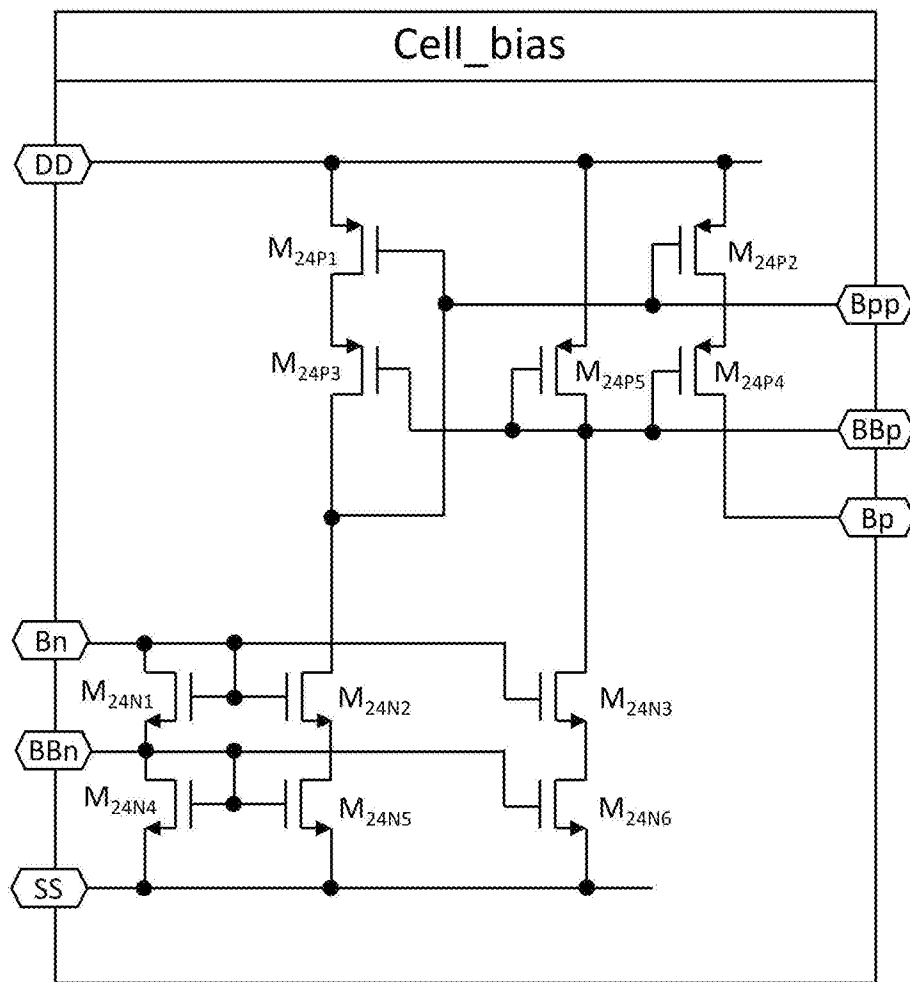
[図7]



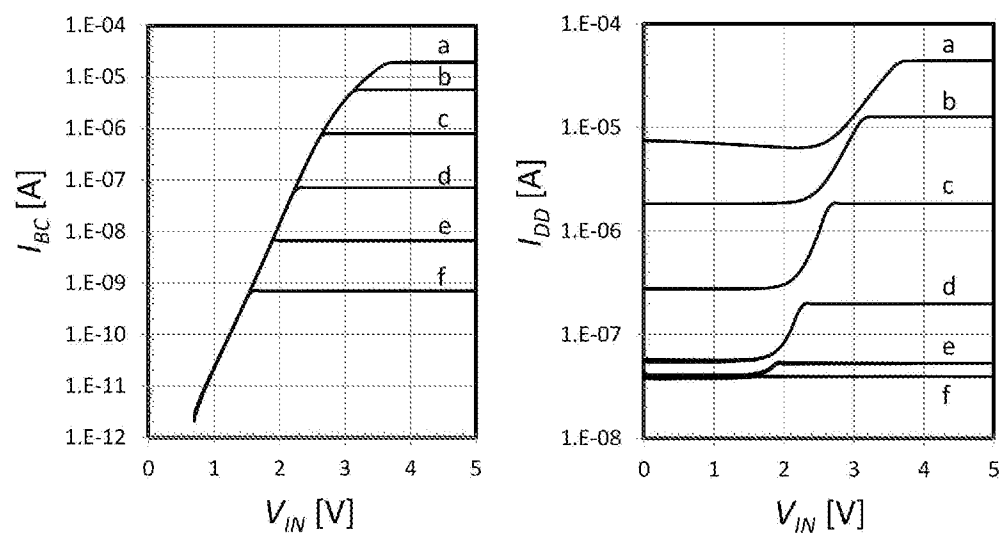
[図8]



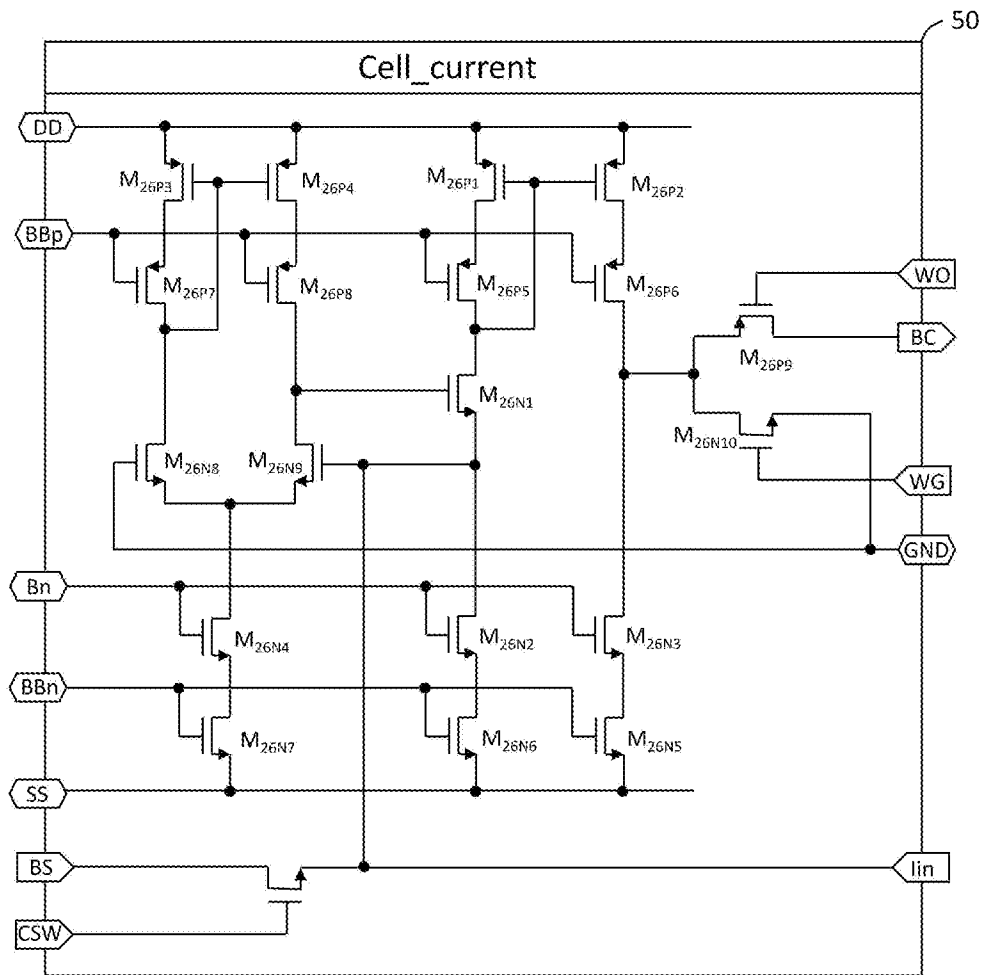
[図9]



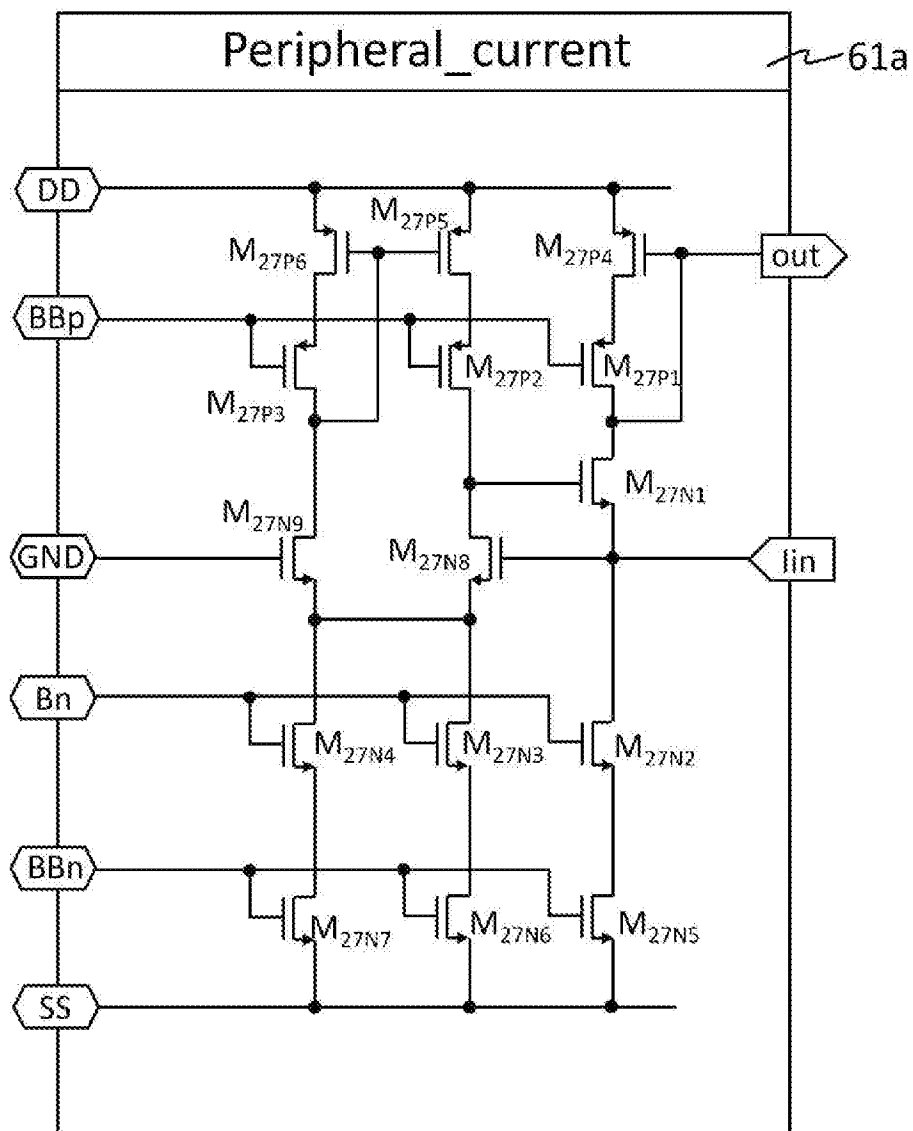
[図10]



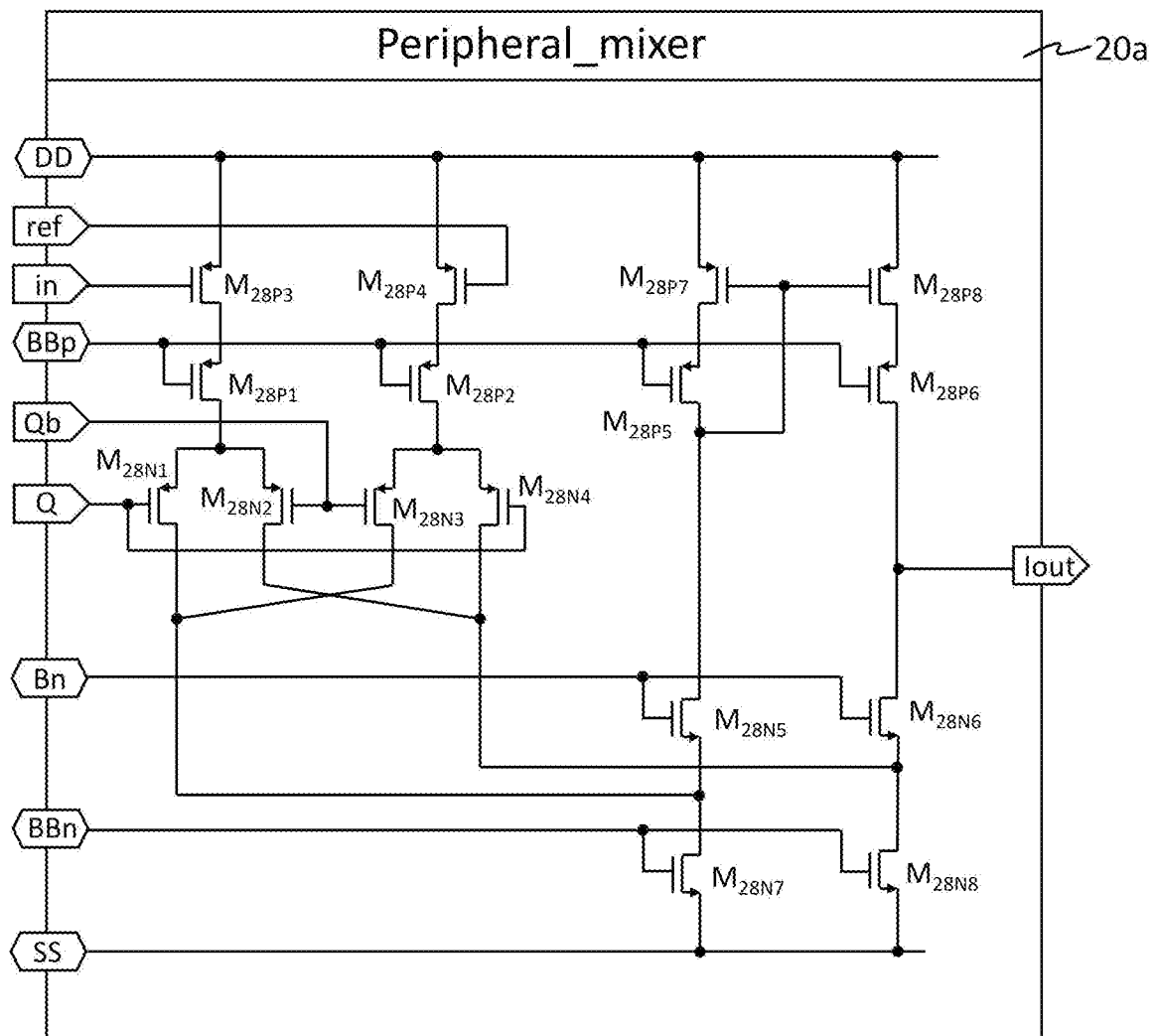
[図11]



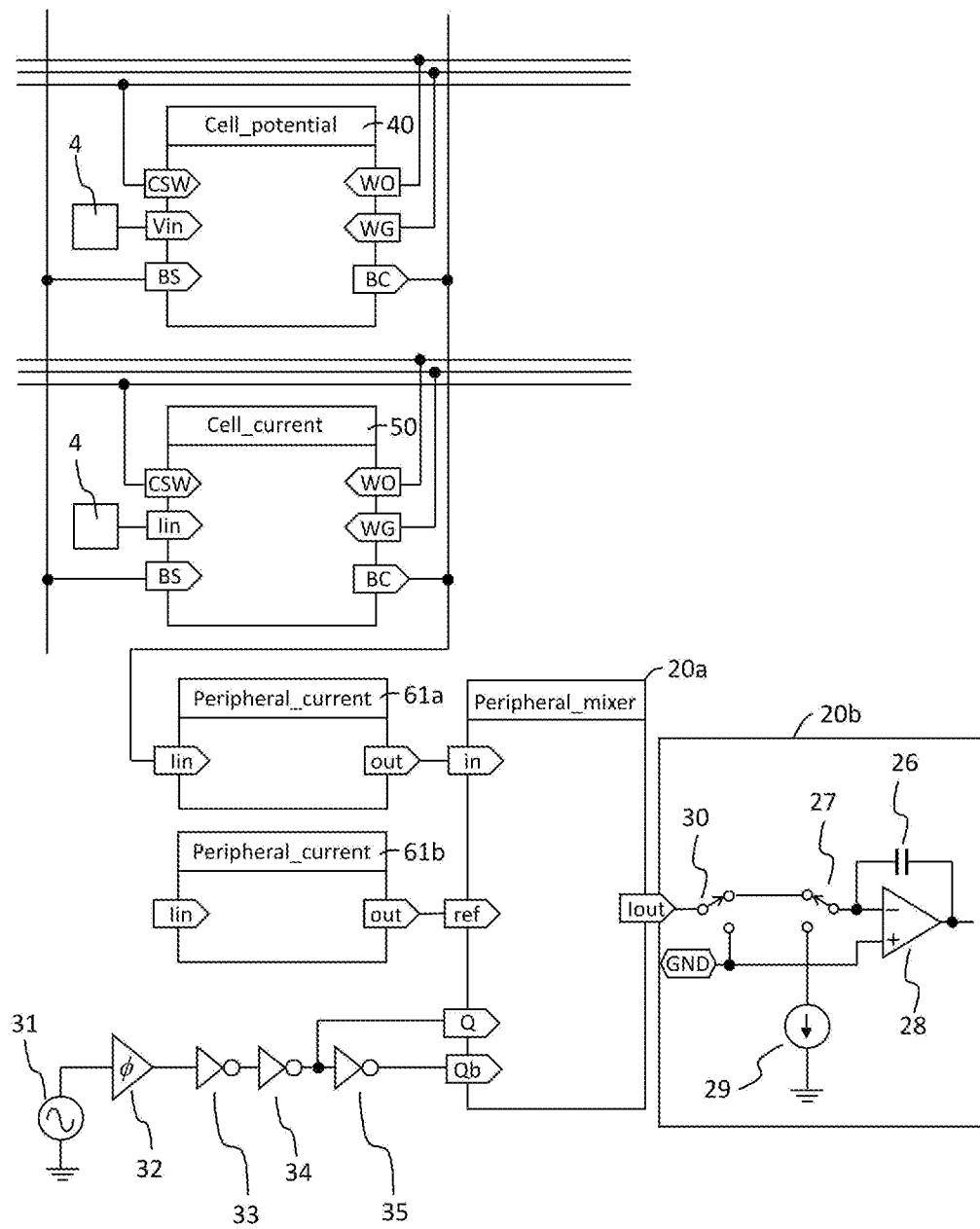
[図12]



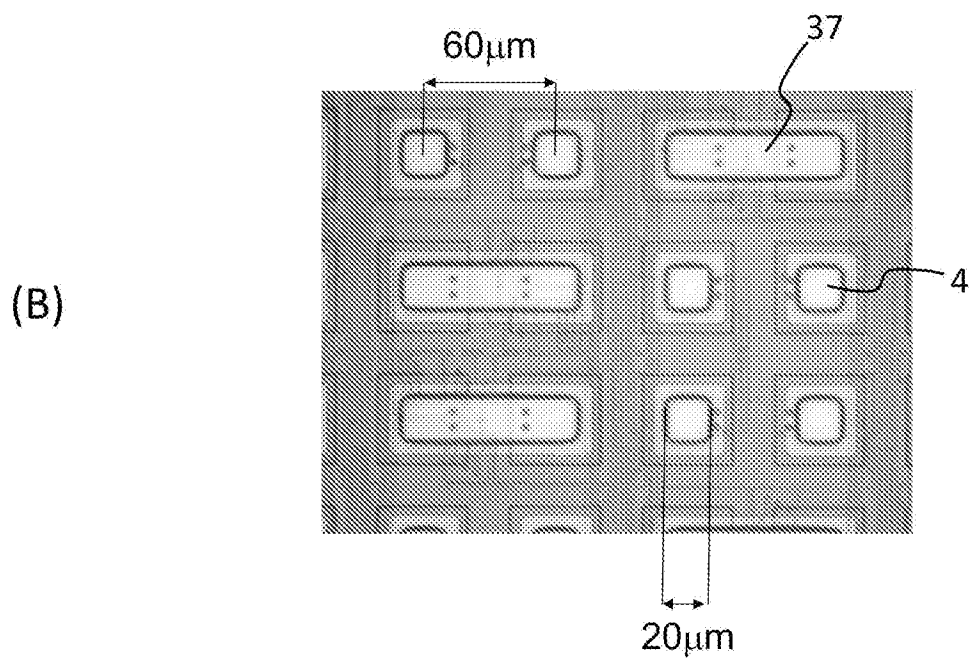
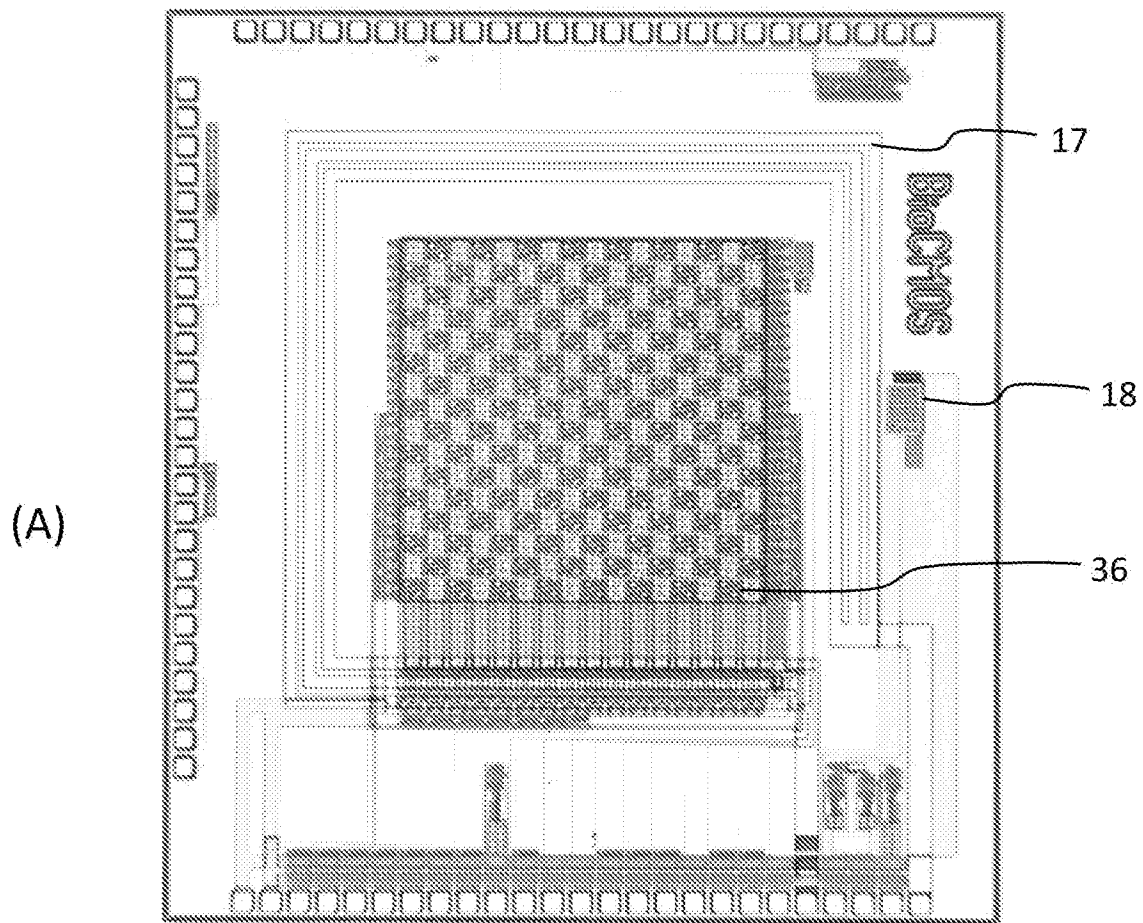
[図13]



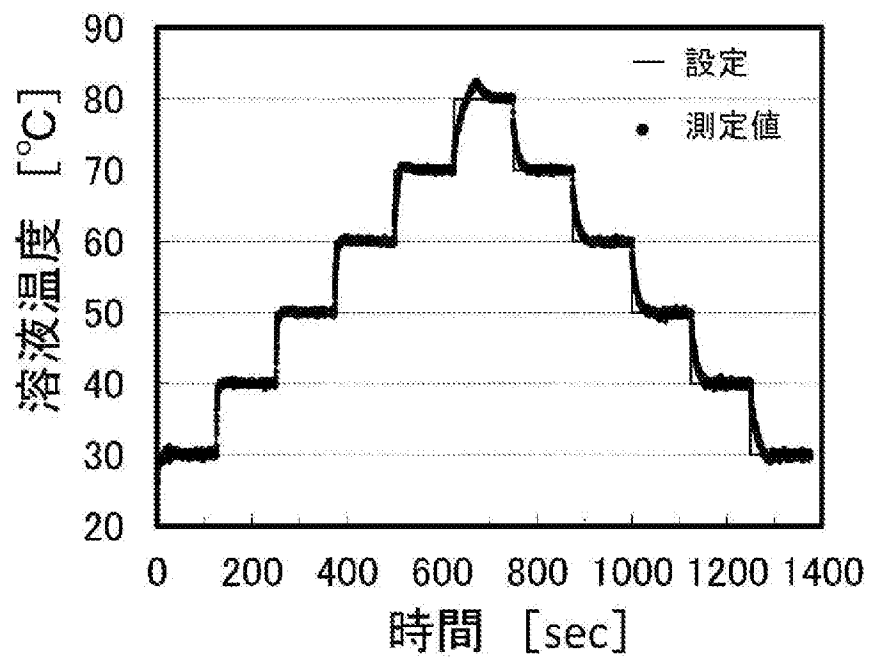
[図14]



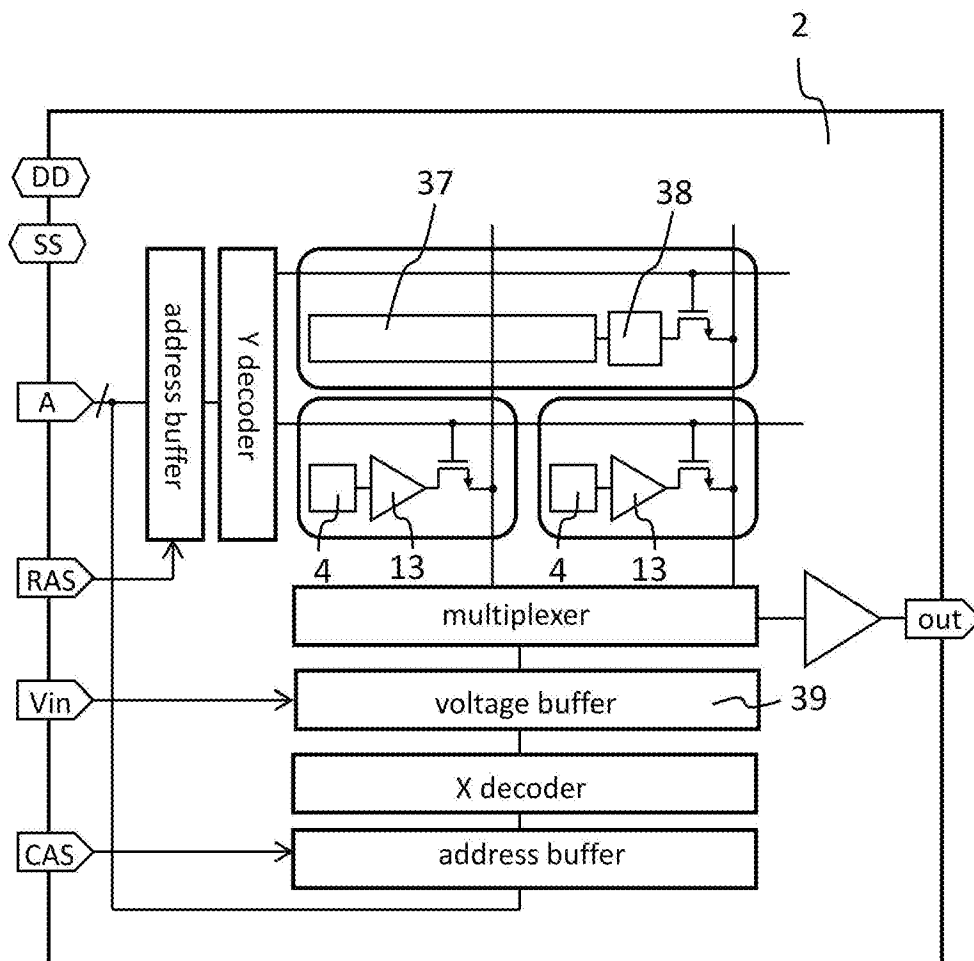
[図15]



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/001212

A. CLASSIFICATION OF SUBJECT MATTER

G01N27/414(2006.01)i, G01N27/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01N27/00-G01N27/49

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JSTPlus/JMEDPlus/JST7580(JDreamIII)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-25728 A (Funai Electric Advanced Applied Technology Research Institute Inc.), 04 February 2010 (04.02.2010), paragraphs [0074] to [0082], [0188], [0204] to [0205], [0210]; fig. 10 (Family: none)	1-8
Y	JP 2013-220066 A (Hitachi, Ltd.), 28 October 2013 (28.10.2013), paragraphs [0016], [0021] to [0027]; fig. 1, 9 & US 2013/0274126 A1 paragraphs [0040], [0045] to [0050]; fig. 1, 9	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
12 April 2016 (12.04.16)

Date of mailing of the international search report
26 April 2016 (26.04.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/001212

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-64746 A (Life Technologies Corp.), 11 April 2013 (11.04.2013), paragraphs [0136], [0234]; fig. 9, 25 & US 2009/0026082 A1 paragraphs [0144], [0242]; fig. 9, 25 & CN 101669026 A	5, 7
Y	JP 2003-315295 A (Matsushita Electric Works, Ltd.), 06 November 2003 (06.11.2003), paragraph [0015] (Family: none)	6
Y	JP 2003-322630 A (Seiko Epson Corp.), 14 November 2003 (14.11.2003), paragraph [0038]; fig. 2 (Family: none)	8
Y	JP 11-94793 A (Research Institute of Innovative Technology for the Earth), 09 April 1999 (09.04.1999), paragraph [0032]; fig. 7 (Family: none)	8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G01N27/414(2006.01)i, G01N27/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G01N27/00-G01N27/49

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

JSTPlus/JMEDPlus/JST7580 (JDreamIII)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-25728 A（株式会社船井電機新応用技術研究所） 2010.02.04, 段落[0074]-[0082], [0188], [0204]-[0205], [0210], 図 10（ファミリーなし）	1-8
Y	JP 2013-220066 A（株式会社日立製作所） 2013.10.28, 段落[0016], [0021]-[0027], 図1, 9 & US 2013/0274126 A1, 段落[0040], [0045]-[0050], 図1, 9	1-8

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

12.04.2016

国際調査報告の発送日

26.04.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

櫃本 研太郎

2 J

4 4 1 1

電話番号 03-3581-1101 内線 3252

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-64746 A (ライフ テクノロジーズ コーポレーション) 2013.04.11, 段落[0136], [0234], 図 9, 25 & US 2009/0026082 A1, 段落[0144], [0242], 図 9, 25 & CN 101669026 A	5, 7
Y	JP 2003-315295 A (松下電工株式会社) 2003.11.06, 段落[0015] (ファミリーなし)	6
Y	JP 2003-322630 A (セイコーエプソン株式会社) 2003.11.14, 段落[0038], 図 2 (ファミリーなし)	8
Y	JP 11-94793 A (財団法人地球環境産業技術研究機構) 1999.04.09, 段落[0032], 図 7 (ファミリーなし)	8