



(19) **UA** ⁽¹¹⁾ **45 984** ⁽¹³⁾ **C2**
(51)МПК ⁷ **H 04J 3/06 A, H 04J 3/04 B**

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
УКРАИНЫ

ГОСУДАРСТВЕННЫЙ ДЕПАРТАМЕНТ
ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ УКРАИНЫ

(21), (22) Заявка: 97041784, 15.04.1997

(24) Дата начала действия патента: 15.05.2002

(30) Приоритет: 16.04.1996 GB 9607891.0

(46) Дата публикации: 15.05.2002

(72) Изобретатель:

Иан Джеймс Слатер, GB

(73) Патентовладелец:

МАРКОНИ КОММЮНИКЕЙШНС ЛИМИТЕД, GB

(54) СПОСОБ УСТРАНЕНИЯ ПЕРЕПОЛНЕНИЯ ИЛИ НЕДОСТАТОЧНОГО ЗАПОЛНЕНИЯ БУФЕРНОГО ЗАПОМИНАЮЩЕГО УСТРОЙСТВА И УСТРОЙСТВО ДЛЯ ЕГО ОСУЩЕСТВЛЕНИЯ

(57) Реферат:

Способ для устранения переполнения или потери значимости буфера в системе электросвязи с синхронной цифровой иерархией (СЦИ), возникающей либо вследствие нарушения синхронизации или чрезмерного дрейфа. Способ содержит этапы детектирования этого нарушения или дрейфа и в результате этого изменяют временной режим работы десинхронизатора в оконечном устройстве маршрута СЦИ для предотвращения переполнения или потери

значимости буфера. Байт сообщения состояния синхронизации (БССС) применен как индикатор качества поступающей синхронизации широкополосного канала передачи данных.

Официальный бюлетень "Промышленная собственность". Книга 1 "Изобретения, полезные модели, топографии интегральных микросхем", 2002, N 5, 15.05.2002. Государственный департамент интеллектуальной собственности Министерства образования и науки Украины.

U A 4 5 9 8 4 C 2

U A 4 5 9 8 4 C 2



(19) **UA** ⁽¹¹⁾ **45 984** ⁽¹³⁾ **C2**
(51) Int. Cl.⁷ **H 04J 3/06 A, H 04J 3/04 B**

MINISTRY OF EDUCATION AND SCIENCE OF
UKRAINE

STATE DEPARTMENT OF INTELLECTUAL
PROPERTY

(12) **DESCRIPTION OF PATENT OF UKRAINE FOR INVENTION**

(21), (22) Application: 97041784, 15.04.1997

(24) Effective date for property rights: 15.05.2002

(30) Priority: 16.04.1996 GB 9607891.0

(46) Publication date: 15.05.2002

(72) Inventor:

Iain James Slater, GB

(73) Proprietor:

MARCONI COMMUNICATIONS, LTD., GB

(54) **METHOD FOR REMOVING BUFFER OVERFILL OR UNDERFILL PROBLEM AND DEVICE FOR
REALIZATION OF THE METHOD**

(57) Abstract:

In an SDH telecommunications system, a buffer overflow/ underfill problem, which is consequent upon either a synchronization failure or an excessive amount of wander, is overcome by detecting such failure or wander and temporarily changing the mode of operation of a de-synchronizer at a terminating end of the SDH path. A Synchronization Status Messaging Byte

(SSMB) is used as an indicator of the quality of the incoming bearer timing.

Official bulletin "Industrial property". Book 1 "Inventions, utility models, topographies of integrated circuits", 2002, N 5, 15.05.2002. State Department of Intellectual Property of the Ministry of Education and Science of Ukraine.

U A 4 5 9 8 4 C 2

U A 4 5 9 8 4 C 2



(19) **UA** ⁽¹¹⁾ **45 984** ⁽¹³⁾ **C2**
(51)МПК ⁷ **H 04J 3/06 A, H 04J 3/04 B**

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ

(12) ОПИС ВИНАХОДУ ДО ПАТЕНТУ УКРАЇНИ

(21), (22) Дані стосовно заявки:
97041784, 15.04.1997

(24) Дата набуття чинності: 15.05.2002

(30) Дані стосовно пріоритету відповідно до Паризької
конвенції : 16.04.1996 GB 9607891.0

(46) Публікація відомостей про видачу патенту
(деклараційного патенту): 15.05.2002

(72) Винахідник(и):
Іаін Джеймс Слатер, GB

(73) Власник(и):
МАРКОНІ КОММУНІКЕЙШНС ЛІМІТЕД, GB

(54) СПОСІБ УСУНЕННЯ ПЕРЕПОВНЕННЯ АБО ВТРАТИ ЗНАЧУЩОСТІ БУФЕРА І ПРИСТРІЙ ДЛЯ ЙОГО
ЗДІЙСНЕННЯ

(57) Реферат:

Згідно з винаходом, пропонується спосіб усунення переповнення або недостатнього заповнення буферного запам'ятовувального пристрою в цифровій системі зв'язку з комутацією, яке можливе внаслідок втрати синхронізації або внаслідок надмірного відхилення параметрів від номінальних значень. Спосіб, що пропонується,

полягає в тому, що виявляють втрату синхронізації або відхилення параметрів і тимчасово змінюють режим роботи пристрою синхронізації в кінцевому пункті маршруту передачі даних у цифровій системі зв'язку з комутацією. Для індикації якості вхідного сигналу синхронізації в каналі передачі даних використовується байт повідомлення про стан синхронізації.

U A 4 5 9 8 4 C 2

U A 4 5 9 8 4 C 2

Опис винаходу

Настоящее изобретение относится к системам передачи данных в цифровой электросвязи и, в частности, к передаче данных с использованием так называемой синхронной цифровой иерархии (СЦИ). В СЦИ имеет место мультиплексирование сигналов с низкой скоростью передачи данных в иерархию сигналов с более высокой скорости передачи данных, которые все являются номинально синхронными.

Главное требование, предъявляемое к оборудованию СЦИ, заключается в обеспечении совместимости с функциями, выполняемыми имеющейся сегодня сетью плезихронной цифровой иерархии (ПЦИ). Для некоторых видов применения, в которых информация о фазе имеет особое значение в синхронизирующей составляющей посланного сигнала, необходима точная синхронизация сети. Эту синхронизацию обычно отсылают и направляют в имеющихся сетях в качестве составляющей той информации, которая есть в сигнале рабочей нагрузки с первичной скоростью передачи. Обычно сигнал нагрузки с первичной скоростью передачи данных имеет скорость, равную 2Мбит/сек. В данном описании исходят из того, что сигнал 2 Мбит/сек является сигналом первичной скорости передачи данных. Но, тем не менее, это не является фактором действительной основы данного изобретения, поскольку в принципе эту синхронизацию можно отсылать и направлять на любой частоте, либо можно выводить из любой постоянной скорости передачи цифровых данных в битах и затем перемасштабировать в соответствующую частоту для местного использования.

При потере точной синхронизации сети последствием этого является либо снижение границ рабочего режима в некоторой точке сети, что ведет к повышенному риску цифровых ошибок в связи с изменением нормальных параметров, либо к ошибкам, вводимым непосредственно, - обычно с низкой интенсивностью потока событий, но все же неприемлемым для ответственных видов применения.

Для некоторых видов применения направление точной синхронизации сети в настоящее время многими считается неприемлемым в СЦИ - по меньшей мере, с точки зрения метода отсылки синхронизации в сети ПЦИ в качестве составляющей сигнала 2 Мбит/сек, идущего по сети.

В СЦИ сигнал 2 Мбит/сек, направляют в виртуальном контейнере (ВК), местонахождение, во времени которого относительно эталона синхронизации цикла временного объединения цифровых сигналов определяют указателем. Корректировка указателя в СЦИ дает фазовые возмущения, в составляющей синхронизации направленного сигнала 2Мбит/сек, которые могут обуславливать сложности в установлении синхронизации сети, например в отношении системы синхронизации коммутатора. Хорошее обеспечение синхронизации в принципе возможно в двухпунктовой линии связи, поскольку изменение указателей здесь не ожидается, но в реальных сетях необходимо принимать во внимание передачу через мультиплексоры суммирования - отбрасывания, концентраторы, перекрестные соединения и пр., которые все могут вводить изменения в значения указателей, приданных виртуальным контейнерам.

Продолжается обсуждение по выработке приемлемых норм по путям модификации СЦИ для решения этой трудности, но предлагавшиеся до сего времени методы обычно требуют, чтобы все узлы на маршруте СЦИ были бы оснащены соответствующим оборудованием, что фактически означает, что эти методы должны быть утверждены в качестве норм. Эти решения могут оказаться непрактичными по причине наличия значительного количества оборудования первоначальной нормы.

В отсутствие этих новых методов распределение синхронизации сети по сетям СЦИ предполагается сделать по широкополосным СЦИ-каналам передачи данных (обычно оптических) со специализированными выводами генератора синхронизирующих импульсов, приводимыми в действие с первичной скоростью передачи данных - 2048 или 1544Кбит/сек в соответствии с конкретным участком - от принятой синхронизации широкополосного канала передачи данных после перемасштабирования из его скорости передачи данных в битах. Из расчета одной единицы оборудования обычно оборудуют один или два таких вывода, и они могут быть использованы только оборудованием, которое сконструировано для приема синхронизации по портам, отдельным от портов данных.

В большинстве аналогичных ситуаций, когда пользователь подключен к СЦИ-элементу, в сети по обычной линии связи 2Мбит/сек, например медной парой, оптическим волокном или радиоканалом, эти выводы не будут иметь практического применения. В тех случаях, когда обеспечение еще одного соединения 2 Мбит/сек только для целей синхронизации, было бы неэкономичным, результатом указанного обстоятельства будут значительные лишние издержки для тех сетей обслуживания, которым требуется синхронная эксплуатация сети.

Наибольший интерес представляет патент Великобритании № 2257603, кл. Н 04 J 3/06, 3/04 данных заявителей, в котором описан способ устранения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных в системе электросвязи с синхронной цифровой иерархией (СЦИ), возникающей или вследствие нарушения синхронизации или чрезмерного дрейфа, при этом данный способ включает этапы детектирования такового нарушения или дрейфа из синхронизации первичной скорости передачи данных либо по широкополосному каналу передачи данных сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений (STM-N), либо средней скорости передачи данных при реагировании на качество поступающей синхронизации широкополосного канала передачи данных, представленное байтом сообщения состояния синхронизации (БССС). В указанном патенте описана система, в которой обеспечивают буферы в оконечном устройстве маршрута СЦИ, в маршруте извлеченного сигнала 2Мбит/сек или сигнала первичной скорости передачи данных в целях сглаживания краткосрочных фазовых возмущений. Но в определенных обстоятельствах этот буфер может быть перегружен с

последующим переполнением, и это в свою очередь приведет к искажению данных. Указанный патент раскрывает систему, в которой для предотвращения переполнения этого буфера имеется детектор переполнения.

В СЦИ имеется способ передачи сигналов первичной скорости, передачи данных на скоростях 1,544 Мбайт/сек или 2,048 Мбайт/сек в синхронной структуре цикла временного объединения цифровых сигналов. Технические подробности этого процесса хорошо документированы в Международных Стандартах (Рекомендации ССЭС МСЭ G.707, G.708 и G.709). Но в нормальных условиях эти сигналы могут подвергаться скачкам фазы до 8 микросек. в периоде нескольких секунд. Если внешнее подключенное коммутационное оборудование не переносит внезапных фазовых изменений, то сигнал будет браковаться как дефектный.

Для предотвращения появления этой проблемы в оконечном устройстве маршрута СЦИ можно использовать буфер восстановления временных интервалов первичной скорости передачи данных, который сглаживает краткосрочные возмущения фазы. С помощью метода аннулирования указателя в этих буферах оператор может направлять синхронизацию первичной скорости передачи данных из сети, синхронизированной в одну частоту (f_1) по сети СЦИ, синхронизированной в разностную частоту (f_2). Если f_1 равна f_2 , тогда синхронизацию первичной скорости передачи данных можно проводить по широкополосному каналу передачи данных с СЦИ (см. патент Великобритании 2 257 603 этих же заявителей). В указанном патенте представлено устройство для осуществления способа устранения проблемы переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных в системе электросвязи с синхронной цифровой иерархией СЦИ, возникающей вследствие нарушения синхронизации или чрезмерного дрейфа, при этом устройство содержит средство для детектирования такого нарушения или дрейфа, которое включает средство для вывода синхронизации первичной скорости передачи данных либо по широкополосному каналу передачи данных сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений (STM-N), либо средней скорости передачи данных при реагировании на качество поступающей синхронизации широкополосного канала передачи данных, представленное байтом сообщения состояния синхронизации (БССС).

Но эти методы не могут быть адекватными, если в системе передачи СЦИ происходит долгосрочное и серьезное нарушение синхронизации. В этом случае буферы восстановления временных интервалов будут стремиться к заполнению или освобождению в одном направлении, и поэтому нужен механизм избегания случаев переполнения или потери значимости и потери нагрузки в связи с этим. Даже если нарушение синхронизации не длится достаточно долго, чтобы представлять собой угрозу возникновения

переполнения/потери значимости, все же буфер может остаться в не совсем идеальном положении в силу нахождения вблизи либо верхнего, либо нижнего предела пропускной способности.

Поэтому задача данного изобретения состоит в решении указанной проблемы, за счет разработки способа устранения проблемы переполнения или потери значимости буфера и устройства для его осуществления

Поставленная задача решается за счет предложенного способа устранения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных в системе электросвязи с синхронной цифровой иерархией (СЦИ), возникающей или вследствие нарушения синхронизации или чрезмерного дрейфа, при этом данный способ включает этапы детектирования такого нарушения или дрейфа из синхронизации первичной скорости передачи данных либо по широкополосному каналу передачи данных сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений (STM-N), либо средней скорости передачи данных при реагировании на качество поступающей синхронизации широкополосного канала передачи данных, представленное байтом сообщения состояния синхронизации (БССС) и, в соответствии с изобретением, обеспечивает изменение режима работы десинхронизатора в оконечном устройстве маршрута СЦИ, путем предотвращения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных.

Кроме того, в соответствии с изобретением, этап изменения режима восстановления временных интервалов исходящего сигнала данных с первичной скоростью передачи данных производят при реагировании на индикатор качества синхронизации байта, передаваемый байтом сообщения состояния синхронизации (БССС).

Решению поставленной задачи и обеспечению осуществления способа способствует предлагаемое устройство устранения проблемы переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных в системе электросвязи с синхронной цифровой иерархией СЦИ, возникающей вследствие нарушения синхронизации или чрезмерного дрейфа, при этом устройство содержит средство для детектирования такого нарушения или дрейфа, которое включает средство для вывода синхронизации первичной скорости передачи данных либо по широкополосному каналу передачи данных сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений (STM-N), либо средней скорости передачи данных при реагировании на качество поступающей синхронизации широкополосного канала передачи данных, представленное байтом сообщения состояния синхронизации (БССС), и в соответствии с изобретением, содержит средство для выбора режима работы десинхронизатора в оконечном устройстве маршрута СЦИ, для предотвращения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных.

Кроме того, в соответствии с изобретением, средство для выбора режима работы приводится в действие при реагировании на индикатор качества синхронизации байта в байте сообщения состояния синхронизации (БССС).

Временное изменение может вводить фазовые возмущения, для устранения которых буфер изначально предназначался, но в условиях нарушения синхронизации это считается приемлемым.

Согласно изобретению средство детектирования нарушения синхронизации содержит специальный дополнительный интервал времени в сигнале первоначальной скорости передачи данных.

Более конкретно, в соответствии с Международными Стандартами дополнительный информационный байт в структуре цикла временного объединения цифровых сигналов STM-N (сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений) резервируют для передачи Байта Сообщения Состояния Синхронизации (БССС). Этот байт сообщения используют для указания качества синхронизации в широкополосном канале передачи данных STMN-N. Мультиплексное оборудование СЦИ может путем контролирования этих байтов во всех входных портах STM-N избирать сигнал с наилучшим качеством синхронизации в качестве источника синхронизации оборудования. В случае серьезного нарушения синхронизации в сети СЦИ это будет представлено кодом сообщения о низкокачественном состоянии синхронизации.

Последним дополнением к Международным Стандартам явилось то, что указанное сигнализирование качества синхронизации распространили на сигналы нагрузки первичной скорости передачи данных. Дополнительный интервал времени выделили для несения Байта Сообщения Синхронизации, который может указывать, что сигнал первоначальной скорости передачи данных более не несет синхронизацию высокого качества после серьезного нарушения синхронизации в сети СЦИ.

На чертежах:

фиг. 1 - схематическое изображение сети СЦИ;

фиг. 2 - блок-схема иллюстрирования одного осуществления данного изобретения;

фиг. 3 - потоки данных и синхроимпульсы в указанных точках;

фиг. 4 - график рабочих характеристик заполнения/освобождения буфера, включенного в осуществление фиг. 1.

Обращаясь к фиг. 1: сеть СЦИ содержит источник 1 синхронизации сети, который подает сигнал, например 2МГц, в коммутатор 2. Коммутатор 2 направляет сигналы 2Мбит/сек по сигнальным соединениям 3 в числе N, как изображено - двум соединениям, в мультиплексор 4 СЦИ. Мультиплексированный сигнал STM-N затем направляют по широкополосному каналу 5 передачи данных СЦИ в демультиплексор 6 СЦИ. Коммутатор 2 также подключен к мультиплексору 4 СЦИ линией 7 управления, которая синхронизирует широкополосный канал 5 передачи данных со скоростью тактовой частоты 2МГц. В демультиплексоре 6 сигнал обратно преобразуют в формат первичной скорости, передачи данных 2Мбит/сек, и направляют по линиям 8 к коммутатору 9. Линия 10, соответствующая линии 7, предусмотрена для выведения информации синхронизации из широкополосного канала передачи данных.

Кроме этого, и с помощью системы восстановления временных интервалов, пользователь в качестве третьей стороны может использовать сеть СЦИ для отправки синхронизации и прочих данных из частной сети 11. Частный источник 10 синхронизации, который не является синхронным с источником 1 синхронизации сети, передает сигнал синхронизации, т.е. сигналы первичной скорости передачи данных 1,544Мбит/сек или 2,048Мбит/сек по линии связи 12 к мультиплексору 4 СЦИ. После демультиплексирования сигналы синхронизации направляют по линии 13 в частную сеть 14.

Фиг. 2 более подробно изображает системы демультиплексирования, десинхронизирования и буфера данного изобретения.

Мультиплексированный сигнал 5 STM-N вводят в схему 15 восстановления синхронизации, где синхросигнал "снимают" на линию 16 делят на N в делителе 17 и полученные синхроимпульсы STM-N широкополосного канала передачи данных направляют в селектор 18 режимов.

Выход приема синхросигналов подают к оконечному устройству 19 дополнительной секции, и затем - к демультиплексору и рассогласователю скорости передачи данных 20, выходной сигнал, которого направляют к гибкой памяти или буферу 21, который в свою очередь выводит, сигнал 1,544Мбит/сек или 2,048Мбит/сек по линиям 8 и 13.

Система фазовой автоматической подстройки частоты (ФАПЧ) 22 принимает в качестве входного сигнала опорный синхросигнал широкополосного канала передачи данных из восстановителя синхронизации 20 и выводит модифицированный синхросигнал считывания по линии 23 для использования в данных восстановления временных интервалов из гибкой памяти или буфера 21. Сигнал ФАПЧ по линии 23 считывания синхросигнала можно вывести разными способами, определяемыми двухпозиционным селектором 18 режимов, который имеет входы А и В и контрольное устройство 24 памяти, которое контролирует состояние заполнения гибкой памяти или буфера 21.

Какая-либо временная потеря синхронизации или нормальной степени дрейфа в сети СЦИ будет запомнена в гибкой памяти 21. Если синхронизация сети СЦИ потеряна на значительный период времени, то, в конечном счете, результатом этого будет потеря значимости или переполнение гибкой памяти 21.

Данное изобретение относится именно к этому состоянию.

Гибкая память 21 принимает данные "с пропусками" от демультиплексора 20, который имеет правильную среднюю скорость передачи данных, но содержит пустые периоды по причине удаленных дополнительных интервалов времени и процесса рассогласования. Поэтому гибкая память или буфер 21 поглощает временные переходные фазовые процессы, обусловленные извлечением дополнительных или выравнивающих байтов.

При работе буфера 21 восстановления временных интервалов в режиме без нарушений синхросигналы считывания 23 синхронной сети для завершающего выходного сигнала данных выводят из широкополосного канала передачи данных 16 STM-N установкой в положение А селектора режимов, изображенного в фиг.1. В целях использования для обеспечения функции восстановления временных интервалов первичной скорости

передачи данных гибкая память имеет дополнительную емкость для обработки дрейфа сети, равно примерно 40 микросек.

Но если в сети СЦИ происходит серьезное нарушение синхронизации, то изменение сообщения состояния синхронизации принимают в процессоре 19 дополнительной секции. Если поступающий код байта сообщения состояния ниже порогового значения, то 19 генерирует сигнал нарушения синхронизации и направляет его в селектор 18 режимов по линии 25, чтобы селектор 18 режимов сменил свое положение на положение В. В этом положении десинхронизатор ФАПЧ 22 использует синхросигнал "записи", имеющий в качестве эталона, синхросигнал с пропусками 31, в результате чего синхросигнал "считывания" по линии 23 непрерывно корректируется для сохранения уровня наполнения буфера в положении, указанном контрольным устройством 24 памяти, когда происходит нарушение. Этот уровень устанавливают сигналом 27 смещения центра памяти, направляемым от гибкой памяти, и он сообщает ФАПЧ 22 о номинальной действующей точке, которую нужно сохранять. Изменение сообщения состояния синхронизации также сигнализируется в байт сообщения состояния, имеющийся в исходящем сигнале по линиям 8, 13 первичной скорости передачи данных, тем самым, обеспечивая внешнему оборудованию возможность распознавать ухудшение качества синхронизации сигнала.

Выбор Режим В может также происходить без нарушения синхронизации, даже когда в сети СЦИ присутствует избыточное количество дрейфа. Этот дрейф может обусловить наполнение/освобождение гибкой памяти 21, а с помощью временного переключения в Режим В - при перемещении смещения 27 центра памяти сверх пределов запоминания - можно избежать переполнения/потери значимости.

С помощью изложенной выше методики первичный буфер 21 восстановления временных интервалов может запоминать дрейф сети без каких-либо переходных фазовых возмущений в выходном порте данных. При серьезном нарушении синхронизации в сети СЦИ положение наполнения буфера сохраняется. Краткосрочные фазовые возмущения могут происходить в этом состоянии, но факт нарушения сигнализируют посредством байта сообщения состояния. После восстановления синхронизации сети дрейф еще раз запоминают без фазового возмущения.

Фиг. 4 изображает среднее наполнение буфера до, и после нарушения синхронизации сети, и также изображает, как избегают переполнения буфера в синхронизированной сети временным выбором режима В с перемещенным смещением центра памяти. Фиг. 3 изображает выходные сигналы в точках, указанных в фиг. 2.

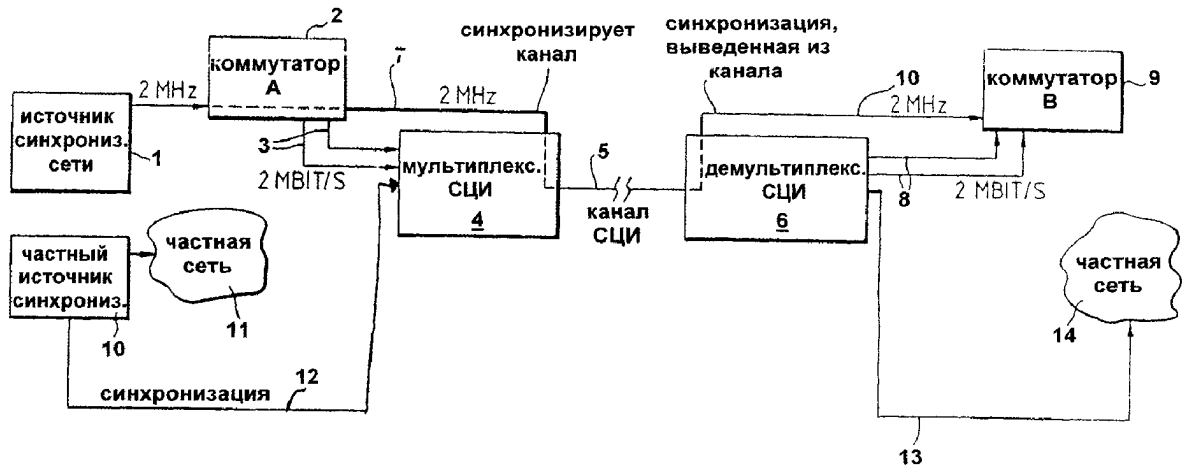
Формула винаходу

1. Способ устранения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных в системе электросвязи с синхронной цифровой иерархией (СЦИ), возникающей вследствие нарушения синхронизации или чрезмерного дрейфа, при этом способ включает этапы детектирования нарушения синхронизации или дрейфа из синхронизации первичной скорости передачи данных либо по широкополосному каналу передачи данных сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений (STM-N), либо средней скорости передачи данных при реагировании на качество поступающей синхронизации широкополосного канала передачи данных, представленное байтом сообщения состояния синхронизации (БССС), отличающийся тем, что изменяют временной режим работы десинхронизатора в оконечном устройстве маршрута СЦИ путем предотвращения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных.

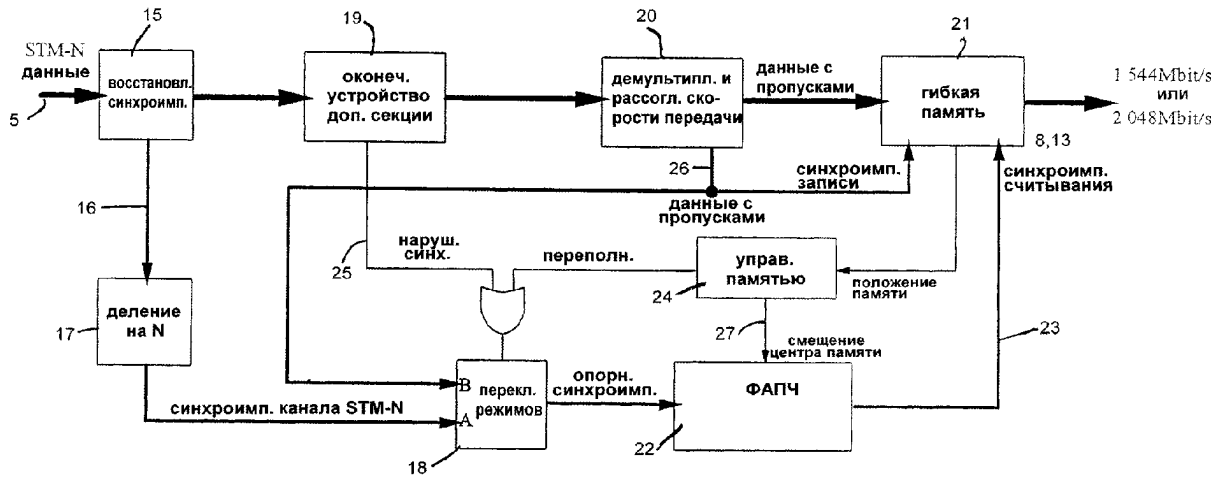
2. Способ по п. 1, отличающийся тем, что изменение режима восстановления временных интервалов исходящего сигнала данных с первичной скоростью передачи данных производят при реагировании на индикатор качества синхронизации байта, передаваемого байтом сообщения состояния синхронизации (БССС).

3. Устройство устранения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных в системе электросвязи с синхронной цифровой иерархией (СЦИ), возникающей вследствие нарушения синхронизации или чрезмерного дрейфа, содержащее средство для детектирования нарушения синхронизации или дрейфа, которое включает средство для вывода синхронизации первичной скорости передачи данных либо по широкополосному каналу передачи данных сети кабельных и радиорелейных линий аналого-цифровой связи с коммутацией сообщений (STM-N), либо средней скорости передачи данных при реагировании на качество поступающей синхронизации широкополосного канала передачи данных, представленное байтом сообщения состояния синхронизации (БССС), отличающееся тем, что содержит средство для выбора режима работы десинхронизатора в оконечном устройстве маршрута СЦИ для предотвращения переполнения или потери значимости буфера восстановления временных интервалов первичной скорости передачи данных.

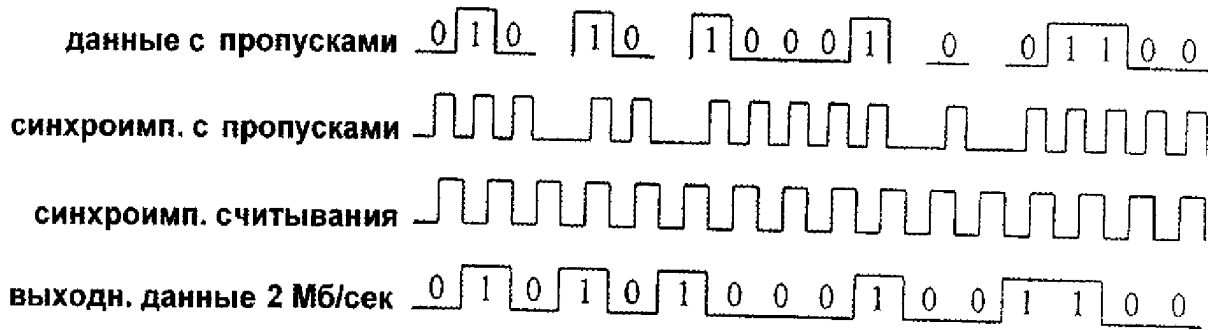
4. Устройство по п. 3, отличающееся тем, что средство для выбора режима работы приведено в действие при реагировании на индикатор качества синхронизации байта в байте сообщения состояния синхронизации (БССС).



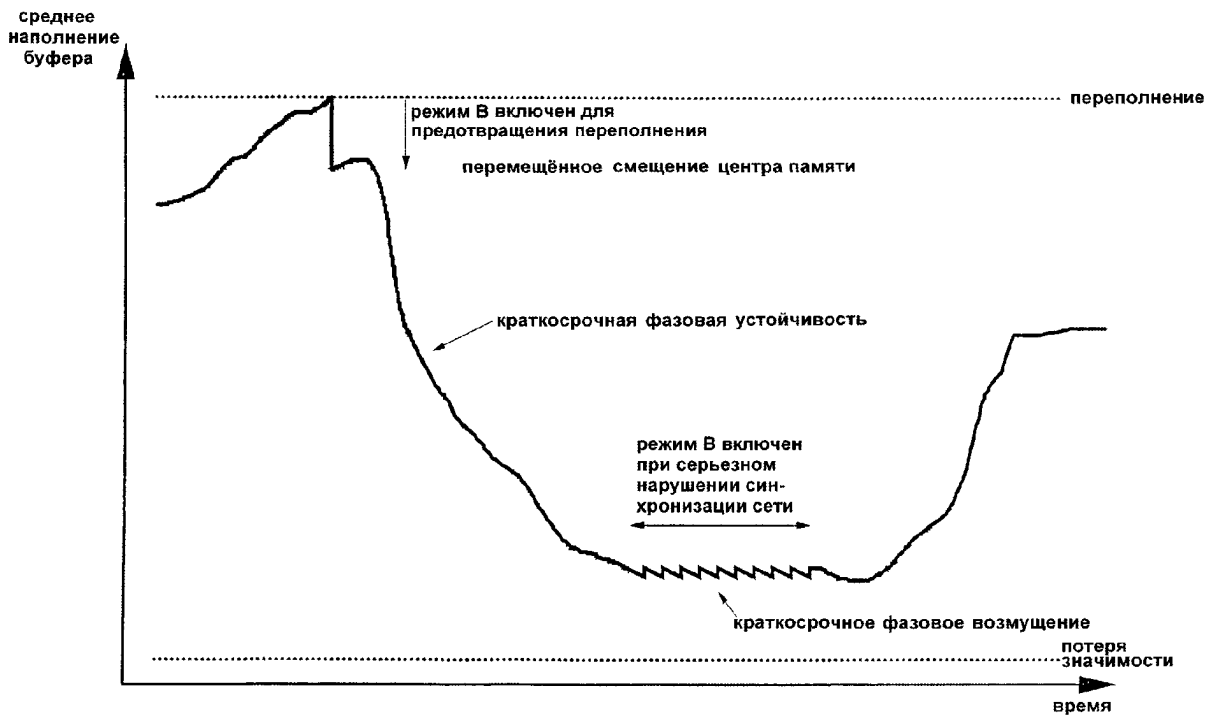
Фиг. 1



Фиг. 2



Фиг. 3



Фиг. 4

Офіційний бюлетень "Промислова власність". Книга 1 "Винаходи, корисні моделі, топографії інтегральних мікросхем", 2002, N 5, 15.05.2002. Державний департамент інтелектуальної власності Міністерства освіти і науки України.