四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 美國　、2004/09/30、10／955,926

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明一般係與即時系統有關，更特別的是，本發明係與控制即時系統，比如說一高度整合的射頻(RF)系統，的系統與方法有關。

【先前技術】

在各種類型的電路中，干擾會造成電路操作的問題，這類型的問題在高度整合的系統中特別明顯，其中裝置的一個部份的操作會和裝置的另一部分互相干擾，舉例來說，在包括 RF 與數位電路的電路中，RF 與數位電路之間的干擾可能會明顯擾亂 RF 電路，使得要做在一積體電路中的難度變高。

在一典型的傳統 RF 接收器、發射器、或收發器中，RF 電路和訊號（例如基頻）處理電路通常會放在一個不同的電路分區(circuit partition)，例如積體電路(IC)、裸晶(die)等之上，部份理由就是因為干擾。RF 電路一般包括具有相當高雜訊與干擾靈敏度的類比電路，另外，RF 電路在某些應用中，例如說在行動電話裝置中，可能需要偵測小至幾個毫微伏特(nano-volt)的訊號，裝置的效能可能會因為外部來源，或甚至通訊裝置內部的雜訊與干擾，而受到影響。

在一典型的通訊裝置，像是行動電話裝置中，數位電路產生的數位訊號具有相當小的上升與下降時間，或者快速的變遷或急劇變化的邊緣(sharp edge)，此外，這些訊號的頻率通常會很高，因此，這些高頻訊號及其諧波，會干擾到 RF 電路，對效能產生負面的影響。所以，典型傳統的通訊裝置會使用一個以上的電路分區，舉例來說，把 RF 電路放在一個分區中，而在第二個分區中包含數位電路。

然而，使用一個以上的分區來放置 RF 電路與數位電路，會有幾個缺點，像是元件數、尺寸、以及整體成本都會增加，還有可靠性降低與製作出不良品的可能性提高，所以將所有電

路置於同一分區內之高度整合的裝置，有其存在的必要。舉例來說，在 RF 通訊裝置的領域中，將完整的無線電功能放在同一分區、裸晶、IC 等的高度整合的 RF 裝置，是業界需要的。

【發明內容】

本發明揭示用於數位信號處理器之具有無線電隔離之控制功能之裝置及相關方法，在一實施例中，一行動電話裝置包括一用以發射與接收 RF 訊號之收發器，一數位訊號處理器(DSP)，以及一中斷控制器，係設定為控制 DSP 的操作，當該收發器在發射或接收 RF 訊號時，DSP 的至少一部分係關閉的。

在另一實施例中，一種控制一行動電話裝置的方法，包含利用一 DSP 在爆發期間(burst)，處理由裝置所接收的 RF 訊號；以及利用一定序器以產生一中斷，以便至少部份地關閉 DSP，將行動電話裝置在爆發期間的雜訊降至最低。

在另一實施例中，用以將形成於一積體電路上的收發器與形成於同一積體電路上的數位訊號處理器(DSP)之間的干擾降至最低的一方法，包含利用一定序器以產生一中斷，在收發器發射或接收訊號的期間關閉 DSP 的至少一部份，以降低 DSP 與收發器之間的干擾。

在另一實施例中，用以將形成於一積體電路上的收發器與形成於同一積體電路上的數位訊號處理器(DSP)之間的干擾降至最低的一方法，包含當收發器沒有在發射或接收訊號時，於一第一操作模式操作 DSP；以及當收發器在發射或接收訊號時，於一第二操作模式操作 DSP ，其中從該第一模式轉換至第二模式是由一定序器所產生的一中斷所啟動。

本發明所揭示的用於數位信號處理器之具有無線電隔離之控制功能之裝置及相關方法，以及其他特點與優點，透過附屬的圖表與實施方式，將可更清楚地了解。

【實施方式】

本發明係與高度整合的 RF 與數位系統有關，在本發明的

一應用中，以下所描述的概念排除了將 RF 電路與數位電路(如訊號處理電路）分區的需求，並且解決了像是整合方面的挑戰。在本發明的一個示範實施例中，一通訊系統的 RF 電路與訊號處理電路（例如數位訊號處理器 (DSP)、微處理器、微控制器、泛用的邏輯電路、及其類似的電路等）可以放置在同一電路分區內。當然本發明也可使用任何想要的系統或裝置。

一般來說，在一範例中，本發明係與一裝置的不同部份的時域隔離(time-domain isolation)有關（比如以時間來隔離 RF 電路與數位電路），在具有訊號處理電路與 RF 電路的通訊系統的範例中，RF 電路一般會在訊號處理電路沒有動作時進行操作，反之亦然。不過要注意的是，RF 電路與訊號處理電路的操作可能會有部份重疊的情形。因此，數位交換雜訊與相關的諧波問題並不會影響到 RF 電路的操作，反之亦然。本發明的另一方面與有效率地停止與啟動訊號處理電路，以達到上述時域隔離的技術有關。

為了要了解本發明的實施方式，以下的說明提出一個可應用本發明的環境的範例，而本發明當然可以應用在其他類型的環境中（比如以即時作業系統為主的系統），本發明所提出的技術可用於任何所想要的應用上，包括像是行動、蜂巢式通訊裝置，或其他無線裝置等的無線傳輸系統。本發明可應用的系統包括 GSM、GPRS、EDGE、TDMA、PCS、DCS，或任何類似配置的通訊系統，但不在此限。

圖 1 為行動通訊裝置 10 的方塊圖，要注意的是圖 1 是以概括性圖示裝置 10，而這類的裝置會包含各種其它的元件，熟悉此技藝者當可了解本發明。圖 1 的裝置 10 包括一電路分區(circuit partition)12（例如積體電路(IC)、裸晶(die)、多晶片模組(multi-chip module)、封裝(package), 以及 EMI 空腔等），並包括一基頻(baseband)14 與 RF 前端電路 16（以及其它的數位與 RF 電路）。基頻 14 一般是用來控制裝置 10 的

操作，而且可包括微控制器、數位訊號處理器、邏輯電路、記憶體等，一個處理器或控制器可包含多個處理器，也就是複數個處理元件。RF 前端電路 16 一般提供連接功率放大器 18（以促進訊號傳輸）與前端介面 20（負責來自與前往天線的訊號路由工作）的介面，當然了，電路分區 12 可包括各種其他的數位與 RF 電路，熟悉此技藝者當可了解。在發射訊號時，功率放大器 18 會提供放大的訊號給前端介面 20，再由前端介面 20 將放大的訊號送至天線 22，在接收訊號時，天線接收訊號，然後透過前端介面 20 送至 RF 前端電路 16。

圖 2 所示為根據本發明的一般通訊系統中，所發生的一組事件。圖 2 中所示的範例與根據 TDMA 通訊協定操作的系統有關，廣泛來說，本範例中有 2 個交替的事件發生：也就是 RF 接收或傳輸，以及訊號處理，換句話說，本系統以時間安排 RF 接收或傳輸動作，以及訊號處理動作，以便避免或降低 RF 電路與訊號處理電路之間的干擾。

根據本發明的示範實施例，圖 2 的通訊系統或裝置採用複數個 RF 時槽（time-slot)30A、30B、30C，諸如此類等等，此等系統或裝置同樣採用複數個訊號處理時槽 32A、32B，諸如此類等等，一般來說，在 RF 時槽 30A～30C，系統或裝置（如圖 1 的 RF 前端電路 16）可接收或發射 RF 訊號，處理所接收到的訊號，或者執行任何其他想要的資料操作動作，隨後，在訊號處理時槽 32A～32B，系統或裝置（如圖 1 的基頻 14）執行訊號處理工作。

另外，在 RF 時槽 30A～30C 中，系統與裝置可發射 RF 訊號，在此操作模式下，在訊號處理時槽 32A～32B 中，系統或裝置（如基頻 14）執行訊號處理工作（如語音、資料），並執行其他想要的資料操作動作。隨後，在 RF 時槽 30A～30C 中，系統與裝置（如 RF 前端電路 16）可處理傳輸的訊號與執行 RF 操作（比如升頻轉換(up-conversion)），並傳輸 RF 訊號。

要注意的是在訊號處理時槽 32A～32B 中所執行的訊號處理工作，包括 RF 通訊裝置所具備的各種訊號處理功能，這類功能包括調變、編碼、解碼，以及類似的功用。要注意的是，視所用的特定協定、架構，以及電路而定，系統或裝置可視需要，同時接收與發射訊號。一般來說，系統在任何 RF 時槽，或在爆發期間(in burst)，都可傳輸或接收訊號。舉例來說，GSM 相容系統或裝置，比如行動電話可以在 RF 時槽中的一或多個動作爆發期間，接收或發射 RF 訊號，要注意的是 RF 與訊號處理時槽可重疊，或與圖 2 所示的有異。同樣地，在一 GSM 訊框(GSM frame)內的 RF 或訊號處理時槽可隨時間改變。

要注意的是，圖 2 的 RF 時槽 30A～30C 可具有相同或不同的延續時間(duration)，視需求而定。一般來說，RF 時槽 30A～30C 可具有不等的長度，以容納廣泛類型的電路、系統、協定，以及規格，視需求而定。每一個 RF 時槽 30A～30C 可包括幾個其他的時槽或訊框，視所用的特定通訊協定或技術而定。舉例來說，在 GSM 應用中，每一個 RF 週期可包括一個 GSM 槽、多個槽，或者多個訊框，用以傳輸、接收，或者監測。

同樣地，圖 2 的訊號處理時槽 32A～32B 可具有相同或不同的延續時間，視需求而定。一般來說，訊號處理時槽 32A～32B 可具有不等的長度，以容納廣泛類型的訊號處理裝置、電路、演算法，以及處理技術。每一個訊號處理時槽 32A～32B 可包括幾個其他的時槽或時間分割(time division)，視所用的特定通訊協定以及／或者訊號處理技術，以及特定的電路與技術而定。舉例來說，一個訊號處理時槽可包括幾個時槽，一特定電路的一部分在一或多個時槽中啟動或處理訊號。

此外，訊號處理工作可以用串列或多工的方式（藉由分享硬體以執行廣泛的工作）、平行的方式（藉由為每一訊號處理工作指定硬體），或者是上述 2 種技術的組合，視需求而定。如何選擇訊號處理硬體、韌體，以及軟體，應視所給定的實施

方式下的設計與效能規格而定，而熟悉此技藝者應可了解。

為了達到圖 2 所示的隔離功能，RF 電路與訊號處理電路可根據一時槽變遷至另一時槽的動作，進行啟動與解除，而啟動與解除的方式可以有很多種。如上所述，本發明的另一方面係與有效率地停止與啟動處理器與其他電路有關。

要有效率地啟動與停止泛用處理器以及／或者數位訊號處理器，會遭遇幾項挑戰，一般會希望以最少的延遲，安全地停止處理器，當無線電（或其他 RF 電路）沒有在作用時，將時間盡可能地配置給處理工作。若只是單純地停止提供給處理器的時脈(clock)，可能會讓處理器（還有處理器匯流排、記憶體，或週邊裝置）處於無效的狀態，或者是無法回復正常操作的狀態。而藉由小心地實施停止程序（以下將說明），匯流排就可適切地用於資料活動上。此外，有效率的停止程序可以更有效地應用無線電作用(radio use)前的時間，而無線電作用前所需的準備工作也可以盡可能地接近無線電作用的時間。在一實施例中，處理器的狀態在無線電作用時可繼續維持，也可在無線電作用後，迅速地變遷至正常的操作狀態。有效率的處理器重新啟動程序將可降低處理器花在重新啟動的時間，把更多時間用在處理其他工作上。

在實施停止與啟動程序時，有幾點可納入考量，再者，如上所述，為了維持最佳的 RF 效能，與數位邏輯交換相關的雜訊應該在關鍵時間加以控制（比如當無線電正在發射或接收時），有個控制數位交換雜訊的方式是停止所有的交換工作，或至少降至最低的程度。理想中，停止與啟動技術應該對整體系統來說是安全的，舉例來說，處理器管線的狀態不會受到假的時脈所影響。一般也希望可以在特定時間停止處理器，因為何時使用無線電可依先前預定的時程而定。一般也希望能夠盡快地停止處理器，以便將處理器處理工作的時間擴至最大。

本發明可以用多種方式達成有效率地停止與啟動一或多

個處理器的技術，以下則是說明以中斷的架構控制處理器停止與啟動的技術，一般來說，中斷是處理器所接收到的一個訊號，讓處理器暫時停止執行某一程式，讓其他工作進行。一旦執行完其他工作後，控制權會回到原來的程式。如果收到多個中斷，則以優先權(priority)系統加以區分，其中具有最高優先權的系統會被優先服務。對即時系統（比如行動電話等）來說，利用中斷來控制系統的操作是很正常的。這類系統可包括一處理器、一中斷處理程式、一中斷控制器，以及一定序器，或中斷產生器。

圖 3 為可用於本發明的一中斷控制系統 40 的方塊圖，中斷控制系統 40 包括一微控制器(MCU) 42，其可為圖 1 的基頻的一部分。圖 3 的 MCU 42 包括記憶體 44、快取 46，以及中斷邏輯 48。記憶體 44 與快取 46 係用來儲存 MCU 42 所用的資訊，MCU 42 同樣也可利用外部耦接的記憶體或快取。中斷邏輯 48 係透過線路 52 耦接至中斷控制器 50，中斷控制器 50 還耦接至 MCU 匯流排 54，該匯流排也同樣耦接至 MCU 42，系統計時器 56 同樣也耦接至 MCU 匯流排 54，並透過線路 58 連接至中斷控制器 50。系統計時器 56 的作用如同一個定序器或者中斷產生器，用以產生中斷控制器 50 所使用的中斷。圖 3 同樣有顯示 2 個代表性的週邊裝置 60 與 62，分別透過線路 64 與 66 耦接至 MCU 匯流排 54 與中斷控制器 50。可用的週邊裝置數目視系統所支援的數目而定，週邊裝置的範例包括 UART、SIM 卡介面、DMA 控制器，以及外部中斷來源等，但不在此限。

在圖 3 的實施例中，中斷可由系統計時器 56、週邊裝置 60 與 62，以及其他沒有顯示在圖 3 的裝置所產生。當中斷控制器 50 收到一或多個中斷時，中斷控制器 50 判定下個要使用的處理路徑(processing path)為何，至少有部分是以所接收到的中斷的優先權為準，接著中斷控制器 50 透過線路 52 傳送控制訊號給 MCU 42 的中斷邏輯 48。

一般來說，本發明藉由(1)提供觸發一變遷(transition)的方法；以及(2)提供程序以有效率地停止與啟動處理器，從而有效率地停止與啟動處理器。在一範例中，是以產生與提供相當高優先權的中斷（以下將詳細說明），藉以觸發一變遷，使用此一觸發技術的一個優勢是可以維持先前存在的舊有程式碼，同時又可以達到所想要的目標。當處理器收到相當高優先權的中斷時，處理器就被停止或啟動，讓處理器可以在一般處理模式下操作，以及在低雜訊、低功率、類似休眠狀態的模式下操作（以下將詳細說明）。

在一個範例中，本發明在要停止處理器時（也就是在無線電作用前的即刻），會產生一相當高優先權的第一中斷，而相當高優先權的第二中斷則是在要重新啟動處理器時（也就是在無線電作用後的即刻）會產生。圖 4 所示為一典型的舊有中斷圖，圖 4 列出 N 個中斷（以 1 至 N 的標號代表），利用優先權排序，其中中斷 1 具有最高優先權，而中斷 N 具有最低優先權。中斷的優先權是以 0 至 N-1 來標示，其中最低的數字對應至最高的優先權。

如上所述，本發明可以在不擾亂先前存在的舊有程式碼（也就是對應至圖 4 所示的 N 個中斷的程式碼）的情況下實施，圖 5 為一中斷圖的圖示，其中包括用以觸發一處理器停止與開始的 2 個新中斷；圖 5 和圖 4 一樣，列出 N 個舊有中斷（以 1 到 N 表示），同時也顯示出 2 個新的中斷（N+1 與 N+2）。新的中斷（N+1 與 N+2）經過重新映對後，具有最高的優先權。在此範例中，中斷 N+1 具有-1 的優先權。此一優先權要比所有一般、舊有的中斷都要高，中斷 N+1 可看作是「-1 中斷」。在一範例中，中斷 N+1 觸發關閉中斷常式(shut down interrupt routine)，並且在無線電作用前產生（以下將敘述）。中斷 N+2 具有-2 的優先權，要比所有一般、舊有的中斷都要高，也要比中斷 N+1 要高。中斷 N+2 可看作是「-2 中斷」。

在一範例中，中斷 N+2 觸發重新啟動中斷常式(restart interrupt routine)，並且在無線電作用後產生（以下將敘述)。 要注意的是，「-1 中斷」與「-2 中斷」只是方便敘述的名稱，使用者也可使用想要的命名方式。一般來說，2 個新中斷均設定為具有比其他舊有中斷要高的優先權。

先前提過，本發明可使用任何想要的步驟來啟動與停止處理器。圖 6 所示為本發明的一個操作流程圖，流程從步驟 6-10 開始，其中一或多個中斷被產生後，由中斷控制器接收，一般來說，當中斷控制器收到中斷時，它會決定處理器的下一個處理步驟，如果收到多重中斷，具有最高優先權的中斷會首先獲得處理。在步驟 6-12，流程決定是否有收到關閉中斷（如上述的-1 中斷)，若否（也就是收到一般、舊有的中斷）流程進至步驟 6-14，其中會處理新中斷。如果還沒有處理完先前接收到的較高優先權的中斷，流程會回到步驟 6-10。要注意的是，在接收到中斷之間，處理器是執行一般處理工作，如果在步驟 6-12 判定有收到關閉中斷 (-1 中斷)時，也就是 RF 電路即將開始作用，那麼流程會進至步驟 6-16，其中會處理關閉中斷服務常式(shut down interrupt service routine)。

圖 7(以下說明)所示為關閉中斷服務常式的一個實施例，配合圖 7 所示，在步驟 6-16 後，流程等候重新啟動中斷（-2 中斷)，在一範例中，-2 中斷是不可遮罩的(unmaskable)，所以在中斷控制器內無法遮罩中斷，一旦收到重新啟動中斷，流程進至步驟 6-20，其中會處理重新啟動中斷服務常式。

圖 8（以下說明）所示為重新啟動中斷服務常式的一個實施例，在另一實施例中，是以計時器取代-2 中斷，用來觸發重新啟動流程，這是因為 RF 時槽的長度可能可以知道的關係，同樣地，計時器可用來判定爆發何時開時，或者是用來觸發-1 中斷。一旦完成重新啟動服務常式，流程回到步驟 6-10。要注意的是，圖 6 的流程僅顯示出一個範例，而在本發明的精

神與範疇中，有更多可行的範例。

圖 7 所示為接收一關閉中斷與一關閉中斷服務常式的一個實施例，關閉中斷服務常式的主要目的為快速地將處理器遷移至一個已知的穩定狀態。在此範例中，流程從步驟 7-10 開始，這時收到關閉中斷，在步驟 7-12，產生較低優先權中斷（例如一般、舊有的中斷 1～N）的能力被關閉，本步驟的目的是避免在無線電作用時，會有額外的中斷被傳送給處理器，讓處理器不可預期地重新啟動。

接下來，在步驟 7-14，任何不需要的匯流排都會進入閒置狀態，同樣地，只有處理器能夠存取記憶體（比如 RAM）。另外，若有需要，任何週邊裝置若設計為在無線電作用期間不會動作，則可跟處理器隔離。因應關閉中斷，可將週邊裝置與處理器隔離，或者可以沒有列在圖 7 中的方式另外進行。讓匯流排閒置以及隔離週邊裝置的技術範例可參考 2004 年 3 月 31 日提出之美國專利申請案號 10/814,426，代理人案號 5797-00500，名為「實施時域隔離與有限制的匯流排存取通訊裝置(COMMUNICATION APPARATUS IMPLEMENTING TIME DOMAIN ISOLATION WITH RESTRICTED BUS ACCESS)」一案，在此並據以參考。

在步驟 7-16，處理器完成在無線電作用前所需的任何處理工作，接著，在步驟 7-18，處理器被告知需等候一中斷，等候中斷(wait for interrupt)的指令讓處理器實質上停住，直到處理器接收到一個中斷為止，由於在這時候不會有較低優先權中斷產生，因此處理器的一般操作會被停止。在另一範例中，可以下達指令，要求處理器等候一個設定的位元，這時處理器就會停住。運用上述工作的組合，可達成無雜訊的處理器環境。

由於處理器沒有進一步的操作，因此不用精確地協調處理器、處理器匯流排、記憶體，以及週邊裝置的時脈停止時間，

即可逕行關閉處理器時脈（步驟 7-20）。實際上這麼做就表示時脈停止與開始的工作，與處理器停止與開始的工作無關。關閉時脈訊號的方式有很多種，在一範例中，時脈訊號可以經由閘控時脈來源加以關閉，在另一範例中，可經由移除狀態保持元件(state holding element)的啟動時脈(clock enable)的判定，關閉時脈訊號。要注意的是，圖 7 所列的步驟也可以有不同的次序，視需要而定。同樣地，圖 7 的每個步驟並非一定需要存在，應視系統、雜訊需求等而定。另外，在流程中也可包括其他的步驟。

在另一範例中，可單純地停止處理器時脈，達到關閉處理器的目的，並且期望當時脈訊號回復時，一切會正常運作，這個方法看起來會比圖 7 所示的方法較不可靠。在另一範例中，可以用具有正確的功能的程式碼，在精確的時點以上述的方式，透過等候中斷的指令停止處理器，在此例中，本方法仰賴處理器所執行的工作與網路時基(timebase)同步化，儘管這是個可行的方法，或許利用新的軟體協定來實施會比較好，如果想要用簡單的時脈停止的方式，就有可能要讓所有的時脈領域(clock domain)都同步化，確保沒有一個領域會收到與其他領域相關的額外時脈。

圖 8 所示為接收一重新啟動中斷與一重新啟動中斷服務常式的一個實施例，重新啟動服務常式的主要目的為快速地重新啟動處理器。由於處理器已被告知要等候一中斷，而一般用途的中斷已被關閉，因此處理器會等接收到重新啟動中斷為止，在此範例中，流程由步驟 8-10 開始，其中接收到重新啟動中斷，在步驟 8-12，啟動處理器時脈，處理器的內部電路的時脈也恢復操作，在步驟 8-14，在回到一般操作前，先執行任何想要的處理工作，此外，處理器可執行資料搬運作業(data movement operation)，可能是用以滿足週邊資料搬運需求。接下來，在步驟 8-16，任何被關閉的匯流排都可以啟

動，同樣的，也可以啟動完全的記憶體存取，週邊裝置在此時可以使用系統資源。在步驟 8-18，啟動一般中斷，最後，在步驟 8-20，在無線電作用中斷前所執行的一般系統工作，會取回先前的背景資料(context)。要注意的是，圖 8 所列的步驟也可以有不同的次序，視需要而定。同樣地，圖 8 的每個步驟並非一定需要存在，應視系統、雜訊需求等而定。另外，在流程中也可包括其他的步驟。

再以更特別的 GSM 應用作為參考，圖 9 所示為 GSM 資料框 70，與相關的關閉與重新啟動中斷的時序，資料框 70 包括 8 個槽(slot)，可對應至資料的爆發，在一 GSM 語音的範例中，槽 2 代表接收槽，槽 4 為監測槽(monitor slot)，而槽 6 由傳送槽所組成，其他剩下的槽則沒有用於 RF 動作上，上述的傳送、接收，以及監測槽當然可以在不同的位置。此外，在同一訊框(frame)內也可具有多重的傳送或接收槽，以 GSM 資料框的範例，配合圖 2 的討論，其他剩下的槽，在本範例的內容中，是訊號處理時槽。對每一個 RF 時槽來說，圖 9 同樣顯示出-1 與-2 中斷的相關時序（圖 10 中將會有-1 與-2 中斷的相關時序的更詳細說明）。如圖所示，-1 中斷在每一 RF 時槽開始之前沒多久產生，這是因為需要時間來處理關閉中斷服務常式的關係（見圖 7），同樣地，-2 中斷於每一 RF 時槽結束後沒多久產生，以重新啟動處理器，精確的中斷出現時間可能會有變化，視需要而定。

圖 10 所示為在一 RF 時槽內，系統操作內容的時序圖。要注意的是，圖 10 中的圖表並非用來顯示其比率，而僅是用來顯示不同項目的相關時序。在圖 10 中，最上面一條線代表等候中斷(wait for interrupt)的狀態，在關閉中斷服務常式中開始（圖 7 的步驟 7-18），並且在接收到-2 重新啟動中斷時結束（圖 8 的步驟 8-10），如圖 10 所示，在-1 中斷前，系統執行一般、傳統的工作，在-1 中斷與-2 中斷之間的某個時間，

RF 電路在使用中，而-1 處置器(handler)讓處理器進入類似休眠的狀態，-2 中斷啟動-2 處置器，重新啟動處理器。-2 處置器的部份功能是結束-1 處置器，最後，系統重新處理一般、傳統的工作。

當 DSP 和裝置的其他部份為時域隔離(time domain isolated)的時候（例如 DSP 與 RF 電路隔離），本發明可包含額外的功能。舉例來說，在需要關閉 DSP 的期間，可用一裝置來接收 DSP 所要處理的資訊。比如說一行動電話裝置可以在 RF 電路（如收發器）操作而 DSP 關閉時，接收 RF 訊號。提供資料給 DSP，或接收 DSP 資料的來源，可在 DSP 關閉時，繼續擁有需要處理的資料需求。因此，使用本發明的系統在有需要時，應可管理資料。以下為本發明應用 DSP 的一實施例的說明。

如上所述，本發明提供用以隔離訊號處理電路與 RF 電路的技術，而 2 種電路可位於同一分區（例如 IC 等）。圖 11 為中斷控制系統 80 的方塊圖，系統 80 包括數位訊號處理（DSP）82，DSP 82 透過線路 86 耦接至中斷控制器 84，每一條線路 86 耦接至 DSP 82 的中斷輸入 INT0、INT1，以及 INT2 的其中一個，在此所述的中斷輸入僅為參考，本發明也可使用其他配置與表示方式。系統計時器(system timer)88 耦接至中斷控制器 84，系統計時器 88 是當作定序器，或者是用以產生中斷給中斷控制器 84 使用的中斷產生器，在一範例中，系統計時器 88 與裝置其他部份所用的系統計時器是同一個（例如圖 3 所示的系統計時器 56）。在另一範例中，系統計時器 88 是分開的，中斷控制器 84 可耦接至一或更多個週邊裝置 90，週邊裝置也可產生中斷控制器 84 所用的中斷。

圖 11 同樣顯示出耦接至 DSP 82 的時脈控制邏輯(clock management logic)92，時脈控制邏輯 92 提供時脈訊號給 DSP 82，在被關閉時，也會關閉 DSP 82，強制讓 DSP 82 進入低雜訊模式。DSP 82、時脈控制邏輯 92，以及中斷控制器 84 之間

的連結，可以讓 DSP 82 設定每一個裝置。RF 輸入(RF IN)耦接至 DSP 82，以提供 RF 輸入訊號（例如來自圖中未顯示的 RF 前端電路）的來源。

在圖 11 的實施例中，中斷可由系統計時器 88，或其他裝置(如週邊裝置 90)產生，來自系統計時器 88 係透過線路 100、102，以及 104，提供至中斷控制器 84。在一範例中，線路 100 係用來傳送關閉中斷，線路 102 係用來傳送重新啟動中斷，而線路 104 係用來傳送其他中斷（如舊有中斷）。當中斷控制器 84 接收到一或多個中斷，即透過線路 86 將中斷傳遞給 DSP 82，在一範例中，中斷輸入 INT0 係用在關閉與重新啟動中斷，中斷輸入 INT1 與 INT2 係用在其他、較低優先權中斷上，DSP 82 係設定為，輸入 INT0 所收到的中斷具有最高優先權，INT1 收到的中斷具有次高優先權，而 INT2 所收到的中斷具有最低優先權。使用多階層中斷方式的好處是中斷控制器比較不複雜，在另一範例中，DSP 82 採用單一中斷輸入接收來自中斷控制器 84 的所有中斷。

進一步說明，本發明藉由(1)提供觸發一變遷的方法；以及(2)提供程序以有效率地停止與啟動處理器，從而有效率地停止與啟動處理器。在一範例中，是以產生與提供相當高優先權的中斷，藉以觸發一變遷，當 DSP 收到相當高優先權的中斷時，DSP 就被停止或啟動，讓處理器可以在一般處理模式下操作，以及在低雜訊、低功率、類似休眠狀態的模式下操作。

在一範例中，本發明設定一第一中斷（關閉或-1 中斷），其具有相當高優先權，在需要停止 DSP 時會產生（也就是在無線電作用後馬上產生）。一具有相當高優先權的第二中斷則是在需要重新啟動 DSP 時產生，在一範例中，中斷的優先權可以下列方式指定：關閉與重新啟動中斷具有最高優先權，舊有系統計時器中斷具有次高優先權，而其他週邊中斷具有最低優先權。

上述用以關閉 MCU 42 的-1 與-2 中斷，以及用以關閉 DSP 82 的-1 與-2 中斷，在一範例中為分開產生，因為 MCU 42 與 DSP 82 的時序需求（例如所需的前處理工作）可能會不同，在另一範例中，可以視情況，使用相同的-1 與-2 中斷。

圖 12 所示為圖 11 的一個操作流程圖，流程從步驟 12-10 開始，其中一或多個中斷被產生後，由中斷控制器 84 接收，一般來說，當中斷控制器收到中斷時，它會決定 DSP 的下一個處理步驟，如果收到多重中斷，具有最高優先權的中斷會首先獲得處理。同樣地，如果收到關閉或重新啟動中斷，則中斷會透過輸入 INT0 傳送給 DSP 82，如圖 11 的範例所是。在步驟 12-12，流程決定是否有從系統計時器 88 收到關閉中斷（如上述的-1 中斷），若否（也就是收到一般、舊有的中斷）流程進至步驟 12-14，其中會處理新中斷。如果還沒有處理完先前接收到的較高優先權的中斷，流程會繼續。要注意的是，在步驟 12-14 處理中斷時，所接收到較高優先權的中斷會先處理，接著流程回到步驟 12-10。要注意在接收到中斷之間，DSP 是執行一般處理工作。

如果在步驟 12-12 判定有收到關閉中斷 (-1 中斷)時，也就是 RF 電路即將開始作用，那麼流程就會處理關閉中斷服務常式。在步驟 12-16，產生較低優先權中斷的能力會被關閉。此步驟的目的是預防無線電作用時，DSP 會收到額外的中斷，讓 DSP 發生不可預期的重新啟動情形。接著，在步驟 12-18，DSP 82 完成無線電作用所需的任何準備處理工作，DSP 82 可對 DSP 與 DSP 週邊進行處理工作，舉例來說，DSP 82 可在 DSP 82 關閉時，注滿音效緩衝器(audio buffer)並設定系統用以管理 RF 訊號。

接著，在步驟 12-20，DSP 82 設定重新啟動中斷，作為重新讓 DSP 時脈動作的來源。在步驟 12-22，透過時脈管理邏輯 92 關閉 DSP 時脈，接著在 12-24，系統等候重新啟動中斷（-2

中斷)，在 DSP 82 被關閉的期間，其他可能會產生的中斷（例如由周邊裝置 90 所產生）會被遮罩(masked)，以避免中斷重新啟動 DSP 時脈。遮罩中斷的方式是設定讓重新啟動中斷通過，在無線電作用期間，當 DSP 82 被關閉，系統將會管理任何持續的 RF 輸入訊號。在無線電作用後，DSP 會處理這些訊號，因此，DSP 82 關閉並不會讓資料流失，由於 DSP 82 是在部分時間才關閉，因此可設定 DSP 82 以較高的速率處理訊號，彌補從未關閉時所處理的同等資料量。在一範例中，DSP 82 的資料處理速率係設定為大於資料產生的速率。

流程一旦接收到重新啟動中斷，就會處理重新啟動中斷服務常式，當系統計時器 88 產生重新啟動中斷，由時脈管理邏輯 92 接收該中斷，接著由時脈管理邏輯 92 啟動 DSP 時脈（步驟 12-26），最後，在步驟 12-28，DSP 執行 DSP 與 DSP 週邊的後處理(post-processing)工作。

從前述的說明中可以明顯看出，本發明可以用多種方式實施，以提供各種優勢，本發明的一個新穎的優勢，是能夠讓處理器將數位電路所產生的雜訊降至最低，本發明的另一優勢，是提供在高效能處理與低雜訊模式之間快速變遷與來回的能力，其具有最低限度的花費(overhead)。此外，低雜訊模式不會偶然地被終止，但是它可以比原先預期的要快地終止。

在前述的說明中，本發明已配合特定的實施例加以說明，不過熟悉此技藝者應可根據本發明進行各種修正與變化，而不悖離申請專利範圍所提出的廣泛精神與範疇，而上述的實施方式與圖表係用來舉例，而非限縮本發明的範圍。

【圖式簡單說明】

圖 1 為一行動通訊裝置的方塊圖；

圖 2 所示為根據本發明的一般通訊系統中，所發生的一組事件；

圖 3 為可用於本發明的一中斷控制系統的方塊圖；

圖 4 所示為一中斷圖；

圖 5 為一中斷圖的圖示，其中包括用以觸發一處理器停止與開始的 2 個新中斷；

圖 6 所示為本發明的一個操作流程圖；

圖 7 所示為接收一關閉中斷與一關閉中斷服務常式的實施例；

圖 8 所示為本發明中，一重新啟動中斷與一重新啟動中斷服務常式的實施例；

圖 9 所示為 GSM 資料框，以及關閉與重新啟動中斷的相關時序的範例；

圖 10 所示為在一 RF 時槽(time-slot)內，系統操作內容的時序圖；

圖 11 為可用於本發明的中斷控制系統的方塊圖；以及

圖 12 為圖 11 所示的本發明的操作之流程圖。

【主要元件符號說明】

10 裝置

12 電路分割

14 基頻

16 RF 前端電路

18 功率放大器

20 前端介面

22 天線

30A, 30B, 30C RF 時槽

32A, 32B 訊號處理時槽

40 中斷控制系統

42 MCU

44 記憶體

46 快取

48 中斷邏輯

50 中斷控制器

52 線路

54 MCU 匯流排

56 系統計時器

58 線路

60 週邊裝置

62 週邊裝置

64 線路

66 線路

6-10 接收中斷

6-12 是否收到關閉中斷？

6-14 開始或繼續處理中斷

6-16 處理關閉中斷服務常式

6-18 是否收到重新啟動中斷？

6-20 處理重新啟動中斷服務常式

7-10 接收關閉中斷

7-12 關閉較低優先權中斷

7-14 讓匯流排閒置，限制記憶體存取

7-16 在無線電作用前完成所有要求的處理

7-18 等候中斷指令

7-20 關閉時脈

8-10 接收重新啟動中斷

8-12 啟動時脈

8-14 回到一般操作前，先執行任何想要的處理工作

8-16 啟動匯流排與完全的記憶體存取

8-18 啟動一般中斷

8-20 恢復先前狀態的背景資料

80 中斷控制系統

82 DSP

84 中斷控制器

86 線路
88 系統計時器
90 週邊裝置
92 時脈控制邏輯
12-10 接收中斷
12-12 是否收到關閉中斷？
12-14 開始或繼續處理中斷
12-16 關閉較低優先權中斷
12-18 在無線電作用前完成所有要求的處理
12-20 設定重新啟動中斷
12-22 關閉時脈
12-24 系統停住直到接收到重新啟動中斷
12-26 啟動時脈
12-28 執行 DSP 與 DSP 週邊的後處理工作

五、中文發明摘要：

一種操作位於一行動電話裝置內之一射頻(RF)電路與一訊號處理電路的方法，包括在發射或接收訊號時，至少部分地關閉訊號處理電路。在一範例中，藉由產生與提供一相當高優先權之中斷，可有效地關閉一處理器，本範例的一個優勢是可維持先前存在的舊有程式碼，同時達到想要的目的。藉由產生與提供一第二高優先權中斷，可啟動該處理器。

六、英文發明摘要：

A method of operating a radio-frequency (RF) circuitry and a signal processing circuit in a mobile telephone apparatus includes at least partially disabling the signal processing circuit while transmitting or receiving signals. In one example, a processor is efficiently disabled by generating and servicing an interrupt of relatively high priority. One advantage of this example is that preexisting, legacy code can be maintained, while still achieving the desired objectives. The processor can be enabled by generating and servicing a second high priority interrupt.

十、申請專利範圍：

1. 一種行動電話裝置，包含：

一用以發射與接收 RF 訊號之收發器；

一數位訊號處理器(DSP)；以及

一中斷控制器，係設定為控制該 DSP 的操作，當該收發器在發射或接收 RF 訊號時，該 DSP 的至少一部分係關閉的。

2. 如申請專利範圍第 1 項之行動電話裝置，進一步包含一定序器，用以產生中斷，供中斷控制器使用。

3. 如申請專利範圍第 2 項之行動電話裝置，其中定序器產生一第一中斷，使得該 DSP 的至少一部分被關閉。

4. 如申請專利範圍第 3 項之行動電話裝置，其中 該第一中斷和其他與該裝置的正常操作相關的中斷相較下，具有較高的優先權。

5. 如申請專利範圍第 3 項之行動電話裝置，其中該定序器產生一第二中斷，用以啟動該 DSP。

6. 如申請專利範圍第 5 項之行動電話裝置，其中該第二中斷與該第一中斷相較，具有一較高的優先權。

7. 如申請專利範圍第 1 項之行動電話裝置，其中藉由關閉一或更多個時脈訊號，至少可部份地關閉該 DSP。

8. 如申請專利範圍第 1 項之行動電話裝置，其中該 DSP 與該收發器位於同一積體電路上。

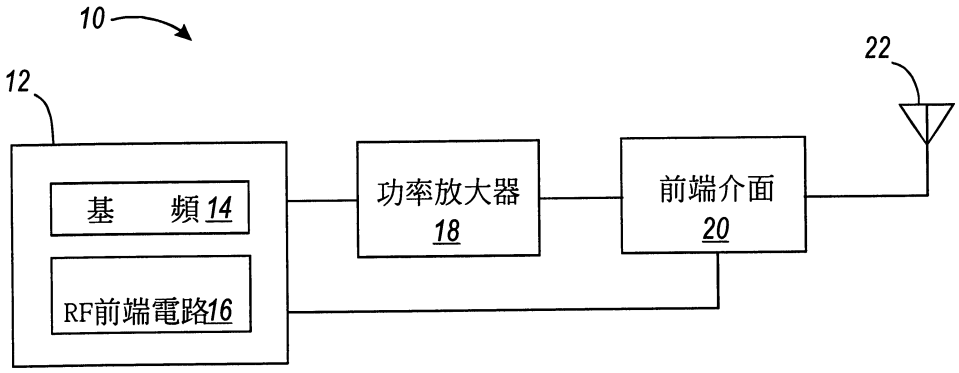
9. 一種控制一行動電話裝置以爆發式發射與接收訊號的方法，該方法包含：

利用一數位訊號處理器(DSP)在爆發之間，處理由該裝置所接收的 RF 訊號；以及

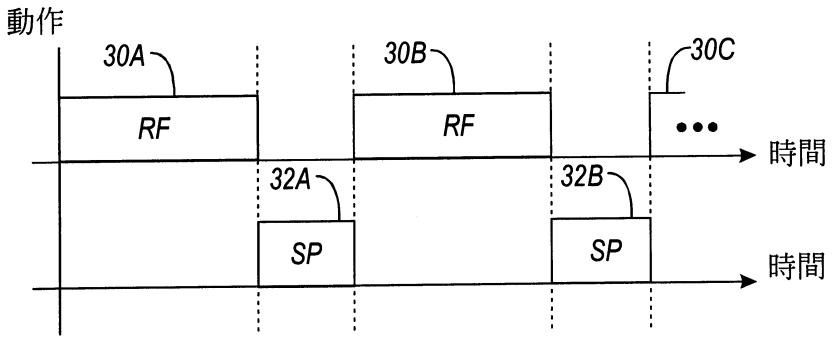
利用一定序器以產生一中斷，以便至少部份地關閉該 DSP，將該行動電話裝置在爆發期間的雜訊降至最低。

10. 如申請專利範圍第 9 項之方法，其中一或多個時脈訊號在爆發期間被關閉。

十一、圖式：

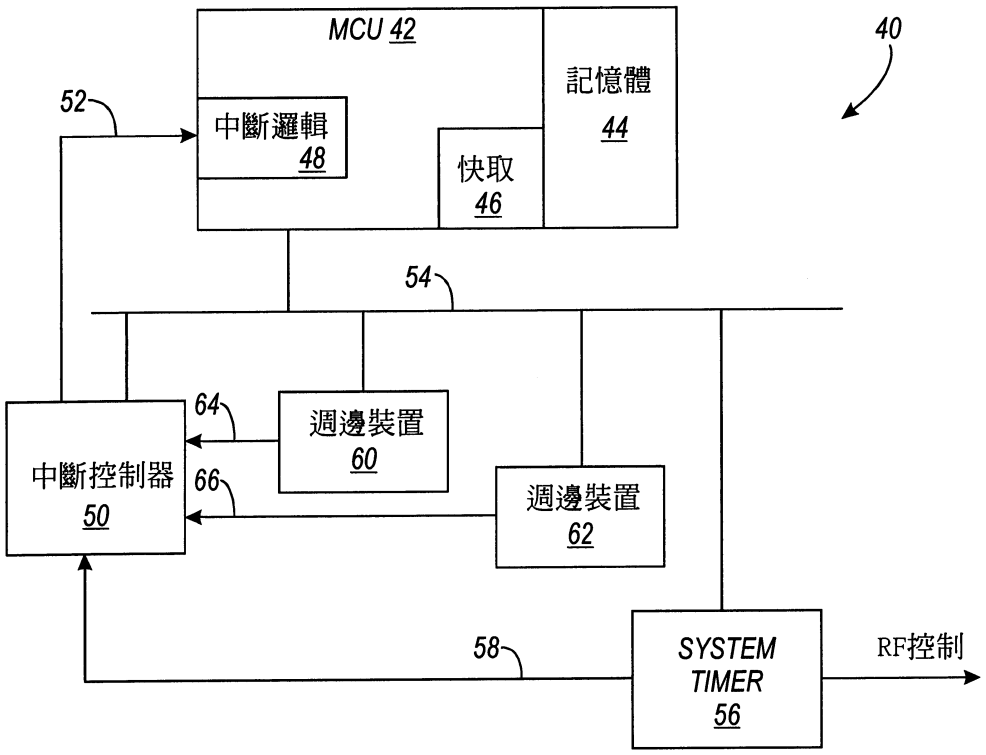

10
12
22
基　頻 14
RF前端電路16
功率放大器
18
前端介面
20

圖一


動作
30A
30B
30C
RF
RF
時間
32A
32B
SP
SP
時間

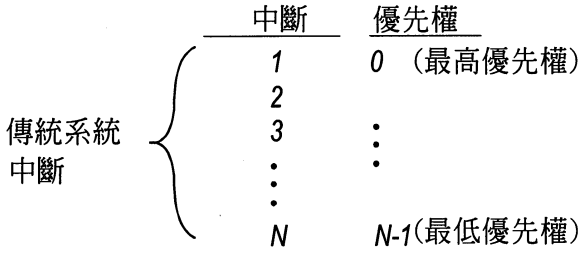
圖二

十一、圖式：

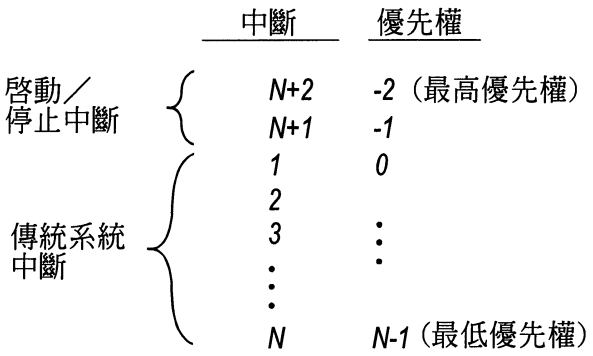

MCU 42
記憶體
44
40
52
中斷邏輯
48
快取
46
54
64
週邊裝置
60
中斷控制器
50
66
週邊裝置
62
58
SYSTEM
TIMER
56
RF控制

圖三

十一、圖式：

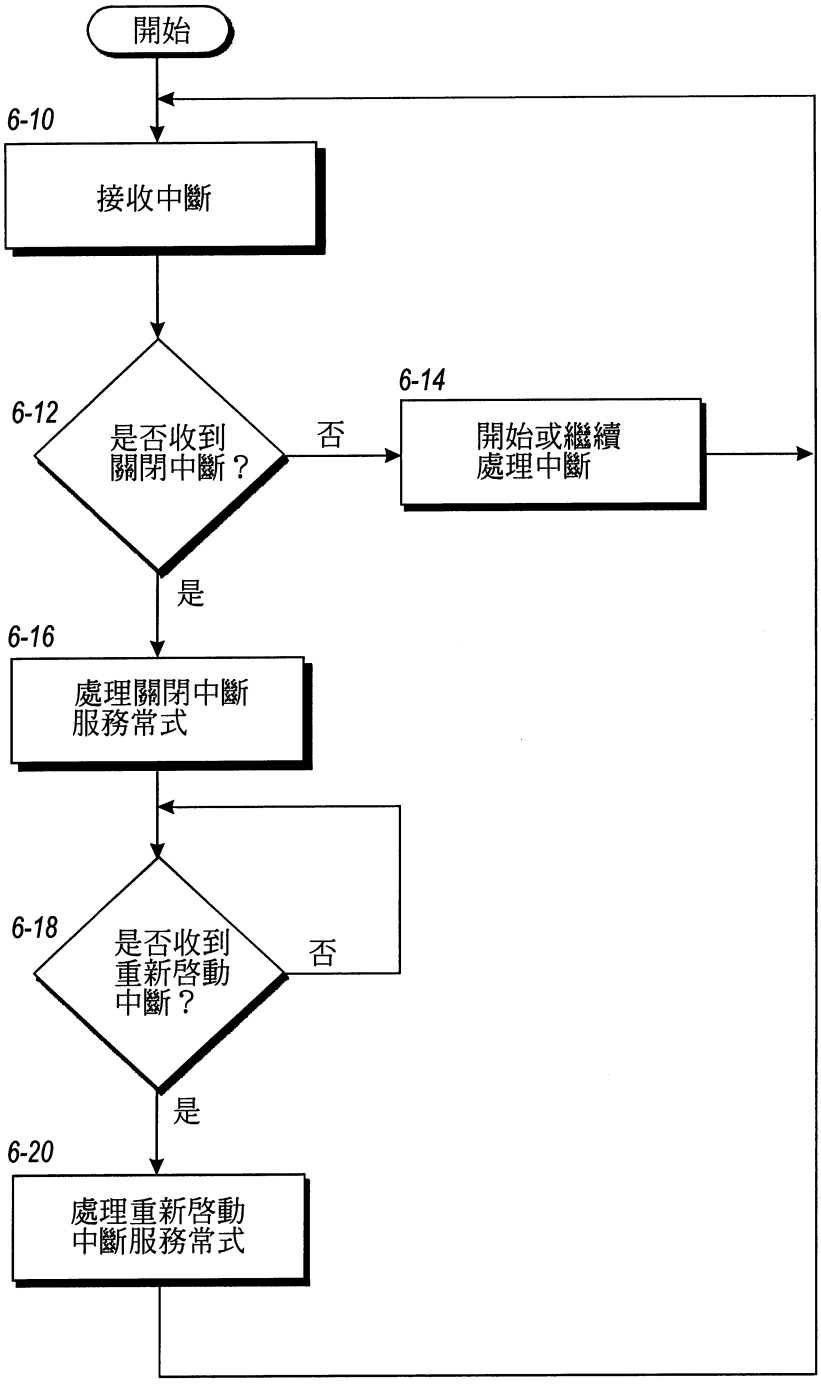

中斷
優先權
傳統系統
中斷
1
0 （最高優先權）
2
3
N
N-1(最低優先權)

圖四


中斷
優先權
啓動／
停止中斷
N+2
-2 （最高優先權）
N+1
-1
傳統系統
中斷
1
0
2
3
N
N-1 (最低優先權)

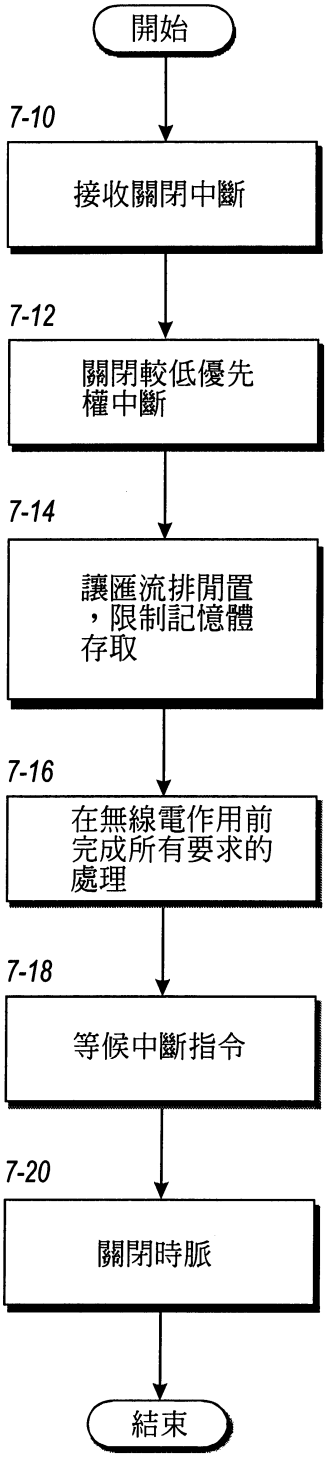
圖五

十一、圖式：


開始
6-10
接收中斷
6-12
是否收到
關閉中斷？
否
6-14
開始或繼續
處理中斷
是
6-16
處理關閉中斷
服務常式
6-18
是否收到
重新啓動
中斷？
否
是
6-20
處理重新啓動
中斷服務常式

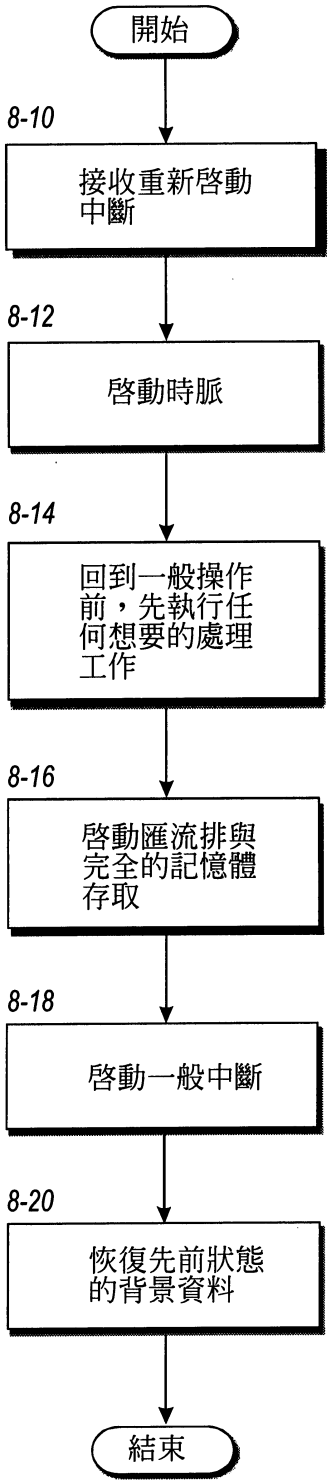
圖六

十一、圖式：


開始
7-10
接收關閉中斷
7-12
關閉較低優先權中斷
7-14
讓匯流排閒置，限制記憶體存取
7-16
在無線電作用前完成所有要求的處理
7-18
等候中斷指令
7-20
關閉時脈
結束

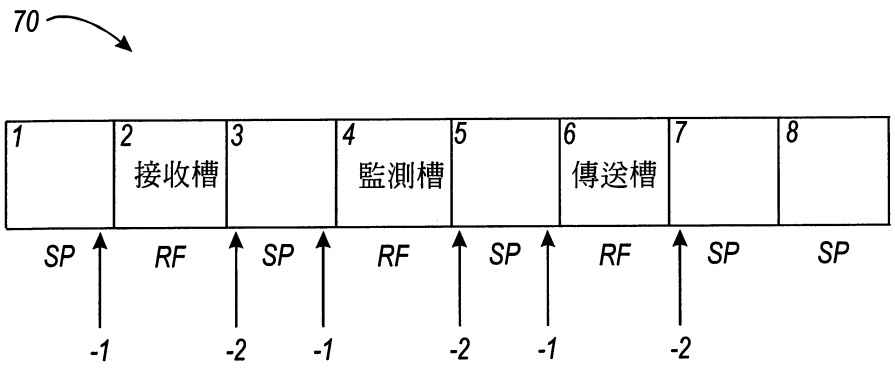
圖七

十一、圖式：

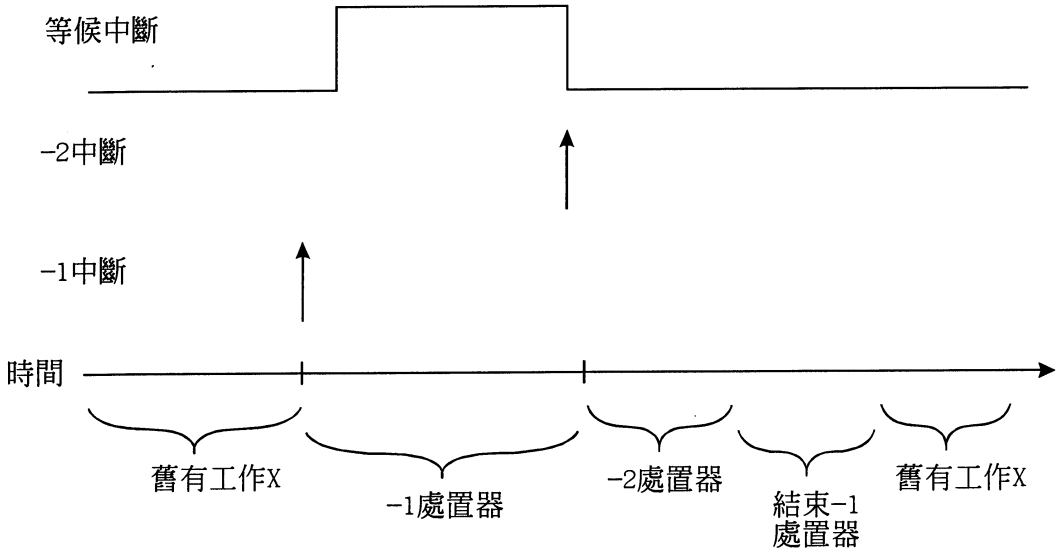

開始
8-10
接收重新啓動中斷
8-12
啓動時脈
8-14
回到一般操作前，先執行任何想要的處理工作
8-16
啓動匯流排與完全的記憶體存取
8-18
啓動一般中斷
8-20
恢復先前狀態的背景資料
結束

圖八

十一、圖式：

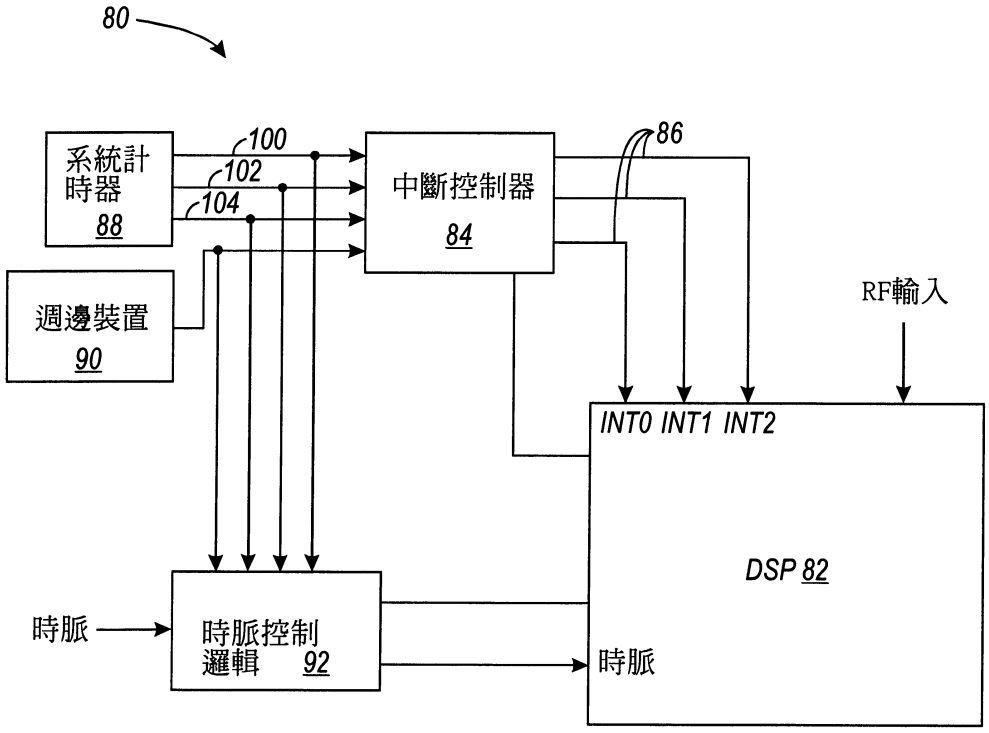

70
1
2
接收槽
3
4
監測槽
5
6
傳送槽
7
8
SP
RF
SP
RF
SP
RF
SP
SP
-1
-2
-1
-2
-1
-2

圖九


等候中斷
-2中斷
-1中斷
時間
舊有工作X
-1處置器
-2處置器
結束-1
處置器
舊有工作X

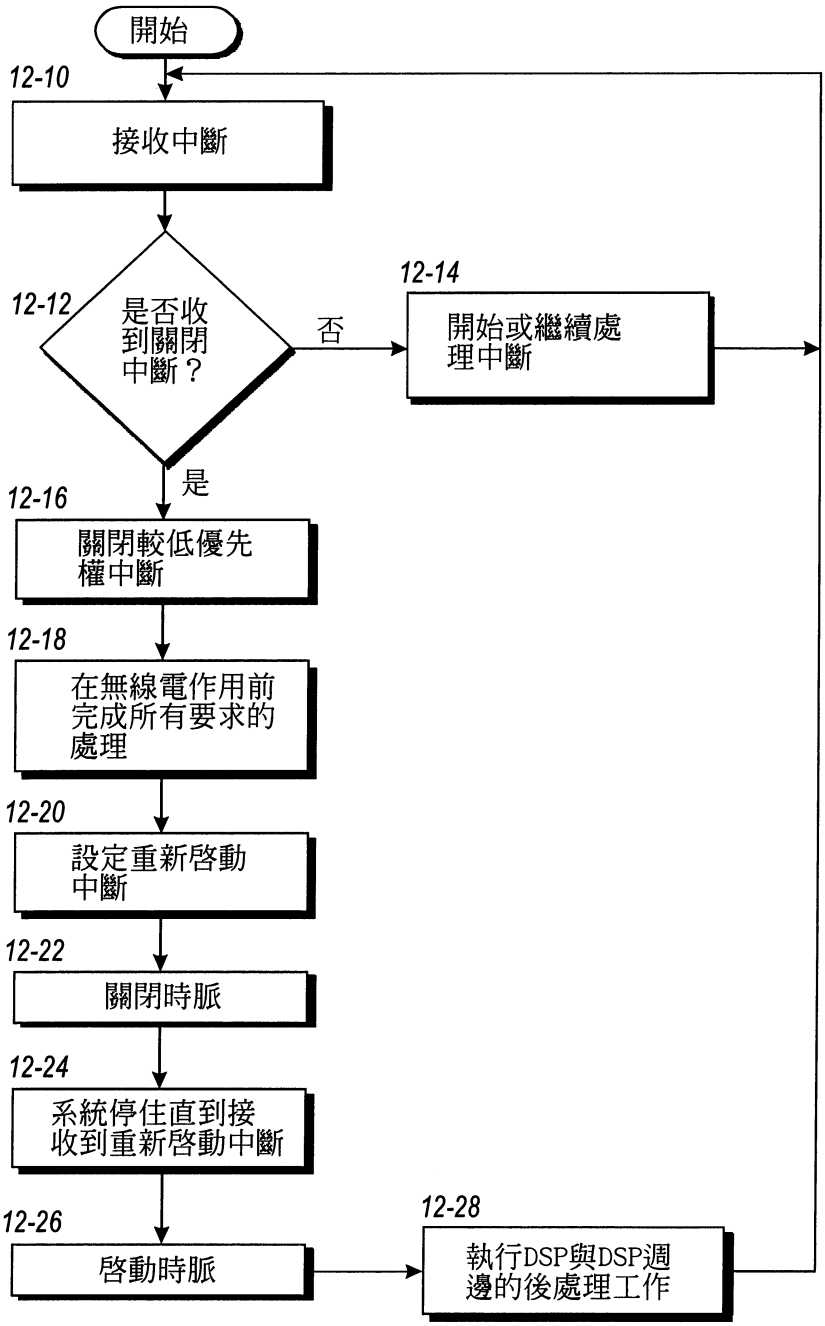
圖十

十一、圖式：


80
系統計時器 88
100
102
104
中斷控制器 84
86
週邊裝置 90
RF輸入
INT0 INT1 INT2
DSP 82
時脈
時脈控制邏輯 92
時脈

圖十一

十一、圖式：


開始
12-10
接收中斷
12-12
是否收到關閉中斷？
否
12-14
開始或繼續處理中斷
是
12-16
關閉較低優先權中斷
12-18
在無線電作用前完成所有要求的處理
12-20
設定重新啓動中斷
12-22
關閉時脈
12-24
系統停住直到接收到重新啓動中斷
12-26
啓動時脈
12-28
執行DSP與DSP週邊的後處理工作

圖十二

七、指定代表圖：

(一)本案指定代表圖為：圖。

(二)本代表圖之元件符號簡單說明:

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

95.12.20 更正補充

I286419 公告本

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：094133300

※ 申請日期：2005/9/26 ※IPC 分類：H04B 1/16 (2006.01)
H04B 15/00 (2006.01)

一、發明名稱：用於數位信號處理器之具有無線電隔離之控制功能之裝置及相關方法/

APPARATUS FOR CONTROLLING A DIGITAL SIGNAL PROCESSOR FOR RADIO ISOLATION AND ASSOCIATED METHODS

二、申 請 人：（共1人）

姓名或名稱：矽實驗室公司/Silicon Laboratories, Inc.

代表人：內斯特 賀/Nestor F.Ho

住居所或營業所地址：美國德州奧斯丁市威連坎能1號大樓西7000號/7000 W. William Cannon Bldg. 1 Austin, Texas 78735

國 籍：美國/United States of America

三、發明人：（共4人）

姓 名：1.陳秀吉/Shaojie Chen

2.菲德列克 諾許/Frederick A. Rush

3.迪瓦哥 范哈達/Diwakar Vishakhadatta

4. 菲利浦 馬修/Philip M. Matthews

國 籍： 1. 中國大陸/P.R. China 2~4.美國/United States of America

年 月 日修(更)正替換頁
95.12.20

11. 如申請專利範圍第 9 項之方法，其中該裝置係由複數個中斷所控制，而其中至少一些中斷在爆發期間為關閉的。

12. 如申請專利範圍第 9 項之方法，其中該行動電話裝置包括一收發器，而其中該收發器與 DSP 位於一單一電路分區上。

13. 如申請專利範圍第 12 項之方法，其中該電路分區為一積體電路。

14. 如申請專利範圍第 12 項之方法，其中該電路分區為一 EMI 空腔。

15. 如申請專利範圍第 12 項之方法，其中該電路分區為一晶片模組。

16. 如申請專利範圍第 12 項之方法，其中該電路分區為一多晶片模組。

17. 一種用以將形成於一積體電路上的收發器與形成於同一積體電路上的數位訊號處理器(DSP)之間的干擾降至最低的方法，該方法包含：

利用一定序器以產生一中斷，在該收發器發射或接收訊號的期間關閉該 DSP 的至少一部份，以降低該 DSP 與該收發器之間的干擾。

18. 如申請專利範圍第 17 項之方法，進一步包含停止一或多個時脈訊號，以關閉該 DSP 的至少一部份。

19. 如申請專利範圍第 17 項之方法，其中該積體電路為一行動電話裝置的一部分。

20. 一種用以將形成於一積體電路上的收發器與形成於同一積體電路上的數位訊號處理器(DSP)之間的干擾降至最低的方法，該方法包含：

當該收發器沒有在發射或接收訊號時，於一第一操作模式操作該 DSP；以及

當該收發器在發射或接收訊號時，於一第二操作模式操作該 DSP ，其中從該第一操作模式轉換至第二操作模式是由一定

年 月 日修(更)正替換頁

序器所產生的一中斷所啟動。

21. 如申請專利範圍第 20 項之方法，其中該 DSP 的一些部份於第二操作模式下為關閉的，以將該 DSP 與該收發器的干擾降至最低。

22. 如申請專利範圍第 20 項之方法，進一步包含在第二操作模式下，關閉耦接至該 DSP 的一或更多個時脈訊號。

23. 如申請專利範圍第 20 項之方法，進一步包含產生一第一中斷，使得該 DSP 在該第二模式下操作。

24. 如申請專利範圍第 23 項之方法，進一步包含產生一第二中斷，使得該 DSP 在該第一模式下操作。

25. 如申請專利範圍第 24 項之方法，其中該第一與第二中斷具有比其他所有中斷要高的優先權。

26. 如申請專利範圍第 20 項之方法，其中該積體電路為一行動電話裝置的一部分。