



**특허청구의 범위**

**청구항 1**

기관;

활성층, 게이트 전극 및 소스드레인 전극을 포함하는 박막 트랜지스터,

상기 소스드레인 전극과 전기적으로 연결되는 화소 전극;

상기 화소 전극에 대응하는 대향 전극;

상기 화소 전극과 대향 전극 사이에 위치하고, 발광 영역에 형성된 유기 발광층 및 상기 발광 영역 및 상기 발광 영역 주변의 비발광 영역에 형성된 공통층; 및

상기 공통층에 절연 물질을 함유하는 격벽을 포함하는 유기 발광 표시 장치.

**청구항 2**

제1항에 있어서,

상기 격벽은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐, 페놀 수지, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 중에서 선택된 하나 이상의 물질을 포함하는 유기 발광 표시 장치.

**청구항 3**

제1항에 있어서,

상기 격벽은 상기 발광 영역들의 사이에 위치한 비발광 영역에 형성되는 유기 발광 표시 장치.

**청구항 4**

제1항에 있어서,

상기 격벽은 상기 공통층에 흐르는 전류를 차단하는 유기 발광 표시 장치.

**청구항 5**

제1항에 있어서,

상기 공통층은 상기 격벽을 기준으로 비연속성을 가지는, 유기 발광 표시 장치.

**청구항 6**

제1항에 있어서,

상기 공통층은 정공 주입층, 정공 수송층, 전자 수송층, 전자 주입층을 포함하는 유기 발광 표시 장치.

**청구항 7**

제1항에 있어서,

상기 공통층은 상기 화소 전극에서 대향 전극 방향으로 순차적으로 형성된 정공 주입층, 정공 수송층, 전자 수송층, 전자 주입층을 포함하고, 상기 유기 발광층은 상기 정공 수송층과 상기 전자 수송층 사이에 위치하는 유기 발광 표시 장치.

**청구항 8**

제3항에 있어서,

상기 비발광 영역에 구비된 화소 정의막;을 더 포함하며,

상기 격벽은 화소 정의막 상에 구비되는, 유기 발광 표시 장치.

**청구항 9**

기관 상에 활성층, 게이트 전극 및 소스드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계;  
 상기 박막 트랜지스터 상에 평탄화막을 형성하는 단계;  
 상기 평탄화막 상에 상기 소스드레인 전극에 연결되는 화소 전극을 형성하는 단계;  
 상기 평탄화막 상에 상기 화소 전극의 중앙부를 노출하는 화소 정의막을 형성하는 단계;  
 상기 화소 전극 상에 유기 발광층을 형성하고, 상기 화소 전극 및 화소 정의막 상에 비발광 영역에 격벽을 포함하는 공통층을 형성하는 단계;  
 상기 기관 상에 전면적으로 대향 전극을 형성하는 단계;  
 를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 10**

제9항에 있어서,  
 상기 공통층 및 유기 발광층을 형성하는 단계는,  
 상기 기관 상에 전면적으로 제1 공통층을 형성하는 단계;  
 상기 제1 공통층 상의 발광 영역에 유기 발광층을 형성하는 단계;  
 상기 기관 상에 전면적으로 제2 공통층을 형성하는 단계;  
 상기 비발광 영역의 일부에 대응하는 상기 제1 공통층 및 제2 공통층에 격벽을 형성하는 단계;  
 를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 11**

제10항에 있어서,  
 상기 격벽을 형성하는 단계는,  
 레이저 커팅으로 일부 영역에 슬릿 공간을 생성하는 단계;  
 상기 슬릿 공간 내에 절연 물질을 함유하는 격벽을 형성하는 단계;  
 를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 12**

제9항에 있어서,  
 상기 공통층 및 유기 발광층을 형성하는 단계는,  
 제1 마스크를 사용하여 비발광 영역 중 일부 영역에 제1 슬릿 공간을 가지는 제1 공통층을 형성하는 단계;  
 상기 제1 공통층 상의 발광 영역에 유기 발광층을 형성하는 단계;  
 제2 마스크를 사용하여 상기 일부 영역에 제2 슬릿 공간을 가지는 제2 공통층을 형성하는 단계;  
 상기 제1 슬릿 공간 및 제2 슬릿 공간 내에 절연 물질을 함유하는 격벽을 형성하는 단계;  
 를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 13**

제9항 내지 제12항 중 어느 한 항에 있어서, 상기 격벽은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐, 페놀 수지, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 중에서 선택된 하나 이상의 물질을 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 14**

제12항에 있어서,

상기 제1 슬릿 공간 및 제2 슬릿 공간은 연결되는 유기 발광 표시 장치의 제조 방법.

**청구항 15**

제10항에 있어서,

상기 제1 공통층은 정공 주입층, 정공 수송층을 포함하고, 상기 제2 공통층은 전자 수송층, 전자 주입층을 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 16**

복수개의 발광 영역 및 상기 복수개의 발광 영역 사이의 비발광 영역을 포함하는 유기 발광 표시 장치에 있어서,

상기 유기 발광 표시 장치는 화소 전극으로부터 공통층 및 유기 발광층을 통해 대향 전극으로 흐르는 전류에 의해 상기 발광 영역이 발광하고,

상기 공통층은, 상기 비발광 영역의 일부 영역에 형성되고 절연 물질을 함유하는 격벽을 포함하는 유기 발광 표시 장치.

**청구항 17**

제16항에 있어서,

상기 격벽은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐, 페놀 수지, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 중에서 선택된 하나 이상의 물질을 포함하는 유기 발광 표시 장치.

**청구항 18**

제16항에 있어서,

상기 유기 발광층은 발광 영역에 형성되고, 상기 공통층은 발광 영역 및 비발광 영역에 형성되는 유기 발광 표시 장치.

**청구항 19**

제16항에 있어서,

상기 격벽은 상기 공통층에 흐르는 전류를 차단하는 유기 발광 표시 장치.

**청구항 20**

제16항에 있어서,

상기 공통층은 상기 격벽을 기준으로 비연속성을 가지는, 유기 발광 표시 장치.

**명세서**

**기술분야**

[0001] 본 발명은 유기발광표시장치 및 그 제조방법에 관한 것으로, 상세하게는 공통층에 흐르는 누설 전류를 차단할 수 있는 유기발광표시장치 및 그 제조방법에 관한 것이다.

**배경기술**

[0002] 유기 발광 표시 장치는 경량 박형이 가능할 뿐만 아니라, 넓은 시야각, 빠른 응답속도 및 적은 소비 전력 등의 장점으로 인하여 차세대 표시 장치로서 주목받고 있다.

[0003] 유기 발광 표시 장치의 발광층에서 방출되는 빛은 유기 발광층에서 발광되는 빛이며, 유기 발광층은 박막 트랜

지스터(TFT)와 연결되는 애노드 전극 및 캐소드 전극 사이에 흐르는 전류에 의해 발광한다. 애노드 전극 및 캐소드 전극 사이에는 유기 발광층 외에도 전자, 정공을 수송 및 주입하기 위한 공통층들이 구비되며, 상기 공통층들은 발광 영역 외에도 비발광 영역에도 형성된다.

**발명의 내용**

**해결하려는 과제**

[0004] 본 발명은 유기 발광 표시 장치의 공통층에 누설 전류가 흘러 화면 상에 얼룩이 발생하는 현상을 방지하는 것을 일 목적으로 한다.

**과제의 해결 수단**

[0005] 본 발명의 일 실시예에 따르면, 기관; 활성층, 게이트 전극 및 소스드레인 전극을 포함하는 박막 트랜지스터, 상기 소스드레인 전극과 전기적으로 연결되는 화소 전극; 상기 화소 전극에 대응하는 대향 전극; 상기 화소 전극과 대향 전극 사이에 위치하고, 발광 영역에 형성된 유기 발광층 및 상기 발광 영역 및 상기 발광 영역 주변의 비발광 영역에 형성된 공통층; 및 상기 공통층에 절연 물질을 함유하는 격벽을 포함하는 유기 발광 표시 장치가 제공된다.

[0006] 본 발명에 있어서, 상기 격벽은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐, 페놀 수지, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 중에서 선택된 하나 이상의 물질을 포함한다.

[0007] 본 발명에 있어서, 상기 격벽은 상기 발광 영역들의 사이에 위치한 비발광 영역에 형성된다.

[0008] 본 발명에 있어서, 상기 격벽은 상기 공통층에 흐르는 전류를 차단한다.

[0009] 본 발명에 있어서, 상기 공통층은 상기 격벽을 기준으로 비연속성을 가진다.

[0010] 본 발명에 있어서, 상기 공통층은 정공 주입층, 정공 수송층, 전자 수송층, 전자 주입층을 포함한다.

[0011] 본 발명에 있어서, 상기 공통층은 상기 화소 전극에서 대향 전극 방향으로 순차적으로 형성된 정공 주입층, 정공 수송층, 전자 수송층, 전자 주입층을 포함하고, 상기 유기 발광층은 상기 정공 수송층과 상기 전자 수송층 사이에 위치한다.

[0012] 본 발명에 있어서, 상기 비발광 영역에 구비된 화소 정의막;을 더 포함하며, 상기 격벽은 화소 정의막 상에 구비된다.

[0013] 본 발명의 다른 실시예에 따르면, 기관 상에 활성층, 게이트 전극 및 소스드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계; 상기 박막 트랜지스터 상에 평탄화막을 형성하는 단계; 상기 평탄화막 상에 상기 소스드레인 전극에 연결되는 화소 전극을 형성하는 단계; 상기 평탄화막 상에 상기 화소 전극의 중앙부를 노출하는 화소 정의막을 형성하는 단계; 상기 화소 전극 상에 유기 발광층을 형성하고, 상기 화소 전극 및 화소 정의막 상에 비발광 영역에 격벽을 포함하는 공통층을 형성하는 단계; 상기 기관 상에 전면적으로 대향 전극을 형성하는 단계; 를 포함하는 유기 발광 표시 장치의 제조 방법이 제공된다.

[0014] 본 발명에 있어서, 상기 공통층 및 유기 발광층을 형성하는 단계는, 상기 기관 상에 전면적으로 제1 공통층을 형성하는 단계; 상기 제1 공통층 상의 발광 영역에 유기 발광층을 형성하는 단계; 상기 기관 상에 전면적으로 제2 공통층을 형성하는 단계; 상기 비발광 영역의 일부에 대응하는 상기 제1 공통층 및 제2 공통층에 격벽을 형성하는 단계; 를 포함한다.

[0015] 본 발명에 있어서, 상기 격벽을 형성하는 단계는, 레이저 커팅으로 일부 영역에 슬릿 공간을 생성하는 단계; 상기 슬릿 공간 내에 절연 물질을 함유하는 격벽을 형성하는 단계; 를 포함한다.

[0016] 본 발명에 있어서, 상기 공통층 및 유기 발광층을 형성하는 단계는, 제1 마스크를 사용하여 비발광 영역 중 일부 영역에 제1 슬릿 공간을 가지는 제1 공통층을 형성하는 단계; 상기 제1 공통층 상의 발광 영역에 유기 발광층을 형성하는 단계; 제2 마스크를 사용하여 상기 일부 영역에 제2 슬릿 공간을 가지는 제2 공통층을 형성하는 단계; 상기 제1 슬릿 공간 및 제2 슬릿 공간 내에 절연 물질을 함유하는 격벽을 형성하는 단계; 를 포함한다.

[0017] 본 발명에 있어서, 상기 격벽은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐, 페놀 수지, SiO<sub>2</sub>,

SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 중에서 선택된 하나 이상의 물질을 포함한다.

- [0018] 본 발명에 있어서, 상기 제1 슬릿 공간 및 제2 슬릿 공간은 연결된다.
- [0019] 본 발명에 있어서, 상기 제1 공통층은 정공 주입층, 정공 수송층을 포함하고, 상기 제2 공통층은 전자 수송층, 전자 주입층을 포함한다.
- [0020] 본 발명의 다른 실시예에 따르면, 복수개의 발광 영역 및 상기 복수개의 발광 영역 사이의 비발광 영역을 포함하는 유기 발광 표시 장치에 있어서, 상기 유기 발광 표시 장치는 화소 전극으로부터 공통층 및 유기 발광층을 통해 대향 전극으로 흐르는 전류에 의해 상기 발광 영역이 발광하고, 상기 공통층은, 상기 비발광 영역의 일부 영역에 형성되고 절연 물질을 함유하는 격벽을 포함한다.
- [0021] 본 발명에 있어서, 상기 격벽은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐, 페놀 수지, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 중에서 선택된 하나 이상의 물질을 포함한다.
- [0022] 본 발명에 있어서, 상기 유기 발광층은 발광 영역에 형성되고, 상기 공통층은 발광 영역 및 비발광 영역에 형성된다.
- [0023] 본 발명에 있어서, 상기 격벽은 상기 공통층에 흐르는 전류를 차단한다.
- [0024] 본 발명에 있어서, 상기 공통층은 상기 격벽을 기준으로 비연속성을 가진다.

**발명의 효과**

- [0025] 본 발명에 의하면, 공통층에 누설 전류의 흐름을 막기 위한 격벽이 형성되어, 화소 간에 전류의 공유가 일어나지 않는 유기 발광 표시 장치가 제공될 수 있다.

**도면의 간단한 설명**

- [0026] 도 1은 본 발명의 일 실시 예에 따른 유기 발광 표시 장치의 전체 모습을 개략적으로 도시한 평면도이다.
- 도 2는 본 발명의 일 실시 예에 따른 유기 발광 표시 장치의 디스플레이부 내부를 개략적으로 도시한 도면이다.
- 도 3은 기존의 유기 발광 표시 장치에서 얼룩이 발생하는 원인을 도시한 도면이다.
- 도 4는 도 2의 화소부(P)를 더욱 상세하게 도시한 단면도이다.
- 도 5a 내지 도 5b는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 일부 제조 과정을 설명한 도면이다.
- 도 6a 내지 도 6b는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 일부 제조 과정을 설명한 도면이다.

**발명을 실시하기 위한 구체적인 내용**

- [0027] 후술하는 본 발명에 대한 상세한 설명은, 본 발명이 실시될 수 있는 특정 실시예를 예시로서 도시하는 첨부 도면을 참조한다. 이러한 실시예는 당업자가 본 발명을 실시할 수 있기에 충분하도록 상세히 설명된다. 본 발명의 다양한 실시예는 서로 다르지만 상호 배타적일 필요는 없음이 이해되어야 한다. 예를 들어, 본 명세서에 기재되어 있는 특정 형상, 구조 및 특성은 본 발명의 정신과 범위를 벗어나지 않으면서 일 실시예로부터 다른 실시예로 변경되어 구현될 수 있다. 또한, 각각의 실시예 내의 개별 구성요소의 위치 또는 배치도 본 발명의 정신과 범위를 벗어나지 않으면서 변경될 수 있음이 이해되어야 한다. 따라서, 후술하는 상세한 설명은 한정적인 의미로서 행하여지는 것이 아니며, 본 발명의 범위는 특허청구범위의 청구항들이 청구하는 범위 및 그와 균등한 모든 범위를 포괄하는 것으로 받아들여져야 한다. 도면에서 유사한 참조부호는 여러 측면에 걸쳐서 동일하거나 유사한 구성요소를 나타낸다.
- [0028] 이하에서는, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있도록 하기 위하여, 본 발명의 여러 실시예에 관하여 첨부된 도면을 참조하여 상세히 설명하기로 한다.
- [0029] 도 1은 본 발명의 일 실시 예에 따른 유기 발광 표시 장치의 전체 모습을 개략적으로 도시한 평면도이다.
- [0030] 상기 도면을 참조하면, 하나의 기관(1) 상에 본 발명의 일 실시 예에 따른 복수 개의 유기 발광 표시 장치(10)가 구비되어 있다. 각 유기 발광 표시 장치(10)는 복수 개의 화소가 구비된 디스플레이부(11)를 포함하며, 후술할 유기 발광 표시 장치(10)의 화소부(P)는 상기 디스플레이부(11) 내부에 구비된다.

- [0031] 도 2는 본 발명의 일 실시 예에 따른 유기 발광 표시 장치의 디스플레이부 내부를 개략적으로 도시한 도면이다.
- [0032] 보다 상세하게, 도 2는 도 1의 II부분을 확대한 평면도이고, 도 3은 도 2의 III-III을 따라 취한 단면도이다.
- [0033] 도 2를 참조하면, 본 발명의 일 실시 예에 따른 터치 스크린 유기 발광 표시 장치(10)는 기관(20) 상의 디스플레이부(11) 내부에 복수 개의 화소부(P)를 포함한다.
- [0034] 상기 도면에는, 복수 개의 각 화소부(P)가 세 개의 부화소들(R, G, B)로 구성되고, 상기 부화소들(R, G, B)은 일렬로 배치되는 것으로 도시되어 있지만, 본 발명은 이에 한정되지 않는다. 즉, 각 화소부를 구성하는 부화소들의 종류, 크기 및 배치 상태 등은 다양한 변형이 가능한 물론이다. 또한, 이하의 명세서에서 부화소들(R, G, B)이 점유하는 기관상의 영역을 발광 영역(L)이라고 칭할 수 있다.
- [0035] 또한, 화소부(P) 내에서도 부화소들(R, G, B) 사이에 비발광 영역(NL)이 존재한다. 비발광 영역(NL)은 후술할 유기 발광층(35)이 존재하지 않는 화소부(P)의 영역으로, 각각의 부화소들(R, G, B) 사이의 공간에 존재할 수 있다. 이러한 부화소들(R, G, B) 사이의 비발광 영역(NL)은 발광 영역(L)인 부화소들(R, G, B)을 분리시켜 빛의 간섭이 발생하는 것을 방지함으로써, 명확한 영상을 표시하도록 할 수 있다.
- [0036] 또한, 상기 도면에는 복수 개의 비발광영역(NL)이 각 화소부(P) 사이마다 배치된 것으로 도시되어 있으나, 이는 본 발명의 일 예시일 뿐, 본 발명은 이에 한정되지 않는다. 즉, 비발광 영역(NL)이 화소부(P) 사이에 배치되는 한, 각 비발광 영역(NL)의 위치는 두 개 또는 세 개의 화소부(P) 사이마다 배치될 수 있는 등 도 3에서 후술할 유기 발광층(35) 및 박막 트랜지스터(TFT)의 배치에 따라 다양한 변형이 가능하다.
- [0037] 그러나, 기존의 유기 발광 표시 장치는 비발광 영역에 누설전류가 흘러 부화소들(R, G, B) 각각에 공급되는 전류의 크기에 차등이 발생하는 문제점이 있었다. 누설 전류로 인해 특정 부화소에는 전류가 공급되고 다른 부화소에는 전류가 공급되지 않는 경우 밝기의 차이가 발생하여 블랙 상태(화면이 off되거나 대기 상태)에서 얼룩이 발생하는 원인이 된다.
- [0038] 도 3은 기존의 유기 발광 표시 장치에서 얼룩이 발생하는 원인을 도시한 도면이다.
- [0039] 도 3은 기존의 유기 발광 표시 장치의 간략한 도시에으로써, 본 발명과 비교 설명을 위해 일부 구성은 생략하였다. 도 3을 참조하면, 기존의 유기 발광 표시 장치는 기관(51) 상에 애노드 전극(52)을 형성되고, 애노드 전극(52) 상에 형성된 공통층(54, 56) 및 유기 발광층(55)을 통해 캐소드 전극(57)으로 전자 및 정공이 이동한다. 이때, 이동하는 전자 및 정공에 의해 유기 발광층(55)이 발광한다. 도 3에서 유기 발광층(55)이 존재하는 영역을 발광 영역이라 하면, 유기 발광층이 존재하지 않는 영역을 비발광 영역이라 할 수 있다.
- [0040] 이 경우, 비발광 영역에도 존재하는 공통층(54, 56)에 누설 전류가 발생할 수 있다. 애노드 전극(52)으로부터 캐소드 전극(57)으로 흐르는 전류 중 일부 누설된 미세 전류가 공통층을 따라 흘러, 다른 화소에 존재하는 효율이 높은 유기 발광 재료에 집중되어 발광될 수 있다. 즉, 공통층(54, 56)에 흐르는 미세 전류가 특정 부화소(R, G, B)에 집중되는 경우 블랙(BLACK) 상태의 얼룩이 발생하게 된다. 따라서 패널 제조 시에 각 화소들(R, G, B) 사이의 공통층(54, 56) 중 비발광 영역(NL)에 누설 전류가 흐르지 않도록 할 필요가 있다.
- [0041] 도 4는 본 발명의 일 실시예에 따른 도 2의 화소부(P)를 더욱 상세하게 도시한 단면도이다.
- [0042] 도 4를 참조하면, 세 개의 부화소(R, G, B)들이 기관(20) 상에 구비된 액티브 매트릭스형(AM type) 유기 발광 표시 장치의 일 예를 도시하고 있다. 도 4에 도시된 부화소(R, G, B)들은 적어도 하나의 박막 트랜지스터(TFT)를 구비한다. 다만, 상기 박막 트랜지스터(TFT)의 구조는 반드시 도 4에 도시된 구조에 국한되지 않고 그 수와 구조는 다양하게 변형 가능하다. 이러한 액티브 매트릭스형 유기 발광 표시 장치를 상세히 설명하면 다음과 같다.
- [0043] 기관(20)은 SiO<sub>2</sub>를 주성분으로 하는 투명한 유리 재질의 절연 기관, 플라스틱 기관, 석영 기관 등도 사용될 수 있다. 한편, 상기 도면에는 도시되지 않았지만, 기관(20)의 상면에는 기관(20)의 평활성과 불순 원소의 침투를 차단하기 위하여 SiO<sub>2</sub> 및/또는 SiNx 형성된 버퍼층(미도시)을 형성할 수 있다. 기관(20)은 LTPS(crystalline silicon) 기관, 유리 기관 또는 플라스틱 기관 등일 수 있다. 혹은 기관(20)은 SiO<sub>2</sub>를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다.
- [0044] 기관(20) 상부로 박막 트랜지스터(TFT)가 구비된다. 상기 TFT는 반도체 활성층(21)과, 이 활성층(21)을 덮도록 형성된 게이트 절연막(22)과, 게이트 절연막(22) 상부의 게이트 전극(23)을 갖는다. 이 게이트 전극(23)을 덮도록 층간 절연막(24)이 형성되며, 층간 절연막(24)의 상부에 소스 및 드레인 전극(25, 26)이 형성된다. 이 소스

및 드레인 전극(25, 26)은 게이트 절연막(22) 및 층간 절연막(24)에 형성된 컨택홀에 의해 활성층(21)의 소스 영역 및 드레인 영역에 각각 접촉된다.

- [0045] 평탄화막(27) 상부에 형성된 화소부(P)의 화소 전극(31)은 비어홀을 통하여 소스/드레인 전극(25, 26)에 연결된다. 그리고, 화소 전극(31)을 덮도록 화소 정의막(Pixel defining layer: 32)이 형성된다. 이 화소 정의막(32)에 소정의 개구부를 형성한 후, 유기 발광층(35)을 포함한 중간층(33, 34, 35, 36, 37)이 형성되고, 이들 상부에 대향 전극(38)이 증착된다.
- [0046] 이때, 화소 전극(31)은 애노드 전극으로 사용되고, 대향 전극(38)은 캐소드 전극으로 사용된다. 물론 이들의 극성은 반대로 되어도 무방하다. 유기 발광층(35) 및 공통층(39)은 저분자 또는 고분자 유기층이 사용될 수 있다.
- [0047] 도 4를 참조하면, 유기 발광층(35)이 발광 영역(L)인 부화소들(R, G, B) 위치에 형성되어 있고, 정공 주입층(33), 정공 수송층(34), 전자 수송층(36), 전자 주입층(37)을 포함하는 공통층(39)이 발광 영역(L) 및 비발광 영역(NL)에 관계없이 형성된 것을 알 수 있다.
- [0048] 또한, 상기 도면에는 유기 발광층(35)의 두께가 모두 동일한 것으로 도시되어 있으나 본 발명은 이에 한정되지 않는다. 즉, 각 부화소들(R, G, B)의 유기 발광층(35)은 공진 구조에 적합하도록 서로 다른 두께를 구비하거나, 보조 발광층을 더 구비할 수 있다.
- [0049] 도 4를 참조하면, 각 화소부(R, G, B) 사이의 비발광 영역(NL)의 공통층(39)에 격벽(40)이 설치된 것을 알 수 있다. 격벽(40)은 공통층(39)을 관통하여 화소 정의막(32)의 일부 영역까지 형성될 수 있다. 격벽(40)은 공통층(39) 사이의 미세 전류의 흐름을 차단하기 위한 것이므로, 절연 물질을 함유하여 생성될 수 있다. 절연 물질은 유기 절연 물질 혹은 무기 절연 물질이 모두 사용될 수 있으며, 바람직하게는 SiO<sub>x</sub>, SiN<sub>x</sub> 등이 될 수 있다. 도 4의 실시예에서는 격벽(40)이 화소 정의막(32) 영역까지 확장되어 있지만, 본 발명의 다른 실시예에서는 격벽(40)이 공통층(39)과 화소 정의막(32)의 경계까지만 형성된 경우도 가능하다.
- [0050] 도 4와 같이 공통층(39) 영역에 절연체 격벽(40)이 형성되어 있는 경우, 화소 전극(31)으로부터 대향 전극(38)으로부터 흐르는 전류가 공통층을 통해 누설되는 것을 방지할 수 있다. 따라서 누설 전류로 인해 타 화소(R, G, 또는 B)와의 밝기 차이가 발생하는 것을 방지할 수 있으며, 블랙 상태에서도 얼룩을 방지할 수 있다.
- [0051] 아래의 도 5 및 도 6에서는 본 발명의 서로 다른 실시예에 따라 격벽(40)을 형성하는 과정을 각각 설명하였다.
- [0052] 도 5a 내지 도 5b는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 일부 제조 과정을 설명한 도면이다.
- [0053] 도 5a에 나타난 유기 발광 표시 장치는 전자 주입층(37)까지의 적층이 완료된 상태를 나타낸 것으로, 그 전의 공정에 대해서는 아래에서 간략히 설명하는 것으로 구체적인 과정의 도면을 대신하기로 한다.
- [0054] 먼저, 도 5a를 참조하면 기판(20) 상부에는 소정 패턴의 활성층(21)이 형성된다.
- [0055] 활성층(21)은 비정질 실리콘(amorphous silicon) 또는 폴리 실리콘(poly-silicon)과 같은 무기 반도체, 또는 유기 반도체 등으로 형성될 수 있다. 그러나 이에 한정되는 것은 아니며, 활성층(21)은 산화물 반도체로 형성될 수 있다. 예를 들면 G-I-Z-O층[(In<sub>203</sub>)<sub>a</sub>(Ga<sub>203</sub>)<sub>b</sub>(ZnO)<sub>c</sub>층](a, b, c는 각각 a≥0, b≥0, c>0의 조건을 만족시키는 실수)일 수 있다. 산화물 반도체로 활성층(21)을 형성하는 경우, 이후 설명할 도핑 과정이 생략될 수 있다.
- [0056] 패터닝된 활성층(21) 위에 게이트 절연막(22)이 형성된다. 게이트 절연막(22)은 SiN<sub>x</sub> 또는 SiO<sub>x</sub> 등과 같은 무기 절연막을 PECVD법, APCVD법, LPCVD법 등의 방법으로 증착할 수 있다.
- [0057] 또한, 게이트 절연막(22) 상에는 박막 트랜지스터(TFT)의 게이트 전극(23)이 형성된다. 상기 박막 트랜지스터(TFT)의 게이트 전극(23)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, Mo, Ti, W, MoW, Al/Cu 가운데 선택된 하나 이상의 물질을 포함할 수 있다.
- [0058] 게이트 전극(23)은 활성층(21)의 중앙에 대응하며, 이 상태에서 게이트 전극(23)을 마스크로 하여 활성층(21)으로 n형 또는 p형의 불순물을 도핑하면 게이트 전극(23)에 가려진 활성층(21) 영역에는 채널부가, 가려지지 않은 가장자리에는 소스/드레인부가 각각 형성된다.
- [0059] 다음으로, 게이트 전극(23) 및 게이트 절연층(22) 상에 마스크 공정을 통해 형성된 개구들을 포함하는 층간 절연막(24)이 위치한다.
- [0060] 상기 층간 절연막(24)은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐 및 페놀 수지로 이루어진

군에서 선택되는 하나 이상의 유기 절연 물질을 스핀 코팅하여 형성할 수 있으며, 전술한 게이트 절연막(22)보다 두껍게 형성하여 박막 트랜지스터의 게이트 전극(23)과 소스/드레인 전극(25/26) 사이의 층간 절연막 역할을 수행하게 한다. 한편, 층간 절연막(24)은 상기와 같은 유기 절연 물질뿐 아니라, 전술한 게이트 절연막(22)과 같은 무기 절연 물질로 형성될 수 있으며, 유기 절연 물질과 무기 절연 물질을 교번하여 형성할 수도 있다.

- [0061] 이 층간 절연막(24)을 박막 트랜지스터(TFT)의 활성층(21)의 일부 영역을 노출시켜, 소스/드레인 전극(25/26)이 상기 활성층(21)과 접촉할 수 있도록 하는 개구를 포함할 수 있다.
- [0062] 이어서, 상기 층간 절연막(24) 상에 박막 트랜지스터(TFT)의 소스/드레인 전극(25/26)이 형성된다. 상기 박막 트랜지스터(TFT)의 소스/드레인 전극(25/26)은 기판(20) 상에 도전층을 전면적으로 증착한 후 패터닝하여 생성될 수 있다. 상기 도전층은 상기 게이트 전극(23)을 형성하는 도전 물질 가운데 선택할 수도 있고, Mo/Al/Mo 재질로 형성할 수도 있다. 소스/드레인 전극(25/26)은 층간 절연막(24) 상에 형성된 개구를 통해 활성층(21)의 일부 영역과 접촉한다.
- [0063] 다음으로, 소스/드레인 전극(25/26) 상에 평탄화막(27)이 형성된다. 평탄화막(27)은 절연 물질로 구성될 수 있으며, 화소 전극(31)이 소스/드레인 전극(25/26) 중 하나와 접촉될 수 있도록 개구를 포함한다. 평탄화막(27)은 무기 절연막 및/또는 유기 절연막을 사용할 수 있다. 무기 절연막으로는 SiO<sub>2</sub>, SiN<sub>x</sub>, SiON, Al<sub>2</sub>O<sub>3</sub>, TiO<sub>2</sub>, Ta<sub>2</sub>O<sub>5</sub>, HfO<sub>2</sub>, ZrO<sub>2</sub>, BST, PZT 등이 포함되도록 할 수 있고, 유기 절연막으로는 일반 범용고분자(PMMA, PS), 페놀계 그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등이 포함되도록 할 수 있다. 또한, 평탄화막(27)은 무기 절연막과 유기 절연막의 복합 적층체로도 형성될 수 있다.
- [0064] 상기와 같이 본 실시예에서는 탑 게이트 방식(top gate type)의 박막 트랜지스터(TFT)가 개시되었지만, 본 발명은 상기 도면에 개시된 박막 트랜지스터의 형상 또는 개수에 한정되지 않고 다양한 방식의 박막 트랜지스터가 채용될 수 있음은, 이 기술 분야의 통상의 지식을 가진 자라면 당연히 이해할 수 있을 것이다.
- [0065] 다음으로, 평탄화막(27) 상부에 화소 전극(31)이 형성되며, 화소 전극(31)은 비아홀을 통해 소스 전극(25) 혹은 드레인 전극(26)과 접촉할 수 있다. 또한, 화소 전극(31)에 대항되는 전극으로 후술할 대항 전극(38)을 구비할 수 있다. 화소 전극(31)은 본 발명의 일 실시예에서 애노드 전극으로 작용하고, 대항 전극(38)은 캐소드 전극으로 작용할 수 있다.
- [0066] 본 발명의 일 실시예와 같이 유기 발광 장치가 기판의 반대 방향으로 발광하는 전면 발광형인 경우, 화소 전극(31)은 광 반사가 가능한 전극으로 구비되고 대항 전극은 광투과가 가능한 전극으로 구비된다.
- [0067] 즉, 상기 화소 전극(31)은 반사형 전극으로 구비되는 것이 바람직하며, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, 및 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub>를 형성할 수 있다.
- [0068] 한편, 상기 대항 전극(38)은 투명 전극으로 구비되는 것이 바람직하며, 이 대항 전극(38)이 캐소드 전극으로 사용되는 경우, 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg, 및 이들의 화합물이 유기 발광층(35)을 향하도록 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub> 등의 투명 전극 형성용 물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다.
- [0069] 추가적으로, 화소 전극(31)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Yb 또는 Ca 등으로 형성된 반사막을 더 포함할 수 있다. 이 경우 대항 전극(38)은 광투과가 가능하도록 투명한 금속산화물인 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub> 등을 포함하여 구비될 수 있고, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, 또는 Ca의 금속을 이용하여 박막으로 형성될 수 있다.
- [0070] 화소 전극(31)의 상부에 화소 정의막(32)이 생성될 수 있으며, 상기 화소 정의막(32)은 하나 이상의 유기 절연 물질로 스핀 코팅 등의 방법으로 형성하거나, 무기 절연 물질로 형성될 수 있다. 혹은, 화소 정의막(32)은 유기 절연 물질과 무기 절연 물질이 교번하는 다층 구조로 형성될 수도 있다. 화소 정의막(32)은 화소를 표시하는 전극의 중앙부가 노출되도록 개구를 형성함으로써, 픽셀을 정의하게 된다.
- [0071] 상기 화소 전극(31)과 대항 전극(38) 사이에는 유기 발광층(35) 및 공통층(39)이 형성된다. 공통층(39)은 정공 주입층(33), 정공 수송층(34), 전자 수송층(36), 전자 주입층(37)을 포함한다. 부연하면, 정공 주입층(33), 정공 수송층(34) 상에 유기 발광층(35)이 형성되고, 유기 발광층(35) 상에 전자 수송층(36), 전자 주입층(37)이 형성된다. 즉, 공통층(39) 사이에 유기 발광층(35)이 형성된다.
- [0072] 본 발명의 일 실시예에 따르면, 공통층(39)의 비발광 영역(NL)에 슬릿 공간(41)이 형성된 후, 슬릿 공간(41) 내

에 절연 물질을 함유하는 격벽(40)이 생성된다. 본 발명의 일 실시예에 따른 격벽(40)은 공통층(39)을 흐르는 누설 전류를 차단하는 역할을 하여 화면이 블랙 상태인 경우에도 얼룩이 발생하는 것을 방지할 수 있다.

- [0073] 보다 상세히 살펴보면, 패터닝된 화소 정의막(32) 상부에 정공 주입층(33) 및 정공 수송층(34)을 증착한다. 정공 주입층(33) 및 정공 수송층(34)은 발광 영역(L) 및 비발광 영역(NL)을 구분하지 않고 기판 상에 전체적으로 증착된다.
- [0074] 다음으로, 정공 수송층(34) 상부에 유기 발광층(35)을 증착한 후 발광 영역(L)만 남도록 패터닝하고, 그 위에 전자 수송층(36), 전자 주입층(37)을 전체적으로 증착한다.
- [0075] 상술한 바와 같이, 유기 발광층(35) 및 공통층(39)은 저분자 또는 고분자 유기층이 사용될 수 있는데, 저분자 유기층을 사용할 경우, 정공 주입층(HIL: Hole Injection Layer)(33), 정공 수송층(HTL: Hole Transport Layer)(34), 유기 발광층(EML: emission layer)(35), 전자 수송층(ETL: Electron Transport Layer)(36), 전자 주입층(EIL: Electron Injection Layer)(37) 등이 단일 혹은 복합의 구조로 적층되어 형성된다.
- [0076] 공통층(39) 중 정공 주입층(33) 및 정공 수송층(34)은 강한 형광을 가진 아민(amine)유도체, 예를 들면 트리페닐디아민 유도체, 스티릴 아민 유도체, 방향족 축합환을 가지는 아민 유도체를 사용할 수 있다. 또한, 공통층(39) 중 전자 수송층(36)으로는 퀴놀린(quinoline) 유도체, 특히 알루미늄 트리(8-히드록시퀴놀린) (aluminum tris(8-hydroxyquinoline), Alq3), 페닐 안트라센(phenyl anthracene) 유도체, 테트라아릴에텐 유도체를 사용할 수 있다. 전자 주입층(37)으로는 바륨(Ba) 또는 칼슘(Ca)으로 형성될 수 있다.
- [0077] 유기 발광층(35)으로 사용 가능한 사용 가능한 유기 재료는 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리(8-히드록시퀴놀린) 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기층은 진공증착의 방법으로 형성된다.
- [0078] 본 발명은 공통층(39) 및 유기 발광층(35)이 저분자인 경우에만 한정되지 않는다. 즉, 고분자 유기층의 경우에는 공통층(39)은 정공 수송층(HTL)으로 구성되고, 유기 발광층(35)이 발광층(EML)으로 구비된 구조를 가질 수 있다. 상기 정공 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 또는 잉크젯 인쇄방법, 레이저에 의한 열전사법(laser induced thermal imaging: LITI)등으로 형성할 수 있다.
- [0079] 또한, 상기 도면에는 유기 발광층(35)의 두께가 모두 동일한 것으로 도시되어 있으나 본 발명은 이에 한정되지 않는다. 즉, 각 부화소(R, G, B)의 유기 발광층(35)은 공진 구조에 적합하도록 서로 다른 두께를 구비하거나, 보조 발광층을 더 구비할 수 있다.
- [0080] 도 5a의 도면을 참조하면, 본 발명의 일 실시예에 따라 화소 정의막(32) 상에 정공 주입층(33), 정공 수송층(34), 유기 발광층(35), 전자 수송층(36), 전자 주입층(37)을 차례로 형성한 후, 각 부화소(R, G, B) 사이의 영역에 레이저를 조사하여 슬릿 공간(41)은 형성하는 과정을 예시하고 있다.
- [0081] 이때, 슬릿 공간(41)은 레이저 조사 장치(70) 및 레이저 마스크(71)를 사용하여 레이저 커팅(laser cutting) 기법으로 형성될 수 있다. 레이저 마스크(71)는 레이저 조사 장치(70)로부터 방출된 레이저가 각 부화소(R, G, B) 사이의 특정 영역만을 커팅할 수 있도록 구비된다. 도 5a와 같이, 레이저 조사 장치(70)에서 조사된 레이저에 의해 각 부화소(R, G, B) 사이의 공통층(39)의 일부는 커팅된다. 커팅된 슬릿 공간(41)에 의해 공통층(39)에 흐르는 전류가 차단되므로, 누설 전류가 발생하는 것을 방지할 수 있다.
- [0082] 슬릿 공간(41)은 공통층(39)을 수직 방향으로 가로질러 형성되며, 일 단부가 화소 정의막(32)까지 연장될 수 있다. 혹은, 도 5a와 달리 슬릿 공간(41)은 공통층(39) 영역 내에만 존재할 수 있다. 본 발명의 일 실시예에 따른 슬릿 공간(41)은 후술하는 바와 같이 격벽(40)으로 채워져 공통층(39)을 흐르는 누설 전류를 차단하는 역할을 하여 화면이 블랙 상태인 경우에도 얼룩이 발생하는 것을 방지할 수 있다.
- [0083] 도 5b는 본 발명의 일 실시예에 따라 슬릿 공간(41) 내에 절연체를 형성하여 격벽(40)을 형성한 도면이다.
- [0084] 도 5b와 같이, 슬릿 공간(41) 내부에 절연체를 삽입하여 격벽(40)을 형성하는 이유는, 슬릿 공간(41) 만을 생성하고 대향 전극(38)을 형성할 경우 대향 전극(38)을 구성하는 도전체가 슬릿 공간(41) 내부로 유입되어 전도체 역할을 할 수 있기 때문이다. 따라서, 이를 방지하기 위해 슬릿 공간(41) 내부를 채울 수 있도록 절연 물질을 함유하는 격벽(40)을 형성한다.

- [0085] 격벽(40)은 누설 전류의 흐름을 차단하기 위해 절연 물질을 포함할 수 있다. 격벽(40)을 구성하는 절연 물질은 유기 혹은 무기 절연물질이 사용될 수 있다. 보다 상세히, 격벽(40)을 구성하는 절연 물질은 폴리이미드, 폴리 아마이드, 아크릴 수지, 벤조사이클로부텐 및 페놀 수지로 이루어진 군에서 선택되는 하나 이상의 유기 절연 물질을 포함할 수 있다. 혹은, SiO<sub>2</sub>, SiNx, Al<sub>2</sub>O<sub>3</sub>, CuOx, Tb<sub>4</sub>O<sub>7</sub>, Y<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Pr<sub>2</sub>O<sub>3</sub> 등에서 선택된 무기 절연 물질을 포함할 수 있다.
- [0086] 도 5b와 같이 격벽(40)을 형성한 후, 도 4와 같이 대향 전극(38)을 형성한다. 대향 전극(38)은 기판(20) 전면에 증착되어 공통 전극으로 형성될 수 있다. 대향 전극(38)을 형성하는 경우에도 슬릿 공간(41)에 격벽(40)이 형성 되어 있으므로, 슬릿 공간(41)에 대향 전극(38)을 구성하는 물질이 유입되지 않는다.
- [0087] 도 6a 내지 도 6b는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 일부 제조 과정을 설명한 도면이다.
- [0088] 도 6a 및 도 6b를 참조하는 본 발명의 일 실시예에 따르면, 공통층(39)을 증착할 때 마스크를 이용하여 각 부화 소(R, G, B) 사이에 슬릿 공간(42)이 생기도록 한다.
- [0089] 즉, 도 5a의 실시예에서는 공통층(39)을 모두 증착한 후 레이저 조사 장치(70)를 사용하여 레이저 커팅을 통해 슬릿 공간(41)을 형성하였다면, 도 6의 실시예에서는 이와 달리 공통층(39)을 형성할 때부터 마스크를 이용하여 슬릿 공간(42a, 42b)을 형성한다.
- [0090] 보다 상세히, 도 6a의 도면과 같이 정공 주입층(33), 정공 수송층(34)를 형성할 때 제1 마스크(72)를 사용하여 제1 슬릿 공간(42a)을 제외한 나머지 기판(20)상의 공간에 전면적으로 정공 주입층(33), 정공 수송층(34)를 형성한다. 제1 마스크(72)는 제1 슬릿 공간(42a)이 비발광 영역(NL)에 위치할 수 있도록 설정된다.
- [0091] 다음으로, 기판 상에 유기 발광층(35)를 패터닝한다. 상술한 바와 같이, 유기 발광층(35)는 본 발명의 발광 영역의 부화소들(R, G, B) 영역에 패터닝된다.
- [0092] 다음으로, 도 6b와 같이, 유기 발광층(35) 및 정공 수송층(34) 상에 제2 마스크(73)를 사용하여 제2 슬릿 공간 (42b)을 제외한 나머지 기판(20)상의 공간에 전면적으로 전자 수송층(36), 전자 주입층(37)를 형성한다. 이때, 제2 슬릿 공간(42b)은 제1 슬릿 영역(41a)과 연결되어 공통층(39)을 관통하는 슬릿 공간을 형성한다. 또한, 제2 마스크(73)는 제1 마스크(72)와 동일한 마스크가 사용될 수 있다. 도 6a, 6b에서 생성된 슬릿 공간(42a, 42b)으 로 인해 공통층(39)을 따라 미세 전류가 흐르지 못한다.
- [0093] 도 6a, 6b와 같이 슬릿 공간(42a, 42b)을 생성한 후, 도 5b와 같이 슬릿 공간(42a, 42b) 내에 격벽(40)을 형성 하고, 그 위에 대향 전극(38)을 형성한다. 도 6a 및 도 6b에 의한 공정에서 형성된 슬릿 공간(42a, 42b)은 공통 층(39)내에만 존재하므로, 도 6b의 공정 후에 생성되는 격벽은 도 5b와 달리 일 단부가 공통층(39)과 화소 정의 막(32)의 경계까지만 생성될 수 있다.
- [0094] 상술한 도 6의 실시예에 의해 별도의 레이저 조사 장치(70) 없이도 공통층(39)에 슬릿 공간(42a, 42b)을 형성할 수 있다.
- [0095] 본 발명의 명세서(특히 특허청구범위에서)에서 “상기”의 용어 및 이와 유사한 지시 용어의 사용은 단수 및 복 수 모두에 해당하는 것일 수 있다. 또한, 본 발명에서 범위(range)를 기재한 경우 상기 범위에 속하는 개별적인 값을 적용한 발명을 포함하는 것으로서(이에 반하는 기재가 없다면), 발명의 상세한 설명에 상기 범위를 구성하 는 각 개별적인 값을 기재한 것과 같다. 마지막으로, 본 발명에 따른 방법을 구성하는 단계들에 대하여 명백하 게 순서를 기재하거나 반하는 기재가 없다면, 상기 단계들은 적당한 순서로 행해질 수 있다. 반드시 상기 단계 들의 기재 순서에 따라 본 발명이 한정되는 것은 아니다. 본 발명에서 모든 예들 또는 예시적인 용어(예들 들어, 등등)의 사용은 단순히 본 발명을 상세히 설명하기 위한 것으로서 특허청구범위에 의해 한정되지 않는 이 상 상기 예들 또는 예시적인 용어로 인해 본 발명의 범위가 한정되는 것은 아니다. 또한, 당업자는 다양한 수정, 조합 및 변경이 부가된 특허청구범위 또는 그 균등물의 범주 내에서 설계 조건 및 팩터에 따라 구성될 수 있음을 알 수 있다.
- [0096] 이상에서 본 발명이 구체적인 구성요소 등과 같은 특정 사항과 한정된 실시예 및 도면에 의하여 설명되었으나, 이는 본 발명의 보다 전반적인 이해를 돕기 위하여 제공된 것일 뿐, 본 발명이 상기 실시예에 한정되는 것은 아 니며, 본 발명이 속하는 기술분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정과 변경을 꾀할 수 있다.
- [0097] 따라서, 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 또는 이로부터 등가적으로 변경된 모든 범위는 본 발명의 사상의 범주에 속한

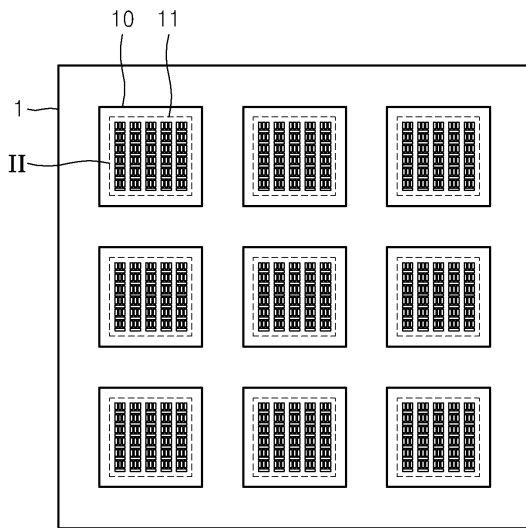
다고 할 것이다.

**부호의 설명**

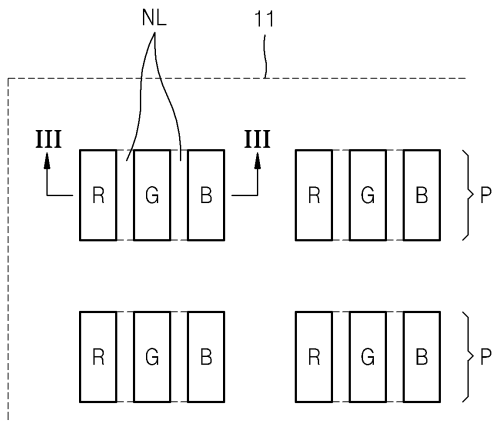
- [0098]
- |              |              |
|--------------|--------------|
| 11: 원장 기관    | 10: 디스플레이 장치 |
| 11: 디스플레이부   | P: 화소부       |
| R,G,B: 부화소   | NL: 비발광 영역   |
| 20: 기관       | 21: 반도체층     |
| 22: 게이트 절연막  | 23: 게이트 전극   |
| 24: 층간 절연막   | 25: 소스 전극    |
| 26: 드레인 전극   | 27: 평탄화막     |
| TFT: 박막트랜지스터 | 31: 화소 전극    |
| 32: 화소 정의막   | 33: 정공 주입층   |
| 34: 정공 수송층   | 35: 유기 발광층   |
| 36: 전자 수송층   | 37: 전자 주입층   |
| 38: 대향 전극    |              |

**도면**

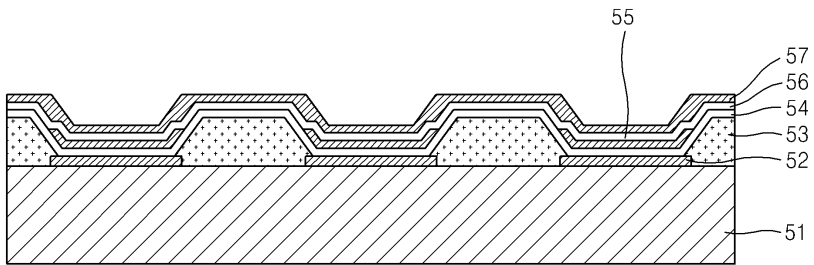
**도면1**



도면2

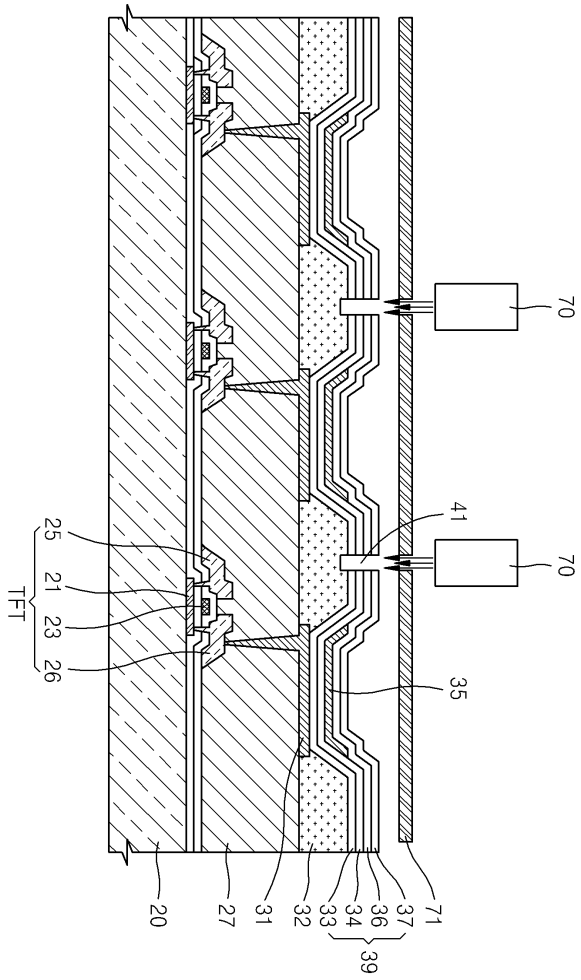


도면3



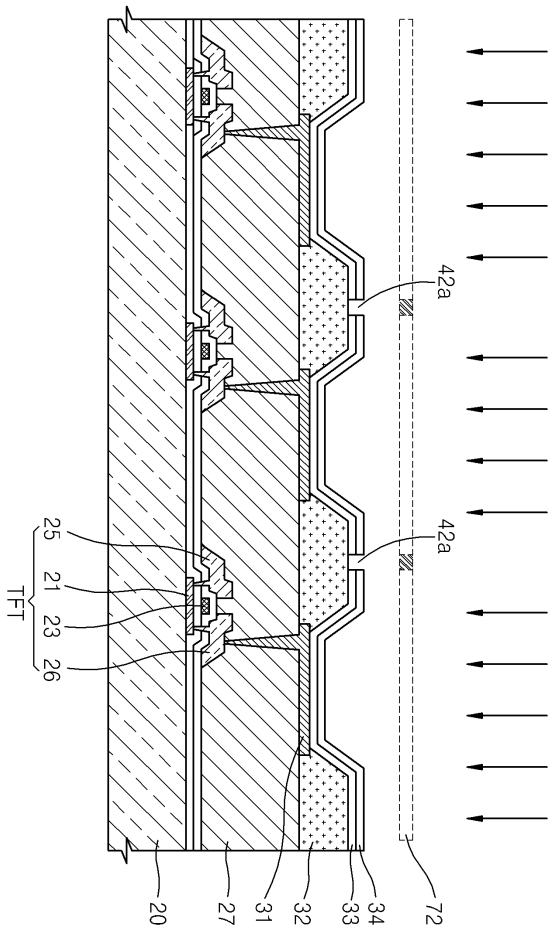


도면5a





도면6a



도면6b

