

公告本

申請日期	90.10.30.
案號	90126843
類別	H03M 1/12

A4
C4

557633

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	可調整輸入位準之靜噪電路
	英 文	
二、發明 創作人	姓 名	1 李健雄 2 張坤智
	國 籍	中華民國
	住、居所	1 新竹市關東路 251 號 4 樓 2 新竹市東南街 215 號
三、申請人	姓 名 (名稱)	智原科技股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區展業一路 9 號 7 樓之 3
	代 表 人 姓 名	蔡明介

裝
訂
線

五、發明說明 ()

本發明是有關於一種靜噪電路，且特別是有關於一種可調整輸入位準之靜噪電路。

靜噪電路現今是用來防止輸入訊號的干擾雜訊過多而設計出來的電路，主要是用來解決習知比較電路干擾雜訊過多的問題。請參照第 1a 圖，習知之比較電路的基本原理就有如第 1a 圖所繪示一般，當習知之比較電路接收到正電壓的輸入時，就會輸出代表邏輯為 1 的電壓，若接收到負電壓的輸入時，則會輸出代表邏輯為 0 的電壓。但習知之比較電路有一個嚴重的缺點，即是若當習知之比較電路之輸入端受到雜訊的干擾時，就會輸出錯誤。亦即若習知之比較電路之輸入端原本並沒有正電壓的輸入，此時比較電路應該會輸出代表邏輯為 0 的電壓，可是這時因為輸入端受到雜訊的干擾，比較器會以為有正電壓的輸入，所以比較器會輸出代表邏輯為 1 的電壓，可是事實上這正電壓可能只是負電壓加上雜訊的干擾所形成的，並非真正的輸入訊號。如此一來，只要習知之比較電路一受到雜訊的干擾，其輸出就會變得非常的不穩定。因此為了改善此問題，就有了靜噪電路的產生。

請參照第 1b 圖，習知之靜噪電路的基本原理就有如第 1b 圖所繪示一般，當習知之靜噪電路接受收到大於輸入位準(V_{THP})的電壓的輸入時，就會輸出代表邏輯為 1 的電壓，若接受收到小於輸入位準(V_{THP})的電壓的輸入時，就會輸出代表邏輯為 0 的電壓。請參照第 1c 圖，假設習知之靜噪電路的輸入訊號的波形就如圖示一般，習知之靜

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (乙)

噪電路在大於輸入位準 (V_{THP}) 的部分會輸出代表邏輯為 1 的電壓，在小於輸入位準 (V_{THP}) 的部分會輸出代表邏輯為 0 的電壓。

請參照第 2 圖，其繪示的是習知靜噪電路的結構示意圖。利用此結構可達到上述之目的，即將輸入正相訊號接到輸入端 INP，再將輸入反相訊號接到輸入端 INN。當輸入訊號 ($V_{INP}-V_{INN}$) 大於輸入位準 (V_{THP}) 時，比較器 10 輸出端 OUT 便輸出代表邏輯“1”的電壓準位；反之，若小於輸入位準 (V_{THP}) 時，比較器 10 輸出端 OUT 則輸出代表邏輯“0”的電壓準位。上述之輸入位準 (V_{THP}) 係定義如下。假設習知靜噪電路的工作電壓為 V_{dd} ，電阻 R2 的電阻值為 R_2 ，電阻 R1 的電阻值為 R_1 ，電阻 R3 的電阻值為 R_3 ，電阻 R4 的電阻值為 R_4 ，電阻 R6 的電阻值為 R_6 ，電阻 R5 的電阻值為 R_5 ，電阻 R7 的電阻值為 R_7 ，電阻 R8 的電阻值為 R_8 ，輸入端 INP 的電壓為 V_{INP} ，輸入端 INN 的電壓為 V_{INN} ，節點 NP 的電壓為 V_{NP} ，節點 PN 的電壓為 V_{PN} 。比較器 10 之輸入端接收節點 PN 與 NP 之電壓，加以比較後，從輸出端 OUT 輸出比較結果；亦即，將電壓差 $V_{INP}-V_{INN}$ 與輸入位準 V_{THP} 作比較。此外，假設 $R_1/(R_1+R_2)=R_7/(R_7+R_8)$ 、 $R_1=R_5$ 、 $R_2=R_6$ 、 $R_3=R_7$ 、 $R_4=R_8$ 。因此，分析圖 2 中的結構，熟習此技藝者可知有以下的關係：

$$V_{PN}=V_{INP}-(V_{dd}/2)(R_7/(R_7+R_8))$$

$$V_{NP}=V_{INN}+(V_{dd}/2)(R_1/(R_1+R_2))$$

當 $V_{PN}=V_{NP}$ 時，

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

五、發明說明 (3)

$V_{THP} = V_{INP} - V_{INN} = (V_{DD})(R_1 / (R_1 + R_2))$ 。因此，我們知道習知之靜噪電路的輸入位準 (V_{THP}) 是跟工作電壓 V_{DD} 、 R_1 與 R_2 有關。根據習知之靜噪電路來看，可以得知輸入位準是不可程式化的，且因為很容易受到工作電壓 V_{DD} 的影響，所以輸入位準可能並不是那麼的精確。

有鑑於此，本發明提供一種可調整輸入位準之靜噪電路，係用以調整一輸入位準。此電路包括輸入位準比較電路，具有第一、第二、第三與第四電流輸入端，第一輸入端、第二輸入端與輸出端，其中第一與第二輸入端的輸入訊號彼此反相。第一電流源耦接於輸入位準比較電路之第一電流輸入端與工作電壓之間。第二電流源耦接於輸入位準比較電路之第二電流輸入端與工作電壓之間。第三電流源耦接於輸入位準比較電路之第三電流輸入端與接地端之間。第四電流源耦接於輸入位準比較電路之第四電流輸入端與接地端之間。電流產生器耦接至第一、第二、第三與第四電流源之輸入，用以依據參考電流與控制位元，產生電流控制訊號給各第一、第二、第三與第四電流源，使各第一、第二、第三與第四電流源均產生相同的電流。

為讓本發明之上述和其他目的、特徵和優點，能更加明顯易懂，下文特舉較佳實施例，並配合所附圖示，做詳細說明如下：

圖示簡單說明：

第 1a 圖繪示的是習知之比較電路的基本原理圖；

第 1b 圖繪示的是習知之靜噪電路的基本原理圖；

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

五、發明說明 (4)

第 1c 圖繪示的是習知之靜噪電路的輸入訊號的波形圖；

第 2 圖繪示的是習知靜噪電路之結構示意圖；以及

第 3 圖繪示的是本發明之可調整輸入位準之靜噪電路之結構示意圖之一較佳實施例。

重要元件標號：

10 比較器

20 比較器

30 電流產生器

42/44/46/48 電流源

R1~R7 電阻

較佳實施例：

請參照第 3 圖，其繪示的是本發明之可調整輸入位準之靜噪電路之結構示意圖之一較佳實施例。

本發明之可調整輸入位準之靜噪電路係可以用來以調整輸入位準 V_{THP} 。此靜噪電路包括以下構件。電流產生器 30、電流源 42、電阻 R2、輸出端 NP、電阻 R1、輸入端 INN、電阻 R5、電阻 R6、電流源 46、電流源 44、電阻 R4、電阻 R3、輸入端 INP、電阻 R7、輸出端 PN、電阻 R8、電流源 48。其中電流產生器 30 用以輸出電流控制訊號給各個電流源 42、44、46 與 48。電流源 42 的第一端連接至工作電壓 Vdd，電流源 42 的第二端連接至電流產生器 30。電阻 R2 的第一端連接至電流源 42 的第三端。輸出端 NP 連接至電阻 R2 的第二端。電阻 R1 的第一端連接至輸出端 NP。輸入端 INN 連接至電阻 R1 的第二端。電阻 R5 的第一端連接至輸入端 INN。電阻 R6 的第一端連接至電阻 R5

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

五、發明說明 (5)

的第二端。電流源 46 的第一端連接至電阻 R6 的第二端，電流源 46 的第二端連接至電流產生器 30，電流源 46 的第三端連接至地電壓。

電流源 44 的第一端連接至工作電壓 Vdd，電流源 44 的第二端連接至電流產生器 30。電阻 R4 的第一端連接至電流源 44 的第三端。電阻 R3 的第一端連接至電阻 R4 的第二端。輸入端 INP 連接至電阻 R3 的第二端。電阻 R7 的第一端連接至輸入端 INP。輸出端 PN 連接至電阻 R7 的第二端。電阻 R8 的第一端連接至輸出端 PN。電流源 48 的第一端連接至電阻 R8 的第二端，電流源 48 的第二端連接至電流產生器 30，電流源 48 的第三端連接至地電壓。

此外，本發明之可調整輸入位準之靜噪電路更包括：比較器 20。其中此比較器 20 連接至輸出端 PN 與輸出端 NP。另外，上述之電流產生器 30 可以由電流鏡所構成。其中此電流鏡用以根據參考電流與控制位元輸出電流控制訊號，且上述之輸入端 INN 為反相輸入端。

當本發明之可調整輸入位準之靜噪電路接受收到大於輸入位準(V_{THP})的電壓的輸入時，就會輸出代表邏輯為 1 的電壓，若接受收到小於輸入位準(V_{THP})的電壓的輸入時，就會輸出代表邏輯為 0 的電壓。其作法為：利用本發明之可調整輸入位準之靜噪電路的架構，將輸入正相訊號接到輸入端 INP，再將輸入反相訊號接到輸入端 INN，然後調整輸入位準，當輸入訊號($V_{INP}-V_{INN}$)大於輸入位準(V_{THP})時，會從輸出端 OUT 輸出代表邏輯為 1 的電壓，

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(6)

小於輸入位準(V_{THP})時，會從輸出端 OUT 輸出代表邏輯為 0 的電壓。而輸入位準(V_{THP})的設定如下：假設本發明之可調整輸入位準之靜噪電路的工作電壓為 V_{dd} ，電流源 42，46，44，46 產生的電流均為 I 。因為電流 I 是根據電流產生器裡的電流鏡所接收到的控制位元 K 與參考電流 I_{ref} 所產生的，電流 I 與控制位元 K 與 I_{ref} 有下列關係式： $I=K*I_{ref}$ ，而 K 可由程式化控制改變，電阻 $R1$ 的電阻值為 R_1 ，電阻 $R2$ 的電阻值為 R_2 ，電阻 $R3$ 的電阻值為 R_3 ，電阻 $R4$ 的電阻值為 R_4 ，電阻 $R5$ 的電阻值為 R_5 ，電阻 $R6$ 的電阻值為 R_6 ，電阻 $R7$ 的電阻值為 R_7 ，電阻 $R8$ 的電阻值為 R_8 ，輸入端 INP 的電壓為 V_{INP} ，輸入端 INN 的電壓為 V_{INN} ，輸出端 NP 的電壓為 V_{NP} ，輸出端 PN 的電壓為 V_{PN} ，因此分析本發明之可調整輸入位準之靜噪電路的結構，熟習此技藝者可知

$$V_{PN}=V_{INP}-I*R_7$$

$$V_{NP}=V_{INN}+I*R_1$$

當 $V_{PN}=V_{NP}$ 時，

$V_{INP}-V_{INN}=V_{THP}=I*R_1+I*R_7=k*I_{ref}*(R_1+R_7)$ 。假設 $R_1/m=R_7/n=R_x$ ，其中 m ， n ， R_x 為一固定的常數，所以 $V_{THP}=k*I_{ref}*R_x*(m+n)$ ，又假設 $I_{ref}=V_x/R_x$ ，因為 R_x 為一固定的常數，而參考電流 I_{ref} 為一固定的電流，所以 V_x 為一固定的常數。因此最後會得到 $V_{THP}=k*V_x*(m+n)$ ，由此式可知輸入位準 V_{THP} 只受到 k 的影響，因為 V_x ， m ， n 都為一固定常數。而 k 可由程式化控制，所以 V_{THP} 可由程

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (17)

式化控制。

綜上所述，本發明具有如下的優點：

1. V_{THP} 與工作電壓 V_{dd} 無關，因為 $V_{THP}=k*V_x*(m+n)$ ，而 V_x ， m ， n 都為一固定常數，所以 V_{THP} 只跟 k 有關；
2. 因為 $V_{THP}=k*V_x*(m+n)$ ，而 V_x ， m ， n 都為一固定常數，所以 V_{THP} 只跟 k 有關，又因為 k 可程式化控制，所以 V_{THP} 可程式化控制，當然也能被精確的調整；
3. 因為輸入電阻為 $R_{42}+R_1+R_2//R_{46}+R_6+R_5$ ，而 R_{42} 為電流源 42 的電阻、 R_{46} 為電流源 46 的電阻，為一非常大的電阻，因此本發明之可調整輸入位準之靜噪電路的輸入阻抗可視為非常大。

雖然本發明已以較佳實施例揭露於上，然其並非用以限定本發明，任何熟習此技藝者，再不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱： 可調整輸入位準之靜噪電路)

一種可調整輸入位準之靜噪電路，係用以調整一輸入位準。此電路包括輸入位準比較電路，具有第一、第二、第三與第四電流輸入端，第一輸入端、第二輸入端與輸出端。第一電流源耦接於輸入位準比較電路之第一電流輸入端與工作電壓之間。第二電流源耦接於輸入位準比較電路之第二電流輸入端與工作電壓之間。第三電流源耦接於輸入位準比較電路之第三電流輸入端與接地端之間。第四電流源耦接於輸入位準比較電路之第四電流輸入端與接地端之間。電流產生器耦接至第一、第二、第三與第四電流源之輸入，用以依據參考電流與控制位元，產生電流控制訊號給各第一、第二、第三與第四電流源，使各第一、第二、第三與第四電流源均產生相同的電流。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種可調整輸入位準之靜噪電路，係用以調整一輸入位準包括：

一輸入位準比較電路，具有一第一、一第二、一第三與一第四電流輸入端，一第一輸入端、一第二輸入端與一輸出端，其中該第一輸入端與該第二輸入端之輸入訊號反相；

一第一電流源，耦接於該輸入位準比較電路之該第一電流輸入端與一工作電壓之間；

一第二電流源，耦接於該輸入位準比較電路之該第二電流輸入端與該工作電壓之間；

一第三電流源，耦接於該輸入位準比較電路之該第三電流輸入端與一接地端之間；

一第四電流源，耦接於該輸入位準比較電路之該第四電流輸入端與該接地端之間；以及

一電流產生器，耦接至該第一、該第二、該第三與該第四電流源之輸入，用以依據一參考電流與一控制位元，產生一電流控制訊號給各該第一、該第二、該第三與該第四電流源，使各該第一、該第二、該第三與該第四電流源均產生相同的電流。

2. 如申請專利範圍第 1 項所述之可調整輸入位準之靜噪電路，其中該輸入位準比較電路更包括：

一第一電阻，具有一第一端耦接至該第一電流源，以及一第二端；

一第二電阻，具有一第一端耦接至該第一電阻之該

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

第二端，以及一第二端與該輸入位準比較電路之該第一輸入端耦接；

一第三電阻，具有一第一端與該輸入位準比較電路之該第一輸入端耦接，以及一第二端；

一第四電阻，具有一第一端與該第三電阻之第二端耦接，以及一第二端耦接到該第三電流源；

一第五電阻，具有一第一端耦接至該第二電流源，以及一第二端；

一第六電阻，具有一第一端耦接至該第五電阻之該第二端，以及一第二端與該輸入位準比較電路之該第二輸入端耦接；

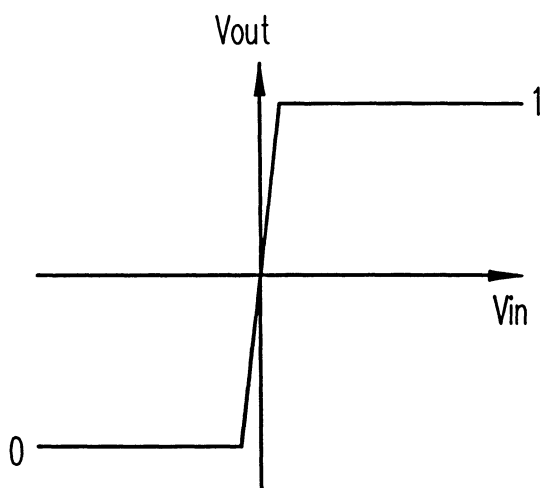
一第七電阻，具有一第一端與該輸入位準比較電路之該第一輸入端耦接，以及一第二端；以及

一第八電阻，具有一第一端與該第七電阻之第二端耦接，以及一第二端耦接到該第四電流源。

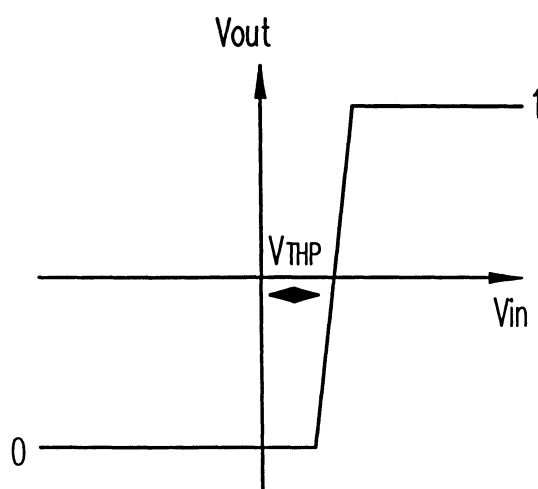
3.如申請專利範圍第 2 項所述之可調整輸入位準之靜噪電路，其中該輸入位準比較電路更包括：

一比較器，具有一第一輸入端連接至該第一電阻之該第二端，一第二輸入端連接到該第七電阻之該第二端；該第一輸出端與該第二輸出端，以及一輸出端。

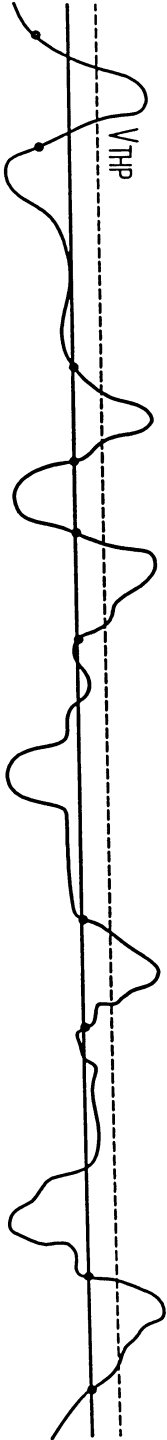
4.如申請專利範圍第 1 項所述之可調整輸入位準之靜噪電路，其中該電流產生器係由電流鏡所構成。



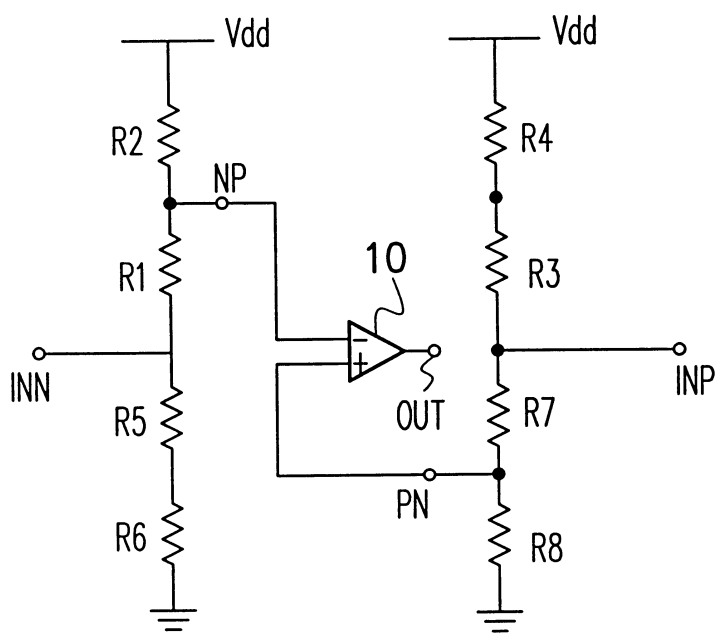
第 1a 圖



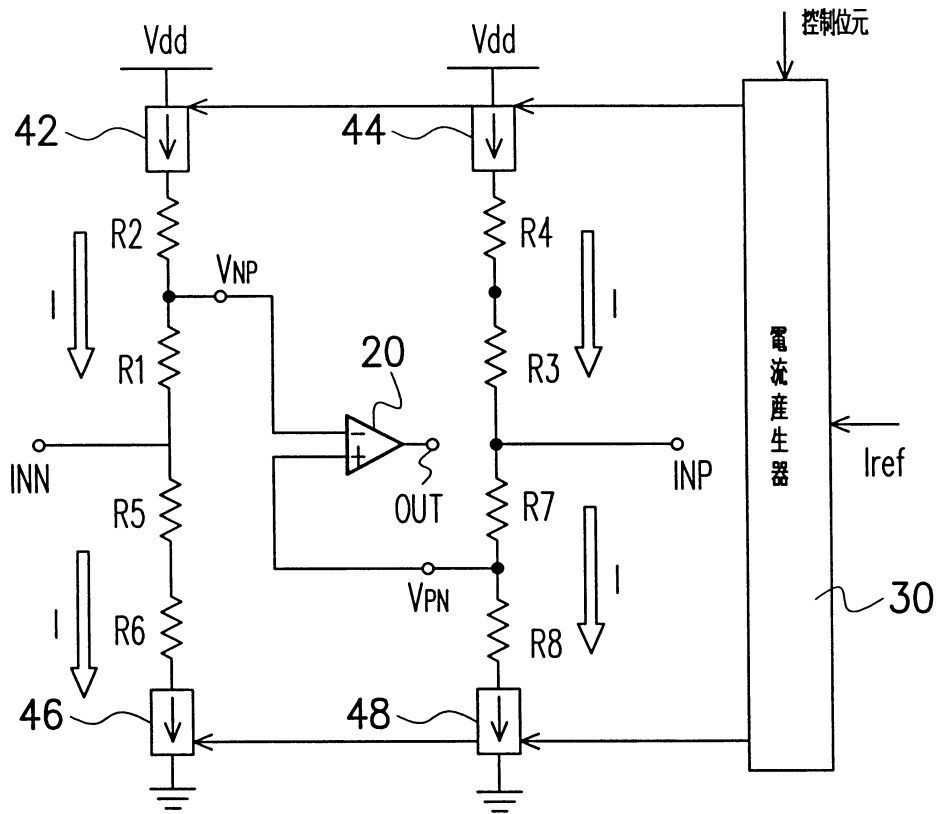
第 1b 圖



第1c圖



第 2 圖



第 3 圖