

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第4区分
 【発行日】平成27年3月5日(2015.3.5)

【公開番号】特開2012-256406(P2012-256406A)
 【公開日】平成24年12月27日(2012.12.27)
 【年通号数】公開・登録公報2012-055
 【出願番号】特願2012-86063(P2012-86063)
 【国際特許分類】

G 1 1 C 11/401 (2006.01)
 H 0 1 L 21/8242 (2006.01)
 H 0 1 L 27/108 (2006.01)
 H 0 1 L 21/8247 (2006.01)
 H 0 1 L 27/115 (2006.01)
 H 0 1 L 21/336 (2006.01)
 H 0 1 L 29/788 (2006.01)
 H 0 1 L 29/792 (2006.01)
 G 1 1 C 11/405 (2006.01)

【 F I 】

G 1 1 C 11/34 3 7 1 Z
 H 0 1 L 27/10 6 7 1 C
 H 0 1 L 27/10 6 2 1 Z
 H 0 1 L 27/10 4 3 4
 H 0 1 L 27/10 3 2 1
 H 0 1 L 29/78 3 7 1
 G 1 1 C 11/34 3 5 2 B

【手続補正書】

【提出日】平成27年1月12日(2015.1.12)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】記憶装置

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

チャンネル形成領域に酸化物半導体を含むトランジスタと、前記トランジスタを介してデータの値に従った量の電荷が供給される記憶素子と、を複数のメモリセルにそれぞれ有し

前記複数のメモリセルのうちパリッドビットに対応するメモリセルの前記データの保持時間は、前記複数のメモリセルのうちデータフィールドに対応するメモリセルの前記データの保持時間よりも、短いことを特徴とする記憶装置。

【請求項2】

チャンネル形成領域に酸化物半導体を含むトランジスタと、前記トランジスタを介してデ

ータの値に従った量の電荷が供給される記憶素子と、を複数のメモリセルにそれぞれ有し、

前記複数のメモリセルのうちパリッドビットに対応するメモリセルの容量値は、前記複数のメモリセルのうちデータフィールドに対応するメモリセルの容量値よりも小さいことを特徴とする記憶装置。

【請求項 3】

チャンネル形成領域に酸化物半導体を含むトランジスタと、前記トランジスタを介してデータ線からデータの値に従った量の電荷が供給される記憶素子と、を複数のメモリセルにそれぞれ有し、

前記複数のメモリセルのうちパリッドビットに対応するメモリセルの前記トランジスタがオフの期間における前記データ線の電位は、前記複数のメモリセルのうちデータフィールドに対応するメモリセルの前記トランジスタがオフの期間における前記データ線の電位よりも、低いことを特徴とする記憶装置。

【請求項 4】

チャンネル形成領域に酸化物半導体を含むトランジスタと、前記トランジスタを介してデータ線からデータの値に従った量の電荷が供給される記憶素子と、を複数のメモリセルにそれぞれ有し、

前記複数のメモリセルのうちパリッドビットに対応するメモリセルの前記データを読み出す前に前記データ線に与えられるプリチャージ電位は、前記複数のメモリセルのうちデータフィールドに対応するメモリセルの前記データを読み出す前に前記データ線に与えられるプリチャージ電位よりも、高く、

前記データのデジタル値の判別は、前記プリチャージ電位と、前記データの読み出し時における前記データ線の電位との比較により行うことを特徴とする記憶装置。

【請求項 5】

チャンネル形成領域に酸化物半導体を含むトランジスタと、前記トランジスタを介してデータ線からデータの値に従った量の電荷が供給される記憶素子と、を有する複数のメモリセルと、

複数の前記データ線を介して前記複数のメモリセルとそれぞれ電氣的に接続された複数の論理回路と、

を有し、

前記複数のメモリセルのうちパリッドビットに対応するメモリセルにおいて前記データ線を介して電氣的に接続された前記論理回路の閾値電位は、前記複数のメモリセルのうちデータフィールドに対応するメモリセルにおいて前記データ線を介して電氣的に接続された前記論理回路の閾値電位よりも、高いことを特徴とする記憶装置。