

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-56685

(P2010-56685A)

(43) 公開日 平成22年3月11日(2010.3.11)

(51) Int.Cl.	F I	テーマコード (参考)
HO 4 N 5/235 (2006.01)	HO 4 N 5/235	5 C 0 2 1
HO 4 N 5/21 (2006.01)	HO 4 N 5/21 B	5 C 1 2 2

審査請求 有 請求項の数 12 O L (全 20 頁)

(21) 出願番号	特願2008-217256 (P2008-217256)	(71) 出願人	000002185
(22) 出願日	平成20年8月26日 (2008. 8. 26)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100122884
			弁理士 角田 芳末
		(74) 代理人	100133824
			弁理士 伊藤 仁恭
		(72) 発明者	長井 孝弘
			東京都港区港南1丁目7番1号 ソニー株式会社内
		Fターム(参考)	5C021 PA17 PA66 PA78 RA11 RC03
			RC06 YA07
			5C122 DA03 EA13 FC02 FF11 FH11
			HA88 HB01 HB02 HB05 HB06

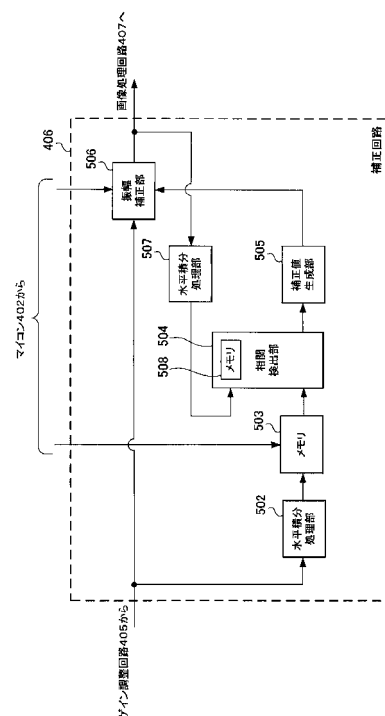
(54) 【発明の名称】 撮像装置、補正回路および補正方法

(57) 【要約】

【課題】 映像に含まれる、動かないフリッカを除去する。

【解決手段】 先にフリッカを含まない基準映像信号を生成しておき、当該基準映像信号とフリッカを含む映像信号との比較を行う。そして、この比較結果に基づいて、補正波形の位相と振幅を調整し、この補正波形を用いて映像信号からフリッカを除去する。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

所定のフレームレートおよび水平ライン総数に基づくタイミングで動作し、シャッタ速度を設定可能な電子シャッタを備え、該電子シャッタのシャッタ速度に応じた期間における入射光を、水平ライン毎に光電変換して所定の信号を生成する撮像素子と、

前記撮像素子で生成された信号のゲインを調整して所定のレベルの信号を生成して映像信号を生成するゲイン調整回路と、

前記入射光の明滅周期がフレームレートの整数倍であり、かつ前記電子シャッタに所定のシャッタ速度が設定されているときに前記ゲイン調整回路で生成される映像信号と、前記入射光の明滅周期がフレームレートの整数倍であり、かつ前記電子シャッタに入射光の明滅周期の整数倍のシャッタ速度が設定されているときに前記ゲイン調整回路で生成される、フリッカの発生しない基準映像信号を比較し、前記映像信号に含まれる、該映像信号で表される画像の垂直方向に現れるフリッカ成分を算出し、該算出結果に応じて前記映像信号で表される画像から前記フリッカを除去する補正回路と

を有する撮像装置。

【請求項 2】

さらに、

前記基準映像信号の取り込み時は、前記入射光の明滅周期と、予めユーザにより指示されたシャッタ速度および該シャッタ速度に応じたゲインとに基づいて前記基準映像信号取り込み用のシャッタ速度およびゲインをそれぞれ算出し、前記算出したシャッタ速度およびゲインを前記電子シャッタおよび前記ゲイン調整回路にそれぞれ設定し、前記基準映像信号の取り込みが終われば、前記予めユーザにより指示されたシャッタ速度およびゲインを前記電子シャッタおよび前記ゲイン調整回路にそれぞれ設定する制御部を備える

請求項 1 に記載の撮像装置。

【請求項 3】

前記補正回路は、算出した垂直方向に現れる前記フリッカ成分と少なくとも逆相の補正波形を算出し、該補正波形を前記映像信号で表される画像の各水平ラインに重畳することにより該映像信号で表される画像から前記フリッカを除去する

請求項 2 に記載の撮像装置。

【請求項 4】

前記補正回路は、

前記基準映像信号で表される画像の水平ライン方向に該基準映像信号を積分することにより、該基準映像信号の水平ライン毎の信号レベルの総和である基準値を算出し、

また前記映像信号で表される画像の水平ライン方向に該映像信号を積分することにより、該映像信号の水平ライン毎の信号レベルの総和である撮像値を算出する水平積分処理部と、

算出された前記基準値を記憶する第一メモリと、

前記第一メモリから前記基準値を読み出し、読み出した前記基準値と、前記水平積分処理部で算出された前記撮像値との差分を検出する相関検出部と、

前記相関検出部の検出結果に基づいて前記補正波形を補正／生成する補正值生成部と、

生成された前記補正波形を前記映像信号で表される画像の各ラインに重畳することにより該映像信号で表される画像から前記フリッカを除去する振幅補正部と、

を備える

請求項 3 に記載の撮像装置。

【請求項 5】

さらに、

前記相関検出部で前回検出された差分の総和である差分和を記憶する第二メモリを備え

、

前記相関検出部は、今回生成した前記差分和と、前記第二メモリに記憶されている、前回生成された前記差分和とを比較し、

前記補正值生成部は、該比較結果に基づいて今回の前記補正波形を生成する
請求項 4 に記載の撮像装置。

【請求項 6】

前記相関検出部は、前記第二メモリに記憶された、前回生成された前記差分和と、今回生成した前記差分和との大小を比較し、

前記補正值生成部は、前記相関検出部での比較結果に基づいて新たな補正波形を生成する

請求項 5 に記載の撮像装置。

【請求項 7】

前記相関検出部は、前記第二メモリに記憶された、前回生成された前記差分和と、今回生成した前記差分和とを比較し、

前記補正值生成部は、今回生成した前記差分和の方が大きいとき、前回生成した補正波形の位相および振幅の増減方向を反転し、位相および振幅を所定量変化させた、新たな補正波形を生成する

請求項 6 に記載の撮像装置。

【請求項 8】

前記相関検出部は、前記第二メモリに記憶された、前回生成された前記差分和と、今回生成した前記差分和とを比較し、

前記補正值生成部は、今回生成した前記差分和の方が小さいとき、前回生成した補正波形の位相および振幅の増減方向をそのままに、位相および振幅を所定量変化させた、新たな補正波形を生成する

請求項 7 に記載の撮像装置。

【請求項 9】

さらに、

操作部を備え、

前記制御部は、ユーザからの前記操作部に対する基準映像信号の取り込み指示を検出して前記入射光の明滅周期に対応するシャッタ速度を前記電子シャッタに設定するとともに、前記設定したシャッタ速度と、前記予めユーザが設定した、シャッタ速度およびゲインに基づいて所定のゲインを算出し、算出したゲインを前記ゲイン調整回路に設定する

請求項 5 に記載の撮像装置。

【請求項 10】

前記制御部は、前記撮像素子および前記ゲイン調整回路を制御し、所定の間隔で基準映像信号を生成させる

請求項 5 に記載の撮像装置。

【請求項 11】

撮像素子が備える電子シャッタのシャッタ速度が該撮像素子に入る入射光の明滅周期の整数倍のときに該撮像素子から入力される、該撮像素子の垂直方向にフリッカが生じない画像に対応する基準映像信号を、該基準映像信号で表される画像の水平ライン方向に積分することにより、前記基準映像信号の前記水平ライン毎の信号レベルの総和である基準値を算出し、また撮像素子が備える電子シャッタに所定のシャッタ速度が設定されているときに該撮像素子から入力される映像信号を、該映像信号で表される画像の水平ライン方向に積分することにより、前記映像信号の前記水平ライン毎の信号レベルの総和である撮像値を算出する水平積分処理部と、

算出された前記基準値を記憶するメモリと、

前記メモリから前記基準値を読み出し、読み出した前記基準値と、前記水平積分処理部で算出された前記撮像値との差分を計算することにより前記フリッカ成分を算出する相関検出部と、

前記相関検出部で算出した前記フリッカ成分と少なくとも逆相の補正波形を生成する補正值生成部と、

生成された前記補正波形を前記映像信号で表される画像の各ラインに重畳することによ

10

20

30

40

50

り該映像信号で表される画像から前記フリッカを除去する振幅補正部と、
を備える補正回路。

【請求項 12】

所定のフレームレートおよび水平ライン総数に基づくタイミングで動作し、シャッタ速度を設定可能な電子シャッタのシャッタ速度を設定するシャッタ速度設定ステップと、

設定された前記電子シャッタのシャッタ速度に応じた期間における入射光を、水平ライン毎に光電変換して所定の信号を生成する信号生成ステップと、

前記信号生成ステップで生成された前記信号のゲインを調整して所定のレベルの前記信号を生成して映像信号を生成する映像信号生成ステップと、

前記入射光の明滅周期がフレームレートの整数倍であり、かつ前記電子シャッタに所定のシャッタ速度が設定されているときに前記ゲイン調整回路で生成される映像信号と、前記入射光の明滅周期がフレームレートの整数倍であり、かつ前記電子シャッタに入射光の明滅周期の整数倍のシャッタ速度が設定されているときに前記ゲイン調整回路で生成される、フリッカの発生しない基準映像信号を比較し、前記映像信号に含まれる、該映像信号で表される画像の垂直方向に現れるフリッカ成分を算出し、該算出結果に応じて前記映像信号で表される画像から前記フリッカを除去するフリッカ除去ステップと

を有する補正方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、映像信号におけるフリッカの発生を防止する撮像装置、補正回路および補正方法に関する。

【背景技術】

【0002】

従来、CMOS (Complementary Metal Oxide Semiconductor) 素子の画質性能はCCD (Charge Coupled Device Image Sensor) 素子の画質性能よりも優れていなかった。しかしながら、近年CMOS素子の画質性能はCCD素子の画質性能に匹敵するようになっている。これに伴い、おもに映像の分野においてCMOS素子がよく使用されるようになった。

【0003】

所定の条件下において、CMOS素子等の水平ライン毎に露光するタイミングの異なる撮像素子を用いた場合、撮像された画像の水平方向に明暗の動かない縞模様ができる。このような明暗の縞模様は光源の明滅周期に起因し、動かないフリッカと定義する。以下では、このような「動かないフリッカ」のことを単に「フリッカ」という。なお、水平方向の明暗の縞模様が垂直方向に移動するものは、動くフリッカと定義する。

フリッカが生じる条件を以下の(1)～(3)に示す。

(1) 蛍光灯等の明滅する光源下における撮像である。

(2) 光源の明滅周期が每秒撮像フレーム数の整数倍である。

(3) 電子シャッタを使用している。

【0004】

(1)～(3)の条件をすべて満たした状態で、撮像を行った場合、フリッカが生じる。少なくとも(2)の条件だけが成立している場合には、フリッカを生じない。

【0005】

ここで、フリッカ発生の原理について図1～図3を参照して説明する。ここでは、条件(1)の光源を電源周波数60Hzの蛍光灯（以下「60Hz蛍光灯」）とする。また、CMOS素子の水平ラインの数は1125本とする。

【0006】

図1は、60Hz蛍光灯の下におけるCMOS素子の各水平ラインの露光のタイミングを示す図である。

図1(a)は、60Hz蛍光灯の明るさの時系列変化を示すグラフである。

縦軸は、60Hz 蛍光灯の明るさを示す。横軸は、時間軸を表す。波形102からわかるように蛍光灯の明滅周期は、120Hzである。

【0007】

図1(b)は、露光開始時間を示す図である。

前述の条件(2)を満たすようにするため、撮像素子で撮像する映像のフレームレートは60frames/secとする。つまり、1フレーム分の画像を撮像するのに必要な時間(露光時間)は1/60secである。また、CMOS素子に設定される条件(3)の電子シャッタのシャッタ速度は、1/2000secとする。

【0008】

以上のような条件で撮像すると、CMOS素子の各水平ライン(水平ライン1～水平ライン1125)の1フレーム分の露光時間である1/60secの内、実際に使用する映像は有効露光時間103の1/2000secのみとなる。つまり、無効露光時間104の映像は使用されない。

【0009】

また、CMOS素子の各水平ラインの露光は、水平ライン1～水平ライン1125の順で行われていく。これが、1フレームの画像を撮像する手順に相当する。そして、1フレームの画像を撮像し終わると、また水平ライン1が露光される。1フレーム(1125本の水平ライン)分の画像を1/60secで撮像するために、隣接する各水平ライン間の露光開始のタイミングのずれは1/60÷1125secとなっている。

【0010】

このように60Hz 蛍光灯下において、電子シャッタのシャッタ速度を1/2000secと設定して撮像を行った場合、撮像素子の各水平ラインに入ってくる光量は、波形102を各水平ラインの有効露光時間103で積分することにより算出できる。この光量の各水平ラインの変動は、図2に示す波形202のようになり、蛍光灯の明滅周期と等しく120Hzとなる。

【0011】

実際、60Hzの蛍光灯の下において、電子シャッタのシャッタ速度1/2000secで所定の撮像対象物を撮像した場合、CMOS素子の各水平ラインに入ってくる光は撮像対象物からの反射光である。そのため、図3に示す撮像される所定の1フレームの画像303は、動かない120Hz周期の明暗の縞模様が生じたものとなる。すなわち、画像303の水平ラインの輝度変動は、波形302のようにフリッカに起因する周期的な変動の上に撮像対象物に起因する変動が乗ったものとなる。このような動かないフリッカの場合、現在のフレームを構成する各画素の輝度と前フレームを構成する同一の各画素との間に、蛍光灯の明滅に起因する輝度の変動はあまり生じない。

【0012】

ところで、フリッカの補正を行なう代表的な技術としては、フレームまたはフィールド周波数と放電等の明滅周波数によって決まるうなりにより発生した画面内の輝度及び色相変換の波形を用いて輝度および色信号の利得を制御する補正值を作成し、各信号の利得を制御することによりフリッカを制御する技術が開示されている(例えば、特許文献1を参照)。

【特許文献1】特開平11-164192号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

特許文献1に記載された技術は、動くフリッカの制御はできるものの、動かないフリッカに対してフリッカ補正が行えないという問題があった。

【0014】

本発明は斯かる点に鑑みてなされたものであり、動かないフリッカが発生した映像からフリッカを除去(抑圧)することを目的とする。

【課題を解決するための手段】

10

20

30

40

50

【0015】

上記課題を解決するため、本発明による撮像装置は、所定のフレームレートおよび水平ライン総数に基づくタイミングで動作し、シャッタ速度を設定可能な電子シャッタを備え、該電子シャッタのシャッタ速度に応じた期間における入射光を、水平ライン毎に光電変換して所定の信号を生成する撮像素子と、撮像素子で生成された信号のゲインを調整して所定のレベルの信号を生成して映像信号を生成するゲイン調整回路と、入射光の明滅周期がフレームレートの整数倍であり、かつ電子シャッタに所定のシャッタ速度が設定されているときにゲイン調整回路で生成される映像信号と、入射光の明滅周期がフレームレートの整数倍であり、かつ電子シャッタに入射光の明滅周期の整数倍のシャッタ速度が設定されているときにゲイン調整回路で生成される、フリッカの発生しない基準映像信号を比較し、映像信号に含まれる、該映像信号で表される画像の垂直方向のフリッカ成分を算出し、該算出結果に応じて映像信号に含まれるフリッカを除去する補正回路とを有するものである。

10

【0016】

上記構成によれば、先にフリッカを含まない基準映像信号を生成しておき、当該基準映像信号とフリッカを含む映像信号との比較を行う。そして、この比較結果に基づいて、映像信号に含まれるフリッカの特徴を示すフリッカ成分を生成するようにした。これにより、映像信号に含まれるフリッカの特徴を知ることができるようになり、当該映像信号に含まれるフリッカを除去（抑圧）することができる。

20

【発明の効果】

【0017】

本発明によれば、映像信号に含まれるフリッカの特徴を知ることができる。これにより、容易に当該映像信号に含まれるフリッカの除去（抑圧）を行うことができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の一実施形態の例について図4～図14を参照して説明する。

【0019】

以下に述べる実施の形態は、本発明の好適な具体例であるから、技術的に好ましい種々の限定が付されているが、本発明の範囲は、下記の説明において特に本発明を限定する旨の記載がない限り、これらの形態に限られるものではない。例えば、以下の説明で挙げる各パラメータの数値的条件は好適例に過ぎず、説明に用いた各図における寸法、形状および配置関係も概略的なものである。

30

【0020】

図4は、本例の撮像装置を示す機能ブロック図である。

図4に示す撮像装置401は図示しないレンズを有し、このレンズを介して撮像光が撮像素子404の図示しない撮像面に結像される。撮像素子404は、CMOS (complementary metal oxide silicon) 素子であり、レンズ1を介して結像された撮像光を水平ライン毎に所定のタイミングで光電変換して所定のアナログ信号を生成する。そして、撮像素子404で生成されたアナログ信号はゲイン調整回路405に供給される。また、この撮像素子404は、電子シャッタ機能を有しており、後述するマイコン402からの指示に基づいて、電子シャッタのシャッタ速度を決定する。なお、本例では、撮像素子404で撮像された映像のフレームレートが60 frames/secであるとし、撮像素子404の水平ラインの数が1125であるとする。

40

【0021】

ゲイン調整回路405は、撮像素子404から供給されるアナログ信号のゲインを調節することにより所定のレベルのアナログ信号を生成し、生成したアナログ信号に対しA/D変換を行い、所定の映像信号を生成する回路である。ゲイン調整回路405で生成された映像信号は補正回路406に供給される。なお、本例では撮像素子404から供給されるアナログ信号のゲインを調整するとしたが、当該アナログ信号がA/D変換された後のデジタル信号のゲインを調整してもよい。

50

【0022】

補正回路406は、ゲイン調整回路405から供給される映像信号に含まれるフリッカの除去（抑圧）を行う（以下、「フリッカ補正処理」という）回路である。

【0023】

フリッカ補正処理された映像信号は、画像処理回路407に供給される。本発明の本質ではないが、補正回路406では、各々画像データの周辺光量落ちの補正処理、所定の補間処理、それに伴うフィルタ処理、シェーディング補正処理などの信号処理を行い、さらに画質の向上を図るような処理等も行われる。これら補正回路406でのフリッカ補正処理およびその他の補正処理は、マイコン402からの制御に基づいて行われる。なお、補正回路406の詳細については、図5～図14にて後述する。

10

【0024】

画像処理回路407は、補正回路406から供給される映像信号に対して、色調調整処理、輝度圧縮処理、ガンマ補正等の周知の画像処理を行う回路である。そして、このような画像処理のなされた映像信号は、液晶ディスプレイ等からなる表示部408に映像として映し出される他、例えばメモリ等で構成される記録部409に記録される。

【0025】

マイクロコンピュータ402（以下、「マイコン402」という。）は、制御部の一例であり、撮像装置401を構成する各回路を制御する。より具体的には、マイコン402は、撮像素子404の電子シャッタに関するシャッタ速度の設定およびゲイン調整回路405に関するゲインの設定等を制御するとともに、設定したシャッタ速度およびゲインに

20

【0026】

また、マイコン402は、図示しないレンズ等の光学系、撮像素子404等の各部の動作を制御する。操作部403は、撮像装置401に配設されたボタンキーや当該撮像装置401に搭載された表示部408の画面に表示されるアイコンに割り当てられたソフトキー等からなり、操作に応じた操作信号が図示しないインターフェースを介して操作部403からマイコン402に入力される。マイコン402は、利用者が操作部403を操作して入力した操作信号、もしくは予め規定された設定等に基づいて、内蔵のROM（Read Only Memory）等の不揮発性記憶部に記録されているコンピュータプログラムに従い、所定の演算および各回路に対する制御を行う。

30

【0027】

操作部403を通じてユーザからの基準値取り込み指示があった場合、マイコン402は、ゲイン調整回路405で生成される映像信号で表される画像の垂直方向にフリッカが出ないようにシャッタ速度およびゲインを撮像素子404の電子シャッタおよびゲイン調整回路にそれぞれ設定する。本例では、このようなシャッタ速度およびゲインを基準シャッタ速度および基準ゲインと定義する。また、電子シャッタに設定されたシャッタ速度が基準シャッタ速度であり、かつゲイン調整回路405に設定されたゲインが基準ゲインである場合に、ゲイン調整回路405で生成される映像信号を基準映像信号と呼ぶ。なお、基準映像信号の具体的な生成方法については、図9および図10にて後述する。

【0028】

次に、補正回路406について詳細な説明を行う。

図5は、本例の撮像装置401の補正回路406を示すブロック図である。

図5に示す補正回路406の第一水平積分処理部502は、ゲイン調整回路405から供給される基準映像信号を利用して、当該基準信号で表される画像の各水平ラインを構成する画素の輝度の総和（以下、「基準値」という。）を算出するものである。算出した基準値はメモリ503に記憶される。

40

【0029】

一方、第二水平積分処理部507は、ゲイン調整回路405を通じて振幅補正部506で補正された映像信号を利用して、当該映像信号で表される画像の各水平ラインを構成する各画素の輝度の総和（以下「撮像値」という。）を算出するものである。第二水平積分

50

処理部 507 で算出された撮影値は相関検出部 504 に供給される。

【0030】

相関検出部 504 は、基準値をメモリ 503 から読み出し、撮像値と読み出した基準値との相関関係を同一水平ライン毎に検出するものである。具体的には、各水平ラインの基準値と各水平ラインの撮像値との差分である値（以下、「相関値」という。）を計算する。なお、相関値は撮像素子 404 の水平ラインの本数だけ値をもつ。

【0031】

さらに、相関検出部 504 は、計算した相関値がもつ各値の総和（以下、「差分和」）を算出する。また、相関検出部 504 は、メモリ 508 を有しており、差分和をこのメモリ 508 に記憶する。相関検出部 504 は、メモリ 508 に差分和が記憶されているならば、この差分和を利用して、補正回路 406 から第二水平積分処理部 507 を通じて供給される、補正された映像信号の撮像値に対して、適切にフリッカ補正処理がなされているか否かを判断する。そして、判断結果に基づいて、補正值生成部 505 を制御する。

10

【0032】

補正值生成部 505 は、さまざまな、位相および振幅の正弦波形や半波整流波形などが記録されている ROM テーブルを備えており、当該 ROM テーブルを参照して所定の初期位相および初期振幅を持った初期波形（最初に生成される補正波形）を生成するものである。また、補正值生成部 505 は、相関検出部 504 の制御に基づいて、前回生成した補正波形の位相および振幅をそれぞれ所定の値だけ増減する。なお、この増減には、ROM テーブルが利用される。また、補正波形とは、映像信号からフリッカを除去（抑圧）するための「補正信号の波形」のことを指す。

20

【0033】

振幅補正部 506 は、補正值生成部 505 にて生成される補正波形（補正信号）に基づいて、ゲイン調整回路 405 から供給される映像信号に対して所定の信号処理を行うものである。所定の信号処理とは、ゲイン調整回路 405 から供給される映像信号が、画像処理回路 407 を介して表示部 408 に供給された際に、この表示部 408 に映し出される映像にフリッカが生じないようにする処理のことである。より具体的には、フリッカを示す波形 202（図 2 を参照）と逆相の波形である補正波形（補正信号）に基づいて、ゲイン調整回路 405 からの映像信号の振幅を調整することでフリッカを取り除き、光源からの明滅光の影響を排除した映像だけを取り出す処理のことである。振幅補正部 506 で補正された映像信号は、画像処理回路 407 および第二水平積分処理部 507 に供給される。

30

【0034】

マイコン 402 からの基準値取り込み指示がある場合は、振幅補正部 506 はゲイン調整回路 405 から供給される映像信号に対して補正は行わず、当該映像信号がそのまま画像処理回路 407 へ供給される。さらに、この場合、マイコン 402 の制御により、振幅補正部 506 から第二水平積分処理部 507 への映像信号の供給は行われない。

【0035】

〔一実施形態に係る撮像装置の動作〕

次に、図 6 を参照して、撮像装置 401 を構成する各機能ブロックにおける処理の流れについて説明を行う。

40

図 6 は、撮像装置 401 の動作を示すフローチャートである。

ビデオ装置による撮像中にシャッタ速度およびゲインを変更する場合、ユーザは操作部 403 に対し所定の操作を行う。すると、マイコン 402 を通じて、撮像素子 404 の電子シャッタおよびゲイン調整回路 405 に所定のシャッタ速度および基準ゲインがそれぞれ設定される。（ステップ S601）。以下では、このステップ S601 の処理でユーザの設定したシャッタ速度およびゲインをそれぞれ「撮像用シャッタ速度」および「撮像用ゲイン」という。

【0036】

ここで、ユーザは、現在撮影中の映像にフリッカがあるか否かを表示部 408 にて目視

50

確認する（S 6 0 2）。そして、ユーザはフリッカの補正を行うか否かを決定する（ステップ S 6 0 3）。フリッカの補正を行わないならば、ステップ S 6 0 2 の処理に戻る（ステップ S 6 0 3 の N O）。フリッカの補正を行うならば（ステップ S 6 0 3 の Y E S）、ユーザは操作部 4 0 3 に対し所定の操作を行うと、マイコン 4 0 2 に前述の基準値取り込み指示が供給される。

【0037】

そして、この基準値取り込み指示をトリガーにして、マイコン 4 0 2 により基準シャッタ速度および基準ゲインが撮像素子 4 0 4 の電子シャッタおよびゲイン調整回路 4 0 5 にそれぞれ設定される（ステップ S 6 0 4）。

【0038】

ここで、基準シャッタ速度および基準ゲインの具体例について説明する。撮像した映像にフリッカが出ないシャッタ速度は、前述の条件（2）より蛍光灯の明滅周期の整数倍である。本例では、基準シャッタ速度を $1/60 \text{ sec}$ とする。また、基準ゲインは、マイコン 4 0 2 により、基準シャッタ速度 $\times$ 基準ゲインが撮像用シャッタ速度 $\times$ 撮像用ゲインと等しくなるように設定される。なお、電子シャッタのシャッタ速度 $1/60 \text{ sec}$ とは、当該電子シャッタを使用しない状態に等しい。

【0039】

図 6 の説明に戻る。

ステップ S 6 0 4 の処理が完了後、撮像素子 4 0 4 およびゲイン調整回路 4 0 5 を通じて、基準シャッタ速度で撮像された、基準ゲインが反映された映像信号（以下、「基準映像信号」という。）が第一水平積分処理部 5 0 2 に供給される。そして、基準映像信号の水平ライン毎の輝度の積分値が算出され（以下、「水平積分」という。）、基準映像信号の水平積分結果が基準値としてメモリ 5 0 3 に記憶される（ステップ S 6 0 5）。

【0040】

ここで、現在撮像素子 4 0 4 およびゲイン調整回路 4 0 5 に設定されている、基準シャッタ速度および基準ゲインが、マイコン 4 0 2 の制御により撮像用シャッタ速度および撮像用ゲインに変更される（ステップ S 6 0 6）。

【0041】

すると、撮像素子 4 0 4 およびゲイン調整回路 4 0 5 を通じて、撮像用シャッタ速度で撮像された、撮像用ゲインに設定された映像信号（以下、「撮像用映像信号」という。）が振幅補正部 5 0 6 に供給される。そして、撮像用映像信号は、メモリ 5 0 3 に記憶された基準値に基づいて、フリッカ補正処理される（ステップ S 6 0 7）。なお、撮像用映像信号に対するフリッカ補正処理は、おもに第二水平積分処理部 5 0 7、相関検出部 5 0 4、補正值生成部 5 0 5 および振幅補正部 5 0 6 で行われるが、その詳細については図 7 および図 8 にて後述する。

【0042】

ステップ S 6 0 7 の処理が完了後、マイコン 4 0 2 は、ユーザによる操作部 4 0 3 からのフリッカ補正処理の停止指示があるか否かを確認する（ステップ S 6 0 8）。停止指示があるならば（ステップ S 6 0 8 の N O）、ステップ S 6 0 2 の処理に戻り、ステップ S 6 0 2 以降の処理を繰り返す。停止指示がないならば（ステップ S 6 0 8 の Y E S）、マイコン 4 0 2 はユーザによる操作部 4 0 3 からの基準値再取得の指示、すなわち基準値取り込み指示があるか否かを確認する（ステップ S 6 0 9）。基準値取り込み指示がないならば（ステップ S 6 0 9 の N O）、撮像用映像信号は同じ基準値に基づいたフリッカ補正処理がなされる（ステップ S 6 0 7）。

【0043】

基準値取り込み指示があるならば（ステップ S 6 0 9 の Y E S）、ステップ S 6 0 4 の処理に戻り、再度基準値を取得する。

【0044】

〔フリッカ補正処理〕

図 7 および図 8 は、図 6 のステップ S 6 0 7 の処理である、フリッカ補正処理の詳細な

10

20

30

40

50

処理の流れを示すフローチャートである。以下、第二水平積分処理部 507、相関検出部 504、補正值生成部 505 および振幅補正部 506 が行うフリッカ補正処理について説明する。

【0045】

まず、フリッカ補正処理を開始すると（ステップ S701）、マイコン 402 はカウンタを構成する変数 i を 0 に初期化する（ステップ S702）。変数 i は、映像信号で表される所定の 1 フレームの画像の水平ラインの番号を示すものである。

【0046】

マイコン 402 は、ゲイン調整回路 405 から振幅補正部 506 へ供給されている撮像用映像信号で表される画像が、1 フレーム目のものであるか否かを確認する（ステップ S703）。1 フレーム目の画像であるならば（ステップ S703 の YES）、振幅補正部 506 は初期波形で当該撮像用信号の振幅補正を行う（ステップ S704）。なお、初期波形は、補正值生成部 505 によって生成される。ただし、本例では、初期波形は、所定の初期位相および初期振幅を持つ波形とする。

【0047】

以上の処理が完了後、マイコン 402 は変数 i をインクリメントする（ステップ S705）。そして、第二水平積分処理部 507 は、映像信号で表される 1 フレーム目の画像の i 番目の水平ラインを水平積分することで i 番目の水平ラインの輝度の総和を算出する（ステップ S706）。そして、相関検出部 504 は、 i 番目の水平ラインの水平積分結果（前述の i 番目の水平ライン目の撮像値）と、当該水平積分結果を算出した水平ラインと同一の水平ラインの基準値とを比較し、差分（前述の i 番目の水平ライン目の相関値）を算出する（ステップ S707）。そして、相関検出部 504 は、差分を順次加算し、差分和を算出する（ステップ S708）。つまり、1 回目のループでは、1 番目の水平ラインに対応する、撮像値と基準値との差分が差分和となる。2 回目のループでは、1 回目のループの差分和に 2 番目の水平ラインに対応する、撮像値と基準値との差分を加算したものが、差分和となる。3 回目のループでは、2 回目のループの差分和に 3 番目の水平ラインに対応する、撮像値と基準値との差分を加算したものが、差分和となる。

【0048】

以上の処理が完了後、相関検出部 504 は、1 フレーム分、すなわち 1125 本の各水平ラインの差分（相関値）の加算が終了したか否かを確認する（ステップ S709）。終了していない、すなわち現在の変数 i が 1125 よりも小さいならば（ステップ S709 の NO）、ステップ S705 の処理に戻る。

【0049】

終了している、すなわち現在の変数 i が 1125 以上であるならば（ステップ S709 の YES）、相関検出部 504 は、ステップ S705～ステップ S708 のループ処理で算出された差分和を自身に備えるメモリ 508 に記憶する（ステップ S710）。

【0050】

ここで、補正值生成部 505 は、相関検出部 504 の制御に基づいて、初期波形（補正波形）の補正を行なう（ステップ S711）。ここでの相関制御部 504 の制御とは、補正值生成部 505 で補正する、初期波形の位相および振幅それぞれを増減させる方向（＋／－）を適当な方向に決定することである。

【0051】

そして、振幅補正部 506 は、補正值生成部 505 で補正された補正波形に基づいて、ゲイン調整回路 405 から供給される撮像用映像信号を補正し（ステップ S712）、図 6 のステップ S608 の処理に戻る（ステップ S713）。

【0052】

一方、撮像用映像信号で表される画像が、2 フレーム目以降のものであるならば（ステップ S703 の NO）、振幅補正部 506 は、前回補正值生成部 505 で生成された補正波形に基づいて、振幅補正を行う（ステップ S801）。

【0053】

10

20

30

40

50

そして、マイコン402は変数*i*をインクリメントする（ステップS802）。そして、第二水平積分処理部507は映像信号で表される所定番目（2番目以降）のフレームの画像の*i*番目の水平ラインを水平積分し、*i*番目の水平ラインの輝度の総和（*i*番目のラインの撮像値）を算出する（ステップS803）。そして、相関検出部504は、*i*番目の水平ラインの水平積分結果と、当該水平積分結果を算出した水平ラインと同一の水平ラインの基準値とを比較し、差分（*i*番目の水平ラインの相関値）を算出する（ステップS804）。そして、相関検出部504は、差分を順次加算し、差分和を算出する（ステップS805）。つまり、1回目のループでは、1番目の水平ラインに対応する、撮像値と基準値との差分が差分和となる。2回目のループでは、1回目のループの差分和に2番目の水平ラインに対応する、撮像値と基準値との差分を加算したものが、差分和となる。3

10

【0054】

以上の処理が完了後、相関検出部504は、1フレーム分、すなわち1125本の各水平ラインの差分（相関値）の加算が終了したか否かを確認する（ステップS806）。終了していない、すなわち現在の変数*i*が1125よりも小さいならば（ステップS806のNO）、ステップS802の処理に戻る。

【0055】

1フレーム分の各水平ラインの差分（相関値）の加算が終了している、すなわち現在の変数*i*が1125以上であるならば（ステップS806のYES）、相関検出部504は、メモリ508に記憶された、1フレーム前の差分和と、今フレームの差分和とを比較する（ステップS807）。そして、今フレームの差分和が、1フレーム前の差分和よりも大きいか否かを確認する（ステップS808）。今フレームの差分和が1フレーム前の差分和よりも大きい場合は（ステップS808のYES）、相関検出部504は、1フレーム前に生成した補正波形の位相および振幅を変化させる指示を補正值生成部505へ出力する（ステップS809）。そして、相関検出部504は、メモリ508に記憶されている差分和を今フレームの差分和に更新する（ステップS810）。そして、補正值生成部505は、相関検出部504からの指示に基づいて、補正信号の位相および振幅を決定する（ステップS813）。

20

【0056】

一方、今フレームの差分和が1フレーム前の差分和以下の場合は（ステップS808のNO）、相関検出部504は、1フレーム前の補正波形の位相変化方向および振幅増減方向をそのままに保つ指示を補正值生成部505へ出力する。ここで、メモリ508に記憶されている差分和を今フレームの差分和に更新する（ステップS812）。そして、ステップS813の処理に移行し、補正值生成部505は、相関検出部504からの指示に基づいて補正波形の位相および振幅を決定する（ステップS813）。

30

【0057】

以上の処理が完了後、補正值生成部505は、相関検出部504で決定された、位相および振幅の補正波形を生成する（ステップS814）。そして、振幅補正部506は、補正值生成部505にて生成された補正波形に基づいて、ゲイン調整回路405から供給される撮像用映像信号を補正し（ステップS815）、図6のステップS608の処理に戻る（ステップS816）。

40

【0058】

以上の、ステップS808～ステップS813の処理で行われる補正波形の位相および振幅の補正についてさらに詳細に説明する。

相関検出部504では、補正後の映像が基準映像にどこまで近づいたかを見るための差分和を検出する。そして、相関検出部504はこの差分和から相関の強弱を判断し補正方針（位相の変化方向、振幅の増減方向）が間違っていないかを判断する。前回の補正がその前の補正よりも差分和が大きくなり相関が弱くなったと判断すれば、補正方針が間違っていたとして、今回の補正では補正対象である補正波形の位相変化の方向や振幅の増減方

50

向を逆にする。逆に前回の補正がその前の補正よりも差分が小さくなっていけば、補正方針は合っていたものとして、今回の補正では補正対象の補正波形の位相、振幅の増減方向はそのままにする。その結果として、相関検出部 504 は、補正信号の位相と振幅それぞれの増減方向（＋／－）を変化させる制御信号を生成し、生成した制御信号を補正值生成部 505 に出力することになる。

【0059】

そして、補正值生成部 505 は、相関検出部 504 から入力された制御信号に基づいて生成する補正波形の位相、振幅を修正（変化）する。これにより、補正波形は、徐々に差分和の小さくなる方へ補正されていき、結果として映像信号に重畳されているフリッカ成分を反転（天地逆）したものに近づいていく。

10

【0060】

図 9 は、マイコン 402 から撮像素子 404 に前述の基準値取り込み指示があった場合、撮像素子 404 の各水平ラインに入る撮像光を示す図である。

図 9（a）は、60Hz 蛍光灯の明るさの時系列変化を示すグラフである。

縦軸は、60Hz 蛍光灯の明るさを示す。横軸は、時間軸を表す。波形 902 からわかるように蛍光灯の明滅周期は、120Hz である。

【0061】

図 9（b）は、前述の基準シャッタ速度と水平ラインとの時間的な関係を示す図である。

20

前述のように、撮像素子 404 で撮像する映像のフレームレートは 60 frames/sec である。つまり、1 フレーム目の画像を撮像するのに必要な時間は 1/60 sec となる。撮像素子 404 の電子シャッタを使用しない、すなわちシャッタ速度が 1/60 sec の場合、撮像素子 404 の各水平ラインの露光時間 903 は 1/60 sec 間隔となる。前述したが、この 1/60 sec という露光時間 903 は、60Hz の蛍光灯下においては撮像する映像にフリッカが発生しない露光時間（前述の基準シャッタ速度）である。

【0062】

撮像素子 404 の各水平ラインの露光開始のタイミングは異なっており、本例のように撮像する映像のフレームレートが 60 frames/sec であり、かつ撮像素子 404 の水平ラインの数が 1125 ある場合、隣接する各水平ライン間の露光開始時間のずれは 1/60 ÷ 1125 sec となる。

30

【0063】

以上のように電子シャッタのシャッタ速度を 1/60 sec と設定して撮像を行った場合、撮像素子 404 の各水平ラインに入ってくる蛍光灯照明下での光量（以下、「蛍光灯下光量」という。）は、波形 902 を各水平ラインの露光時間 903 で積分することにより算出できる。この蛍光灯光下量は、図 10 に示すように水平ラインによらず一定値 1002 をとる。

【0064】

つまり、60Hz の蛍光灯の下、シャッタ速度 1/60 sec で所定の撮像対象物を撮像したならば、図 11 のような、フリッカの発生していない 1 フレームの画像 1103 を取得することとなる。この画像 1103 が、基準映像信号で表される画像である。

40

【0065】

画像 1103 の各水平ラインの輝度は、蛍光灯下光量（図 10 の一定値 1002）が撮像対象物に反射した反射光量で決定されるので、波形 1102 のようになる。この波形 1102 が、図 6 のステップ S605 の処理にて、生成される基準値に相当する。本例では、波形 1102 を b_i と定義する。なお、 i はラインを示す変数である。

【0066】

[フリッカ補正処理の概要]

次に、フリッカ補正処理のイメージについて図 12～図 13 を参照して説明する。

図 3 に示す、フリッカの発生している画像 303 に対しフリッカ補正処理を行う例につ

50

いて述べる。画像 303 は、60Hz の蛍光灯の下、電子シャッタのシャッタ速度 $1/2000$ sec で撮像を行った場合、ゲイン調整回路 405 で生成される撮像用映像信号で表される画像である。このような画像 303 の各水平ラインの輝度は、蛍光灯下光量（図 2 の波形 202）が撮像対象物に反射した反射光量で決定されるので、波形 302 のようになる。この波形 302 が、図 8 のステップ S802～ステップ S805 のループ処理で算出される撮像値に相当する。本例では、図 3 に示す波形 302 を a_i と定義する。なお、 i はラインを示す変数である。

【0067】

ところで本実施の形態において、相関検出部 504 では、図 3 に示す波形 302（撮像値）と、図 11 に示す波形 1102（基準値）との差分を計算、すなわち $|a_i - b_i|$ を計算することで、相関値を生成している。この相関検出部で生成される相関値の絶対値をはずした波形を図 12 に示す。縦軸は輝度を示している。横軸は各水平ラインを表している。この波形 1202 が、表示部 408 に表示される画像のフリッカの形状を示す波形（以下、「フリッカ成分」という）である。すなわち、相関値は、広い意味で表示部に表示される画像のフリッカの形状を示す値である。

【0068】

そして、相関検出部 504 は、相関値から前述の差分和を算出し、当該差分和をメモリ 508 に記憶する。ここで、メモリ 508 に記憶する差分和を計算する式を以下に示す。

【0069】

$$(\text{差分和}) = \sum |a_i - b_i|$$

【0070】

例えば、現在メモリ 508 に記憶された差分和が、 n フレーム目の画像に対応する撮像用映像信号（以下、「 n フレーム目の撮像用映像信号」という。）の相関値から算出したものであるとする。その場合、メモリ 508 に記憶された差分和は、 $n+1$ フレーム目の撮像用映像信号の撮影値が相関検出部 504 に入力された際に、当該 $n+1$ フレーム目の撮像用映像信号に適切なフリッカ補正処理がなされているか否かの判断と、補正值生成部 505 に対して補正波形の位相および振幅の増減指示を行うのに利用される。この増減指示を行うことが、図 8 のステップ S813 の処理に相当する。

【0071】

補正值生成部 505 は、相関検出部 504 から供給される位相および振幅の増減指示に基づいて、補正波形を補正する。ここで、フリッカを取り除くために理想的な補正波形を図 13 に示す。縦軸は振幅を示している。横軸は撮像素子 404 の各水平ラインを表している。図 12 の波形と逆相、すなわちフリッカに関係する光量の変動と逆相の波形が補正波形 1302 である。補正值生成部 505 は、相関検出部 504 からの指示に基づいてこのような補正波形 1302 に近づくように補正波形の位相および振幅を変化させる。このような処理が、図 7 のステップ S711 の処理および図 8 のステップ S814 の処理に相当する。

【0072】

振幅補正部 506 では、補正值生成部 505 から供給される補正波形 1302 に基づいて、撮像用映像信号のフリッカ補正処理を行う。つまり、補正波形 1302 は、図 3 に示す画像 302 に発生しているフリッカによる輝度の変動とは逆相であるので、この補正波形 1302 を利用して撮像用映像信号に含まれるフリッカを取り除くことができる。このフリッカを取り除く処理が、図 7 のステップ S712 の処理および図 8 のステップ S814 の処理に相当する。

【0073】

そして、フリッカ補正処理された撮像用映像信号が、画像処理回路 407 を通じて表示部 408 に入力される。すると、表示部 408 には、図 14 に示す、フリッカの除かれた画像 1402 が表示される。

【0074】

以上のように、本実施形態では、フレーム毎に位相が動かないフリッカの位相の検出、

10

20

30

40

50

当該フリッカの補正を容易に行うことができる。

【0075】

また、本実施形態では、ゲイン×電子シャッタのシャッタ速度が一定値になるように、マイコン402がゲイン調整回路405および撮像素子404を制御している。これにより、フレーム間の信号レベル変化を一定にすることができる。このため、基準値取り込み時に表示部408に表示される映像と、フリッカ補正処理後に表示部408に表示される映像の明るさが等しくなる。これにより、ユーザにとって見苦しくない映像が表示部408に表示される。

【0076】

〔他の実施形態〕

10

〔他の実施形態の撮像装置の構成〕

以下、本発明の他の実施の形態の例について、図15～図17を参照して説明する。

図15は、本例の撮像装置を示すブロック図である。

図16は、本例の撮像装置の補正回路を示すブロック図である。

撮像装置1501は、映像の記録指示があるまで、基準値の取り込みと、当該取り込んだ基準値を利用したフリッカ補正処理を1フレーム毎に交互に行うものである。このため、他の実施形態のマイコン1502は、ユーザによる操作部403からの記録指示があるまで、垂直同期信号を利用して1フレーム飛ばしのタイミングで前述の基準値取り込み指示を撮像素子404に供給する。なお、マイコン1502の他の機能は一実施形態のマイコン402と同じである。

20

【0077】

マイコン1502以外の撮像装置1501の構成は、図4および図5に示す一実施形態の撮像装置401の構成と同じなので、説明は省略する。

【0078】

〔他の実施形態の撮像装置の動作〕

次に、図17を参照して撮像装置1501を構成する各機能ブロックにおける処理の流れを説明する。

図17は、撮像装置1501の動作を示すフローチャートである。

まず、ユーザは、撮像装置1501の電源を入れ、シャッタ速度およびゲインの設定を行う。具体的には、マイコン1502が、ユーザの操作部403に対する操作に基づいて撮像素子404およびゲイン調整回路405に前述の、撮像用シャッタ速度および撮像用ゲインを設定する（ステップS1701）。

30

【0079】

ここで、マイコン1502は、図示しない同期信号発生部から供給される垂直同期信号を待つ（ステップS1702）。そして、マイコン1502の垂直同期信号が供給されると、マイコンは前述の基準値取り込み指示があるものと認識する。そして、当該マイコン1502により撮像素子404およびゲイン調整回路405に基準シャッタ速度および基準ゲインがそれぞれ設定される（ステップS1703）。

【0080】

そして、基準シャッタ速度で撮像された、基準ゲインに設定された、基準映像信号が第一水平積分処理部502に供給される。そして、基準映像信号で表される画像の各水平ラインの輝度の積分値が算出され、この積分値が基準値としてメモリ503に記憶される（ステップS1704）。

40

【0081】

ここで、現在撮像素子404およびゲイン調整回路405に設定されている、基準シャッタ速度および基準ゲインが、マイコン1502の制御により撮像用シャッタ速度および撮像用ゲインに変更される（ステップS1705）。

【0082】

ここで、マイコン1502は、撮像中の映像を記録するか否かを確認する。すなわち、マイコン1502は、ユーザからの指示部に対する記録開始指示があるか否かを確認する

50

(ステップ S 1 7 0 6)。記録開始指示がない場合は(ステップ S 1 7 0 6 の Y E S)、マイコン 1 5 0 2 は図示しない同期信号発生部からの垂直同期信号を待つ(ステップ S 1 7 0 7)。

【0083】

そして、マイコン 1 5 0 2 に垂直同期信号が供給されると、当該マイコン 1 5 0 2 の制御により前述の撮像用映像信号が振幅補正部 5 0 6 に供給される。すると、撮像用映像信号は、メモリ 5 0 3 に記憶された基準値に基づいたフリッカ補正処理がなされる(ステップ S 1 7 0 8)。

【0084】

以上の処理が完了後、ステップ S 1 7 0 2 の処理に戻り、ステップ S 1 7 0 2 以降の処理を繰り返す。

10

【0085】

一方、記録開始指示がある場合は(ステップ S 1 7 0 6 の N O)、マイコン 1 5 0 2 は図示しない同期信号発生部からの垂直同期信号を待つ(ステップ S 1 7 0 9)。そして、マイコン 1 5 0 2 に垂直同期信号が供給されると、当該マイコン 1 5 0 2 の制御により前述の撮像用映像信号が振幅補正部 5 0 6 に供給される。すると、撮像用映像信号は、メモリ 5 0 8 に記憶された基準値に基づいたフリッカ補正処理がなされる(ステップ S 1 7 1 0)。そして、マイコン 1 5 0 2 の制御により、フリッカ補正処理がなされた撮像用映像信号は画像処理回路 4 0 7 を通じて記録部 4 0 9 に記録されるとともに、表示部 4 0 8 に表示される。

20

【0086】

以上の処理が完了後、マイコン 1 5 0 2 は、今記録部 4 0 9 に記録中の撮像用映像信号の記録を継続するか否かを確認する、すなわちマイコン 1 5 0 2 は、ユーザからの指示部に対する記録終了指示があるか否かを確認する(ステップ S 1 7 1 2)。記録終了指示がない場合は(ステップ S 1 7 1 2 の N O)、ステップ S 1 7 0 9 の処理に戻り、ステップ S 1 7 0 9 以降の処理を繰り返す。記録終了指示がある場合は(ステップ S 1 7 1 2 の Y E S)、ステップ S 1 7 0 2 の処理に戻り、ステップ S 1 7 0 2 以降の処理を繰り返す。なお、ステップ S 1 7 0 8 およびステップ S 1 7 1 0 の処理は、図 6 のステップ S 6 0 7 の処理、すなわちフリッカ補正処理であり、その詳細な処理の流れは図 7 および図 8 のフローチャートで示したものと同一である。

30

【0087】

以上のように、本実施形態では、上記した一実施形態と同様に、フレーム毎に位相が動かないフリッカの位相の検出、当該フリッカの補正を容易に行うことができる。

【0088】

さらに、本実施形態では、垂直同期信号を利用することで、基準値の生成と、当該基準値を利用したフリッカ補正処理とが、1 フレーム毎に交互に行われる。そして、この 1 フレームおきのフリッカ補正処理は、撮像中の映像の記録が開始されるまで継続される。これにより、記録開始直前の補正波形の位相および振幅は補正に適切な状態に保たれることとなる。このような撮像中の映像の記録が開始された直後に算出した補正波形を利用して、記録部 4 0 9 に記憶する撮像用映像信号のフリッカ補正処理を行うことができる。これにより、より確実にフリッカを取り除くことができる。

40

【0089】

なお、上記した各実施形態では、60 Hz で明滅する光源(蛍光灯)下において、60 f r a m e s / s e c で撮像する撮像装置 4 0 1 を 1 / 2 0 0 0 s e c という電子シャッタのシャッタ速度で動作させる場合に生じるフリッカの補正について説明した。しかし、50 Hz で明滅する光源下において、50 f r a m e s / s e c で撮像する撮像装置 4 0 1 を任意のシャッタ速度で動作させた場合に生じるフリッカについても補正を行うことができる。すなわち、明滅周期とフレームレートが等しい場合に生じるフリッカの補正を確実に行うことができる。

【0090】

50

なお、上記の各実施形態では、輝度を利用してフリッカを取り除くための補正波形を算出した。しかし、例えばR（赤）、G（緑）、B（青）といった色信号に対しフリッカ補正を行う場合においても、色信号の信号レベルを輝度の場合と同様に処理することで補正波形を算出することができる。蛍光灯の発光特性、残光特性が色によって異なる場合があるが、このような場合でも取り込んだ映像に含まれる動かないフリッカを取り除くことができる。

【0091】

また、上記の各実施形態では、毎フレームについて補正波形の振幅および位相の増減方向を決定した。しかし、補正波形の位相の増減方向を毎フレーム決定し、補正波形の振幅の増減方向を例えば5フレーム毎に決定するようにしてもよい。このように、補正波形の位相の増減方向を決定する間隔と、補正波形の振幅の増減方向を決定する間隔を異なるようにすることで、位相と振幅の収束の優先度に差ができ、動作が安定する。

【0092】

以上、本発明の各実施形態の例について説明したが、本発明は上記各実施形態例に限定されるものではなく、本発明の要旨を逸脱しない限りにおいて、他の変形例、応用例を含むことはいうまでもない。

【図面の簡単な説明】

【0093】

【図1】60Hz蛍光灯で電子シャッタを使用せずに撮像した際のCMOS素子の各水平ラインの露光のタイミングを示す図である。

【図2】CMOS素子の各水平ラインの光量を示す図である。

【図3】フリッカの発生した画像を示す図である。

【図4】本発明の一実施形態に係る撮像装置を示す機能ブロック図である。

【図5】本発明の一実施形態に係る撮像装置の補正回路を示す機能ブロック図である。

【図6】本発明の一実施形態に係る撮像装置の動作の流れを示すフローチャートである。

【図7】フリッカ補正処理の詳細な処理の流れを示すフローチャートである。

【図8】フリッカ補正処理の詳細な処理の流れを示すフローチャートである。

【図9】60Hz蛍光灯の下においてシャッタ速度1/2000secで撮像した際の撮像素子の各水平ラインの露光のタイミングを示す図である。

【図10】撮像素子の各水平ラインの光量を示す図である。

【図11】基準値を算出するために用いる、リファレンス用の画像を示す図である。

【図12】フリッカの形状を示す波形図である。

【図13】補正波形を示す図である。

【図14】フリッカ補正処理のなされた画像を示す図である。

【図15】本発明の他の実施形態に係る撮像装置を示す機能ブロック図である。

【図16】本発明の他の実施形態に係る撮像装置の補正回路を示す機能ブロック図である。

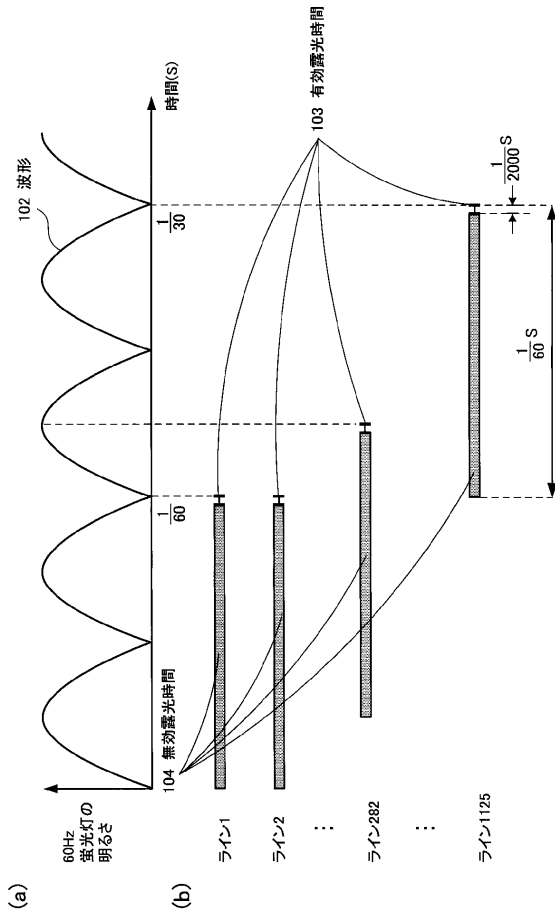
【図17】本発明の他の実施形態に係る撮像装置の動作の流れを示すフローチャートである。

【符号の説明】

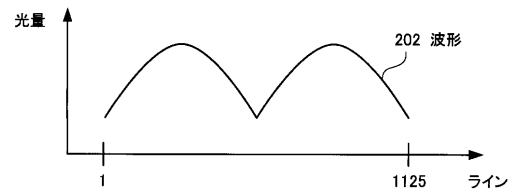
【0094】

102…波形、103…有効露光時間、104…無効露光時間、202…波形、302…波形、303…画像、401…撮像装置401、402…マイコン402、403…操作部403、404…撮像素子404、405…ゲイン調整回路405、406…補正回路406、407…画像処理回路407、408…表示部408、409…記録部409、502…第一水平積分処理部502、503…メモリ、504…相関検出部504、505…補正值生成部505、506…振幅補正部506、507…第二水平積分処理部507、508…メモリ、902…波形、903…露光時間、1002…一定量、1102…波形、1103…画像、1202…波形、1302…補正波形、1402…画像

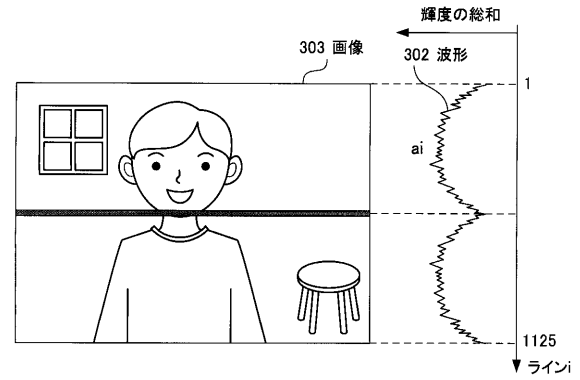
【図 1】



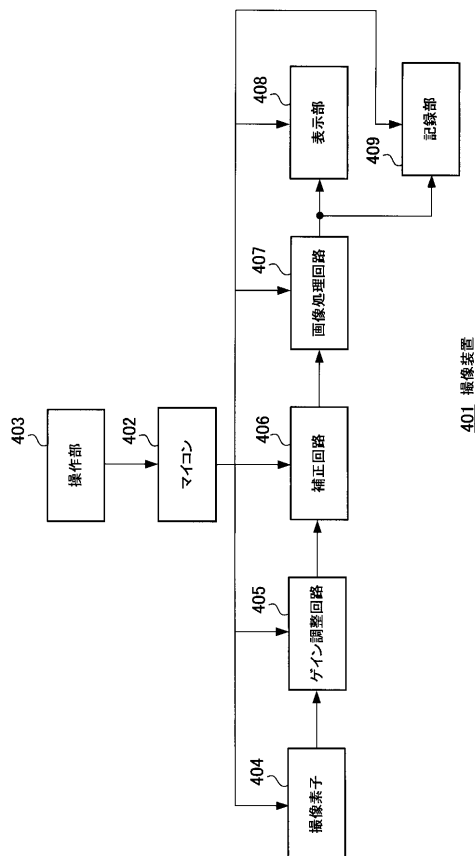
【図 2】



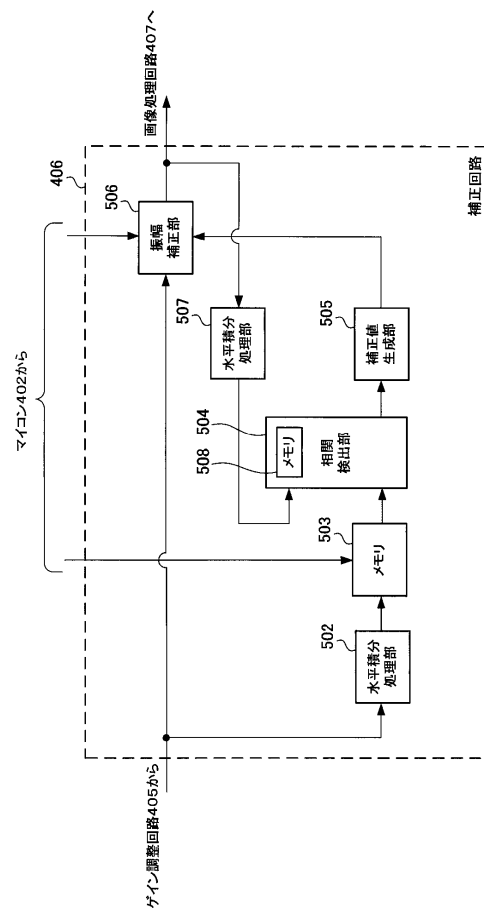
【図 3】



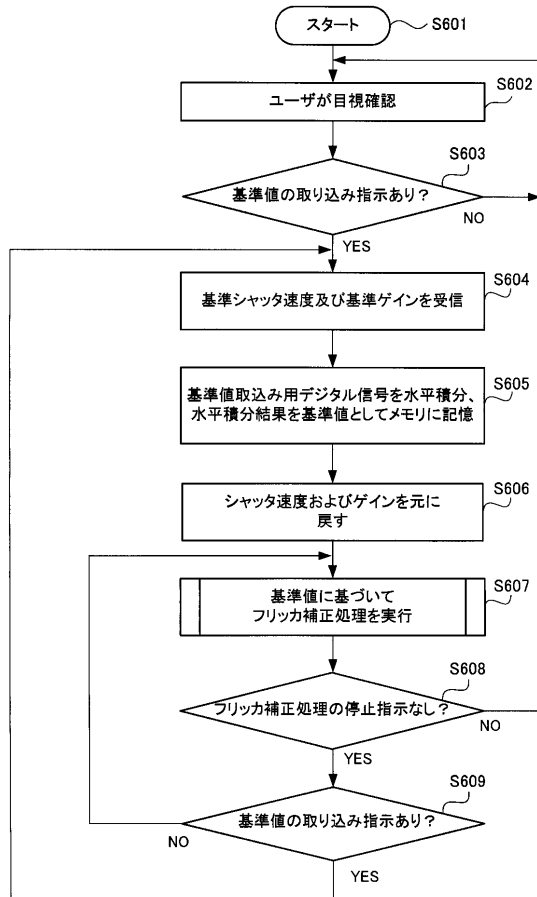
【図 4】



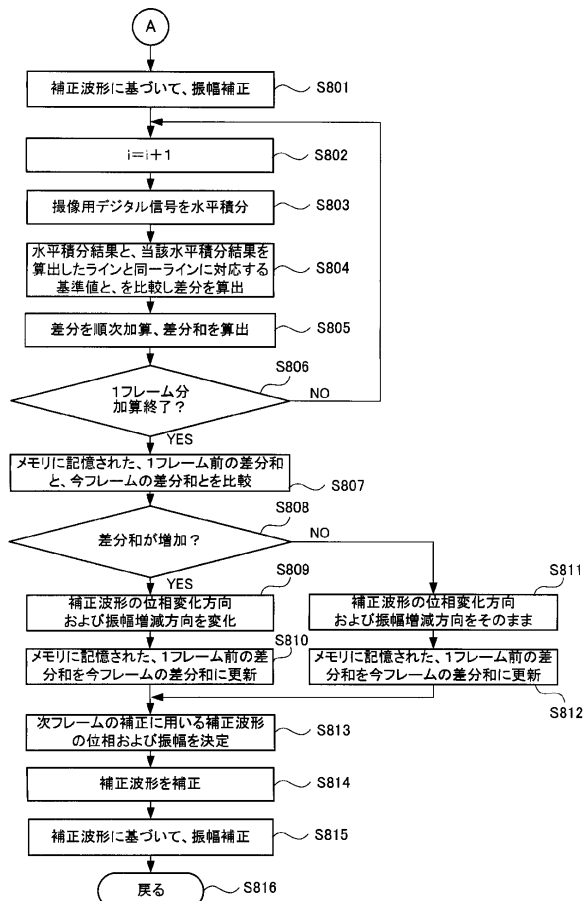
【図 5】



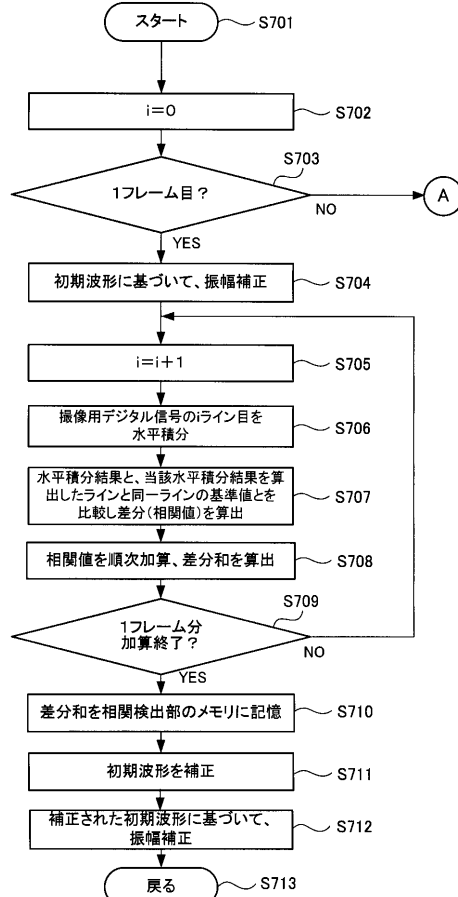
【図 6】



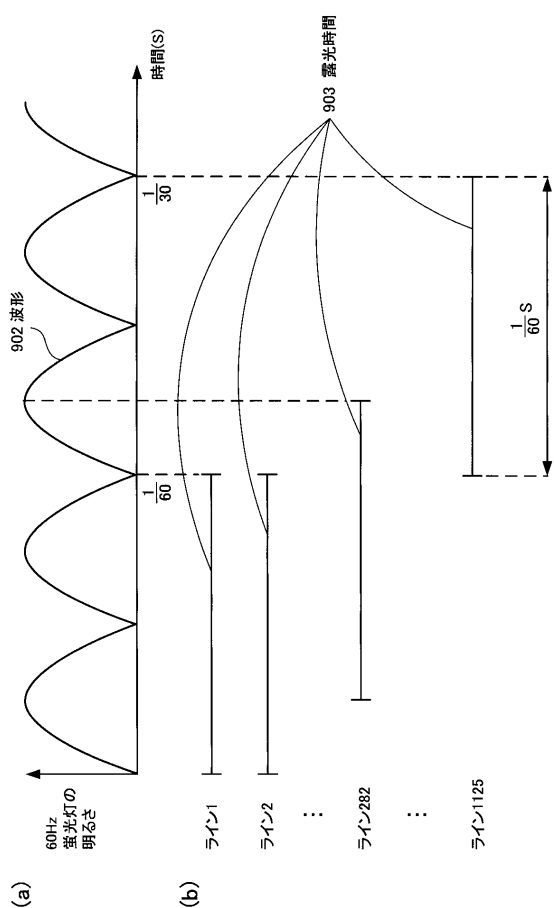
【図 8】



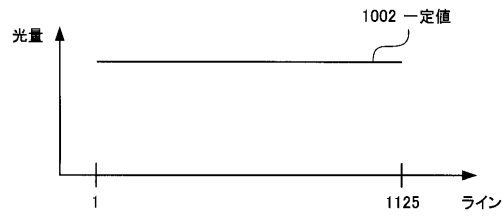
【図 7】



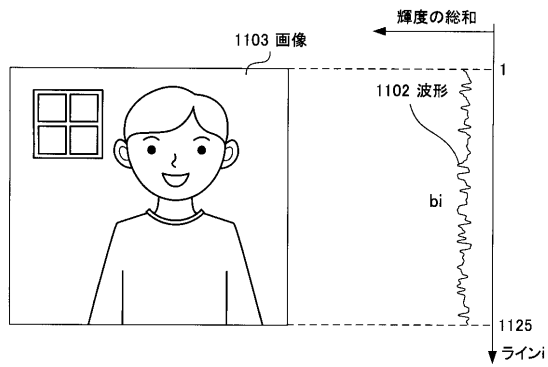
【図 9】



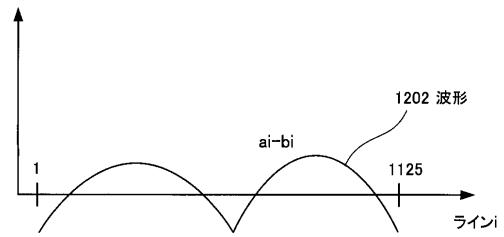
【図 1 0】



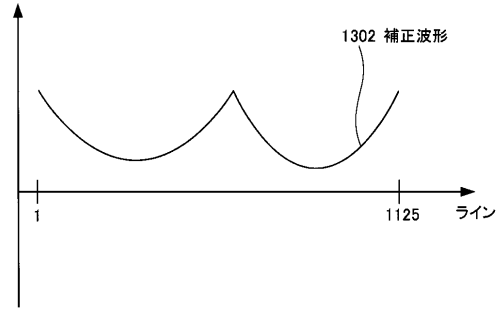
【図 1 1】



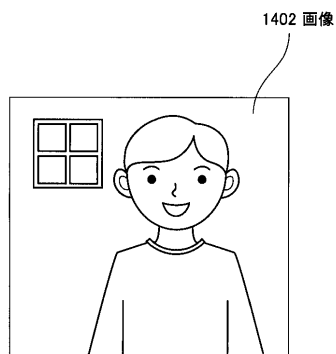
【図 1 2】



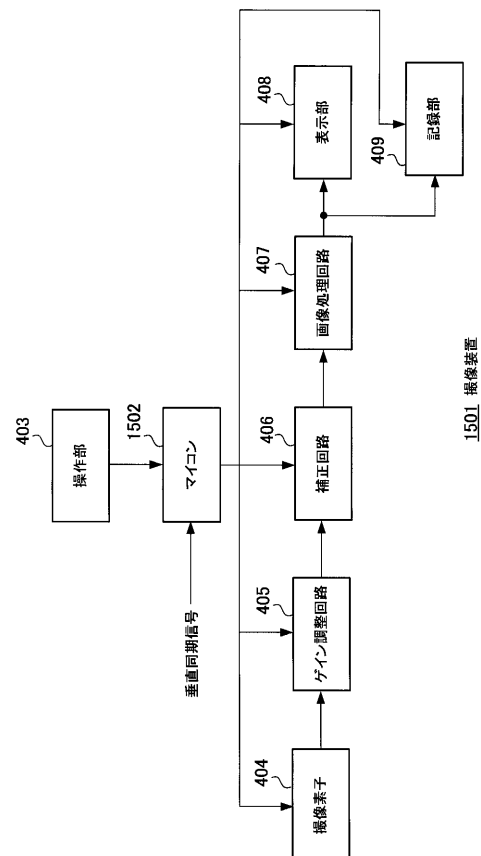
【図 1 3】



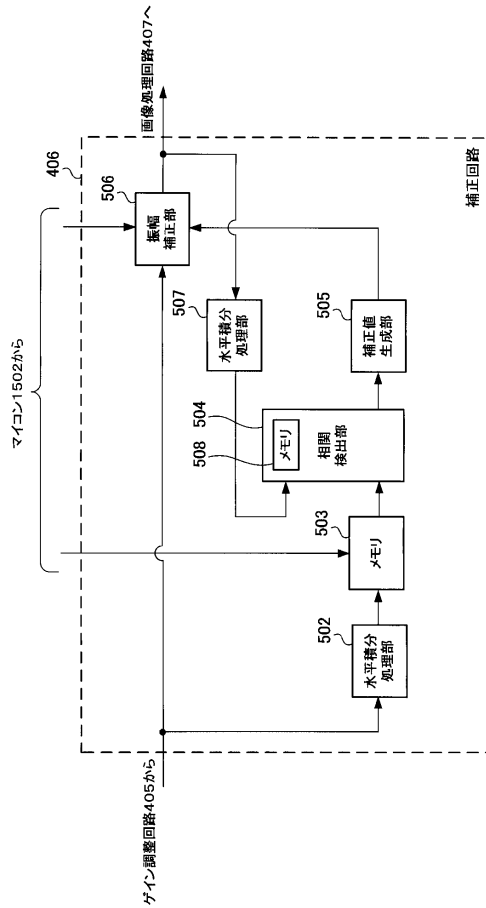
【図 1 4】



【図 1 5】



【図 16】



【図 17】

