

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4156649号  
(P4156649)

(45) 発行日 平成20年9月24日(2008.9.24)

(24) 登録日 平成20年7月18日(2008.7.18)

(51) Int.Cl. F I  
**HO 4 R 19/04 (2006.01)** HO 4 R 19/04  
**HO 4 R 19/01 (2006.01)** HO 4 R 19/01  
**HO 4 R 31/00 (2006.01)** HO 4 R 31/00 C

請求項の数 4 (全 19 頁)

(21) 出願番号	特願2006-500617 (P2006-500617)	(73) 特許権者	000194918
(86) (22) 出願日	平成17年4月25日 (2005.4.25)		ホシデン株式会社
(86) 国際出願番号	PCT/JP2005/007840		大阪府八尾市北久宝寺1丁目4番33号
(87) 国際公開番号	W02005/104616	(74) 代理人	100121706
(87) 国際公開日	平成17年11月3日 (2005.11.3)		弁理士 中尾 直樹
審査請求日	平成17年10月31日 (2005.10.31)	(74) 代理人	100128705
(31) 優先権主張番号	特願2004-131206 (P2004-131206)		弁理士 中村 幸雄
(32) 優先日	平成16年4月27日 (2004.4.27)	(74) 代理人	100066153
(33) 優先権主張国	日本国(JP)		弁理士 草野 卓
(31) 優先権主張番号	特願2004-243427 (P2004-243427)	(72) 発明者	滋野 安広
(32) 優先日	平成16年8月24日 (2004.8.24)		兵庫県芦屋市船戸町8-14
(33) 優先権主張国	日本国(JP)	(72) 発明者	安田 護
(31) 優先権主張番号	特願2005-46621 (P2005-46621)		兵庫県神戸市西区核が丘東町5丁目11-2
(32) 優先日	平成17年2月23日 (2005.2.23)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 エレクトレットコンデンサマイクロホン

(57) 【特許請求の範囲】

【請求項1】

エレクトレットコンデンサマイクロホンであって、  
 コンデンサを構成する振動膜及び背極と、  
 上記振動膜及び上記背極が収容された筒状ケースと、  
 上記筒状ケースの開口部側に収容され、上記筒状ケースの開口端を内側に曲げたかしめ部をかしめることによって上記開口部に固定され、当該開口部を塞ぐ回路基板と、  
 上記回路基板の外面に固着された基板と、  
 を含み、  
 上記回路基板の外面に、端子電極パターンが形成され、  
 上記基板の上記回路基板側の面と反対の面に、第1基板電極パターンが形成され、  
 上記端子電極パターンと上記第1基板電極パターンとが、上記基板に設けられたスルーホールを介して電氣的に接続され、  
 上記基板における上記第1基板電極パターンの形成面が、リフロー半田付け面とされている。

10

【請求項2】

請求項1に記載のエレクトレットコンデンサマイクロホンであって、  
 上記基板の厚さが、上記回路基板の外面对する上記かしめ部の高さ以上である。

【請求項3】

請求項1 或いは2の何れかに記載のエレクトレットコンデンサマイクロホンであって、

20

上記基板が、

上記回路基板、上記基板及びそれらの間に形成された電極パターンによって囲まれた空間と、外部空間と、をつなぐ貫通孔を有する。

【請求項 4】

請求項 1 或いは 2 の何れかに記載のエレクトレットコンデンサマイクロホンであって、

上記基板の一部が上記筒状ケースの側面よりも外側に位置し、この側面よりも外側に位置する部分に向きを示すマーキングが設けられている。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、エレクトレットコンデンサマイクロホンに関し、特に、相手方実装基板への実装において、リフロー半田付けを良好に行うことができるエレクトレットコンデンサマイクロホンに関する。

【背景技術】

【0002】

図 1 は、特許文献 1 に記載されたリフロー半田付け対応のエレクトレットコンデンサマイクロホン（以下、ECM と言う。）10 の従来構成例を示した断面図である。この図に示すように、この例の ECM 10 は、導電性を有する筒状ケース 11 内に、コンデンサを構成する振動膜 12 と背極 13 とが内蔵され、筒状ケース 11 の開口部側に回路基板 14 が収容され、この回路基板 14 によってこの開口部を蓋した構成となっている。

この例の振動膜 12 は、エレクトレット誘電体膜の一面に金属膜が蒸着されたものである。この金属膜は導電性を有するリング 15 に固定され、エレクトレット誘電体面は絶縁スペーサ 16 に固定されている。また、この例の背極 13 は、導電性を有し、ホルダ 17 の内側段差部分に嵌合固定されている。さらに、このホルダ 17 の内側には、導電性を有するリング 18 が挿入され、リング 18 は回路基板 14 と背極 13 とに接している。

【0003】

回路基板 14 の ECM 10 本体への固定は、筒状ケース 11 の開口部を内側に折り曲げてかしめることによって行われる。すなわち、この例の回路基板 14 は、折り曲げられたかしめ部（周縁部）11a によってリング 18 に向かって押圧固定されている。また、回路基板 14 の内面には FET（電界効果トランジスタ）などの回路素子 19 が搭載され、外面には外部接続電極として複数の半田バンプ電極 21a, 21b が形成されている。

背極 13 と回路基板 14 上の電極パターンとの電気的な接続はリング 18 を介して行われる。一方、振動膜 12 の金属膜は、リング 15、筒状ケース 11 及びそのかしめ部 11a を介して回路基板 14 上の電極パターンと電気的に接続されている。

【0004】

回路基板 14 の外面には、円形パターンとその円形パターンを囲む環状パターンとが電極パターンとして形成されている。この円形パターン上には半田バンプ電極 21a が形成され、これが信号電極（出力端子）となっている。また、この環状パターン上には半田バンプ電極 21b が形成され、これがグランド電極（アース端子）となっている。さらに、筒状ケース 11 のかしめ部 11a は、環状パターンに圧接されて接続されている。なお、図 1 では、回路基板 14 の内外面に形成されている電極パターンの図示を省略してある。

この例の ECM 10 の実装基板上への実装は、ECM 10 の半田バンプ電極 21a, 21b を、実装基板の配線パターン上に形成された半田層の上に配置し、リフロー装置等で加熱してこれらの半田を溶融すること（リフロー半田付け）により行われる。

【特許文献 1】特開 2003 - 153392 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、上記のように ECM 10 の回路基板 14 の外面縁部分には、筒状ケース 11 のかしめ部 11a が配置される。この場合、かしめ部 11a の外面と電極パターンが形成

10

20

30

40

50

される回路基板14の外表面との間には、かしめ部11aの厚みに応じた段差が生じる。すなわち、回路基板14の外表面に対し、かしめ部11aが突出する。従って、このECM10を実装基板面に配置した場合、かしめ部11aが実装基板面にあたることにより、電極パターンが形成された回路基板14の外表面は実装基板面に接触しない。ECM10を実装基板面に実装した状態での回路基板14外表面の電極パターンと実装基板との電気的な接続は、回路基板14外表面と実装基板面との隙間に配された半田（半田パンプ電極21a, 21bがリフロー半田付けによって溶融し凝固したもの）を通じて行われる。

【0006】

しかし、一般に半田付け不良率は、半田付けを行う電極間の距離が離れるほど大きくなる。すなわち、ECM10の回路基板14外表面と実装基板面との間の隙間が大きくなると、これらの間で半田離れが生じる可能性が高まり、その半田付け不良率が高くなる。

この発明は以上の点に鑑みてなされたものであり、実装基板面との間での半田離れを防ぎ、半田付け不良率を低減させることができるECMを提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明では、上記の課題を解決するために、コンデンサを構成する振動膜及び背極と、振動膜及び背極が収容された筒状ケースと、筒状ケースの開口部側に収容され、筒状ケースの開口端を内側に曲げたかしめ部をかしめることによって開口部に固定され、当該開口部を塞ぐ回路基板と、回路基板の外表面に固着された基板と、を含み、回路基板の外表面に、端子電極パターンが形成され、基板の回路基板側の面と反対の面に、第1基板電極パターンが形成され、端子電極パターンと第1基板電極パターンとが、基板に設けられたスルーホールを介して電気的に接続され、基板における第1基板電極パターンの形成面が、リフロー半田付け面とされているECMが提供される。

【0008】

このように、本発明では、かしめ部によってかしめられる回路基板上に別の基板を固着させ、固着された基板の第1基板電極パターンの形成面をリフロー半田付け面とする。これにより、リフロー半田付け面と実装基板面との距離を短縮する。その結果、これらの間での半田離れを抑制でき、半田付け良品率を向上させることができる。また本発明の構成は、一般的な形状の基板を回路基板に固着させて実現できる。例えば、従来の構成のECMに所定の基板を固着するだけで本発明の構成を実現できる。これは、新たな設備投資や設計変更等を殆ど行うことなく本発明を導入できることを意味する。

【0009】

また、本発明において好ましくは、基板の厚さが、回路基板の外表面に対するかしめ部の高さ以上である。この場合、基板のリフロー半田付け面をかしめ部以上に突出させることができる。その結果、かしめ部の実装基板への接触に起因し、基板のリフロー半田付け面と実装基板との間に隙間が生じることがなくなる。これにより、ECMの半田付け不良率をより低減させることができる。

また、本発明において好ましくは、基板が、回路基板、基板及びそれらの間に形成された電極パターンによって囲まれた空間と、外部空間とをつなぐ貫通孔を有する。これにより、回路基板と基板とそれらの間に形成された電極パターンとによって囲まれた空間に密閉された空気がリフロー時の熱によって膨張し、半田付け不良や回路基板の変形等を発生させてしまうことを防止できる。

【0010】

また、本発明において好ましくは、基板の一部が筒状ケースの側面よりも外側に位置する。そして、この側面よりも外側に位置する部分にECMの向きを示すマーキングが設けられている。これにより、ECMを実装する際、その向きを容易に確認できる。

【発明の効果】

【0011】

以上のように、本発明では、ECMの半田付け工程における良品率を向上させることができる。

10

20

30

40

50

## 【図面の簡単な説明】

## 【 0 0 1 2 】

[ 図 1 ] 図 1 は、リフロー半田付け対応のエレクトレットコンデンサマイクロホンの従来構成例を示した断面図である。

[ 図 2 ] 図 2 A は、図 2 B における 2 A - 2 A 断面図である。図 2 B は、ECM の底面図である。

[ 図 3 ] 図 3 A は、ECM の下面斜め方向からみた斜視図である。図 3 B は、この ECM において基板を分解した状態を示した分解図である。

[ 図 4 ] 図 4 A は、ECM から基板を取り外した状態におけるケース側の底面図である。図 4 B は、この状態における基板の上面図である。

10

[ 図 5 ] 図 5 は、ECM が実装基板にリフロー半田付けで実装された状態を示した断面図である。

[ 図 6 ] 図 6 A は、図 6 B の 6 A - 6 A 断面図である。図 6 B は、ECM の底面図である。図 6 C は、ECM の上面図である。

[ 図 7 ] 図 7 A は、ECM の斜め上面方向からみた斜視図である。図 7 B は、ECM の斜め下面方向からみた斜視図である。図 7 C は、ECM において基板を分解した状態を示した分解図である。

[ 図 8 ] 図 8 は、ECM から基板を取り外した状態における基板の上面図である。

[ 図 9 ] 図 9 A は、ECM の斜め上面方向からみた斜視図である。図 9 B は、ECM の斜め下面方向からみた斜視図である。図 9 C は、ECM において基板を分解した状態を示した分解図である。

20

[ 図 1 0 ] 図 1 0 A は、ECM の斜め上面方向からみた斜視図である。図 1 0 B は、ECM の斜め下面方向からみた斜視図である。図 1 0 C は、ECM において基板を分解した状態を示した分解図である。

[ 図 1 1 ] 図 1 1 A は、図 1 1 B の 1 1 A - 1 1 A 断面図である。図 1 1 B は、ECM の基板部分のみの上面図である。

[ 図 1 2 ] 図 1 2 は、ECM の構成を示した断面図である。

[ 図 1 3 ] 図 1 3 A は図 1 3 B の 1 3 A - 1 3 A 断面図である。図 1 3 B は、ECM の底面図である。

[ 図 1 4 ] 図 1 4 A から 1 4 E は、端子電極パターンの突出面形成手順を説明するための断面図である。

30

## 【符号の説明】

## 【 0 0 1 3 】

1 0 , 3 0 , 7 0 , 9 0 , 1 3 0 , 1 6 0 ECM ( エレクトレットコンデンサマイクロホン )

1 1 , 3 1 筒状ケース

1 1 a , 3 1 b かしめ部

1 2 振動膜

1 3 背極

1 4 回路基板

40

1 5 , 1 8 , 3 4 , 4 1 リング

1 7 , 4 2 ホルダ

1 6 , 3 6 絶縁スペーサ

1 9 回路素子

2 1 a , 2 1 b , 4 7 a , 4 7 b 半田バンプ電極

3 1 a 端面

3 1 c 開口部

3 2 貫通孔

3 3 振動膜

3 5 背極

50

37 エレクトレット誘電体膜

38 貫通孔

39, 239 回路基板

42a 段部

44, 52, 55, 85, 105, 122, 164, 244 円形パターン

45, 53, 56, 86, 106, 123, 165, 245 環状パターン

51, 81, 101, 121, 141, 142, 143 基板

54a, 54b, 84a, 84b, 144a, 144b, 250 スルーホール

57, 87, 147 貫通孔

82 アース端子パターン

10

83, 103 出力端子パターン

84aa, 84ba 電極

89, 104 マーキング

164a, 165a 突出面

166 スリット

244a, 245a 突出面

【発明を実施するための最良の形態】

【0014】

以下、本発明の実施の形態を図面を参照して説明する。

〔第1の実施の形態〕

20

まず、本発明における第1の実施の形態について説明する。なお本形態では、バックエレクトレットタイプのECMを例にとって説明する。

図2から図4は本形態におけるECM30の構成を例示した図である。ここで図2Aは、図2Bにおける2A-2A断面図であり、図2Bは、ECM30の底面図である。また、図3Aは、ECM30の下面斜め方向からみた斜視図であり、図3Bは、ECM30において基板51を分解した状態を示した分解図である。また、図4Aは、ECM30から基板51を取り外した状態における筒状ケース31側の底面図であり、図4Bは、この状態における基板51の上面図である。

【0015】

図2から図4に例示するように、本形態のECM30は、筒状ケース31、振動膜33、リング34、背極(back electrode)35、絶縁スペーサ36、エレクトレット誘電体膜37、回路基板39、リング41、ホルダ42、FET(電界効果トランジスタ: Field-effect transistor)43、半田バンプ電極47a, 47b及び基板51を有している。

30

この例の筒状ケース31は、一端面が閉塞された円筒状の形状をなすものである。そして、その閉塞された端面31aには複数の貫通孔32が形成されている。なお、この例の筒状ケース31は、アルミニウム等の金属によって構成される。

【0016】

また、この筒状ケース31の端面31a側内面縁部分には、真ちゅうやステンレス等の金属によって構成されたリング34が、その一端を端面31aの内面に密着させて配置される。そして、このリング34の他端側には、PPS(polyphenylene sulfide: ポリフェニレンサルファイド)等の高分子フィルム的一面に金属膜を蒸着させて導電層を形成した導電性膜である振動膜33が配置される。なお、この例の振動膜33は、その片面側(金属膜側)の周縁部をリング34の一端に密着させ、貫通孔32に面する位置に端面31aと略並行に配置される。この振動膜33のリング34側と反対の側には、リング状をなす絶縁スペーサ36(例えば、PI(polyimide: ポリイミド)等の耐熱性高分子物質によって構成される)を介し、真ちゅうやステンレス等の金属によって構成された板である背極35が配置される。なお、背極35には貫通孔38が形成されている。また、背極35の振動膜33側の面には、PTFE(Polytetrafluoroethylene: 四ふっ化エチレン)等の高分子材料からなるエレクト

40

50

トレット誘電体膜 37 が形成されている。ここで、振動膜 33 と背極 35 とは略並行に配置され、これらを電極としたコンデンサが形成されている。

【0017】

一方、筒状ケース 31 の（端面 31a の他端側に位置する）開口部 31c 側には、円盤形状をなす回路基板 39 が収容されている。なお、この回路基板 39 は、ガラスエポキシ（Glass epoxy）等の絶縁基板の両面に銅めっき等によって所定の電極パターンが形成されたものである。この例の場合、回路基板 39 の外面には、円形パターン 44 及び環状パターン 45（本形態ではこれらを総称して「端子電極パターン」とする）が形成されている。ここで、円形パターン 44 は、回路基板 39 の外面の中心部分に形成された円形の電極パターンである。また、環状パターン 45 は、円形パターン 44 の外周側を一定の距離をおいて囲む環状の端子電極パターンである（図 2A，図 4A 参照）。また、図示は行わないが、この例の回路基板 39 の内面には、所定の回路を構成する電極パターンが銅めっき等によって形成されている。なお、円形パターン 44 及び環状パターン 45 は、それぞれスルーホール（図示せず）を介し、回路基板 39 の内面の対応する電極パターンに導通されている。

10

【0018】

また、回路基板 39 と背極 35 との間には、真ちゅうやステンレス等の金属によって構成された円筒状のリング 41 が介在している。そして、このリング 41 を通じ、回路基板 39 内面に形成された電極パターンと背極 35 とが導通され、さらにリング 41 と回路基板 39 と背極 35 とで囲まれた空間が形成されている。また、この空間側に位置する回路基板 39 内面の電極パターン（図示せず）上には、インピーダンス変換用の FET 43 やその他の回路素子が実装される（図 2A では一部を省略している）。

20

【0019】

また、リング 41 の外周側には、PPA（polyphthalamide：ポリフタルアミド）、LCP（liquid crystalline polymer：液晶ポリマー）等の高分子物質によって構成された円筒状のホルダ 42 が配置されている（すなわち、ホルダ 42 の内部にリング 41 が挿入されている）。ここでホルダ 42 の回路基板 39 側の一端は、回路基板 39 の内面側縁部に接している。また、ホルダ 42 の背極 35 側の一端は、その内周に設けられた段部 42a によって背極 35 の外周の角部（回路基板 39 側の角）を保持している。これにより、背極 35 はホルダ 42 に対して位置決めされて固定される。

30

【0020】

回路基板 39 の筒状ケース 31 への固定は、筒状ケース 31 内に振動膜 33 が固着されたリング 34、絶縁スペーサ 36、エレクトレット誘電体膜 37 が形成された背極 35、ホルダ 42、リング 41 及び回路基板 39 が収納され、筒状ケース 31 の開口端を内側に曲げたかしめ部 31b がかしめられることによって行われる。このかしめにより、回路基板 39 の周縁部が筒状ケース 31 の開放端先端部 31ba とホルダ 42 との間に挟み込まれ、開放端先端部 31ba が環状パターン 45 に圧接される。そして、これによって回路基板 39 が開口部 31c 側に固定され、当該開口部 31c が塞がれる（図 2A 参照）。

【0021】

また、回路基板 39 の外面側には基板 51 が貼り付けられている。

40

この例の基板 51 はガラスエポキシ等の絶縁体で構成された円盤状の基板であり、そのサイズは回路基板 39 の外面側においてかしめ部 31b によって囲まれる領域よりも小さい（小径である）（図 2 及び図 3 参照）。基板 51 の回路基板 39 側の面には、円形パターン 55 及び環状パターン 56（本形態ではこれらを総称して「第 2 基板電極パターン」とする）が形成されている（図 2A，図 3B，図 4B 参照）。ここで、円形パターン 55 は、基板 51 の回路基板 39 側の面の中心部分に形成された円形の電極パターンである。また、環状パターン 56 は、円形パターン 55 の外周を一定の距離をおいて囲む環状の電極パターンである。

【0022】

50

また、基板 5 1 の回路基板 3 9 側の面と反対の面には、円形パターン 5 2 及び環状パターン 5 3 (本形態ではこれらを総称して「第 1 基板電極パターン」とする) が形成されている (図 2, 図 3 A 参照)。ここで、円形パターン 5 2 は、基板 5 1 の回路基板 3 9 側とは反対の面の中心部分に形成された円形の電極パターンである。また、環状パターン 5 3 は、円形パターン 5 2 の外周を一定の距離をおいて囲む環状の電極パターンである。またこの例の場合、円形パターン 5 2 と円形パターン 5 5、及び環状パターン 5 3 と環状パターン 5 6 は、それぞれ基板 5 1 を介して互いに対向するように形成される。なお、基板 5 1 の側面 5 1 a には電極パターンが形成されておらず、当該側面 5 1 a は絶縁体となっている。

#### 【 0 0 2 3 】

さらに基板 5 1 には、円形パターン 5 5 部分から円形パターン 5 2 部分へ貫通するスルーホール 5 4 a と、環状パターン 5 6 部分から環状パターン 5 3 部分へ貫通するスルーホール 5 4 b とが設けられている。また、スルーホール 5 4 a の内壁には内壁電極 5 4 a a が、スルーホール 5 4 b の内壁には内壁電極 5 4 b a が、それぞれ形成されている。このような構成により、円形パターン 5 5 と円形パターン 5 2 とがスルーホール 5 4 a 内壁の内壁電極 5 4 a a を介して電氣的に接続され、環状パターン 5 6 と環状パターン 5 3 とがスルーホール 5 4 b 内壁の内壁電極 5 4 b a を介して電氣的に接続されている (図 2 A 参照)。

#### 【 0 0 2 4 】

また、基板 5 1 には、円形パターン 5 2 と環状パターン 5 3 との間の領域 5 1 b から、円形パターン 5 5 と環状パターン 5 6 との間の領域 5 1 c へ貫通する貫通孔 5 7 が設けられている (図 2 から図 4 参照)。

なお、スルーホール 5 4 a、5 4 b、貫通孔 5 7、円形パターン 5 2、5 5、環状パターン 5 3、5 6 及び内壁電極 5 4 a a、5 4 b a の形成は、例えば以下のように行う。まずドリル加工やレーザー加工等によって、ガラスエポキシ等の基板 5 1 にスルーホール 5 4 a、5 4 b が形成される。次に、フォトリソグラフィ (Photolithography) 等によって、円形パターン 5 2、5 5 及び環状パターン 5 3、5 6 が形成される部分を除く基板 5 1 表面部分にマスクが形成される。そして、このマスクが形成された基板 5 1 に銅めっき等が施され、円形パターン 5 2、5 5、環状パターン 5 3、5 6 及び内壁電極 5 4 a a、5 4 b a が形成される。そして、このマスクを除去した後、ドリル加工やレーザー加工等によって貫通孔 5 7 を形成する。

#### 【 0 0 2 5 】

このように構成された基板 5 1 は、例えば、半田、導電性接着剤等により、かしめ部 3 1 b が位置する回路基板 3 9 外面の外周側を除く回路基板 3 9 外面部分に、かしめ部 3 1 b から所定の距離をおいて固着される (図 2 A 及び図 3 A 参照)。これにより、基板 5 1 の円形パターン 5 5 が回路基板 3 9 の円形パターン 4 4 と電氣的に接続され、基板 5 1 の環状パターン 5 6 が回路基板 3 9 の環状パターン 4 5 と電氣的に接続される。また、基板 5 1 に設けられた貫通孔 5 7 により、回路基板 3 9、基板 5 1 及びそれらの間に形成された電極パターン (即ち、円形パターン 4 4、5 5 及び環状パターン 4 5、5 6) によって囲まれた空間 5 8 と、ECM 3 0 の外部空間と、が連結される。なお、この例の基板 5 1、円形パターン 5 2、5 5 及び環状パターン 5 3、5 6 を含めた厚さ B は、回路基板 3 9 外面のかしめ面 4 5 b に対するかしめ部 3 1 b の高さ A 以上となっている (図 2 A 参照)。

#### 【 0 0 2 6 】

以上の構成により、背極 3 5 は、リング 4 1、回路基板 3 9 内面に形成された電極パターン (図示せず)、FET 4 3 のゲート端子やその他の回路素子と電氣的に接続され、さらに回路基板 3 9 のスルーホール (図示せず)、円形パターン 4 4、5 5 を通じて、出力端子をなす円形パターン 5 2 と電氣的に接続される。また、振動膜 3 3 は、リング 3 4、筒状ケース 3 1、そのかしめ部 3 1 b、環状パターン 4 5、環状パターン 5 6 及び内壁電極 5 4 b a を通じてアース端子をなす環状パターン 5 3 と電氣的に接続される。そして、

10

20

30

40

50

基板 5 1 外面の円形パターン 5 2 及び環状パターン 5 3 の形成面がリフロー半田付け面となる。これにより、リフロー半田付け面である基板 5 1 の外面側と、かしめ部 3 1 b が圧接されている回路基板 3 9 のかしめ面 4 5 b との間には段差が生じることになる。なお、円形パターン 5 2 上の中心位置には、半田バンプ電極 4 7 a が 1 個形成される。また、環状パターン 5 3 上には、半田バンプ電極 4 7 b が 1 2 0 ° 間隔で 3 個形成される。ちなみに半田バンプ電極 4 7 a , 4 7 b は、例えば印刷により形成される。なお、半田バンプ電極 4 7 b は 3 個に限らず、4 個以上形成してもよい。但し、この例のように 3 個形成すれば、実装基板の配線パターン上に E C M 3 0 を水平に安定して載置することができる。

【 0 0 2 7 】

図 5 は、上述した E C M 3 0 が相手方の実装基板 6 1 にリフロー半田付けで実装された状態を示した断面図である。 10

この例の実装基板 6 1 の配線パターン（図示せず）上には半田層が形成されている。そして、この半田層上に上述した E C M 3 0 の半田バンプ電極 4 7 a , 4 7 b をそれぞれ配置し、リフロー炉に通して半田を加熱溶解することにより、リフロー半田付けが行われる。なお、必ずしも半田バンプ電極 4 7 a , 4 7 b を形成する必要はない。この例の構成では、リフロー半田付け面自体がかしめ部 3 1 よりも突出しているからである。よって、例えば相手側の実装基板にメタルマスクで 3 ヶ所以上の半田ペーストを形成し、この半田ペーストによって E C M 3 0 を実装基板 6 1 に実装することとしてもよい。

【 0 0 2 8 】

図 5 に示したように、この例では、回路基板 3 9 の外面側に固着された基板 5 1 に形成された外部接続用の出力端子をなす円形パターン 5 2 及びアース端子をなす環状パターン 5 3 がリフロー半田付け面とされている。つまり、リフロー半田付け面が筒状ケース 3 1 のかしめ部 3 1 b よりも突出している。そのため、かしめ部 3 1 b が実装基板 6 1 の板面に当たって半田接合面に浮きが生じるといった不具合を抑制できる。その結果、E C M 3 0 のリフロー半田付けを良好に行うことが可能となる。つまりリフローによる自動半田付けを低い不良率で行うことが可能となり、その点で生産性の向上を図ることができる。 20

【 0 0 2 9 】

また、この例では回路基板 3 9 の外面側に固着された基板 5 1 の外面をリフロー半田付け面とするため、半田溶解熱の E C M 3 0 内部への伝導を抑制することができる。その結果、半田溶解熱による E C M 3 0 の性能低下や破損を防止することができる。 30

さらに、リフロー時に円形パターン 4 4 とそれを囲む環状パターン 4 5 との間の空間 5 8 が密閉されると、空気の熱膨張により半田付け不良や回路基板 3 9 の変形等が生じるおそれがある。そして、例えば回路基板 3 9 が変形すると、回路基板 3 9 と電気接続用のリング 4 1 との接触不良や、E C M 3 0 内に生じた歪みに起因する感度変化や感度不良（性能不良）の発生原因となる。しかし、この例では基板 5 1 に上述の空間 5 8 と基板 5 1 外部とをつなぐ貫通孔 5 7 が設けられている。そのため、この貫通孔 5 7 が空間 5 8 内の空気の逃げ道となり、空気の熱膨張による半田付け不良や回路基板 3 9 の変形等を防止することができる。

【 0 0 3 0 】

また、この例の場合、リフロー半田付け面である基板 5 1 の外面側と、かしめ部 3 1 b が圧接されている回路基板 3 9 のかしめ面 4 5 b との間には段差が存在する。この鉛直方向の段差の存在及び段差によるリフロー半田付け面からかしめ部 3 1 b までの沿面距離の増大によって、リフロー半田付け面から流出した半田やフラックスが E C M 3 0 内に流入するのを抑制することができる。その結果、半田やフラックスが E C M 3 0 内に流入することによって E C M 3 0 の性能が損なわれ、E C M 3 0 が正常に作動しなくなる事態を防止できる。 40

【 0 0 3 1 】

また、この例の場合、リフロー半田付け面とかしめ面 4 5 b との間に存在する段差面は、絶縁体である基板 5 1 の側面 5 1 a によって構成される。一般に絶縁体の半田濡れ性は低い。そのため、この例の場合、側面 5 1 a が障害となりリフロー半田付け面から E C M 50

30内への半田の流れ込みをより良好に阻止できる。

また、この例の構成は、基板51を回路基板39に固着させることのみによって実現できる。例えば、従来の構成のECMに基板51を固着するだけでこの例の構成を実現できる。これは、新たな設備投資や設計変更等を殆ど行うことなく本構成のECM30を導入できることを意味する。また、ECM30はこのようにシンプルな構成であるため、その製造コストは安い。

#### 【0032】

〔第2の実施の形態〕

次に本発明における第2の実施の形態について説明する。

本形態は第1の実施の形態の変形例である。以下では第1の実施の形態との相違点を中心に説明し、共通する部分については説明を省略する。

図6から図8は、本形態におけるECM70の構成を示した図である。ここで、図6Aは図6Bの6A-6A断面図であり、図6BはECM70の底面図であり、図6CはECM70の上面図である。また、図7Aは、ECM70の斜め上面方向からみた斜視図であり、図7Bは、ECM70の斜め下面方向からみた斜視図であり、図7Cは、ECM70において基板81を分解した状態を示した分解図である。また、図8は、ECM70から基板81を取り外した状態における基板81の上面図である。なお、これらの図において第1の実施の形態と共通する部分については第1の実施の形態と同じ符号を付している。

#### 【0033】

図6から図8に例示するように、本形態のECM70は、筒状ケース31、振動膜33、リング34、背極35、絶縁スペーサ36、エレクトレット誘電体膜37、回路基板39、リング41、ホルダ42、FET43及び基板81を有している。なお、ECM70の筒状ケース31、振動膜33、リング34、背極35、絶縁スペーサ36、エレクトレット誘電体膜37、回路基板39、リング41、ホルダ42、FET43については第1の実施の形態と同様であるため説明を省略する。

本形態のECM70も回路基板39の外面側に基板81が貼り付けられた構成となる。

#### 【0034】

この例の基板81はガラスエポキシ等の絶縁体で構成された角型の基板である。また、そのサイズは筒状ケース31の端面31aの領域よりも大きい(図6から図8参照)。基板81の回路基板39側の面には、円形パターン85及び環状パターン86(本形態ではこれらを総称して「第2基板電極パターン」とする)が形成されている(図6A,図7C,図8参照)。ここで、円形パターン85は、基板81の回路基板39側の面の中心部分に形成された円形の電極パターンである。また、環状パターン86は、円形パターン85の外周を一定の距離をおいて囲む環状の電極パターンである。第1の実施の形態との相違点は、円形パターン85及び環状パターン86の厚みDが、回路基板39外面のかしめ面45bに対するかしめ部31bの高さA以上となっている点である(図6A参照)。

#### 【0035】

また、基板81には、円形パターン85形成部分及び環状パターン86形成部分を一端として基板81を貫通するスルーホール84a,84bが形成されている。そして、スルーホール84a,84bの内部には円形パターン85、環状パターン86にそれぞれに導通する電極84aa,84baが充填されている。

また、基板81の回路基板39側の面と反対の面には、電極84baと導通するアース端子パターン82、及び電極84aaと導通する出力端子パターン83(本形態ではこれらを総称して「第1基板電極パターン」とする)が形成されている(図6B,図7B参照)。図6Bに示すように、アース端子パターン82は、当該面側の一つの角部分に形成された四角形の電極82a、当該面側の別の角部分に形成された四角形の電極82b、及びこれらとスルーホール84b部分とをつなぐ配線電極82cによって形成されている。また出力端子パターン83は、当該面側のさらに別の角部分に形成された四角形の電極83a、当該面側のさらに別の角部分に形成された四角形の電極83b、及びこれらとスルーホール84a部分とをつなぐ配線電極83cによって形成されている。なお、図6B等に

10

20

30

40

50

例示するように、電極 8 2 a , 8 2 b , 8 3 a , 8 3 b は、基板 8 1 のエッジ部分に接する位置に形成される。

【 0 0 3 6 】

また、図 6 から図 8 に示すように、基板 8 1 には、円形パターン 8 5 と環状パターン 8 6 との間の領域 8 1 c ( 図 7 C 参照 ) から、その裏面のアース端子パターン 8 2 及び出力端子パターン 8 3 が形成されていない位置へ貫通する貫通孔 8 7 が設けられている。

さらに、図 6 C , 図 7 A , 図 7 B 及び図 8 に示すように、基板 8 1 の、円形パターン 8 5 及び環状パターン 8 6 の形成面側の一角にはマーキング 8 9 が形成されている。このマーキング 8 9 は、塗料等によって描くことによって形成してもよいし、基板 8 1 表面を削るなどして形成してもよい。また、図 6 C に例示するように、本形態の E C M 7 0 の基板 8 1 の一部は筒状ケース 3 1 の側面よりも外側に位置する。マーキング 8 9 はこの側面よりも外側に位置する部分に設けられ、これにより E C M 7 0 の向き ( 図 6 C に垂直な軸を中心とした回転方向の向き ) が端面 3 1 a 側から識別可能なようになっている。

【 0 0 3 7 】

なお、スルーホール 8 4 a , 8 4 b 、貫通孔 8 7 、円形パターン 8 5 、環状パターン 8 6 、アース端子パターン 8 2 、出力端子パターン 8 3 、電極 8 4 a a , 8 4 b a の形成は、例えば以下のように行う。

まず、ガラスエポキシ等の基板 8 1 にスルーホール 8 4 a , 8 4 b が形成される。次に、円形パターン 8 5 、環状パターン 8 6 、アース端子パターン 8 2 及び出力端子パターン 8 3 が形成される部分を除く基板 8 1 の表面部分にマスクが形成される。そして、アース端子パターン 8 2 及び出力端子パターン 8 3 が所望の厚さで形成されるまで銅めっきを施す。これにより、基板 8 1 に、アース端子パターン 8 2 及び出力端子パターン 8 3 が形成され、円形パターン 8 5 、環状パターン 8 6 及び電極 8 4 a a , 8 4 b a の一部が形成された。次に、先のマスクはそのままとして、新たにアース端子パターン 8 2 及び出力端子パターン 8 3 部分を覆うマスクを形成する。そして、円形パターン 8 5 及び環状パターン 8 6 が所望の厚さとなるまで銅めっきを施して円形パターン 8 5 、環状パターン 8 6 及び電極 8 4 a a , 8 4 b a を形成する。そして、マスクを除去した後、貫通孔 8 7 を形成する。

【 0 0 3 8 】

このように構成された基板 8 1 は、例えば、半田、導電性接着剤等により、円形パターン 8 5 及び環状パターン 8 6 を介して回路基板 3 9 外面に固着される ( 図 6 A 参照 ) 。これにより、基板 8 1 の円形パターン 8 5 が回路基板 3 9 の円形パターン 4 4 と電氣的・機械的に接続され、基板 8 1 の環状パターン 8 6 が回路基板 3 9 の環状パターン 4 5 と電氣的・電氣的に接続される。また、基板 8 1 に設けられた貫通孔 8 7 により、回路基板 3 9 、基板 8 1 及びそれらの間に形成された電極パターン ( 即ち、アース端子パターン 8 2 、出力端子パターン 8 3 、円形パターン 4 4 及び環状パターン 4 5 ) によって囲まれた空間 8 8 と、E C M 7 0 の外部空間とが連結される。以上の構成により、基板 8 1 外面のアース端子パターン 8 2 及び出力端子パターン 8 3 の形成面がリフロー半田付け面となる。

【 0 0 3 9 】

このような構成の場合、リフロー半田付け面が筒状ケース 3 1 のかしめ部 3 1 b の外面に位置することになる。その結果、かしめ部 3 1 b が実装基板の板面に当たって半田接合面に浮きが生じるといった不具合を抑制できる。

また、この例の場合も、リフロー半田付け面である基板 8 1 の外面側と、かしめ部 3 1 b が圧接されている回路基板 3 9 のかしめ面 4 5 b との間には段差が存在する。さらに、この例では、円形パターン 8 5 及び環状パターン 8 6 の厚み D が、回路基板 3 9 外面のかしめ面 4 5 b に対するかしめ部 3 1 b の高さ A 以上となっているため、基板 8 1 のサイズをかしめ部 3 1 b で縁取られる範囲よりも大きくできる。つまり、この例の構成では、筒状ケース 3 1 の大きさが同じであっても基板 8 1 のサイズを第 1 の実施の形態の基板 5 1 よりも大きくできる。その結果、リフロー半田付け面からかしめ部 3 1 b までの沿面距離をより増大させることができ、リフロー半田付け面から流出した半田やフラックスが E C

10

20

30

40

50

M70内に流入することをより効果的に抑制できる。

【0040】

さらに、この例では基板81を角型にしたためECM70の製造効率もよい。例えば、1枚のマザー基板に複数の基板81を形成し、そのまま貫通孔87や円形パターン85等を形成して複数の筒状ケース31部分を取り付けた後、このマザー基板をダイシング加工やトリミング加工し、各ECM70をとりだすといった製法をとることができる。これにより、生産工程の自動化等が容易となり生産効率が向上する。

また、この例のアース端子パターン82及び出力端子パターン83は、ともに基板81の縁部分に接している。そのため、ECM70の実装後、アース端子パターン82や出力端子パターン83と実装基板との間が非接触の状態となっても、基板81の側面から半田付けを行うことによりその修復を行うことができる。

10

【0041】

また、この例では、基板81の一部が筒状ケース31の側面よりも外側に位置し、この側面よりも外側に位置する部分に、向きを示すマーキング89が設けられている。これにより、ECM70を実装する向きの確認が容易となる。

その他、第1の実施の形態と同様、本形態の構成により、ECM70内部への半田溶融熱の伝導の抑制、空気の熱膨張による半田付け不良や回路基板39の変形等の防止、導入の容易性、コストの低減等の効果も奏する。

【0042】

なお、本形態の変形例として、基板81の形状やマーキング89を他の手法により構成したものを例示できる。例えば、図9は、基板101の一つの角を除去し、それをマーキング104としたECM90の例である。ここで図9Aは、ECM90の斜め上面方向からみた斜視図であり、図9Bは、ECM90の斜め下面方向からみた斜視図であり、図9Cは、ECM90において基板101を分解した状態を示した分解図である。この例のECM90の構成は、基板101の角除去部分がマーキング104となり、出力端子パターン83が出力端子パターン103に置き換わる以外は、上述のECM70と同様である。

20

【0043】

また、図10は、基板81の代わりに円盤状の基板121を用いたECM110の例である。ここで図10Aは、ECM110の斜め上面方向からみた斜視図であり、図10Bは、ECM110の斜め下面方向からみた斜視図であり、図10Cは、ECM110において基板121を分解した状態を示した分解図である。この例のECM110の構成は、基板81の代わりに筒状ケース31の端面31aよりもサイズの大きな円盤状の基板121を用い、アース端子パターン82の代わりに円形パターン122が形成され、出力端子パターン83の代わりに環状パターン123が形成される点以外は、上述のECM70と同様である。

30

【0044】

〔第3の実施の形態〕

次に本発明における第3の実施の形態について説明する。

本形態は第1の実施の形態の変形例である。以下では第1の実施の形態との相違点を中心に説明し、共通する部分については説明を省略する。

40

図11は、本形態におけるECM130の構成を示した図である。ここで、図11Aは図11Bの11A-11A断面図であり、図11BはECM130の基板143部分の上上面図である。

【0045】

本形態のECM130も回路基板39の外面側に基板143が貼り付けられた構成となる。

この例の基板143は、ガラスエポキシ等の絶縁体で構成された角型の基板142に、小さな円盤状の絶縁体の基板141を貼り付けて構成される(図11参照)。ここで、基板142のサイズは、かしめ部31bで縁取られる範囲以上である。また、基板141のサイズは、かしめ部31bで縁取られる範囲よりも小さい(図11A参照)。さらに、基

50

板 1 4 1 の厚み E は、かしめ面 4 5 b に対するかしめ部 3 1 b の高さ A 以上となっている。

【 0 0 4 6 】

基板 1 4 1 の回路基板 3 9 側の面には、第 1 の実施の形態の円形パターン 8 5 及び環状パターン 8 6 と同様な円形パターン 1 0 5 及び環状パターン 1 0 6 (本形態ではこれらを総称して「第 2 基板電極パターン」とする) が形成されている (図 1 1 参照)。また、基板 1 4 2 の基板 1 4 1 と反対側には、第 2 の実施の形態と同様なアース端子パターン 8 2 や出力端子パターン 8 3 (本形態ではこれらを総称して「第 1 基板電極パターン」とする) が形成されている。

【 0 0 4 7 】

また、基板 1 4 3 には、基板 1 4 1 , 1 4 2 を円形パターン 1 0 5 から出力端子パターン 8 3 へ貫通するスルーホール 1 4 4 a と、基板 1 4 1 , 1 4 2 を環状パターン 1 0 6 からアース端子パターン 8 2 へ貫通するスルーホール 1 4 4 b とが形成されている。また、スルーホール 1 4 4 a , 1 4 4 b の内壁には、それぞれ内壁電極 1 4 4 a a , 1 4 4 b a が形成されている。そして、内壁電極 1 4 4 a a を通じ、円形パターン 1 0 5 と出力端子パターン 8 3 とが導通している。また、内壁電極 1 4 4 b a を通じ、環状パターン 1 0 6 とアース端子パターン 8 2 とが導通している。また、図 1 1 に示すように、基板 1 4 3 には、円形パターン 1 0 5 と環状パターン 1 0 6 との間の領域 1 4 1 c から基板 1 4 3 外部に貫通する貫通孔 1 4 7 が設けられている。

【 0 0 4 8 】

このように構成された基板 1 4 3 の基板 1 4 1 は、例えば、半田、導電性接着剤等により、回路基板 3 9 の外面に固着される (図 1 1 A 参照)。これにより、基板 1 4 1 の円形パターン 1 0 5 が回路基板 3 9 の円形パターン 4 4 と電氣的に接続され、基板 1 4 1 の環状パターン 1 0 6 が回路基板 3 9 の環状パターン 4 5 と電氣的に接続される。また、基板 1 4 3 に設けられた貫通孔 1 4 7 により、回路基板 3 9 、基板 1 4 1 及びそれらの間に形成された電極パターンによって囲まれた空間 1 4 8 と、ECM 1 3 0 の外部空間と、が連結される。以上の構成により、基板 1 4 2 外面のアース端子パターン 8 2 及び出力端子パターン 8 3 の形成面がリフロー半田付け面となる。

【 0 0 4 9 】

以上のような構成としても上述の第 1 の実施の形態と同等以上の効果を得ることができる。

また、この例の場合も、第 2 の実施の形態と同様に基板 1 4 2 のサイズをかしめ部 3 1 b で縁取られる範囲よりも大きくできる。その結果、リフロー半田付け面から流出した半田やフラックスが ECM 1 3 0 内に流入することをより効果的に抑制できる。

【 0 0 5 0 】

〔 第 4 の実施の形態 〕

次に本発明における第 4 の実施の形態について説明する。

本形態は第 1 の実施の形態の変形例である。以下では第 1 の実施の形態との相違点を中心に説明し、共通する部分については説明を省略する。

図 1 2 は、本形態における ECM 1 5 0 の構成を示した断面図である。なお、この図において第 1 の実施の形態と共通する部分については同じ符号を付した。

【 0 0 5 1 】

本形態の ECM 1 5 0 は、基板 5 1 の回路基板 3 9 側の面に円形パターン 5 5 及び環状パターン 5 6 が形成されない点で、第 1 の実施の形態の ECM 3 0 と相違する。また、基板 5 1 の回路基板 3 9 への固着は、半田、導電性接着剤等を用いる。ただ、基板 5 1 の回路基板 3 9 側面に存在する電極は、スルーホール 5 4 a , 5 4 b の内壁電極 5 4 a , 5 4 b の断面部分のみである。よって、半田のみによって基板 5 1 を回路基板 3 9 に固着させるのではなく、半田の代わりに導電性接着剤を用い、内壁電極 5 4 a , 5 4 b と、円形パターン 4 4 及び環状パターン 4 5 との電氣的・機械的接続を行ってもよい。

【 0 0 5 2 】

10

20

30

40

50

## 〔第5の実施の形態〕

次に本発明における第5の実施の形態について説明する。

本形態は第1の実施の形態の変形例である。以下では第1の実施の形態との相違点を中心に説明し、共通する部分については説明を省略する。

図13は、本形態におけるECM160の構成を示した図である。ここで、図13Aは図13Bの13A-13A断面図であり、図13BはECM160の底面図である。なお、これらの図において第1の実施の形態と共通する部分については第1の実施の形態と同じ符号を付している。

## 【0053】

図13に例示するように、本形態のECM160は、筒状ケース31、振動膜33、リング34、背極35、絶縁スペーサ36、エレクトレット誘電体膜37、回路基板39、リング41、ホルダ42、FET43、円形パターン164、環状パターン165及び半田バンプ電極47a、47bを有している。第1の実施の形態との主な相違点は、ECM160が基板51を有さず、代わりにかしめ部31bよりも突出した円形パターン164及び環状パターン165をリフロー半田付け面とする点である。以下、この点を中心に説明する。

## 【0054】

図13Aに例示するように、回路基板39の外面には端子電極パターンが形成されている。この例の端子電極パターンは、出力端子をなす円形パターン164と、その円形パターン164を一定の距離をおいて囲むアース端子をなす環状パターン165とよりなる。これら円形パターン164及び環状パターン165は、回路基板39の外面对する筒状ケース31のかしめ部31bの高さ(突出高さ)以上に形成された突出面164a、165aを有する。そして、図13Aに例示するように、円形パターン164はその全面が突出面164aとされ、環状パターン165はかしめ部31bと離間した内周側に環状をなす突出面165aを備える。

## 【0055】

この例の環状パターン165の突出面165aには、スリット166が径方向に形成されている。そして、このスリット166によって環状パターン165の内周側と外周側とが連通されている。また、突出面165a上には半田バンプ電極47bが120°間隔で3個形成されている。一方、円形パターン164の突出面164a上にはその中心に半田バンプ電極47aが1個形成されている(なお、前述したように、必ずしも半田バンプ電極47a、47bを形成する必要はない)。筒状ケース31のかしめ部31bは、環状パターン165の高さの低い面、つまり厚さの薄い外周側のかしめ面165bに位置して環状パターン165と圧接されている。そして、振動膜33は、リング34、筒状ケース31及びそのかしめ部31bを介してアース端子をなす環状パターン165に電氣的に接続されている。なお、環状パターン165及び円形パターン164はそれぞれスルーホール(図示せず)を介して内面側の対応する電極パターンと導通されている。

## 【0056】

上記のような構造において、円形パターン164及び環状パターン165は銅めっきによって形成され、そのめっき厚を大とすることにより突出面164a及び165aが形成される。また、半田バンプ電極47a、47bは例えば印刷により形成される。

ここで、円形パターン164及び環状パターン165のめっき厚を大とすることにより突出面164a及び165aを形成するには、以下の通りにする。

## 【0057】

まず、円板状の回路基板39を準備する。次に、この回路基板39の外表面とされるべき側に、図13に図示される通りの形状の円形パターン164及び環状パターン165が形成されるべき領域以外の領域、即ち、形成された暁の円形パターン164の外周縁と形成された暁の環状パターン165の内周縁との間の環状領域にマスクを形成する。そして、このような回路基板39に対し、電極パターンである円形パターン164及び環状パターン165として必要な厚さの銅めっきが形成される迄めっきを施す。これで、電極パタ

10

20

30

40

50

ーンである円形パターン 1 6 4 及び環状パターン 1 6 5 が形成された。

【 0 0 5 8 】

次いで、先のマスクはそのままとして、この環状パターン 1 6 5 の内の突出面 1 6 5 a を形成すべき領域以外の領域、即ち、環状パターン 1 6 5 の形成されるべき領域の外周縁の外側の環状領域にマスクを形成する。そして、このような回路基板 3 9 に対し、必要な厚さの段差 1 6 5 c が形成される迄銅めっきを施す。その後マスクングを除去することにより、所望の円形パターン 1 6 4 及び環状パターン 1 6 5、段差 1 6 5 c、各突出面 1 6 4 a、1 6 5 a が形成された回路基板 3 9 が構成される。

【 0 0 5 9 】

この例では外部接続用の出力端子をなす円形パターン 1 6 4 及びアース端子をなす環状パターン 1 6 5 の各突出面 1 6 4 a、1 6 5 a が、リフロー半田付け面とされている。よって、環状パターン 1 6 5 のケースかしめ部 3 1 b が圧接しているかしめ面 4 5 b とリフロー半田付け面（突出面 1 6 5 a）との間には段差 1 6 5 c が存在している。そして、この鉛直方向の段差 1 6 5 c の存在及び段差 1 6 5 c によるリフロー半田付け部からかしめ部 3 1 b までの沿面距離の増大によって、半田やフラックスが E C M 1 6 0 内に流入することを防止できる。さらに円形パターン 1 6 4 及び環状パターン 1 6 5 の厚みによって半田溶解熱の E C M 1 6 0 内への伝導を抑制できる。

【 0 0 6 0 】

また、このような段差 1 6 5 c の存在によって、例えばかしめ部 3 1 b が実装基板の板面に当たって半田接合面に浮きが生じるといった不具合も発生しない。よってこの例によればリフロー半田付けを良好に行うことができ、つまりリフローによる自動半田付けを行うことができ、その点で生産性の向上を図ることができる。

また、この例では環状パターン 1 6 5 の突出面 1 6 5 a にスリット 1 6 6 が設けられている。そのため、このスリット 1 6 6 が空気の逃げ道となり、空気の熱膨張による半田付け不良や回路基板 3 9 の変形等を防止できる。

【 0 0 6 1 】

なお、上述した例では突出面 1 6 5 a にスリット 1 6 6 を一箇所設けているが、複数箇所にスリット 1 6 6 を設けるようにしてもよい。また、突出面 1 6 5 a 上に 1 2 0 ° 間隔で半田バンプ電極 4 7 b を 3 個形成しているが、3 個に限らず、4 個以上形成してもよい。但し、この例のように 3 個形成すれば、実装基板の配線パターン上に E C M 1 6 0 を水平に安定して載置することができる。

【 0 0 6 2 】

〔 第 6 の実施の形態 〕

端子電極パターンの突出面は、回路基板の外面に貼り付けられた金属箔の一部を表面からエッチング除去することにより形成することができる。以下、この第 6 の実施の形態を説明する。

図 1 4 A から 1 4 E は、本形態の端子電極パターンの突出面形成手順を説明するための断面図である。

図 1 4 A は銅箔貼り付け基板を示し、これを円板状に加工することにより、表面に銅箔 2 4 0 が貼り付けられた回路基板 2 3 9 が原材料の基板として形成される。この回路基板 2 3 9 は厚さ 2 0 0 μ m 程度の合成樹脂より成り、その一方の表面に 1 7 5 μ m 程度の厚さの銅箔が貼り付けられている。

次に、図 1 4 B に示すように、回路基板 2 3 9 の必要なところにドリルにより上下に貫通するスルーホール 2 5 0 が穿設される。

【 0 0 6 3 】

回路基板 2 3 9 にスルーホール 2 5 0 を穿設した後、図 1 4 C に示すように、回路基板 2 3 9 の両表面にめっき処理が施され、1 8 μ m 程度の厚さの銅めっき箔 2 4 0 が形成される。なお、この銅箔は、全体として 1 9 3 μ m の厚さとなる。

次に、図 1 4 D に示すように、銅めっき箔 2 4 0 の内の円形パターン 2 4 4 の突出面 2 4 4 a 及び環状パターン 2 4 5 の突出面 2 4 5 a を形成すべき領域にマスクが形成され

10

20

30

40

50

る。即ち、円形パターン 244 の突出面 244 a を形成すべき領域の外周縁と環状パターン 245 の突出面 245 a を形成すべき領域の内周縁との間の環状領域 249 及び環状パターン 245 の突出面 245 a を形成すべき領域の外周縁の外側の環状領域 248 の双方の領域以外の領域にマスキングが形成される。その後、回路基板 239 の全体にエッチング処理が施される。このエッチング処理は、回路基板 239 の表面に残存する銅箔 240 の厚さの段差 245 c (或いは高さ) が、必要な段差 245 c (或いは高さ) に達するまで実施される。図 14D は、回路基板 239 の表面に残存する銅箔 240 の厚さに銅めっき箔 240 の厚さを加えた段差 245 c (或いは高さ) が、円形パターン 244 の突出面 244 a に必要な段差 (或いは高さ) に達するまで、エッチング処理が実施されたところを示している。

10

**【0064】**

次いで、円形パターン 244 の突出面 244 a を形成すべき領域の外周縁と環状パターン 245 の突出面 245 a を形成すべき領域の内周縁との間の環状領域 249 に形成されたマスキングを除去する。そして、環状パターン 245 の突出面 245 a を形成すべき領域の外周縁の外側の環状領域 248 に形成されたマスキングはそのまま残存した状態で、回路基板 239 の全体にエッチング処理を施す。このエッチング処理は、環状領域 249 に存在する銅箔 240 および回路基板 239 の他方の表面に残存する銅箔 240 の双方がエッチング除去されたところで終止する。ここで、環状領域 249 に存在する銅箔 240 は除去されている。その後、環状領域 248 に形成されたマスキングを除去する。

**【0065】**

20

その後、図 14E に示すように、環状領域 249 に存在する銅箔 240 および回路基板 239 の他方の表面に残存する銅箔 240 の双方がエッチング除去される。以上により、所望の円形パターン 244 及び環状パターン 245、段差 245 c、各突出面 244 a、245 a が形成された回路基板 239 が構成される。なお、回路基板 239 の表面 239 は露出している。

なお、本発明は上述の実施の形態に限定されるものではない。例えば、上述の各実施の形態ではバックエレクトレットタイプの ECM を例にとって説明したが、フロントエレクトレットタイプの ECM に本発明を適用することとしてもよい。

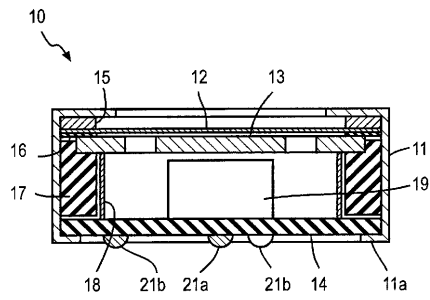
**【0066】**

また、第 1 から第 4 の実施の形態において、回路基板に貼り付けられる基板の厚みを、回路基板外面のかしめ面に対するかしめ部の高さ以下としてもよい。さらに、基板等の形状は上述の実施の形態に限定されるものではない。また、第 1 から第 4 の実施の形態では空気の抜け道となる貫通孔を基板に形成することとしたが、これを形成しないこととしてもよい。また、この貫通孔を基板に形成する代わりに回路基板と基板との間に半田バンプ電極を形成し、この半田バンプ電極の隙間を空気の抜け道とする構成にしてもよい。

30

【図1】

図1



【図2】

図2

図2A

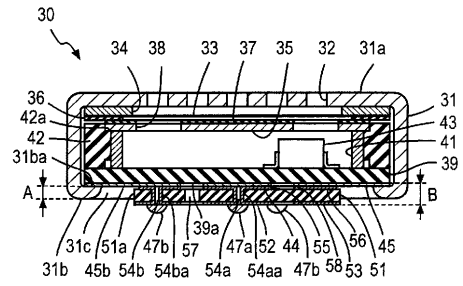
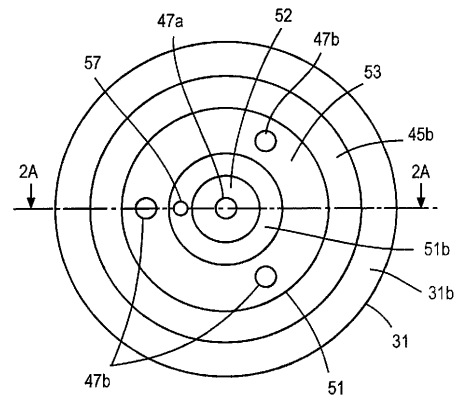


図2B



【図3】

図3

図3A

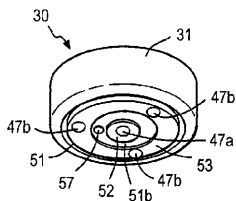
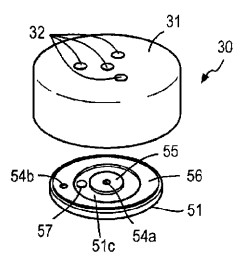
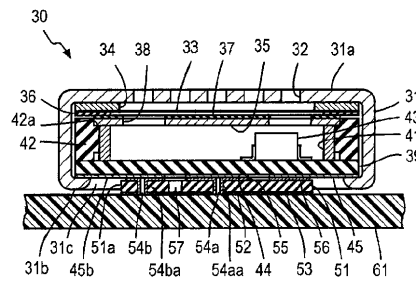


図3B



【図5】

図5



【図4】

図4

図4A

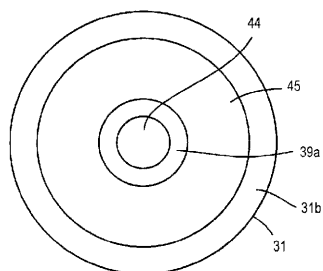
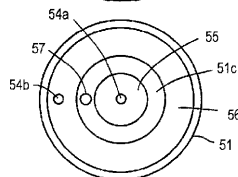
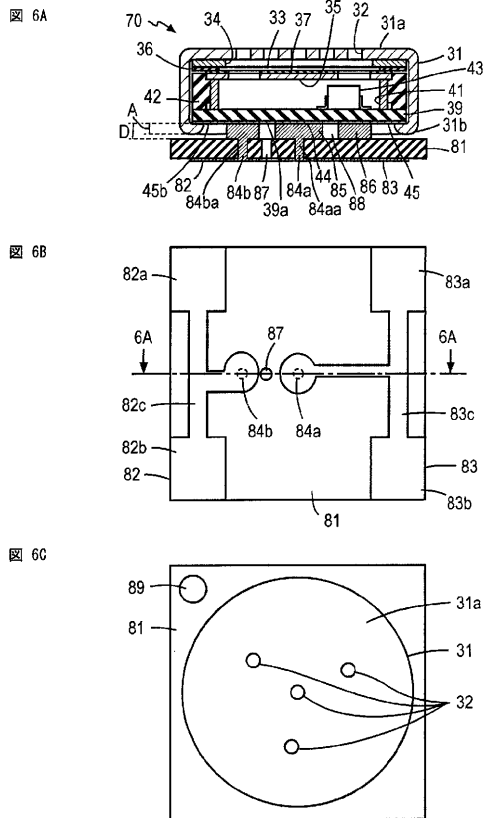


図4B



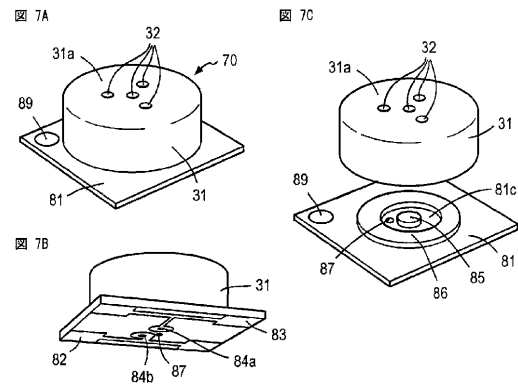
【 図 6 】

[図6]



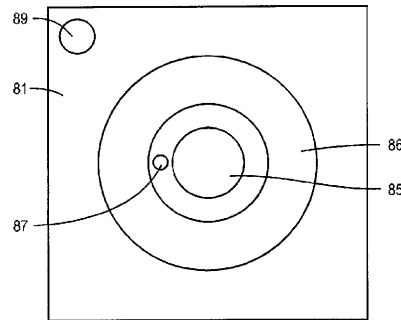
【 図 7 】

[図7]



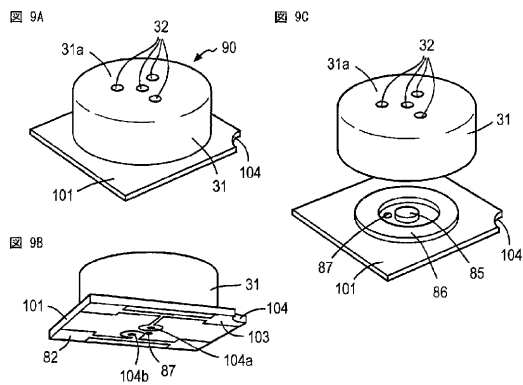
【 図 8 】

[図8]



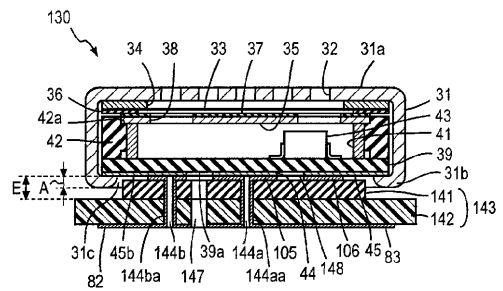
【 図 9 】

[図9]

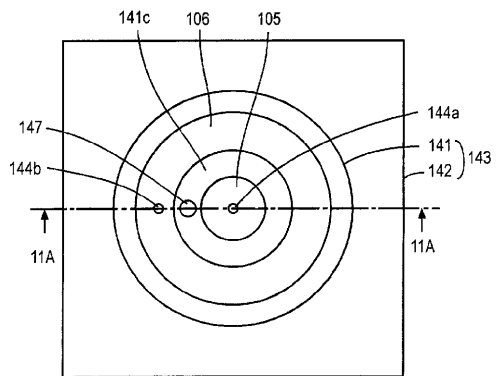


【 図 11 】

[図11]



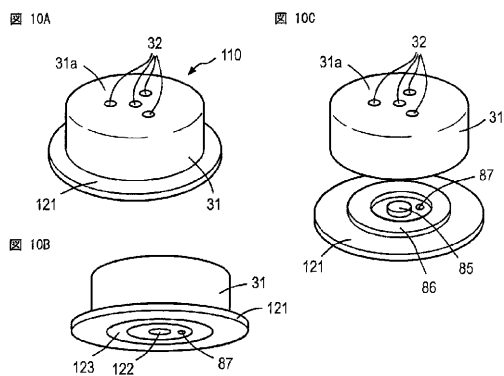
[図11B]



[図11]

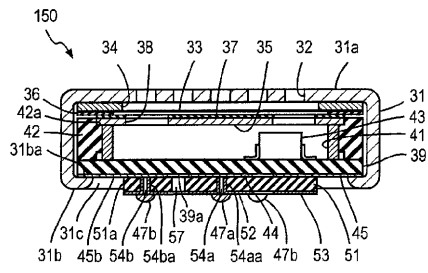
【 図 10 】

[図10]



【 12 】

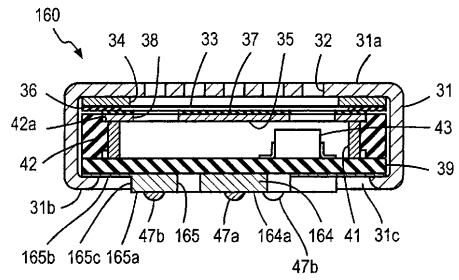
12



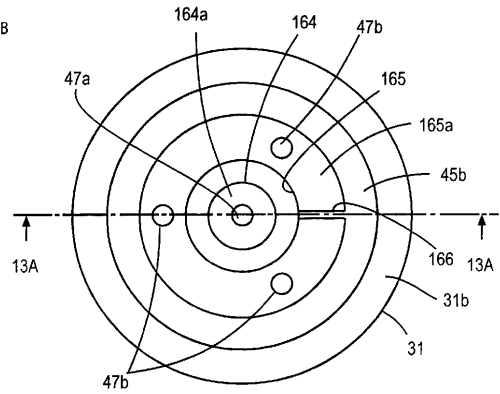
【 13 】

13

13A



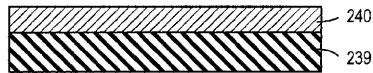
13B



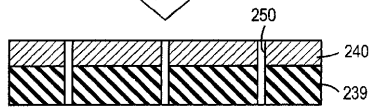
【 14 】

14

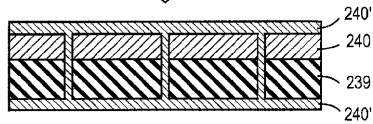
14A



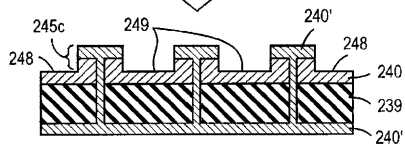
14B



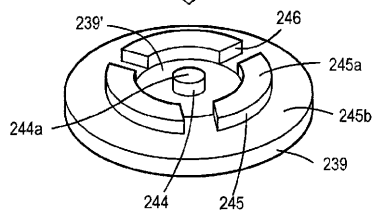
14C



14D



14E



---

フロントページの続き

(72)発明者 杉森 康雄

三重県名張市栄町2895-1

(72)発明者 豊田 直樹

大阪府八尾市北久宝寺1丁目4-70

審査官 志摩 兆一郎

(56)参考文献 特開2005-135744(JP,A)

特開2005-192180(JP,A)

特開2000-197192(JP,A)

特開2001-83004(JP,A)

特開2001-95097(JP,A)

特開2001-268695(JP,A)

特開2003-259493(JP,A)

特開2004-135223(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04R 19/04

H04R 19/01

H04R 31/00