

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020년 3월 26일 (26.03.2020) WIPO | PCT



(10) 국제공개번호
WO 2020/060008 A1

(51) 국제특허분류:
G09G 3/3208 (2016.01)

(LEE, Hyo-Jin); 16950 경기도 용인시 기흥구 흥덕3로 62, 505-803, Gyeonggi-do (KR).

(21) 국제출원번호: PCT/KR2019/007907

(74) 대리인: 박영우 (PARK, Young-woo); 06224 서울시 강남구 논현로 414, 세일빌딩 5-6층, Seoul (KR).

(22) 국제출원일: 2019년 6월 28일 (28.06.2019)

(25) 출원언어: 한국어

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(26) 공개언어: 한국어

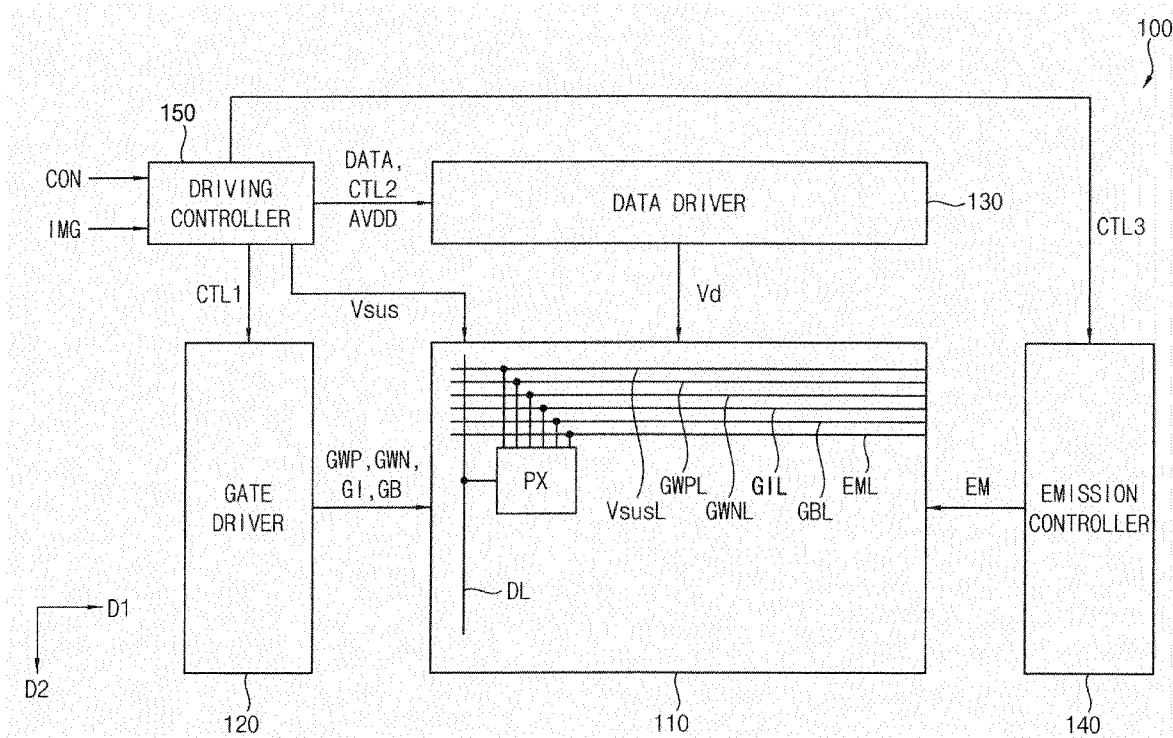
(30) 우선권정보: 10-2018-0113318 2018년 9월 20일 (20.09.2018) KR

(71) 출원인: 삼성디스플레이 주식회사 (SAMSUNG DISPLAY CO., LTD.) [KR/KR]; 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR).

(72) 발명자: 박세혁 (PARK, Sehyuk); 13441 경기도 성남시 분당구 장미로 55, 126-1301, Gyeonggi-do (KR). 이효진

(54) Title: DISPLAY DEVICE

(54) 발명의 명칭: 표시 장치



(57) Abstract: A display device comprises: a display panel including a pixel including a switching element of a first type and a switching element of a second type that is different from the first type; a gate driver for generating a gate signal on the basis of a gate clock signal and providing the gate signal to the display panel; a data driver for providing data voltage to the display panel; an emission controller for providing an emission controlling signal to the display panel; and a driving controller for generating control signals for controlling the gate driver, the data driver, and the emission controller. In a low-frequency driving mode, the display panel operates in a writing frame for writing data in the pixel and a holding frame for holding the data written in the pixel, and the driving controller provides, to the gate driver, a gate clock signal having a direct current voltage during the holding frame.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 표시 장치는 제1 타입의 스위칭 소자 및 제1 타입과 상이한 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 패널, 게이트 클럭 신호에 기초하여 게이트 신호를 생성하고, 게이트 신호를 상기 표시 패널에 제공하는 게이트 구동부, 데이터 전압을 상기 표시 패널에 제공하는 데이터 구동부, 발광 제어 신호를 상기 표시 패널에 제공하는 발광 제어부 및 게이트 구동부, 데이터 구동부 및 발광 제어부를 제어하는 제어 신호들을 생성하는 구동 제어부를 포함한다. 저주파 구동 모드에서 표시 패널은 픽셀에 데이터를 기입하는 라이팅(writing) 프레임과 픽셀에 기입된 데이터를 유지하는 홀딩(holding) 프레임에서 동작하고, 구동 제어부는 홀딩 프레임 동안 직류 전압을 갖는 게이트 클럭 신호를 게이트 구동부에 제공한다.

명세서

발명의 명칭: 표시 장치

기술분야

- [1] 본 발명은 표시 장치 및 이의 구동 방법에 관한 것이다.

배경기술

- [2] 일반적으로, 표시 장치는 표시 패널 및 표시 패널 구동부를 포함한다. 상기 표시 패널은 복수의 픽셀들, 복수의 게이트 라인들, 복수의 데이터 라인들 및 복수의 발광 제어 라인들을 포함한다. 상기 표시 패널 구동부는 상기 복수의 게이트 라인들에 게이트 신호를 제공하는 게이트 구동부, 상기 데이터 라인들에 데이터 전압을 제공하는 데이터 구동부, 상기 발광 제어 라인에 발광 제어 신호를 제공하는 발광 제어부 및 상기 게이트 구동부, 데이터 구동부 및 발광 제어부를 제어하는 제어 신호들을 생성하는 구동 제어부를 포함한다.
- [3] 최근, 상기 표시 패널에 표시되는 영상이 정지 영상이거나, 표시 패널이 상시 표시(always on display; AOD) 모드에서 저주파 구동을 통해 소비 전력을 감소시키기 위한 방법이 연구되고 있다.

발명의 상세한 설명

기술적 과제

- [4] 본 발명의 일 목적은 표시 패널의 소비 전력을 감소시키는 표시 장치를 제공하는 것이다.
- [5] 그러나, 본 발명이 목적은 상술한 목적으로 한정되는 것은 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제 해결 수단

- [6] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 표시 장치는 제1 타입의 스위칭 소자 및 상기 제1 타입과 상이한 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 패널, 게이트 클럭 신호에 기초하여 게이트 신호를 생성하고, 상기 게이트 신호를 상기 표시 패널에 제공하는 게이트 구동부, 데이터 전압을 상기 표시 패널에 제공하는 데이터 구동부, 발광 제어 신호를 상기 표시 패널에 제공하는 발광 제어부 및 상기 게이트 구동부, 상기 데이터 구동부 및 상기 발광 제어부를 제어하는 제어 신호들을 생성하는 구동 제어부를 포함할 수 있다. 상기 구동 제어부는 저주파 구동 모드에서 상기 픽셀에 데이터를 기입하는 라이팅(writing) 프레임 동안 하이 레벨 및 로우 레벨 사이에서 스윙하는 상기 게이트 클럭 신호를 상기 게이트 구동부에 제공하고, 상기 픽셀에 기입된 데이터를 유지하는 홀딩(holding) 프레임 동안 직류 전압을 갖는 상기 게이트 클럭 신호를 상기 게이트 구동부에 제공할 수 있다.
- [7] 일 실시예에 의하면, 상기 저주파 구동 모드에서 상기 게이트 클럭 신호는 상기 라이팅 프레임 동안 상기 하이 레벨 및 상기 로우 레벨 사이에서 스윙하고, 상기

- 홀딩 프레임 동안 상기 로우 레벨을 유지할 수 있다.
- [8] 일 실시예에 의하면, 상기 저주파 구동 모드에서 상기 게이트 클럭 신호는 상기 라이팅 프레임 동안 상기 하이 레벨 및 상기 로우 레벨 사이에서 스윙하고, 상기 홀딩 프레임 동안 상기 하이 레벨을 유지할 수 있다.
- [9] 일 실시예에 의하면, 상기 제1 타입의 스위칭 소자는 폴리 실리콘 박막 트랜지스터이고, 상기 제2 타입의 스위칭 소자는 산화물 박막 트랜지스터일 수 있다.
- [10] 일 실시예에 의하면, 상기 제1 타입의 스위칭 소자는 P형 트랜지스터이고, 상기 제2 타입의 스위칭 소자는 N형 트랜지스터일 수 있다.
- [11] 일 실시예에 의하면, 상기 픽셀은 제1 노드에 연결되는 게이트 전극, 제2 노드에 연결되는 제1 전극 및 제3 노드에 연결되는 제2 전극을 포함하는 제1 스위칭 소자, 제1 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 데이터 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제2 스위칭 소자, 제2 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되는 제1 전극 및 상기 제3 노드에 연결되는 제2 노드를 포함하는 제3 스위칭 소자, 데이터 초기화 게이트 신호가 인가되는 게이트 전극, 초기화 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제4 스위칭 소자, 상기 발광 제어 신호가 인가되는 게이트 전극, 고전원 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제5 스위칭 소자, 상기 발광 제어 신호가 인가되는 게이트 전극, 상기 제3 노드에 연결되는 제1 전극 및 유기 발광 다이오드의 애노드 전극에 연결되는 제2 전극을 포함하는 제6 스위칭 소자, 유기 발광 다이오드 초기화 게이트 신호가 인가되는 게이트 전극, 상기 초기화 전압이 인가되는 제1 전극 및 상기 유기 발광 다이오드의 상기 애노드 전극에 연결되는 제2 전극을 포함하는 제7 스위칭 소자, 상기 고전원 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 스토리지 캐패시터 및 상기 애노드 전극 및 저전원 전압이 인가되는 캐소드 전극을 포함하는 상기 유기 발광 다이오드를 포함할 수 있다.
- [12] 일 실시예에 의하면, 상기 제1 스위칭 소자, 상기 제2 스위칭 소자, 상기 제5 스위칭 소자 및 상기 제6 스위칭 소자는 상기 폴리 실리콘 박막 트랜지스터이고, 상기 제3 스위칭 소자, 상기 제4 스위칭 소자 및 상기 제7 스위칭 소자는 상기 산화물 박막 트랜지스터일 수 있다.
- [13] 일 실시예에 의하면, 상기 저주파 구동 모드에서 상기 제2 스위칭 소자, 상기 제5 스위칭 소자 및 상기 제6 스위칭 소자를 제1 구동 주파수로 구동하고, 상기 제3 스위칭 소자를 제1 구동 주파수보다 낮은 제2 구동 주파수로 구동할 수 있다.
- [14] 일 실시예에 의하면, 상기 구동 제어부는 상기 게이트 클럭 신호를 생성하는 게이트 제어부를 포함할 수 있다.
- [15] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 표시 장치는 제1 타입의 스위칭 소자 및 상기 제1 타입과 상이한 제2 타입의 스위칭

소자를 포함하는 픽셀을 포함하는 표시 패널, 게이트 신호를 상기 표시 패널에 제공하는 게이트 구동부, 데이터 전압을 상기 표시 패널에 제공하는 데이터 구동부, 발광 제어 신호를 상기 표시 패널에 제공하는 발광 제어부 및 상기 게이트 구동부, 상기 데이터 구동부 및 상기 발광 제어부를 제어하는 제어 신호들을 생성하는 구동 제어부를 포함할 수 있다. 상기 구동 제어부는 저주파 구동 모드에서 상기 픽셀에 데이터를 기입하는 라이팅(writing) 프레임 동안 상기 데이터 구동부를 동작시키는 아날로그 구동 전압을 상기 데이터 구동부에 공급하고, 상기 픽셀에 기입된 데이터를 유지하는 홀딩(holding) 프레임 동안 상기 데이터 구동부를 동작시키지 않는 상기 아날로그 구동 전압을 상기 데이터 구동부에 공급할 수 있다.

- [16] 일 실시예에 의하면, 상기 저주파 구동 모드에서 상기 구동 제어부는 상기 라이팅 프레임 동안 제1 전압 레벨을 갖는 아날로그 구동 전압을 상기 데이터 구동부에 제공하고, 상기 홀딩 프레임 동안 제1 전압 레벨보다 낮은 제2 전압 레벨을 갖는 아날로그 구동 전압을 상기 데이터 구동부에 제공할 수 있다.
- [17] 일 실시예에 의하면, 상기 제1 타입의 스위칭 소자는 폴리 실리콘 박막 트랜지스터이고, 상기 제2 타입의 스위칭 소자는 산화물 박막 트랜지스터일 수 있다.
- [18] 일 실시예에 의하면, 상기 제1 타입의 스위칭 소자는 P형 트랜지스터이고, 상기 제2 타입의 스위칭 소자는 N형 트랜지스터일 수 있다.
- [19] 일 실시예에 의하면, 상기 픽셀은 제1 노드에 연결되는 게이트 전극, 제2 노드에 연결되는 제1 전극 및 제3 노드에 연결되는 제2 전극을 포함하는 제1 스위칭 소자, 제1 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 데이터 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제2 스위칭 소자, 제2 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되는 제1 전극 및 상기 제3 노드에 연결되는 제2 노드를 포함하는 제3 스위칭 소자, 데이터 초기화 게이트 신호가 인가되는 게이트 전극, 초기화 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제4 스위칭 소자, 상기 발광 제어 신호가 인가되는 게이트 전극, 고전원 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제5 스위칭 소자, 상기 발광 제어 신호가 인가되는 게이트 전극, 상기 제3 노드에 연결되는 제1 전극 및 유기 발광 다이오드의 애노드 전극에 연결되는 제2 전극을 포함하는 제6 스위칭 소자, 유기 발광 다이오드 초기화 게이트 신호가 인가되는 게이트 전극, 상기 초기화 전압이 인가되는 제1 전극 및 상기 유기 발광 다이오드의 상기 애노드 전극에 연결되는 제2 전극을 포함하는 제7 스위칭 소자, 상기 고전원 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 스토리지 캐패시터 및 상기 애노드 전극 및 저전원 전압이 인가되는 캐소드 전극을 포함하는 상기 유기 발광 다이오드를 포함할 수 있다.
- [20] 일 실시예에 의하면, 상기 제1 스위칭 소자, 상기 제2 스위칭 소자, 상기 제5

스위칭 소자 및 상기 제6 스위칭 소자는 상기 폴리 실리콘 박막 트랜지스터이고, 상기 제3 스위칭 소자, 상기 제4 스위칭 소자 및 상기 제7 스위칭 소자는 상기 산화물 박막 트랜지스터일 수 있다.

[21] 일 실시예에 의하면, 상기 저주파 구동 모드에서 상기 제2 스위칭 소자, 상기 제5 스위칭 소자 및 상기 제6 스위칭 소자를 제1 구동 주파수로 구동하고, 상기 제3 스위칭 소자를 제1 구동 주파수보다 낮은 제2 구동 주파수로 구동할 수 있다.

[22] 일 실시예에 의하면, 상기 픽셀은 유지 전압 인에이블 신호가 인가되는 게이트 전극, 유지 전압이 인가되는 제1 전극 및 상기 제2 스위칭 소자의 상기 제1 전극과 연결되는 제2 전극을 포함하는 제8 스위칭 소자를 더 포함할 수 있다.

[23] 일 실시예에 의하면, 상기 저주파 구동 모드에서 상기 구동 제어부는 상기 라이팅 프레임 동안 아날로그 구동 전압을 상기 데이터 구동부에 제공하고, 상기 홀딩 프레임 동안 유지 전압을 상기 픽셀에 제공할 수 있다.

[24] 일 실시예에 의하면, 상기 제8 스위칭 소자는 상기 폴리 실리콘 박막 트랜지스터일 수 있다.

[25] 일 실시예에 의하면, 상기 구동 제어부는 상기 데이터 구동부 및 상기 픽셀에 제공되는 전압을 생성하는 전압 생성부를 포함할 수 있다.

발명의 효과

[26] 본 발명의 실시예들에 따른 표시 장치는 제1 타입의 스위칭 소자 및 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 장치의 저주파 구동 모드에서 홀딩 프레임 동안 직류 전압을 갖는 게이트 클럭 신호를 게이트 구동부에 제공함으로써, 소비 전력을 감소시킬 수 있다.

[27] 본 발명의 실시예들에 따른 표시 장치는 제1 타입의 스위칭 소자 및 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 장치의 저주파 구동 모드에서 홀딩 프레임 동안 데이터 구동부를 동작시키지 않음으로써, 소비 전력을 감소시킬 수 있다.

[28] 또한, 본 발명의 실시예들에 따른 표시 장치는 제1 타입의 스위칭 소자 및 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 장치의 저주파 구동 모드에서 홀딩 프레임 동안 픽셀에 유지 전압을 공급함으로써, 누설 전류가 발생하는 것을 방지하고, 픽셀의 휘도를 일정하게 유지할 수 있다.

도면의 간단한 설명

[29] 도 1은 본 발명의 실시예들에 따른 표시 장치를 나타내는 블록도이다.

[30] 도 2는 도1의 표시 장치에 포함되는 픽셀의 일 예를 나타내는 회로도이다.

[31] 도 3은 도 2의 픽셀에 인가되는 입력 신호들을 나타내는 타이밍도이다.

[32] 도 4는 저주파 구동 모드에서 도2의 픽셀에 인가되는 신호들의 일 예를 나타내는 타이밍도이다.

[33] 도 5는 저주파 구동 모드에서 도 2의 픽셀에 인가되는 신호들의 다른 예를 나타내는 타이밍도이다.

- [34] 도 6은 도 1의 표시 장치에 포함되는 픽셀의 다른 예를 나타내는 회로도이다.
- [35] 도 7은 저주파 구동 모드에서 도 6의 픽셀에 인가되는 신호들의 일 예를 나타내는 타이밍도이다.
- [36] 도 8은 도 1의 표시 장치를 포함하는 전자 기기를 나타내는 블록도이다.
- [37] 도 9는 도 8의 전자 기기가 스마트폰으로 구현되는 일 예를 나타내는 도면이다.

발명의 실시를 위한 최선의 형태

- [38] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [39] 도 1은 본 발명의 실시예들에 따른 표시 장치를 나타내는 블록도이다.
- [40] 도 1을 참조하면, 표시 장치(100)는 표시 패널(110) 및 표시 패널 구동부를 포함할 수 있다. 상기 표시 패널 구동부는 게이트 구동부(120), 데이터 구동부(130), 발광 제어부(140) 및 구동 제어부(150)를 포함할 수 있다.
- [41] 표시 패널(110)은 복수의 게이트 라인들(GWPL, GWNL, GIL, GBL), 복수의 데이터 라인(DL)들, 복수의 발광 제어 라인(EML)들, 유지 전압 공급 라인(VsusL)들 및 상기 게이트 라인들(GWPL, GWNL, GIL, GBL), 상기 데이터 라인(DL)들, 상기 발광 제어 라인(EML)들 및 상기 유지 전압 공급 라인(VsusL)들 각각에 전기적으로 연결된 복수의 픽셀(PX)들을 포함한다. 상기 게이트 라인들(GWPL, GWNL, GIL, GBL), 발광 제어 라인(EML)들 및 유지 전압 공급 라인(VsusL)들은 제1 방향(D1)으로 연장되고, 상기 제1 방향(D1)과 수직한 제2 방향(D2)으로 배열될 수 있다. 상기 데이터 라인(DL)들은 제2 방향(D2)으로 연장되고, 제1 방향(D1)으로 배열될 수 있다. 제1 방향(D1)은 표시 패널(110)의 장변과 평행하고, 제2 방향(D2)은 표시 패널(110)의 단변과 평행할 수 있다. 각각의 픽셀(PX)들은 게이트 라인들과 데이터 라인(DL)들이 교차되는 영역에 형성될 수 있다.
- [42] 구동 제어부(150)는 외부의 장치로부터 입력 영상 데이터(IMG) 및 입력 제어 신호(CON)를 수신할 수 있다. 예를 들어, 입력 영상 데이터(IMG)는 적색 영상 데이터, 녹색 영상 데이터 및 청색 영상 데이터를 포함할 수 있다. 입력 영상 데이터(IMG)는 백색 영상 데이터를 포함할 수 있다. 입력 영상 데이터(IMG)는 마젠타색(magenta) 영상 데이터, 황색(yellow) 영상 데이터 및 시안색(cyan) 영상 데이터를 포함할 수 있다. 입력 제어 신호(CON)는 마스터 클럭 신호, 데이터 인에이블 신호를 포함할 수 있다. 입력 제어 신호(CON)는 수직 동기 신호 및 수평 동기 신호를 더 포함할 수 있다.
- [43] 구동 제어부(150)는 입력 영상 데이터(IMG) 및 입력 제어 신호(CON)에 기초하여 게이트 구동부(120), 데이터 구동부(130) 및 발광 제어부(140)를 제어하는 제어 신호들(CTL1, CTL2, CTL3)을 생성할 수 있다.
- [44] 구동 제어부(150)는 입력 제어 신호(CON)에 기초하여 게이트 구동부(120)의

동작을 제어하기 위한 제1 제어 신호(CTL1)를 생성할 수 있다. 구동 제어부(150)는 제1 제어 신호(CTL1)를 게이트 구동부(120)에 출력할 수 있다. 예를 들어, 제1 제어 신호(CTL1)는 수직 개시 신호 및 게이트 클럭 신호를 포함할 수 있다. 일 실시예에서, 구동 제어부(150)는 저주파 구동 모드에서 픽셀(PX)에 데이터를 기입하는 라이팅(wiring) 프레임 동안 하이 레벨 및 로우 레벨 사이에서 스윙하는 게이트 클럭 신호를 게이트 구동부(120)에 제공하고, 픽셀(PX)에 기입된 데이터를 유지하는 홀딩(holding) 프레임 동안 직류 전압을 갖는 게이트 클럭 신호를 게이트 구동부(120)에 제공할 수 있다. 예를 들어, 구동 제어부(150)는 게이트 클럭 신호를 생성하는 게이트 제어부를 포함할 수 있다.

- [45] 구동 제어부(150)는 입력 제어 신호(CON)에 기초하여 데이터 구동부(130)의 동작을 제어하기 위한 제2 제어 신호(CTL2)를 생성할 수 있다. 구동 제어부(150)는 제2 제어 신호(CTL2)를 데이터 구동부(130)에 출력할 수 있다. 예를 들어, 제2 제어 신호(CTL2)는 수평 개시 신호 및 로드 신호를 포함할 수 있다.
- [46] 구동 제어부(150)는 입력 영상 데이터(IMG)에 기초하여 데이터 신호(DATA)를 생성할 수 있다. 예를 들어, 구동 제어부(150)는 입력 영상 데이터(IMG)의 화질을 보정하는 알고리즘을 적용하여 입력 영상 데이터(IMG)를 데이터 신호(DATA)로 변환할 수 있다. 구동 제어부(150)는 데이터 신호(DATA)를 데이터 구동부(130)에 출력할 수 있다.
- [47] 또한, 구동 제어부(150)는 데이터 구동부(130)를 동작시키기 위한 아날로그 구동 전압(AVDD)을 생성할 수 있다. 구동 제어부(150)는 아날로그 구동 전압(AVDD)을 데이터 구동부(130)에 출력할 수 있다. 또한, 구동 제어부(150)는 픽셀(PX)의 구동 전류를 일정하게 유지시키기 위한 유지 전압(Vsus)을 생성할 수 있다. 구동 제어부(150)는 유지 전압(Vsus)을 픽셀(PX)에 제공할 수 있다. 예를 들어, 구동 제어부(150)는 데이터 구동부(130) 및 픽셀(PX)에 제공되는 전압을 생성하는 전압 생성부를 포함할 수 있다. 일 실시예에서, 구동 제어부(150)는 저주파 구동 모드에서 라이팅 프레임 동안 제1 전압 레벨을 갖는 아날로그 구동 전압(AVDD)을 데이터 구동부(130)에 제공하고, 홀딩 프레임 동안 제2 전압 레벨(예를 들어, 0V)을 갖는 아날로그 구동 전압(AVDD)을 데이터 구동부(130)에 제공할 수 있다. 다른 실시예에서, 구동 제어부(150)는 저주파 구동 모드에서 라이팅 프레임 동안 제1 전압 레벨을 갖는 아날로그 구동 전압(AVDD)을 데이터 구동부(130)에 제공하고, 홀딩 프레임 동안 제3 전압 레벨을 갖는 유지 전압(Vsus)을 픽셀(PX)에 제공할 수 있다. 예를 들어, 제3 전압 레벨은 제1 전압 레벨과 동일하거나 상이할 수 있다.
- [48] 구동 제어부(150)는 입력 제어 신호(CON)에 기초하여 발광 제어부(140)의 동작을 제어하기 위한 제3 제어 신호(CTL3)를 생성할 수 있다. 구동 제어부(150)는 제3 제어 신호(CTL3)를 발광 제어부(140)에 출력할 수 있다.
- [49] 게이트 구동부(120)는 구동 제어부(150)로부터 공급되는 제1 제어

신호(CTL1)에 응답하여 게이트 신호들(GWP, GWN, GI, GB)을 생성할 수 있다. 게이트 구동부(120)는 게이트 신호들(GWP, GWN, GI, GB)을 게이트 라인들(GWPL, GWNL, GIL, GBL)에 출력할 수 있다.

- [50] 데이터 구동부(130)는 구동 제어부(150)로부터 공급되는 제2 제어 신호(CTL2), 아날로그 구동 전압(AVDD) 및 데이터 신호(DATA)에 기초하여 데이터 전압(Vd)을 생성할 수 있다. 데이터 구동부(130)는 구동 제어부(150)로부터 입력 받은 제2 제어 신호(CTL2) 및 아날로그 구동 전압(AVDD)에 기초하여 감마 기준 전압을 생성할 수 있다. 감마 기준 전압은 각각의 데이터 신호(DATA)에 대응하는 값을 가질 수 있다. 예를 들어, 데이터 구동부(130)는 구동 제어부(150)로부터 공급되는 아날로그 구동 전압(AVDD)을 분배하여 감마 기준 전압을 생성할 수 있다. 데이터 구동부(130)는 데이터 신호(DATA)를 감마 기준 전압을 이용하여 아날로그 형태의 데이터 전압(Vd)으로 변환할 수 있다. 데이터 구동부(130)는 데이터 전압(Vd)을 데이터 라인(DL)에 출력할 수 있다.
- [51] 발광 제어부(140)는 구동 제어부(150)로부터 공급되는 제3 제어 신호에 응답하여 발광 제어 신호를 생성할 수 있다. 발광 제어부(140)는 발광 제어 신호들을 발광 제어 라인(EML)들에 출력할 수 있다.
- [52] 도 2는 도1의 표시 장치에 포함되는 픽셀의 일 예를 나타내는 회로도이고, 도 3은 도 2의 픽셀에 인가되는 입력 신호들을 나타내는 타이밍도이다.
- [53] 도1 내지 도 3을 참조하면, 표시 패널은 복수의 픽셀(PX)들을 포함하고, 상기 픽셀(PX)들 각각은 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [54] 픽셀(PX)들은 데이터 기입 게이트 신호(GWP, GWN), 데이터 초기화 게이트 신호(GI), 유기 발광 다이오드 초기화 게이트 신호(GB) 및 발광 제어 신호(EM)를 입력받아 데이터 전압(Vd)의 레벨에 따라 유기 발광 다이오드(OLED)를 발광시켜 상기 영상을 표시할 수 있다.
- [55] 본 발명의 실시예들에 따르면, 각각의 픽셀(PX)은 제1 타입의 스위칭 소자 및 제1 타입과 상이한 제2 타입의 스위칭 소자를 포함할 수 있다. 예를 들어, 상기 제1 타입의 스위칭 소자는 폴리 실리콘 박막 트랜지스터일 수 있다. 예를 들어, 상기 제1 타입의 스위칭 소자는 저온 폴리 실리콘(low temperature polysilicon; LTPS) 박막 트랜지스터일 수 있다. 예를 들어, 상기 제2 타입의 스위칭 소자는 산화물 박막 트랜지스터일 수 있다. 예를 들어, 상기 제1 타입의 스위칭 소자는 P형 트랜지스터일 수 있고, 상기 제2 타입의 스위칭 소자는 N형 트랜지스터일 수 있다.
- [56] 예를 들어, 데이터 기입 게이트 신호(GWP, GWN)는 제1 데이터 기입 게이트 신호(GWP) 및 제2 데이터 기입 게이트 신호(GWN)를 포함할 수 있다. 제1 데이터 기입 게이트 신호(GWP)는 상기 P형 트랜지스터에 인가되며, 데이터 기입 타이밍에 로우 레벨의 활성화 신호를 가질 수 있다. 제2 데이터 기입 게이트 신호(GWN)는 상기 N형 트랜지스터에 인가되며, 데이터 기입 타이밍에 하이 레벨의 활성화 신호를 가질 수 있다.

- [57] 본 발명의 실시예들에 따른 픽셀(PX)들 각각은 제1 내지 제7 스위칭 소자(T1, T2, T3, T4, T5, T6, T7), 스토리지 캐패시터(CST) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [58] 제1 스위칭 소자(T1)는 제1 노드(N1)에 연결되는 게이트 전극, 제2 노드(N2)에 연결되는 제1 전극 및 제3 노드(N3)에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제1 스위칭 소자(T1)는 폴리 실리콘 박막 트랜지스터일 수 있다. 제1 스위칭 소자(T1)는 P형 박막 트랜지스터일 수 있다. 제1 스위칭 소자(T1)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.
- [59] 제2 스위칭 소자(T2)는 제1 데이터 기입 게이트 신호(GWP)가 인가되는 게이트 전극, 데이터 전압(Vd)이 인가되는 제1 전극 및 제2 노드(N2)에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제2 스위칭 소자(T2)는 폴리 실리콘 박막 트랜지스터일 수 있다. 제2 스위칭 소자(T2)는 P형 박막 트랜지스터일 수 있다. 제2 스위칭 소자(T2)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.
- [60] 제3 스위칭 소자(T3)는 제2 데이터 기입 게이트 신호(GWN)가 인가되는 게이트 전극, 제1 노드(N1)에 연결되는 제1 전극 및 제3 노드(N3)에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제3 스위칭 소자(T3)는 산화물 박막 트랜지스터일 수 있다. 제3 스위칭 소자(T3)는 N형 박막 트랜지스터일 수 있다. 제3 스위칭 소자(T3)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.
- [61] 제4 스위칭 소자(T4)는 데이터 초기화 게이트 신호(GI)가 인가되는 게이트 전극, 초기화 전압(VI)이 인가되는 제1 전극 및 제1 노드(N1)에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제4 스위칭 소자(T4)는 산화물 박막 트랜지스터일 수 있다. 제4 스위칭 소자(T4)는 N형 박막 트랜지스터일 수 있다. 제4 스위칭 소자(T4)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.
- [62] 제5 스위칭 소자(T5)는 발광 제어 신호(EM)가 인가되는 게이트 전극, 고전원 전압(ELVDD)이 인가되는 제1 전극 및 제2 노드(N2)에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제5 스위칭 소자(T5)는 폴리 실리콘 박막 트랜지스터일 수 있다. 제5 스위칭 소자(T5)는 P형 박막 트랜지스터일 수 있다. 제5 스위칭 소자(T5)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.
- [63] 제6 스위칭 소자(T6)는 발광 제어 신호(EM)가 인가되는 게이트 전극, 제3 노드(N3)에 연결되는 제1 전극 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제6 스위칭 소자(T6)는 폴리 실리콘 박막 트랜지스터일 수 있다. 제6 스위칭 소자(T6)는 P형 박막 트랜지스터일 수 있다. 제6 스위칭 소자(T6)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.
- [64] 제7 스위칭 소자(T7)는 유기 발광 다이오드 초기화 게이트 신호(GB)가

인가되는 게이트 전극, 초기화 전압(VI)이 인가되는 제1 전극 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제7 스위칭 소자(T7)는 산화물 박막 트랜지스터일 수 있다. 제7 스위칭 소자(T7)는 N형 박막 트랜지스터일 수 있다. 제7 스위칭 소자(T7)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.

- [65] 스토리지 캐패시터(CST)는 고전원 전압이 인가되는 제1 전극 및 제1 노드(N1)에 연결되는 제2 전극을 포함할 수 있다.
- [66] 유기 발광 다이오드(OLED)는 애노드 전극 및 저전원 전압(ELVSS)이 인가되는 캐소드 전극을 포함할 수 있다.
- [67] 도3을 참조하면, 상기 픽셀(PX)은 제1 구간(T1) 내지 제4 구간(T4)에서 동작할 수 있다. 제1 구간(T1) 동안 초기화 게이트 신호(GI)에 응답하여 제4 스위칭 소자(T4)가 턴온되어 제1 노드(N1) 및 스토리지 캐패시터(CST)가 초기화될 수 있다. 제2 구간(P2) 동안 제1 데이터 기입 게이트 신호(GWP) 및 제2 데이터 기입 게이트 신호(GWN)에 응답하여 제2 스위칭 소자(T2) 및 제3 스위칭 소자(T3)가 턴온되어 제1 스위칭 소자(T1)의 문턱 전압이 보상되고, 상기 문턱 전압이 보상된 데이터 전압(Vd)이 제1 노드(N1)에 기입될 수 있다. 제3 구간(P3) 동안 유기 발광 다이오드 초기화 게이트 신호(GB)에 응답하여 제7 스위칭 소자(T7)가 턴온되어 유기 발광 다이오드(OLED)의 애노드 전극이 초기화될 수 있다. 제4 구간(P4) 동안 발광 제어 신호(EM)에 응답하여 제5 스위칭 소자(T5) 및 제6 스위칭 소자(T6)가 턴온되어 유기 발광 다이오드(OLED)가 발광할 수 있다.
- [68] 제1 구간(P1) 동안 데이터 초기화 게이트 신호(GI)가 활성화 레벨을 가질 수 있다. 예를 들어, 데이터 초기화 게이트 신호(GI)의 활성화 레벨은 하이 레벨일 수 있다. 활성화 레벨을 갖는 데이터 초기화 게이트 신호(GI)가 공급되는 경우, 제4 스위칭 소자(T4)가 턴온되어 초기화 전압(VI)이 제1 노드(N1)에 인가될 수 있다.
- [69] 제2 구간(P2) 동안 제1 데이터 기입 게이트 신호(GWP) 및 제2 데이터 기입 게이트 신호(GWN)가 활성화 레벨을 가질 수 있다. 예를 들어, 제1 데이터 기입 게이트 신호(GWP)의 활성화 레벨은 로우 레벨이고, 제2 데이터 기입 게이트 신호(GWN)의 활성화 레벨은 하이 레벨일 수 있다. 활성화 레벨을 갖는 제1 데이터 기입 게이트 신호(GWP) 및 제2 데이터 기입 게이트 신호(GWN)가 공급되는 경우, 제2 스위칭 소자(T2) 및 제3 스위칭 소자(T3)가 턴온 될 수 있다. 또한, 상기 초기화 전압(VI)에 의해 제1 스위칭 소자(T1)도 턴온될 수 있다. 제1 내지 제3 스위칭 소자(T1, T2, T3)가 턴온되어 형성된 경로를 따라 제2 스위칭 소자(T2)의 제1 전극에 공급되는 데이터 전압(Vd)이 제1 노드(N1)에 설정될 수 있다. 이 때, 제3 스위칭 소자(T3)가 턴온되어 제1 스위칭 소자(T1)가 다이오드 결합을 하므로, 제1 스위칭 소자(T1)의 문턱 전압이 보상된 데이터 전압(Vd)(즉, 데이터 전압에서 상기 문턱 전압을 뺀 전압)이 제1 노드(N1)에 설정될 수 있다.
- [70] 제3 구간(P3) 동안 유기 발광 다이오드 초기화 게이트 신호(GB)가 활성화

레벨을 가질 수 있다. 예를 들어, 유기 발광 다이오드 초기화 게이트 신호(GB)의 활성화 레벨은 하이 레벨일 수 있다. 활성화 레벨을 가지는 유기 발광 다이오드 초기화 게이트 신호(GB)가 공급되는 경우, 제7 스위칭 소자(T7)가 턴온되어 초기화 전압(VI)이 유기 발광 다이오드(OLED)의 애노드 전극에 인가될 수 있다.

- [71] 제4 구간(P4) 동안 발광 제어 신호(EM)가 활성화 레벨을 가질 수 있다. 예를 들어, 발광 제어 신호(EM)의 활성화 레벨은 로우레벨일 수 있다. 로우 레벨을 갖는 발광 제어 신호(EM)가 공급되는 경우, 제5 스위칭 소자(T5) 및 제6 스위칭 소자(T6)가 턴온될 수 있다. 또한, 데이터 전압(Vd)에 의해 제1 스위칭 소자(T1)도 턴온될 수 있다. 제1 스위칭 소자(T1)는 데이터 전압(Vd)에 기초하여 구동 전류를 생성할 수 있다. 상기 구동 전류는 제6 스위칭 소자(T6)를 통해 유기 발광 다이오드(OLED)의 애노드 전극에 공급되어 유기 발광 다이오드(OLED)가 발광할 수 있다.
- [72] 도4는 저주파 구동 모드에서 도2의 픽셀들에 인가되는 신호들의 일 예를 나타내는 타이밍도이다.
- [73] 도1 내지 도 4를 참조하면, 표시 장치는 정상 구동 주파수에서 동작하는 일반 구동 모드 및 정상 구동 주파수보다 낮은 주파수에서 동작하는 저주파 구동 모드로 구동 될 수 있다. 예를 들어, 입력 영상 데이터가 동영상일 때, 표시 패널은 일반 구동 모드로 동작할 수 있다. 예를 들어, 입력 영상 데이터가 정지 영상일 때, 표시 패널은 저주파 구동 모드로 동작할 수 있다. 예를 들어, 표시 장치가 상시 표시 (always on display; AOD) 모드일 때, 표시 패널은 상기 저주파 구동 모드로 동작할 수 있다.
- [74] 표시 패널은 프레임 단위로 구동되고, 일반 구동 모드에서 매 프레임마다 리프레쉬될 수 있다. 따라서, 일반 구동 모드는 픽셀에 데이터를 기입하는 라이팅 프레임(WRITING FRAME)만을 포함할 수 있다. 저주파 구동 모드에서 표시 패널은 저주파 구동 모드의 주파수로 리프레쉬될 수 있다. 따라서, 저주파 구동 모드는 픽셀에 데이터를 기입하는 라이팅 프레임(WRITING FRAME) 및 픽셀에 기입된 데이터를 유지하는 홀딩 프레임(HOLDING FRAME)을 포함할 수 있다. 예를 들어, 상기 일반 구동 모드의 주파수가 60Hz이고 저주파 구동 모드의 주파수가 1Hz인 경우, 상기 저주파 구동 모드는 1초 동안 하나의 라이팅 프레임(WRITING FRAME)과 59개의 홀딩 프레임(HOLDING FRAME)을 포함한다. 상기 일반 구동 모드의 주파수가 60Hz이고 저주파 구동 모드의 주파수가 1Hz인 경우, 이웃하는 2개의 라이팅 프레임(WRITING FRAME)들 사이에는 59개의 연속하는 홀딩 프레임(HOLDING FRAME)이 배치될 수 있다. 이 경우, 도 2의 픽셀에 있어서, 제2 스위칭 소자(T2), 제5 스위칭 소자(T5) 및 제6 스위칭 소자(T6)는 60Hz로 동작하고, 제3 스위칭 소자(T3)는 1Hz로 동작할 수 있다. 예를 들어, 상기 일반 구동 모드의 주파수가 60Hz이고 저주파 구동 모드의 주파수가 10Hz인 경우, 상기 저주파 구동 모드는 1초 동안 10개의 라이팅 프레임(WRITING FRAME)과 50개의 홀딩 프레임(HOLDING FRAME)을

포함한다. 상기 일반 구동 모드의 주파수가 60Hz이고 저주파 구동 모드의 주파수가 10Hz인 경우, 이웃하는 2개의 라이팅 프레임(WRITING FRAME)들 사이에는 5개의 연속하는 홀딩 프레임(HOLDING FRAME)이 배치될 수 있다. 이 경우, 도 2의 픽셀에 있어서, 제2 스위칭 소자(T2), 제5 스위칭 소자(T5) 및 제6 스위칭 소자(T6)는 60Hz로 동작하고, 제3 스위칭 소자(T3)는 10Hz로 동작할 수 있다.

- [75] 도4를 참조하면, 게이트 클럭 신호(CLK1, CLK2)는 제1 게이트 클럭 신호(CLK1) 및 제2 게이트 클럭 신호(CLK2)를 포함할 수 있다. 예를 들어, 제2 게이트 클럭 신호(CLK2)는 제1 게이트 클럭 신호(CLK1)가 지연된 신호일 수 있다. 예를 들어, 제2 게이트 클럭 신호(CLK2)는 제1 게이트 클럭 신호(CLK1)의 반전(inversion) 신호일 수 있다. 도 4에는 제1 게이트 클럭 신호(CLK1) 및 제2 게이트 클럭 신호(CLK2)를 도시하였으나, 게이트 클럭 신호는 이에 한정되지 않는다. 예를 들어, 게이트 구동부는 게이트 신호를 생성하는 스테이지의 구성에 따라 게이트 클럭 신호를 더 제공할 수 있다.
- [76] 본 발명의 실시예들에 따른 표시 장치의 구동 제어부는 홀딩 프레임(HOLDING FRAME) 동안 직류 전압을 갖는 게이트 클럭 신호를 게이트 구동부에 제공할 수 있다. 일 실시예에서, 저주파 구동 모드에서 게이트 클럭 신호(CLK1, CLK2)는 라이팅 프레임(WRITING FRAME) 동안 하이 레벨 및 로우 레벨 사이에서 스위칭하고, 홀딩 프레임(HOLDING FRAME) 동안 로우 레벨을 유지할 수 있다. 다른 실시예에서, 저주파 구동 모드에서 게이트 클럭 신호(CLK1, CLK2)는 라이팅 프레임(WRITING FRAME) 동안 하이 레벨 및 로우 레벨 사이에서 스위칭하고, 홀딩 프레임(HOLDING FRAME) 동안 하이 레벨을 유지할 수 있다. 예를 들어, 하이 레벨은 게이트 온 전압 레벨을 가지고, 로우 레벨은 게이트 오프 전압 레벨을 가질 수 있다.
- [77] 도4를 참조하면, 제1 게이트 클럭 신호(CLK1)는 라이팅 프레임(WRITING FRAME) 동안 하이 레벨 및 로우 레벨 사이에서 스위칭하고, 홀딩 프레임(HOLDING FRAME) 동안 로우 레벨을 유지할 수 있다. 또한, 제2 게이트 클럭 신호(CLK2)는 라이팅 프레임(WRITING FRAME) 동안 하이 레벨 및 로우 레벨 사이에서 스위칭하고, 홀딩 프레임(HOLDING FRAME) 동안 하이 레벨을 유지할 수 있다. 본 발명의 실시예들에 따른 표시 장치는 저주파 구동 모드에서 홀딩 프레임(HOLDING FRAME) 동안 게이트 클럭 신호(CLK1, CLK2)를 스위칭하지 않고, 하이 레벨 또는 로우 레벨을 갖는 직류 전압으로 유지하므로 소비 전력을 감소시킬 수 있다.
- [78] 도5는 저주파 구동 모드에서 도 2의 픽셀에 인가되는 신호들의 다른 예를 나타내는 타이밍도이다.
- [79] 도1, 도 2, 도 3 및 도 5를 참조하면, 표시 장치는 정상 구동 주파수에서 동작하는 일반 구동 모드 및 정상 구동 주파수보다 낮은 주파수에서 동작하는 저주파 구동 모드로 구동될 수 있다. 예를 들어, 입력 영상 데이터가 동영상일 때, 표시 패널은

일반 구동 모드로 동작할 수 있다. 예를 들어, 입력 영상 데이터가 정지 영상 일 때, 표시 패널은 저주파 구동 모드로 동작할 수 있다. 예를 들어, 표시 장치가 상시 표시 모드일 때, 표시 패널은 저주파 구동 모드로 동작할 수 있다.

[80] 표시 패널은 프레임 단위로 구동되고, 일반 구동 모드에서 매 프레임마다 리프레쉬될 수 있다. 따라서, 일반 구동 모드는 픽셀에 데이터를 기입하는 라이팅 프레임(WRITING FRAME)만을 포함할 수 있다. 저주파 구동 모드에서 표시 패널은 저주파 구동 모드의 주파수로 리프레쉬될 수 있다. 따라서, 저주파 구동 모드는 픽셀에 데이터를 기입하는 라이팅 프레임(WRITING FRAME) 및 픽셀에 기입된 데이터를 유지하는 홀딩 프레임(HOLDING FRAME)을 포함할 수 있다. 표시 장치의 구동 제어부는 상기 홀딩 프레임(HOLDING FRAME) 동안 데이터 구동부를 동작시키지 않을 수 있다.

[81] 도5를 참조하면, 표시 장치의 구동 제어부는 저주파 구동 모드에서 라이팅 프레임(WRITING FRAME) 동안 제1 전압 레벨을 갖는 아날로그 구동 전압(AVDD)을 데이터 구동부에 제공하고, 홀딩 프레임(HOLDING FRAME) 동안 제1 전압 레벨(LV0)보다 낮은 제2 전압 레벨(LV2)을 갖는 아날로그 구동 전압(AVDD)을 데이터 구동부에 제공할 수 있다. 제2 전압 레벨은 데이터 구동부를 동작시키지 않는 전압 레벨(예를 들어, 0V)을 가질 수 있다. 데이터 구동부는 라이팅 프레임(WRITING FRAME) 동안 제1 전압 레벨(LV1)을 갖는 아날로그 구동 전압(AVDD)에 기초하여 감마 기준 전압을 생성할 수 있다. 데이터 구동부는 구동 제어부에서 공급되는 데이터 신호를 감마 기준 전압을 이용하여 아날로그 형태의 데이터 전압(Vd)으로 변환하고, 상기 데이터 전압(Vd)을 데이터 라인에 출력할 수 있다. 데이터 구동부는 홀딩 프레임(HOLDING FRAME) 동안 제2 전압 레벨(LV2)을 갖는 아날로그 구동 전압(AVDD)을 제공받을 수 있다. 제2 전압 레벨(LV2)을 갖는 아날로그 구동 전압(AVDD)에 기초하여 데이터 구동부는 홀딩 프레임(HOLDING FRAME) 동안 동작하지 않을 수 있다. 따라서, 본 발명의 실시예들에 따른 표시 장치는 저주파 구동 모드에서 홀딩 프레임(HOLDING FRAME) 동안 데이터 구동부가 동작하지 않으므로 소비 전력을 감소시킬 수 있다.

[82] 도6은 도 1의 표시 장치에 포함되는 픽셀의 다른 예를 나타내는 회로도이고, 도 7은 저주파 구동 모드에서 도 6의 픽셀에 인가되는 신호들의 일 예를 나타내는 타이밍도이다.

[83] 도6을 참조하면, 본 발명의 실시예들에 따른 픽셀(PX)들 각각은 제1 내지 제8 스위칭 소자(T1, T2, T3, T4, T5, T6, T7, T8), 스토리지 캐패시터(CST) 및 유기 발광 다이오드(OLED)를 포함할 수 있다. 본 발명의 실시예들에 따른 도 6의 픽셀(PX)은 제8 스위칭 소자(T8)를 포함하는 것을 제외하면, 도 2의 픽셀(PX)과 실질적으로 동일한 구조를 가질 수 있다.

[84] 제8 스위칭 소자(T8)는 유지 전압 인에이블 신호(Vsus_en)가 인가되는 게이트 전극, 유지 전압(Vsus)이 인가되는 제1 전극 및 제2 스위칭 소자(T2)의 제1 전극과

연결되는 제2 전극을 포함할 수 있다. 예를 들어, 제8 스위칭 소자(T8)는 폴리 실리콘 트랜지스터일 수 있다. 제8 스위칭 소자(T8)는 P형 박막 트랜지스터일 수 있다. 제8 스위칭 소자(T8)의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다.

[85] 도7을 참조하면, 표시 장치의 구동 제어부는 저주파 구동 모드에서 라이팅 프레임(WRITING FRAME) 동안 아날로그 구동 전압(AVDD)을 데이터 구동부에 제공하고, 홀딩 프레임(HOLDING FRAME) 동안 유지 전압(Vsus)을 픽셀(PX)에 제공할 수 있다. 예를 들어, 구동 제어부는 상기 아날로그 구동 전압(AVDD) 및 상기 유지 전압(Vsus)을 생성하는 전압 생성부를 포함할 수 있다.

[86] 구동 제어부는 라이팅 프레임(WRITING FRAME) 동안 제1 전압 레벨을 갖는 전압을 생성하여 상기 아날로그 구동 전압(AVDD)으로써 상기 데이터 구동부에 제공하고, 홀딩 프레임(HOLDING FRAME) 동안 상기 제1 전압 레벨과 동일하거나, 상이한 전압 레벨을 갖는 전압을 생성하여 상기 유지 전압(Vsus)으로써 상기 픽셀에 제공할 수 있다. 홀딩 프레임(HOLDING FRAME) 동안 데이터 구동부에 전압이 공급되지 않으므로, 데이터 구동부가 동작하지 않을 수 있다.

[87] 또한, 구동 제어부는 유지 전압 인에이블 신호(Vsus_en)를 상기 픽셀에 제공할 수 있다. 도 6 및 도 7을 참조하면, 유지 전압 인에이블 신호(Vsus_en)는 홀딩 프레임(HOLDING FRAME) 동안 활성화되어 제8 스위칭 소자(T8)의 게이트 전극에 공급될 수 있다. 제8 스위칭 소자(T8)는 홀딩 프레임(HOLDING FRAME) 동안 유지 전압 인에이블 신호(Vsus_en)에 응답하여 턴온될 수 있다. 따라서, 홀딩 프레임(HOLDING FRAME) 동안 제8 스위칭 소자(T8)를 통해 유지 전압(Vsus)이 제8 스위칭 소자(T8)의 제1 전극에 공급될 수 있다.

[88] 도6의 픽셀에 있어서, 홀딩 프레임(HOLDING FRAME) 동안 제1 스위칭 소자(T1)와 연결되는 제2 스위칭 소자(T2)를 통해 누설 전류가 발생할 수 있다. 제2 스위칭 소자(T2)로 인해 발생하는 누설 전류로 인해 제1 스위칭 소자(T1)의 제1 전극의 전압이 변경되는 경우, 구동 전류가 변경되므로 픽셀(PX)의 휘도가 변경될 수 있다. 본 발명의 실시예들에 따른 표시 장치의 픽셀(PX)은 홀딩 프레임(HOLDING FRAME) 동안 제8 스위칭 소자(T8)를 통해 제2 스위칭 소자(T2)의 제1 전극에 유지 전압(Vsus)을 공급함으로써, 제2 스위칭 소자(T2)로 인한 누설 전류가 발생하는 것을 방지할 수 있다. 따라서, 상기 픽셀(PX)이 일정한 휘도로 발광할 수 있다.

[89] 상술한 바와 같이, 본 발명의 실시예들에 따른 표시 장치의 구동 제어부는 라이팅 프레임(WRITING FRAME) 동안 데이터 구동부에 아날로그 구동 전압(AVDD)을 제공하고, 홀딩 프레임(HOLDING FRAME) 동안 데이터 구동부에 아날로그 구동 전압(AVDD)을 제공하지 않음으로써, 홀딩 프레임(HOLDING FRAME) 동안 데이터 구동부가 동작하지 않도록 할 수 있다. 따라서, 홀딩 프레임(HOLDING FRAME) 동안 표시 장치의 소비 전력이 감소될

수 있다. 또한, 본 발명의 실시예들에 따른 표시 장치의 구동 제어부는 홀딩 프레임(HOLDING FRAME) 동안 픽셀(PX)에 유지 전압(V_{sus})을 제공함으로써, 누설 전류로 인해 구동 전류가 변경되는 것을 방지할 수 있다.

[90] 도 8은 도 1의 표시 장치를 포함하는 전자 기기를 나타내는 블록도이고, 도 9는 도 8의 전자 기기가 스마트폰으로 구현되는 일 예를 나타내는 도면이다.

[91] 도 8 및 도 9를 참조하면, 전자 기기(200)는 프로세서(210), 메모리 장치(220), 저장 장치(230), 입출력 장치(240), 파워 서플라이(250) 및 표시 장치(260)를 포함할 수 있다. 이 때, 표시 장치(260)는 도 1의 표시 장치(100)에 상응할 수 있다. 나아가, 전자 기기(200)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다. 한편, 도 9에 도시된 바와 같이, 전자 기기(200)는 스마트폰(300)으로 구현될 수 있으나, 전자 기기(200)가 그에 한정되는 것은 아니다.

[92] 프로세서(210)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 일 실시예에서, 프로세서(210)는 마이크로프로세서(microprocessor), 중앙 처리 장치(CPU) 등일 수 있다. 프로세서(210)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통하여 다른 구성 요소들에 연결될 수 있다. 또한, 프로세서(210)는 주변 구성요소 상호연결(Peripheral Component Interconnect; PCI) 버스와 같은 확장 버스에도 연결될 수 있다. 메모리 장치(220)는 전자 기기(200)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 메모리 장치(220)는 EPROM, EEPROM, 플래시 메모리, PRAM(Phase Change Random Access Memory), RRAM(Resistance Random Access Memory), MRAM(Magnetic Random Access Memory), FRAM(Ferroelectric Random Access Memory) 등과 같은 비휘발성 메모리 장치 및/또는 DRAM(Dynamic Random Access Memory), SRAM(Static Random Access Memory), 모바일 DRAM 등과 같은 휘발성 메모리 장치를 포함할 수 있다. 저장 장치(230)는 솔리드 스테이트 드라이브(Solid State Drive; SSD), 하드 디스크 드라이브(Hard Disk Drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다.

[93] 입출력 장치(240)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다. 표시 장치(260)는 입출력 장치(240) 내에 구비될 수도 있다. 파워 서플라이(250)는 전자 기기(200)의 동작에 필요한 파워를 공급할 수 있다. 표시 장치(260)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다.

[94] 상술한 바와 같이, 표시 장치(260)는 표시 패널, 게이트 구동부, 데이터 구동부, 발광 제어부 및 구동 제어부를 포함할 수 있다. 표시 패널은 복수의 픽셀들을 포함할 수 있다. 구동 제어부는 입력 영상 데이터 및 입력 제어 신호에 기초하여 게이트 구동부, 데이터 구동부 및 발광 제어부를 제어하는 제어 신호들을 생성할 수 있다. 게이트 구동부는 구동 제어부에서 공급되는 제1 제어 신호에 기초하여 게이트 신호를 생성하고, 표시 패널의 게이트 라인에 출력할 수 있다. 데이터

구동부는 구동 제어부에서 공급되는 제2 제어 신호에 기초하여 데이터 신호를 생성하고, 표시 패널의 데이터 라인에 출력할 수 있다. 발광 제어부는 구동 제어부에서 공급되는 제3 제어 신호에 기초하여 발광 제어 신호를 생성하고, 표시 패널의 발광 제어 라인에 출력할 수 있다.

- [95] 구동 제어부는 입력 제어 신호에 기초하여 게이트 구동부의 동작을 제어하기 위한 제1 제어 신호를 생성할 수 있다. 예를 들어, 제1 제어 신호는 수직 개시 신호 및 게이트 클럭 신호를 포함할 수 있다. 본 발명의 실시예들에 따른 표시 패널은 저주파 구동 모드에서 픽셀에 데이터를 기입하는 라이팅 프레임과 픽셀에 기입된 데이터를 유지하는 홀딩 프레임에서 동작할 수 있다. 일 실시예에서, 구동 제어부는 홀딩 프레임 동안 직류 전압을 갖는 게이트 클럭 신호를 게이트 구동부에 제공함으로써, 표시 장치(260)의 소비 전력을 감소시킬 수 있다.
- [96] 구동 제어부는 입력 제어 신호에 기초하여 데이터 구동부의 동작을 제어하기 위한 제2 제어 신호를 생성할 수 있다. 구동 제어부는 데이터 구동부를 동작시키기 위한 아날로그 구동 전압을 생성할 수 있다. 일 실시예에서, 본 발명의 실시예들에 따른 표시 장치(260)의 구동 제어부는 홀딩 프레임 동안 데이터 구동부를 동작시키지 않을 수 있다. 예를 들어, 구동 제어부는 라이팅 프레임 동안 제1 전압 레벨을 갖는 아날로그 구동 전압을 데이터 구동부에 제공하고, 홀딩 프레임 동안 제2 전압 레벨(예를 들어, 0V)을 갖는 아날로그 구동 전압을 데이터 구동부에 제공할 수 있다. 상기 데이터 구동부는 홀딩 프레임 동안 동작하지 않으므로, 표시 장치(260)의 소비 전력이 감소될 수 있다. 다른 실시예에서, 본 발명의 실시예들에 따른 표시 장치(260)의 구동 제어부는 라이팅 프레임 동안 제1 전압 레벨을 갖는 아날로그 구동 전압을 데이터 구동부에 제공하고, 홀딩 프레임 동안 제3 전압 레벨을 갖는 유지 전압을 픽셀에 제공할 수 있다. 상기 데이터 구동부는 홀딩 프레임 동안 아날로그 구동 전압을 제공받지 않으므로, 동작하지 않을 수 있다. 또한, 상기 픽셀은 홀딩 프레임 동안 유지 전압을 제공받음으로써, 구동 트랜지스터(제1 스위칭 소자)의 누설 전류가 발생하는 것을 방지할 수 있다. 따라서, 표시 장치(260)의 소비 전력이 감소하고, 표시 품질이 향상될 수 있다.

산업상 이용가능성

- [97] 본 발명은 표시 장치를 구비한 모든 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 텔레비전, 컴퓨터 모니터, 노트북, 디지털 카메라, 휴대폰, 스마트폰, 스마트패드, 태블릿 PC, 피디에이(PDA), 피엠펜(PMP), MP3 플레이어, 네비게이션, 비디오폰, 헤드 마운트 디스플레이(Head Mount Display; HMD) 장치 등에 적용될 수 있다.
- [98] 이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본

발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

- [99] <부호의 설명>
- [100] 100: 표시 장치 110: 표시 패널
- [101] 120: 게이트 구동부 130: 데이터 구동부
- [102] 140: 발광 제어부 150: 구동 제어부
- [103] 200: 전자 기기 300: 스마트폰

청구범위

- [청구항 1] 제1 타입의 스위칭 소자 및 상기 제1 타입과 상이한 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 패널;
게이트클럭 신호에 기초하여 게이트 신호를 생성하고, 상기 게이트 신호를 상기 표시 패널에 제공하는 게이트 구동부;
데이터전압을 상기 표시 패널에 제공하는 데이터 구동부;
발광 제어 신호를 상기 표시 패널에 제공하는 발광 제어부; 및
상기 게이트 구동부, 상기 데이터 구동부 및 상기 발광 제어부를 제어하는 제어 신호들을 생성하는 구동 제어부를 포함하고,
상기 구동 제어부는 저주파 구동 모드에서 상기 픽셀에 데이터를 기입하는 라이팅(writing) 프레임 동안 하이 레벨 및 로우 레벨 사이에서 스위칭하는 상기 게이트 클럭 신호를 상기 게이트 구동부에 제공하고, 상기 픽셀에 기입된 데이터를 유지하는 홀딩(holing) 프레임 동안 직류 전압을 갖는 상기 게이트 클럭 신호를 상기 게이트 구동부에 제공하는 것을 특징으로 하는 표시 장치.
- [청구항 2] 제1 항에 있어서, 상기 저주파 구동 모드에서 상기 게이트 클럭 신호는 상기 라이팅 프레임 동안 상기 하이 레벨 및 상기 로우 레벨 사이에서 스위칭하고, 상기 홀딩 프레임 동안 상기 로우 레벨을 유지하는 것을 특징으로 하는 표시 장치.
- [청구항 3] 제1 항에 있어서, 상기 저주파 구동 모드에서 상기 게이트 클럭 신호는 상기 라이팅 프레임 동안 상기 하이 레벨 및 상기 로우 레벨 사이에서 스위칭하고, 상기 홀딩 프레임 동안 상기 하이 레벨을 유지하는 것을 특징으로 하는 표시 장치.
- [청구항 4] 제1 항에 있어서, 상기 제1 타입의 스위칭 소자는 폴리 실리콘 박막 트랜지스터이고,
상기 제2 타입의 스위칭 소자는 산화물 박막 트랜지스터인 것을 특징으로 하는 표시 장치.
- [청구항 5] 제4 항에 있어서, 상기 제1 타입의 스위칭 소자는 P형 트랜지스터이고,
상기 제2 타입의 스위칭 소자는 N형 트랜지스터인 것을 특징으로 하는 표시 장치.
- [청구항 6] 제4 항에 있어서, 상기 픽셀은 제1 노드에 연결되는 게이트 전극, 제2 노드에 연결되는 제1 전극 및 제3 노드에 연결되는 제2 전극을 포함하는 제1 스위칭 소자;
제1 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 데이터 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제2 스위칭 소자;
제2 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 제1 노드에

연결되는 제1 전극 및 상기 제3 노드에 연결되는 제2 노드를 포함하는 제3 스위칭 소자;

데이터초기화 게이트 신호가 인가되는 게이트 전극, 초기화 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제4 스위칭 소자;

상기 발광 제어 신호가 인가되는 게이트 전극, 고전원 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제5 스위칭 소자;

상기 발광 제어 신호가 인가되는 게이트 전극, 상기 제3 노드에 연결되는 제1 전극 및 유기 발광 다이오드의 애노드 전극에 연결되는 제2 전극을 포함하는 제6 스위칭 소자;

유기 발광 다이오드 초기화 게이트 신호가 인가되는 게이트 전극, 상기 초기화 전압이 인가되는 제1 전극 및 상기 유기 발광 다이오드의 상기 애노드 전극에 연결되는 제2 전극을 포함하는 제7 스위칭 소자;

상기 고전원 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 스토리지 캐패시터; 및

상기 애노드 전극 및 저전원 전압이 인가되는 캐소드 전극을 포함하는 상기 유기 발광 다이오드를 포함하는 것을 특징으로 하는 표시 장치.

[청구항 7] 제6 항에 있어서, 상기 제1 스위칭 소자, 상기 제2 스위칭 소자, 상기 제5 스위칭 소자 및 상기 제6 스위칭 소자는 상기 폴리 실리콘 박막 트랜지스터이고,

상기 제3 스위칭 소자, 상기 제4 스위칭 소자 및 상기 제7 스위칭 소자는 상기 산화물 박막 트랜지스터인 것을 특징으로 하는 표시 장치.

[청구항 8] 제6 항에 있어서, 상기 저주파 구동 모드에서 상기 제2 스위칭 소자, 상기 제5 스위칭 소자 및 상기 제6 스위칭 소자를 제1 구동 주파수로 구동하고, 상기 제3 스위칭 소자를 제1 구동 주파수보다 낮은 제2 구동 주파수로 구동하는 것을 특징으로 하는 표시 장치.

[청구항 9] 제1 항에 있어서, 상기 구동 제어부는 상기 게이트 클럭 신호를 생성하는 게이트 제어부를 포함하는 것을 특징으로 하는 표시 장치.

[청구항 10] 제1 타입의 스위칭 소자 및 상기 제1 타입과 상이한 제2 타입의 스위칭 소자를 포함하는 픽셀을 포함하는 표시 패널;

게이트신호를 상기 표시 패널에 제공하는 게이트 구동부;

데이터전압을 상기 표시 패널에 제공하는 데이터 구동부;

발광 제어 신호를 상기 표시 패널에 제공하는 발광 제어부; 및

상기 게이트 구동부, 상기 데이터 구동부 및 상기 발광 제어부를 제어하는 제어 신호들을 생성하는 구동 제어부를 포함하고,

상기 구동 제어부는 저주파 구동 모드에서 상기 픽셀에 데이터를

기입하는 라이팅(writing) 프레임 동안 상기 데이터 구동부를 동작시키는

아날로그 구동 전압을 상기 데이터 구동부에 제공하고, 상기 픽셀에 기입된 데이터를 유지하는 홀딩(holding) 프레임 동안 상기 데이터 구동부를 동작시키지 않는 상기 아날로그 구동 전압을 상기 데이터 구동부에 제공하는 것을 특징으로 하는 표시 장치.

[청구항 11] 제10 항에 있어서, 상기 저주파 구동 모드에서 상기 구동 제어부는 상기 라이팅 프레임 동안 제1 전압 레벨을 갖는 상기 아날로그 구동 전압을 상기 데이터 구동부에 제공하고, 상기 홀딩 프레임 동안 제1 전압 레벨보다 낮은 제2 전압 레벨을 갖는 상기 아날로그 구동 전압을 상기 데이터 구동부에 제공하는 것을 특징으로 하는 표시 장치.

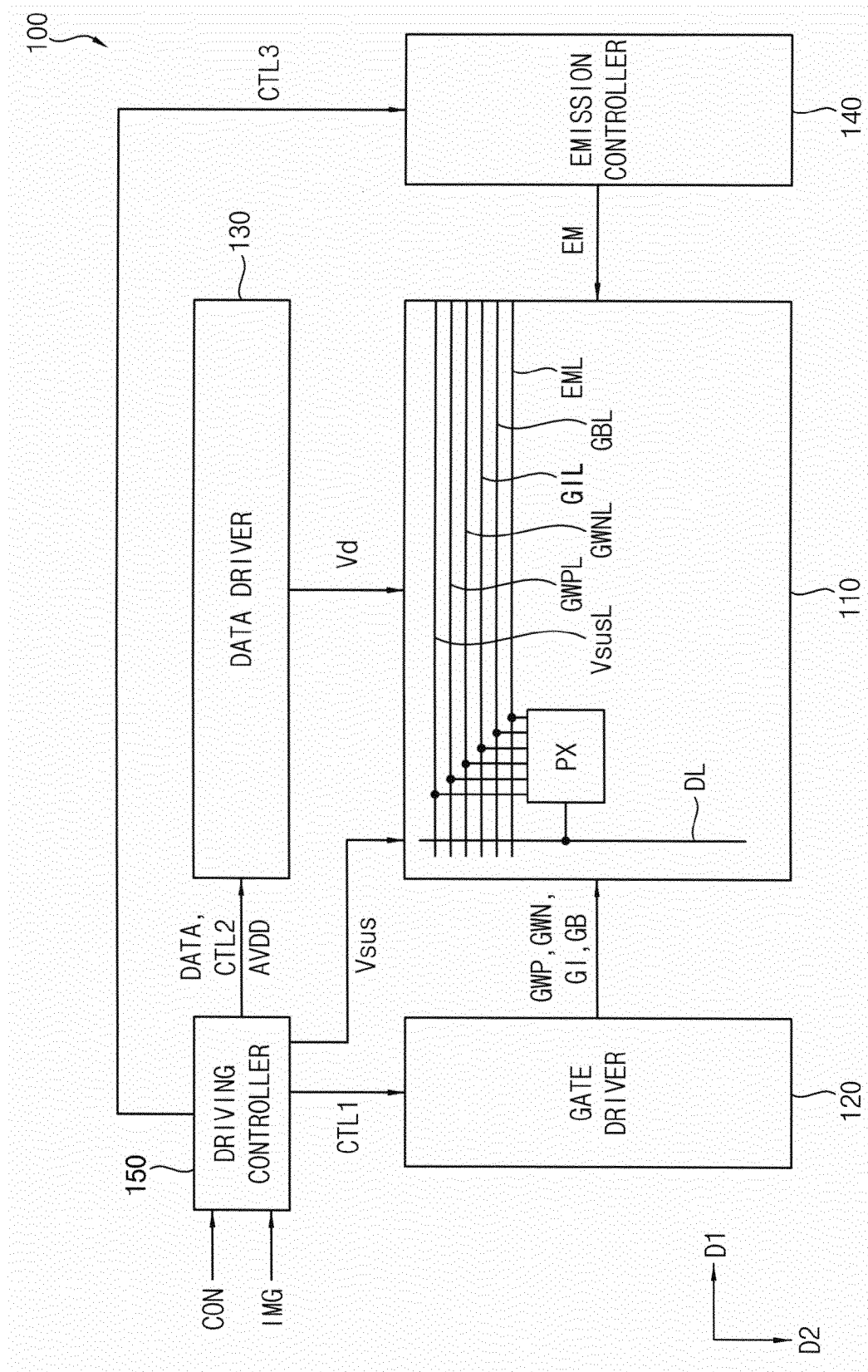
[청구항 12] 제10 항에 있어서, 상기 제1 타입의 스위칭 소자는 폴리 실리콘 박막 트랜지스터이고, 상기 제2 타입의 스위칭 소자는 산화물 박막 트랜지스터인 것을 특징으로 하는 표시 장치.

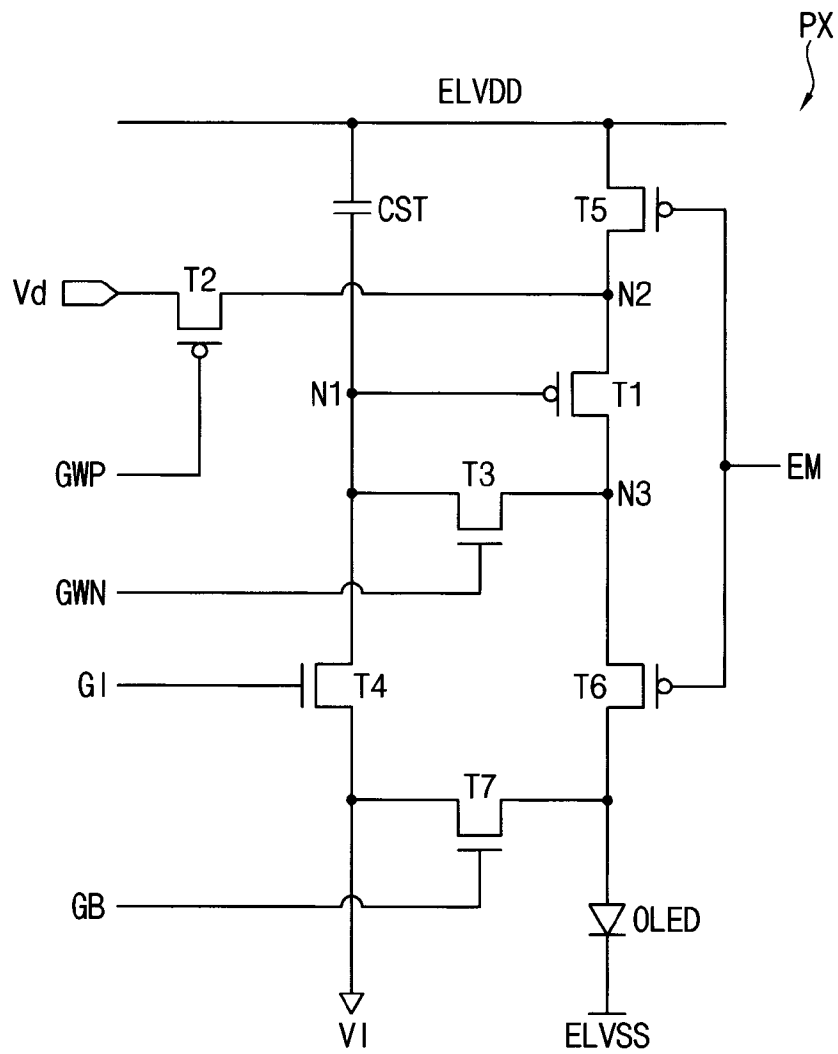
[청구항 13] 제12 항에 있어서, 상기 제1 타입의 스위칭 소자는 P형 트랜지스터이고, 상기 제2 타입의 스위칭 소자는 N형 트랜지스터인 것을 특징으로 하는 표시 장치.

[청구항 14] 제12 항에 있어서, 상기 픽셀은 제1 노드에 연결되는 게이트 전극, 제2 노드에 연결되는 제1 전극 및 제3 노드에 연결되는 제2 전극을 포함하는 제1 스위칭 소자;
제1 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 데이터 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제2 스위칭 소자;
제2 데이터 기입 게이트 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되는 제1 전극 및 상기 제3 노드에 연결되는 제2 전극을 포함하는 제3 스위칭 소자;
데이터 초기화 게이트 신호가 인가되는 게이트 전극, 초기화 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제4 스위칭 소자;
상기 발광 제어 신호가 인가되는 게이트 전극, 고전원 전압이 인가되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 제5 스위칭 소자;
상기 발광 제어 신호가 인가되는 게이트 전극, 상기 제3 노드에 연결되는 제1 전극 및 유기 발광 다이오드의 애노드 전극에 연결되는 제2 전극을 포함하는 제6 스위칭 소자;
유기 발광 다이오드 초기화 게이트 신호가 인가되는 게이트 전극, 상기 초기화 전압이 인가되는 제1 전극 및 상기 유기 발광 다이오드의 상기 애노드 전극에 연결되는 제2 전극을 포함하는 제7 스위칭 소자;
상기 고전원 전압이 인가되는 제1 전극 및 상기 제1 노드에 연결되는 제2

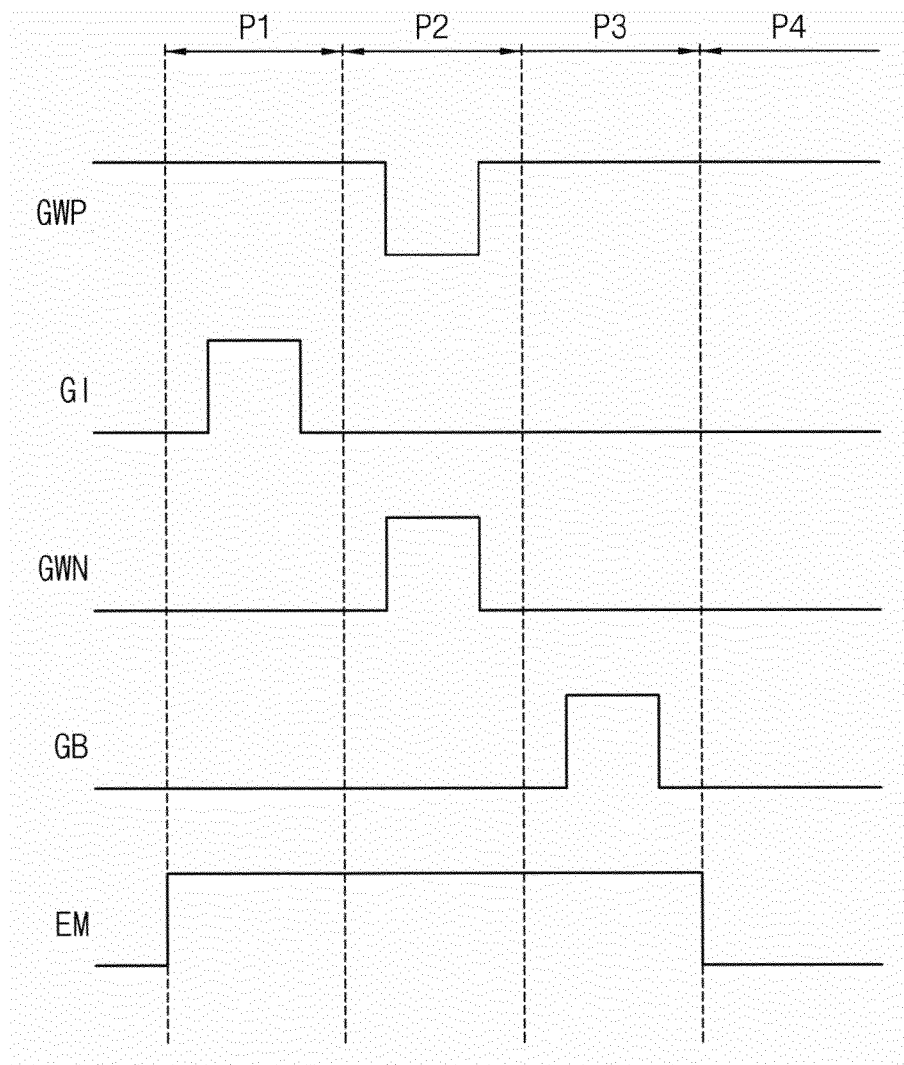
- 전극을 포함하는 스토리지 캐패시터; 및
 상기 애노드 전극 및 저전원 전압이 인가되는 캐소드 전극을 포함하는
 상기 유기 발광 다이오드를 포함하는 것을 특징으로 하는 표시 장치.
- [청구항 15] 제14 항에 있어서, 상기 제1 스위칭 소자, 상기 제2 스위칭 소자, 상기 제5
 스위칭 소자 및 상기 제6 스위칭 소자는 상기 폴리 실리콘 박막
 트랜지스터이고,
 상기 제3 스위칭 소자, 상기 제4 스위칭 소자 및 상기 제7 스위칭 소자는
 상기 산화물 박막 트랜지스터인 것을 특징으로 하는 표시 장치.
- [청구항 16] 제14 항에 있어서, 상기 저주파 구동 모드에서 상기 제2 스위칭 소자, 상기
 제5 스위칭 소자 및 상기 제6 스위칭 소자를 제1 구동 주파수로 구동하고,
 상기 제3 스위칭 소자를 제1 구동 주파수보다 낮은 제2 구동 주파수로
 구동하는 것을 특징으로 하는 표시 장치.
- [청구항 17] 제14 항에 있어서, 상기 픽셀은
 유지 전압 인에이블 신호가 인가되는 게이트 전극, 유지 전압이 인가되는
 제1 전극 및 상기 제2 스위칭 소자의 상기 제1 전극과 연결되는 제2
 전극을 포함하는 제8 스위칭 소자를 더 포함하는 것을 특징으로 하는
 표시 장치.
- [청구항 18] 제17 항에 있어서, 상기 저주파 구동 모드에서 상기 구동 제어부는 상기
 라이팅 프레임 동안 아날로그 구동 전압을 상기 데이터 구동부에
 제공하고, 상기 홀딩 프레임 동안 유지 전압을 상기 픽셀에 제공하는 것을
 특징으로 하는 표시 장치.
- [청구항 19] 제18 항에 있어서, 상기 제8 스위칭 소자는 상기 폴리 실리콘 박막
 트랜지스터인 것을 특징으로 하는 표시 장치.
- [청구항 20] 제10 항에 있어서, 상기 구동 제어부는 상기 데이터 구동부 및 상기
 픽셀에 제공되는 전압을 생성하는 전압 생성부를 포함하는 것을
 특징으로 하는 표시 장치.

[도1]

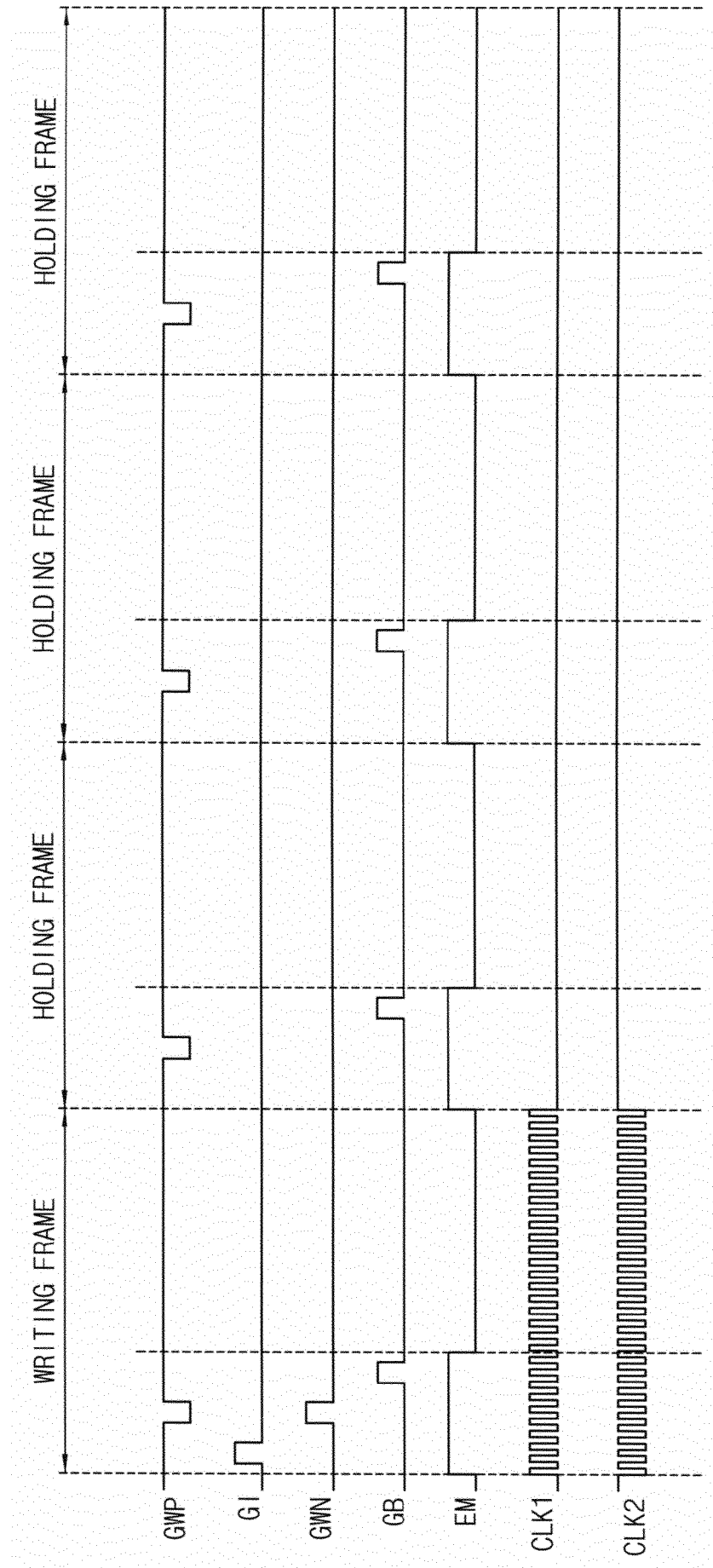




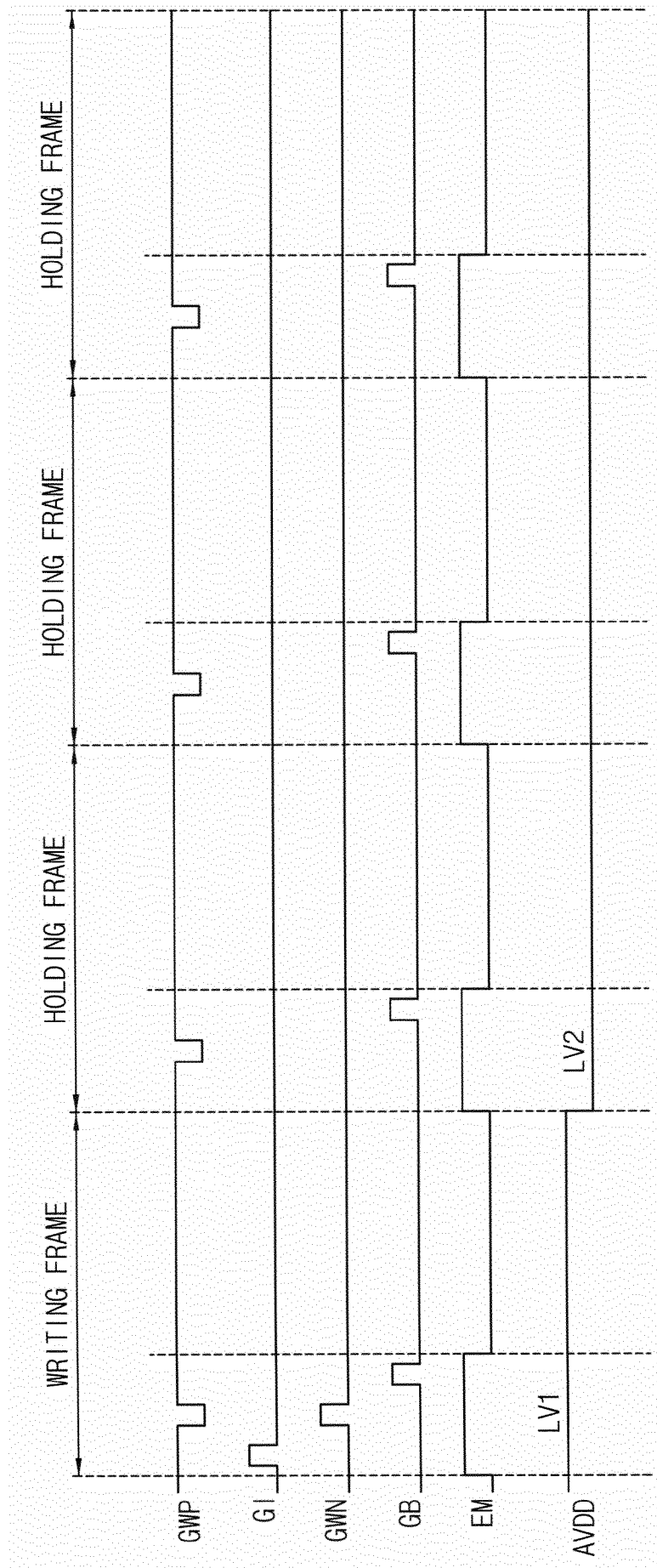
[도3]



[도4]

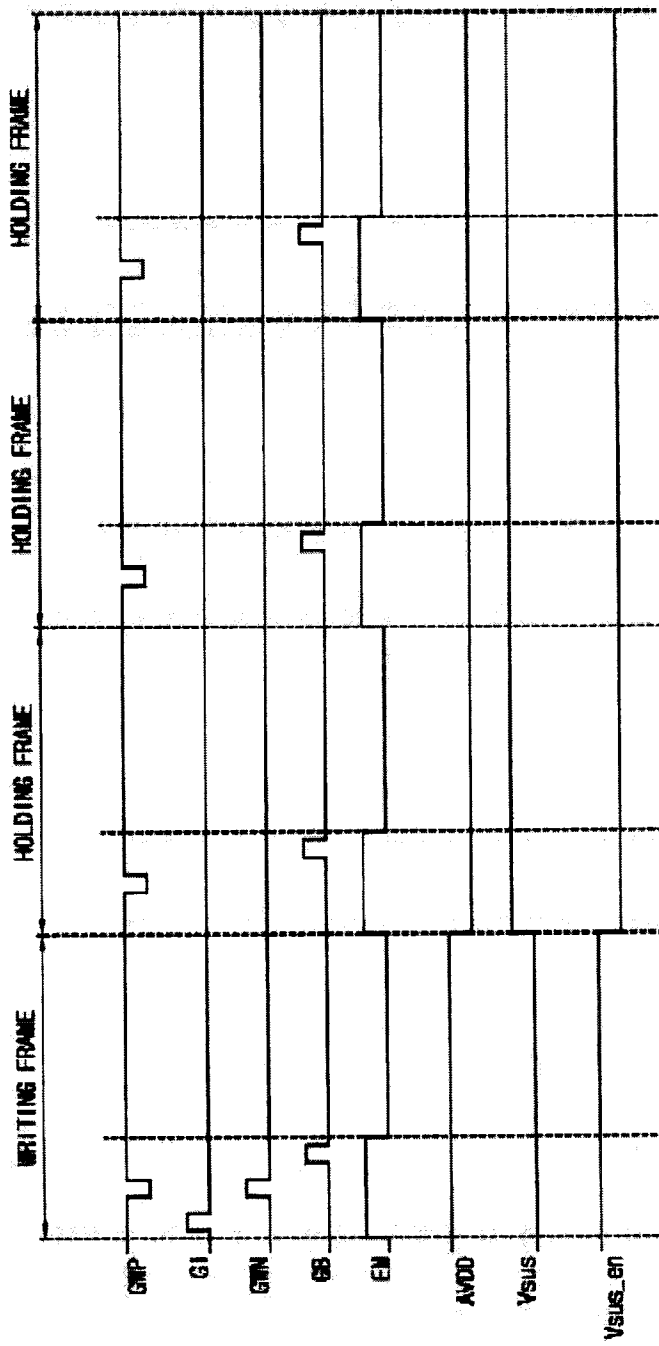


[도5]

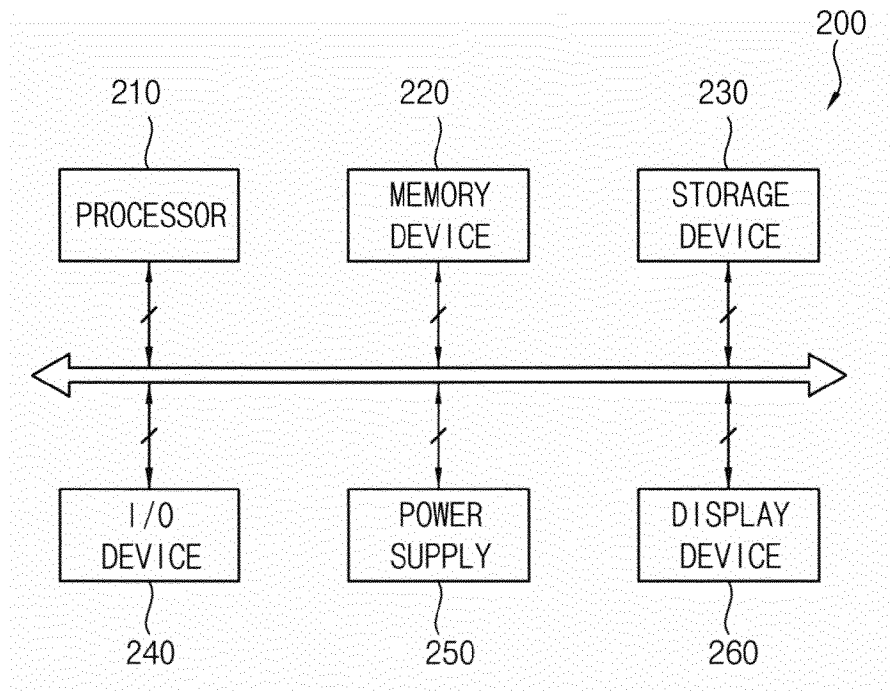


The diagram illustrates a 1T1C1E pixel circuit. It features a PMOS transistor T8 controlled by Vsus_en, a PMOS transistor T5 controlled by PX, and NMOS transistors T1, T2, T3, T4, T6, and T7. A capacitor CST is connected between the gate of T1 and the node N2. The circuit is powered by Vsus, ELVDD, and ELVSS, and includes input signals Vd, GWP, GWN, GI, and GB. The output is EM, which is connected to an OLED pixel.

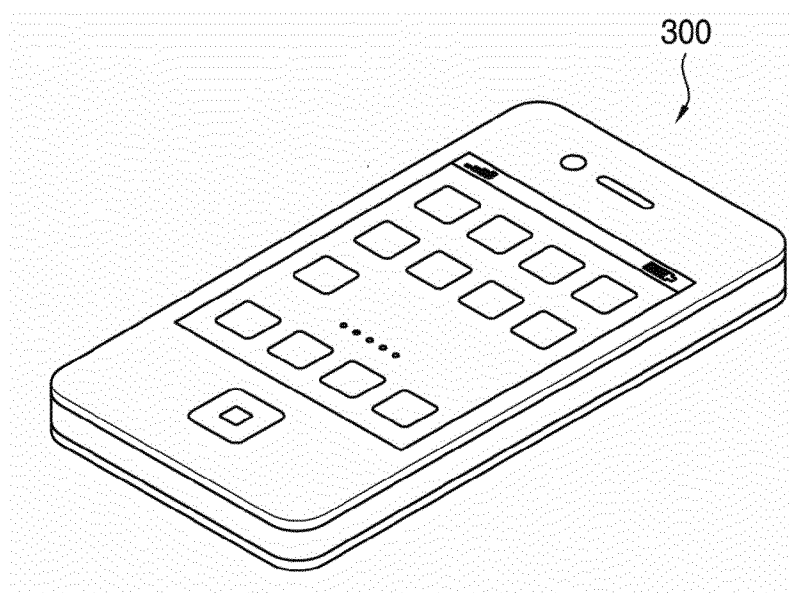
[도7]



[도8]



[도9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2019/007907**A. CLASSIFICATION OF SUBJECT MATTER****G09G 3/3208(2016.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/3208; G06F 3/0488; G09G 3/20; G09G 3/30; G09G 3/3233; G09G 3/36; G09G 5/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: display device, gate clock, data voltage, low frequency driving mode, writing frame, holding frame, analog driving voltage

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2017-0023359 A (SAMSUNG DISPLAY CO., LTD.) 03 March 2017 See paragraphs [0028]-[0050], [0067]-[0075], [0088]-[0104]; claims 1-2; and figures 1, 3-4.	1-20
A	KR 10-2018-0018888 A (SAMSUNG DISPLAY CO., LTD.) 22 February 2018 See paragraphs [0035], [0038], [0051]-[0052]; claim 1; and figure 4.	1-20
A	KR 10-2011-0013687 A (SAMSUNG MOBILE DISPLAY CO., LTD.) 10 February 2011 See paragraphs [0025]-[0031], [0041]-[0045]; claims 1-2; and figures 2, 5.	1-20
A	JP 2015-052632 A (JAPAN DISPLAY INC.) 19 March 2015 See paragraphs [0013]-[0025], [0033]-[0035]; claims 11-14; and figures 1-2.	1-20
A	US 2009-0079713 A1 (NAGASHIMA, Nobuyoshi) 26 March 2009 See paragraphs [0102]-[0112]; claims 1-2; and figures 1-3.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

30 SEPTEMBER 2019 (30.09.2019)

Date of mailing of the international search report

01 OCTOBER 2019 (01.10.2019)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/007907

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2017-0023359 A	03/03/2017	CN 106468970 A	01/03/2017
		EP 3133585 A2	22/02/2017
		EP 3133585 A3	29/03/2017
		JP 2017-040908 A	23/02/2017
		US 10049617 B2	14/08/2018
		US 2017-0053592 A1	23/02/2017
KR 10-2018-0018888 A	22/02/2018	CN 107705751 A	16/02/2018
		US 10176756 B2	08/01/2019
		US 2018-0047335 A1	15/02/2018
KR 10-2011-0013687 A	10/02/2011	CN 101996573 A	30/03/2011
		EP 2284826 A1	16/02/2011
		JP 2011-034049 A	17/02/2011
		US 2011-0025670 A1	03/02/2011
		US 8896504 B2	25/11/2014
JP 2015-052632 A	19/03/2015	JP 6334114 B2	30/05/2018
		US 2015-0062100 A1	05/03/2015
		US 9495900 B2	15/11/2016
US 2009-0079713 A1	26/03/2009	CN 101233556 A	30/07/2008
		CN 101233556 B	25/01/2012
		JP 4753948 B2	24/08/2011
		US 8358292 B2	22/01/2013
		WO 2007-015347 A1	08/02/2007

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G09G 3/3208(2016.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G09G 3/3208; G06F 3/0488; G09G 3/20; G09G 3/30; G09G 3/3233; G09G 3/36; G09G 5/00

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 표시 장치(display device), 게이트 클럭(gate clock), 데이터 전압(data voltage), 저주파 구동 모드(low frequency driving mode), 라이팅 프레임(writing frame), 홀딩 프레임(holding frame), 아날로그 구동 전압(analog driving voltage)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2017-0023359 A (삼성디스플레이 주식회사) 2017.03.03 단락 [0028]-[0050], [0067]-[0075], [0088]-[0104]; 청구항 1-2; 및 도면 1, 3-4 참조.	1-20
A	KR 10-2018-0018888 A (삼성디스플레이 주식회사) 2018.02.22 단락 [0035], [0038], [0051]-[0052]; 청구항 1; 및 도면 4 참조.	1-20
A	KR 10-2011-0013687 A (삼성모바일디스플레이주식회사) 2011.02.10 단락 [0025]-[0031], [0041]-[0045]; 청구항 1-2; 및 도면 2, 5 참조.	1-20
A	JP 2015-052632 A (JAPAN DISPLAY INC.) 2015.03.19 단락 [0013]-[0025], [0033]-[0035]; 청구항 11-14; 및 도면 1-2 참조.	1-20
A	US 2009-0079713 A1 (NOBUYOSHI NAGASHIMA) 2009.03.26 단락 [0102]-[0112]; 청구항 1-2; 및 도면 1-3 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“D” 본 국제출원에서 출원인이 인용한 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2019년 09월 30일 (30.09.2019)

국제조사보고서 발송일

2019년 10월 01일 (01.10.2019)

ISA/KR의 명칭 및 우편주소



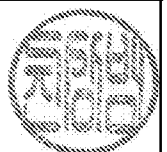
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

진상범

전화번호 +82-42-481-8398



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2017-0023359 A	2017/03/03	CN 106468970 A EP 3133585 A2 EP 3133585 A3 JP 2017-040908 A US 10049617 B2 US 2017-0053592 A1	2017/03/01 2017/02/22 2017/03/29 2017/02/23 2018/08/14 2017/02/23
KR 10-2018-0018888 A	2018/02/22	CN 107705751 A US 10176756 B2 US 2018-0047335 A1	2018/02/16 2019/01/08 2018/02/15
KR 10-2011-0013687 A	2011/02/10	CN 101996573 A EP 2284826 A1 JP 2011-034049 A US 2011-0025670 A1 US 8896504 B2	2011/03/30 2011/02/16 2011/02/17 2011/02/03 2014/11/25
JP 2015-052632 A	2015/03/19	JP 6334114 B2 US 2015-0062100 A1 US 9495900 B2	2018/05/30 2015/03/05 2016/11/15
US 2009-0079713 A1	2009/03/26	CN 101233556 A CN 101233556 B JP 4753948 B2 US 8358292 B2 WO 2007-015347 A1	2008/07/30 2012/01/25 2011/08/24 2013/01/22 2007/02/08