

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 11 月 9 日 (09.11.2023)



(10) 国际公布号
WO 2023/212988 A1

(51) 国际专利分类号:
H01L 21/768 (2006.01) H01L 23/538 (2006.01)

(21) 国际申请号: PCT/CN2022/094659

(22) 国际申请日: 2022 年 5 月 24 日 (24.05.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210477973.9 2022年5月5日 (05.05.2022) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。长鑫集电 (北京) 存储技术有限公司 (CHANGXIN JIDIAN (BEIJING) MEMORY

TECHNOLOGIES CO., LTD.) [CN/CN]; 中国北京市北京经济技术开发区景园北街 2 号 52 幢 4 层 401-10, Beijing 100176 (CN)。

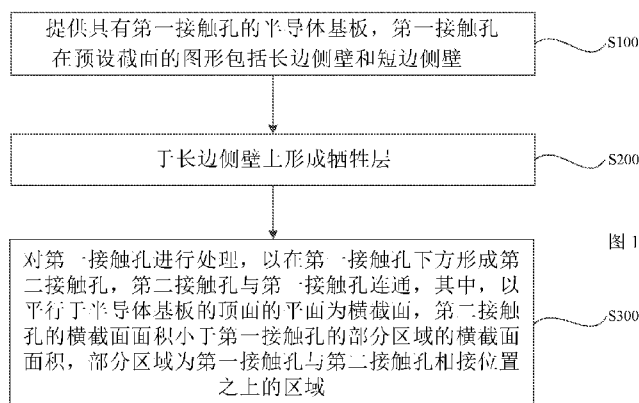
(72) 发明人: 藏俊生 (ZANG, Junsheng); 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(74) 代理人: 北京名华博信知识产权代理有限公司 (BOXIN CHINA INTELLECTUAL PROPERTY); 中国北京市海淀区黑泉路 8 号 1 幢 4 层 101-10 号, Beijing 100192 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS,

(54) Title: METHOD FOR MANUFACTURING SEMICONDUCTOR STRUCTURE, AND SEMICONDUCTOR STRUCTURE

(54) 发明名称: 半导体结构的制作方法以及半导体结构



S100 Provide a semiconductor substrate having a first contact hole, a pattern of the first contact hole in a preset section comprising a long side sidewall and a short side sidewall
S200 Form a sacrificial layer on the long side sidewall
S300 Treat the first contact hole to form a second contact hole below the first contact hole, the second contact hole being communicated with the first contact hole, a plane parallel to the top surface of the semiconductor substrate being taken as a cross section, the area of the cross section of the second contact hole being smaller than that of the cross section of a partial region of the first contact hole, and the partial region being a region at a position where the first contact hole and the second contact hole are connected

(57) Abstract: The present invention relates to the technical field of semiconductors, and disclosed are a method for manufacturing a semiconductor structure, and the semiconductor structure. The method for manufacturing the semiconductor structure comprises: providing a semiconductor substrate having a first contact hole, a pattern of the first contact hole in a preset section comprising a long side sidewall and a short side sidewall; forming a sacrificial layer on the long side sidewall; and treating the first contact hole to form a second contact hole below the first contact hole, the second contact hole being communicated with the first contact hole, a plane parallel

[见续页]

IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

to the top surface of the semiconductor substrate being taken as a cross section, and the area of the cross section of the second contact hole being smaller than that of the cross section of a partial region of the first contact hole.

(57) 摘要: 本公开公布了一种半导体结构的制作方法, 涉及半导体技术领域。该半导体结构的制作方法包括: 提供具有第一接触孔的半导体基板, 第一接触孔在预设截面的图形包括长边侧壁和短边侧壁; 于长边侧壁上形成牺牲层; 对第一接触孔进行处理, 以在第一接触孔下方形成第二接触孔, 第二接触孔与第一接触孔连通, 以平行于半导体基板的顶面的平面为横截面, 第二接触孔的横截面面积小于第一接触孔的部分区域的横截面面积。

半导体结构的制作方法

本公开基于申请号为 202210477973.9, 申请日为 2022 年 05 月 05 日, 申请名称为“半导体结构的制作方法”的中国专利申请提出, 并要求该中国专利申请的优先权, 该中国专利申请的全部内容在此引入本公开作为参考。

技术领域

本公开涉及一种半导体结构的制作方法。

背景技术

随着半导体结构的先进制作工艺的推进, 半导体结构中的器件(比如电容结构)的高度不断增加, 使得接触结构的长度越来越长。其中, 接触结构在形成之前, 需要在半导体结构中形成接触孔, 但此类接触孔在刻蚀过程中, 如果接触孔的长边侧壁和短边侧壁的刻蚀速率不同, 后续会产生桥接缺陷的问题, 降低了半导体结构的性能和良率。

发明内容

以下是对本公开详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

本公开提供了一种半导体结构的制作方法。

本公开的第一方面提供了一种半导体结构的制作方法, 包括:

提供具有第一接触孔的半导体基板, 所述第一接触孔在预设截面的图形包括长边侧壁和短边侧壁;

于所述长边侧壁上形成牺牲层;

对所述第一接触孔进行处理, 以在所述第一接触孔下方形成第二接触孔, 所述第二接触孔与所述第一接触孔连通, 其中, 以平行于所述半导体基板的顶面的平面为横截面, 所述第二接触孔的横截面面积小于所述第一接触孔的部分区域的横截面面积, 所述部分区域为所述第一接触孔与所述第二接触孔相接位置之上的区域。

根据本公开的一些实施例, 于所述长边侧壁上形成牺牲层, 包括:

于所述第一接触孔内形成初始牺牲层, 所述初始牺牲层覆盖所述长边侧壁和所述短边侧壁;

去除位于所述短边侧壁上的所述初始牺牲层, 被保留下来的所述初始牺牲层形成牺牲层。

根据本公开的一些实施例, 所述半导体结构的制作方法还包括:

对所述第一接触孔进行第一预清洁处理。

根据本公开的一些实施例, 去除位于所述短边侧壁上的所述初始牺牲层, 包括:

利用湿法刻蚀工艺去除位于所述短边侧壁上的所述初始牺牲层。

根据本公开的一些实施例, 所述对所述第一接触孔进行处理, 包括:

通过刻蚀工艺对所述第一接触孔的底端进行刻蚀处理。

根据本公开的一些实施例, 提供具有第一接触孔的半导体基板, 所述第一接触孔在预设截面的图形包括长边侧壁和短边侧壁, 包括:

提供半导体基板, 所述半导体基板包括基板本体以及设在所述基板本体上的支撑结构层;

于所述支撑结构层内形成所述第一接触孔, 所述第一接触孔的底端与所述半导

体基板的顶面之间具有预设高度。

根据本公开的一些实施例，提供半导体基板，所述半导体基板包括基板本体以及设在所述基板本体上的支撑结构层，包括：

于所述基板本体上形成层叠设置的介质层、隔离层和硬掩膜层。

根据本公开的一些实施例，所述介质层的形成材料与所述牺牲层的形成材料相同。

根据本公开的一些实施例，所述半导体结构的制作方法还包括：

对所述第二接触孔进行第二预清洁处理。

根据本公开的一些实施例，对所述第二接触孔进行第二预清洁处理，包括：

去除所述硬掩膜层；

去除剩余所述牺牲层；

对所述第一接触孔的侧壁、所述第二接触孔的侧壁和底部进行清洁处理，其中，所述第一接触孔和所述第二接触孔形成接触通孔。

本公开的第二方面提供了一种半导体结构，包括：

半导体基板，所述半导体基板包括基板本体以及设在所述基板本体上的支撑层，其中，所述支撑层内具有第一接触孔，所述第一接触孔在预设截面的图形包括长边侧壁和短边侧壁；

第二接触孔，位于所述第一接触孔下方，所述第二接触孔的一端与所述第一接触孔连通，所述第二接触孔的另一端暴露所述基板本体的顶面，其中，以平行于所述基板本体的顶面的平面为横截面，所述第二接触孔的横截面面积小于所述第一接触孔的部分区域的横截面面积，所述部分区域为所述第一接触孔与所述第二接触孔相接位置之上的区域。

根据本公开的一些实施例，所述第一接触孔的纵截面形状包括倒梯形；

所述第二接触孔的纵截面形状包括方形。

根据本公开的一些实施例，所述第二接触孔的孔径与所述第一接触孔的孔径的最小值相同。

根据本公开的一些实施例，所述基板本体包括半导体基底；或者，

所述基板本体包括金属层。

根据本公开的一些实施例，所述支撑层包括层叠设置的介质层和隔离层，所述介质层设在所述基板本体上。

本公开实施例所提供的半导体结构的制作方法和半导体结构中，在形成第一接触孔之后，在第一接触孔的长边侧壁形成牺牲层，以在后续形成第二接触孔的过程中，使得对第二接触孔的任意侧边的刻蚀速率保持一致性，有效减少接触孔长边侧壁和短边侧壁刻蚀长度不一致的问题，保证形成的第二接触孔的质量，防止产生桥接缺陷，从而提高了半导体结构的性能和良率。

在阅读并理解了附图和详细描述后，可以明白其他方面。

附图说明

并入到说明书中并且构成说明书的一部分的附图示出了本公开的实施例，并且与描述一起用于解释本公开实施例的原理。在这些附图中，类似的附图标记用于表示类似的要素。下面描述中的附图是本公开的一些实施例，而不是全部实施例。对于本领域技术人员来讲，在不付出创造性劳动的前提下，可以根据这些附图获得其他的附图。

图1是根据一示例性实施例示出的半导体结构的制作方法的流程图。

图 2 是根据一示例性实施例示出的半导体结构的制作方法中形成支撑结构层的示意图。

图 3 是根据一示例性实施例示出的半导体结构的制作方法中残留有颗粒杂质的示意图。

图 4 是根据一示例性实施例示出的半导体结构的制作方法中形成第一通孔的示意图。

图 5 是根据一示例性实施例示出的半导体结构的制作方法中形成初始牺牲层的示意图。

图 6 是根据一示例性实施例示出的半导体结构的制作方法中于长边侧壁上形成牺牲层的示意图。

图 7 是根据一示例性实施例示出的半导体结构的制作方法中形成第二通孔的示意图。

图 8 是根据一示例性实施例示出的半导体结构的制作方法中形成接触通孔和支撑层的示意图。

附图标记：

- 10、接触通孔；11、第一接触孔；
- 12、第二接触孔；20、支撑结构层；
- 21、介质层；22、隔离层；
- 23、硬掩膜层；30、牺牲层；
- 31、初始牺牲层；100、半导体基板；
- 101、基板本体；111、长边侧壁；
- 112、短边侧壁；20a、支撑层；
- P、颗粒杂质。

具体实施方式

为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例中的附图，对公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。需要说明的是，在不冲突的情况下，本公开中的实施例及实施例中的特征可以相互任意组合。

随着半导体结构的先进制作工艺的推进，半导体结构中的器件（比如电容结构）的高度不断增加，使得接触结构的长度越来越长。其中，接触结构在形成之前，需要在半导体结构中形成接触孔，但此类接触孔在刻蚀过程中，产生的杂质易于在接触孔的短边侧壁堆积，导致对接触孔的短边侧壁的刻蚀速率小于对接触孔的长边侧壁的刻蚀速率，使得所形成的接触孔的横截面形状趋近于椭圆形。而后在接触孔内形成接触结构的过程中，同一接触结构可能会与相邻的金属层或者有源区之间搭接，由于接触结构由金属导电材料制成，因此，会在相邻的金属层或有源区之间产生桥接缺陷的问题，降低了半导体结构的性能和良率。

为了解决上述技术问题之一，本公开示例性的实施例提供了一种半导体结构的制作方法。下面结合图 1-图 8 对半导体结构的制作方法进行介绍。

本实施例对半导体结构不作限制，下面将以半导体结构为动态随机存储器（Dynamic Random Access Memory，简称 DRAM）为例进行介绍，但本实施例并不以此为限，本实施例中的半导体结构还可以为其他的结构。

如图1所示，本公开一示例性的实施例提供的一种半导体结构的制作方法，包括如下的步骤：

步骤 S100：提供具有第一接触孔的半导体基板，第一接触孔在预设截面的图形包括长边侧壁和短边侧壁。

步骤 S200：于长边侧壁上形成牺牲层。

步骤 S300：对第一接触孔进行处理，以在第一接触孔下方形成第二接触孔，第二接触孔与第一接触孔连通，其中，以平行于半导体基板的顶面的平面为横截面，第二接触孔的横截面面积小于第一接触孔的部分区域的横截面面积，部分区域为第一接触孔与第二接触孔相接位置之上的区域。

如图4和图8所示，其中，以平行于半导体基板100的顶面的平面为横截面，第一接触孔11在其深度方向上的任意横截面均可以理解为预设截面，也就是说，预设截面可以是第一接触孔11在沿第一方向X的相反方向，介于半导体基板100中预定高度范围内的任意横截面。本实施例中的描述以图中示出的方位为例，第一方向X为自半导体基板100的顶面至半导体基板100的底面的延伸方向。

参照图6并结合图4所示，其中，通过刻蚀工艺所形成的第一接触孔11的横截面形状包括椭圆，定义椭圆长轴两侧的侧壁为长边侧壁111，以椭圆短轴两侧的侧壁为短边侧壁112。

当第一接触孔11的长边侧壁111上无牺牲层30时，在后续刻蚀第二接触孔12(参考图7)的过程中，长边侧壁111的刻蚀速率会小于短边侧壁112的刻蚀速率，从而使得第一接触孔11的横截面形状的椭圆度增大，进而导致后续产生桥接缺陷，因此，为了保证后续第二接触孔12的各个侧壁的刻蚀速率保持一致，从而在长边侧壁111上形成牺牲层30。

待第二接触孔12形成之后，去除长边侧壁111上的牺牲层30。

本实施例中，将接触通孔(包括第一接触孔和第二接触孔)的形成通过两步刻蚀工艺完成，在第一接触孔形成之后，通过在长边侧壁上沉积牺牲层，以调整刻蚀窗口，通过调控刻蚀选择比，从而在后续形成第二接触孔的过程中，降低对第一接触孔的短边侧壁的刻蚀速率，使得对第二接触孔的任意侧边的刻蚀速率保持一致性，有效减少接触孔长边侧壁和短边侧壁刻蚀长度不一致的问题，保证形成的第二接触孔的质量，防止产生桥接缺陷，从而提高了半导体结构的性能和良率。

根据一个示例性实施例，本实施例是对上文中步骤S100的进一步说明。

如图2所示，在步骤S100中，提供具有第一接触孔11的半导体基板100可以采用以下方法：

提供半导体基板100，该半导体基板100包括基板本体101以及设在基板本体101上的支撑结构层20。

其中，基板本体101用于支撑设在其上的其他部件。基板本体101可以具有导电性，比如半导体结构的基底或者半导体结构中的任意金属层。其中，当基板本体101为基底时，基底可以由半导体材料制成，半导体材料可以为硅、锗、硅锗化合物以及硅碳化合物中的一种或多种。在一些实施例中，基底可以采用硅材料，且采用硅材料作为基底是为了方便本领域技术人员对后续形成方法的理解，并不构成限定，在实际应用过程中，可以根据需求选择合适的基底的材料。

当基板本体101为金属层时，基板本体101的材料包括钨、铜、铝和多晶硅中的至少一种，其中，金属层的层数可以为一层或层叠设置的多层。

需要说明的是，本公开提供的基板本体中的材料可以包括但不限于上述材料，半导

体基板可取材料在此不一一列举，本领域技术人员可根据实际情况进行选取。

基板本体 101 上设置的支撑结构层 20 可用于形成后续制作过程中的接触孔（本实施例中，接触孔包括第一接触孔和第二接触孔），形成接触孔后，环绕接触孔的支撑结构层 20 可以用于后续在相邻的接触孔之间形成其他半导体结构。其中，当基板本体 101 为基底时，可以在支撑结构层 20 中形成位线结构等半导体结构；而当基板本体 101 为金属层时，可以在支撑结构层 20 中形成金属线层等。

参照图 2 所示，在支撑结构层 20 形成的过程中，可以通过原子层沉积工艺、化学气相沉积工艺或物理气相沉积工艺在基板本体 101 上形成层叠设置的介质层 21、隔离层 22 和硬掩膜层 23，介质层 21 与基板本体 101 接触，隔离层 22 和硬掩膜层 23 依次设置在介质层 21 上。

其中，隔离层 22 的厚度与介质层 21 的厚度可以相同或者不同。在一个示例中，隔离层 22 的厚度大于介质层 21 的厚度。介质层 21 的材料可以包括但不限于氮化硅、氮氧化硅等。隔离层 22 的材料可以包括但不限于氧化物或氮化物，比如二氧化硅等，以保证支撑结构层 20 具有较佳的隔离功能。硬掩膜层 23 的材料可以包括但不限于碳、氧化硅、氮化钛或者氮化硅等，以提高后续形成第一接触孔 11 以及第二接触孔 12 的质量。介质层 21 和隔离层 22 可以为后续所形成的接触孔提供支撑，便于形成其他半导体结构，而硬掩膜层 23 可以在后续的半导体结构制程中去除。

最后，于支撑结构层 20 内形成第一接触孔 11，第一接触孔 11 的底端与基板本体 101 之间具有预设高度。该预设高度用于后续形成第二接触孔 12，其具体高度可以依据后续所要形成的接触结构的厚度进行灵活选择。其中，第二接触孔 12 的预设高度与第一接触孔 11 的高度相同或者不同，比如，第二接触孔 12 的预设高度大于第一接触孔 11 的高度，或者，第二接触孔 12 的预设高度小于或等于第一接触孔 11 的高度。

其中，参照图 3 和图 4 所示，在一些实施例中，可以通过刻蚀工艺在支撑结构层 20 内形成第一接触孔 11，且第一接触孔 11 的刻蚀终点可以位于隔离层 22 中。需要说明的是，沿第一方向 X，第一接触孔 11 的深度介于隔离层 22 厚度的三分之一至三分之二之间，在保证后续形成的接触结构的导电性能的同时，降低形成接触通孔 10 的工艺难度。

本实施例中，支撑结构层可以对第一接触孔的形成以及后续第二接触孔的形成过程进行支撑，用于保证第一接触孔和第二接触孔的形成尺寸，提高后续形成接触结构的形成质量。

参照图 6 所示，在支撑结构层 20 上形成的第一接触孔 11 在预设截面的图形包括长边侧壁 111 和短边侧壁 112。在本实施例中，以平行于半导体基板 100 的顶面的平面为横截面，第一接触孔 11 在其深度方向上的任意横截面均可以理解为预设截面，也就是说，预设截面可以是第一接触孔 11 在沿第一方向 X 的相反方向，介于隔离层 22 中预定高度范围内的任意横截面。

其中，通过刻蚀工艺所形成的第一接触孔 11 的横截面形状包括椭圆，定义椭圆长轴两侧的侧壁为长边侧壁 111，以椭圆短轴两侧的侧壁为短边侧壁 112。

如图 3 和图 6 所示，第一接触孔 11 是通过刻蚀工艺形成的，而在刻蚀工艺中，会在第一接触孔 11 的底面和侧壁上残存有氧化物等颗粒杂质 P，该颗粒杂质 P 会降低后续所形成的牺牲层 30 的纯度，从而降低后续牺牲层 30 的刻蚀质量。因此，在一些实施例中，该半导体结构的制作方法还包括以下步骤：

对第一接触孔 11 进行第一预清洁处理。其中，第一预清洁处理可以通过氩离子轰击第一接触孔 11 的底端和侧壁；或者，利用气体吹扫方式进行处理，比如利用氮气或氩气等对第一接触孔 11 进行吹扫，当然，该气体吹扫方式的实施例并不以此为限，第一预清

洁处理的气体也可以是其他惰性气体。

在本实施例中，通过第一预清洁处理将第一接触孔内的氧化物等颗粒杂质去除，减少颗粒杂质残留，避免残留颗粒杂质影响后续牺牲层的阻值，提高第一接触孔的清洁度、以及后续牺牲层的形成纯度和刻蚀质量，进而提高半导体结构的性能和良率。

根据一个示例性实施例，本实施例是对上文中步骤 S200 的进一步说明。

如图 5 和图 6 所示，于长边侧壁 111 上形成牺牲层 30。其中，在一些实施例中，牺牲层 30 的形成过程可以采用以下方法：

待对第一接触孔 11 进行第一预清洁处理之后，参照图 5 所示，利用原子层沉积工艺、化学气相沉积工艺或物理气相沉积工艺在第一接触孔 11 内形成初始牺牲层 31，该初始牺牲层 31 覆盖长边侧壁 111 和短边侧壁 112。

在一个示例中，初始牺牲层 31 利用原子层沉积工艺形成。其中，原子层沉积工艺具有沉积速率慢，沉积形成的膜层致密性高以及阶梯覆盖率好的特点。利用原子层沉积工艺形成的初始牺牲层 31 能够在厚度较薄的条件下均匀的沉积在第一接触孔 11 的长边侧壁 111 和短边侧壁 112 上，避免占据较大的空间，有利于后续实现其他结构的填充或形成，或者便于后续利用刻蚀工艺等均匀的去掉部分初始牺牲层 31，从而保证并提高半导体结构的性能和良率。

待初始牺牲层 31 形成之后，利用刻蚀工艺去除位于短边侧壁 112 上的初始牺牲层 31，被保留下来的初始牺牲层 31 形成牺牲层 30。牺牲层 30 的材料可以包括但不限于氮化硅、氮氧化硅等。

在一个示例中，可以通过湿法刻蚀工艺去除短边侧壁 112 上的初始牺牲层 31。需要说明的是，湿法刻蚀具有各向异性和较高的刻蚀选择比，因此在对第一接触孔 11 的各个侧壁进行刻蚀时，会优先对第一接触孔 11 的短边侧壁 112 上的初始牺牲层 31 进行刻蚀，而当短边侧壁 112 上的初始牺牲层 31 刻蚀完后，才会对长边侧壁 111 的初始牺牲层 31 进行刻蚀，因此，在具体的刻蚀过程中，只要将短边侧壁 112 上的初始牺牲层 31 刻蚀完成之后，即可结束该湿法刻蚀工艺，从而保证完全去除短边侧壁 112 上的初始牺牲层 31，保留长边侧壁 111 上的初始牺牲层 31，以便于后续形成第二接触孔 12 时，长边侧壁 111 上的初始牺牲层 31 具有一定的保护作用，从而使得对第一接触孔 11 各个边侧下方的支撑结构层 20 的刻蚀速率保持一致性，有效减少接触孔长边侧壁和短边侧壁刻蚀长度不一致的问题，保证第二接触孔 12 的刻蚀质量，防止产生桥接缺陷，进而提高半导体结构的性能和良率。

如图 2 至图 6 所示，在一些实施例中，介质层 21 的形成材料与牺牲层 30 的形成材料相同，比如介质层 21 和牺牲层 30 的材料均为氮化硅形成，从而简化工艺步骤，降低工艺制程成本。

根据一个示例性实施例，本实施例是对上文中步骤 S300 的进一步说明。

如图 7 所示，在一些实施例中，通过刻蚀工艺对第一接触孔 11 的底端进行刻蚀处理，以在第一接触孔 11 的下方形成第二接触孔 12。第二接触孔 12 与第一接触孔 11 连通，并且第二接触孔 12 的刻蚀终点位于基板本体 101 的顶面。以平行于半导体基板 100 的顶面的平面为横截面，第二接触孔 12 的横截面面积小于第一接触孔 11 的横截面面积。

需要说明的是，沿第一方向 X，除第一接触孔 11 与第二接触孔 12 的相接位置之外，第二接触孔 12 任意位置处的横截面面积均小于第一接触孔 11 任意位置处的横截面面积的最小值。在本实施例中，第一接触孔 11 和第二接触孔 12 形成接触通孔 10，该接触通孔 10 用于后续形成其他半导体结构比如接触结构等。其中，当接触通孔 10 内形成的半导体结构为接触结构时，该接触结构可以是电容接触结构，电容接触结构用于连接电容结构

与基板本体 101，并实现电容结构与基板本体 101 之间的电性连接；或者电容接触结构用于电连接电容结构和基板本体 101 中的任意金属层。沿第一方向 X，该接触通孔所形成的接触结构呈上大下小结构，以便于后续所形成的接触结构与电容结构等进行良好的对准，提高后续对准制程中的精度，保证半导体结构的性能和良率。

待第二接触孔 12 形成之后，对第二接触孔 12 进行第二预清洁处理，去除第二接触孔 12 刻蚀过程中残留的颗粒杂质 P 等，减少颗粒杂质残留，保证第二接触孔 12 的清洁度，从而提高后续所形成的接触结构或其他半导体结构部件的纯度。

参照图 6-8 所示，在一些实施例中，第二接触孔 12 的第二预清洁处理过程包括以下步骤：

利用干法去胶工艺去除支撑结构层 20 中的硬掩膜层 23。其中，在干法去胶工艺中，通过去胶气体比如氧气在真空反应系统中生成等离子体，通过调节真空反应系统的功率、去胶气体的流量等工艺参数，得到不同的去胶速率，从而快速的去除硬掩膜层 23。该干法去胶工艺的操作简单，去胶效率高，去胶之后的隔离层 22 的表面干净光洁、无划痕，成本低且环保。

在去除硬掩膜层 23 之后，通过刻蚀工艺，比如湿法刻蚀工艺去除位于第一接触孔 11 的长边侧壁 111 上剩余的牺牲层 30。

待牺牲层 30 去除之后，第一接触孔 11 和第二接触孔 12 形成接触通孔 10。对第一接触孔 11 和第二接触孔 12 的侧壁和底部进行清洁处理。其中，清洁处理可以通过氩离子轰击第二接触孔 12 的侧壁和底部、以及轰击第一接触孔 11 的侧壁；或者，利用气体吹扫的方式进行处理，比如利用氮气或氩气对第一接触孔 11 和第二接触孔 12 进行吹扫，吹扫气体也可以是其他惰性气体。

在本实施例中，利用干法去胶工艺去除硬掩膜层，利用湿法刻蚀工艺去除剩余的牺牲层，而后再对接触通孔进行清洁处理，有效去除接触通孔内的颗粒杂质，减小颗粒杂质的影响，提高后续形成接触结构（比如电容接触）或其他半导体结构部件的纯度，从而提高半导体结构的性能和良率。

如图 8 所示，本公开一示例性的实施例提供了一种半导体结构。该半导体结构包括半导体基板 100。

其中，半导体基板 100 包括基板本体 101 以及设在基板本体 101 上的支撑层 20a，其中，支撑层 20a 内具有第一接触孔 11。结合图 6，第一接触孔 11 在预设截面的图形包括长边侧壁 111 和短边侧壁 112。在本实施例中，以平行于基板本体 101 的顶面的平面为横截面，第一接触孔 11 在其深度方向上的任意横截面均可以理解为预设截面，也就是说，预设截面可以是第一接触孔 11 在沿第一方向 X 的相反方向，介于支撑层 20a 中预定高度范围内的任意横截面。

在第一接触孔 11 的下方设置有第二接触孔 12。第二接触孔 12 的一端与第一接触孔 11 连通，第二接触孔 12 的另一端暴露基板本体 101 的顶面。其中，以平行于半导体基板 100 的顶面的平面为横截面，第二接触孔 12 的横截面面积小于第一接触孔 11 的部分区域的横截面面积，部分区域为第一接触孔 11 与第二接触孔 12 相接位置之上的区域。

在本实施例中，第一接触孔和第二接触孔形成接触通孔，其中，除了第一接触孔与第二接触孔的相接位置外，第一接触孔的横截面面积大于第二接触孔的横截面面积，该接触通孔用于后续形成其他半导体结构比如接触结构等，使得后续所形成的接触结构呈上大下小结构，以便于后续所形成的接触结构与电容结构等进行良好的对准，提高后续对准制程中的精度，保证半导体结构的性能和良率。

如图 8 所示，在一些实施例中，以平行于半导体基板 100 的前侧面的平面为纵截面，

第一接触孔 11 的纵截面形状包括倒梯形。即，沿第一方向 X 的延伸方向，第一接触孔 11 的孔径为渐缩式结构，以便于后续在第一接触孔 11 内所形成的部分接触结构的顶面大于该接触结构的底面，从而降低后续半导体结构自对准制程工艺中的对准难度，提高半导体结构的性能和良率，以及提高半导体结构的产能。

同样，以平行于半导体基板 100 的前侧面的平面为纵截面，第二接触孔 12 的纵截面形状包括方形，以保证第二接触孔 12 的形成质量，从而提高后续位于第二接触孔 12 中的接触结构的形成质量。

如图 8 所示，在一些实施例中，第二接触孔 12 的孔径与第一接触孔 11 的孔径的最小值相同，在降低接触通孔 10 的制作工艺难度的同时，提高接触通孔 10 的形成质量。

如图 8 所示，在一些实施例中，基板本体 101 包括半导体基底。其中，半导体基底可以由半导体材料制成，半导体材料可以为硅、锗、硅锗化合物以及硅碳化合物中的一种或多种。在一些实施例中，基底可以采用硅材料，且采用硅材料作为基底是为了方便本领域技术人员对后续形成方法的理解，并不构成限定，在实际应用过程中，可以根据需求选择合适的基底的材料。当基板本体 101 为半导体基底时，可以在支撑层 20a 中形成位线结构等半导体结构。

基板本体 101 为金属层时，基板本体 101 的材料包括钨、铜、铝和多晶硅中的至少一种，其中，金属层的层数可以为一层或层叠设置的多层。当基板本体 101 为金属层时，可以在支撑层 20a 中形成金属线层等。

需要说明的是，本公开提供的基板本体中的材料可以包括但不限于上述材料，半导体基板可取材料在此不一一列举，本领域技术人员可根据实际情况进行选取。

如图 8 所示，在一些实施例中，支撑层 20a 包括层叠设置的介质层 21 和隔离层 22，介质层 21 设置基板本体 101 上。其中，沿第一方向 X 的延伸方向，第一接触孔 11 的深度可以介于支撑层 20a 厚度的三分之一至三分之二之间，或者，第一接触孔 11 的深度可以介于隔离层 22 厚度的三分之一至三分之二之间，从而在降低后续半导体结构自对准制程工艺难度的同时，有效保证后续所形成的接触结构的导电性。

本说明书中各实施例或实施方式采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似部分相互参见即可。

在本说明书的描述中，参考术语“实施例”、“示例性的实施例”、“一些实施方式”、“示意性实施方式”、“示例”等的描述意指结合实施方式或示例描述的具体特征、结构、材料或者特点包含于本公开的至少一个实施方式或示例中。

在本说明书中，对上述术语的示意性表述不一定指的是相同的实施方式或示例。而且，描述的具体特征、结构、材料或者特点可以在任何的一个或多个实施方式或示例中以合适的方式结合。

在本公开的描述中，需要说明的是，术语“中心”、“上”、“下”、“左”、“右”、“竖直”、“水平”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本公开和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。

可以理解的是，本公开所使用的术语“第一”、“第二”等可在本公开中用于描述各种结构，但这些结构不受这些术语的限制。这些术语仅用于将第一个结构与另一个结构区分。

在一个或多个附图中，相同的元件采用类似的附图标记来表示。为了清楚起见，附图中的多个部分没有按比例绘制。此外，可能未示出某些公知的部分。为了简明起见，可以在一幅图中描述经过数个步骤后获得的结构。在下文中描述了本公开的许多特定的

细节，例如器件的结构、材料、尺寸、处理工艺和技术，以便更清楚地理解本公开。但正如本领域技术人员能够理解的那样，可以不按照这些特定的细节来实现本公开。

最后应说明的是：以上各实施例仅用以说明本公开的技术方案，而非对其限制；尽管参照前述各实施例对本公开进行了详细的说明，本领域技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本公开各实施例技术方案的范围。

工业实用性

本公开实施例所提供的半导体结构的制作方法，及半导体结构中，通过在第一接触孔的长边侧壁上形成牺牲层，有效减少第二接触孔形成过程中长边侧壁和短边侧壁刻蚀长度不一致的问题，保证形成的第二接触孔的质量，防止产生桥接缺陷，提高了导体结构的性能和良率。

权利要求

- 1、一种半导体结构的制作方法，包括：
提供具有第一接触孔的半导体基板，所述第一接触孔在预设截面的图形包括长边侧壁和短边侧壁；
于所述长边侧壁上形成牺牲层；
对所述第一接触孔进行处理，以在所述第一接触孔下方形成第二接触孔，所述第二接触孔与所述第一接触孔连通，其中，以平行于所述半导体基板的顶面的平面为横截面，所述第二接触孔的横截面面积小于所述第一接触孔的部分区域的横截面面积，所述部分区域为所述第一接触孔与所述第二接触孔相接位置之上的区域。
- 2、根据权利要求 1 所述的半导体结构的制作方法，其中，于所述长边侧壁上形成牺牲层，包括：
于所述第一接触孔内形成初始牺牲层，所述初始牺牲层覆盖所述长边侧壁和所述短边侧壁；
去除位于所述短边侧壁上的所述初始牺牲层，被保留下来的所述初始牺牲层形成牺牲层。
- 3、根据权利要求 2 所述的半导体结构的制作方法，其中，所述半导体结构的制作方法还包括：
对所述第一接触孔进行第一预清洁处理。
- 4、根据权利要求 2 所述的半导体结构的制作方法，其中，去除位于所述短边侧壁上的所述初始牺牲层，包括：
利用湿法刻蚀工艺去除位于所述短边侧壁上的所述初始牺牲层。
- 5、根据权利要求 1 所述的半导体结构的制作方法，其中，对所述第一接触孔进行处理，包括：
通过刻蚀工艺对所述第一接触孔的底端进行刻蚀处理。
- 6、根据权利要求 1-5 任一项所述的半导体结构的制作方法，其中，提供具有第一接触孔的半导体基板，所述第一接触孔在预设截面的图形包括长边侧壁和短边侧壁，包括：
提供半导体基板，所述半导体基板包括基板本体以及设在所述基板本体上的支撑结构层；
于所述支撑结构层内形成所述第一接触孔，所述第一接触孔的底端与所述半导体基板的顶面之间具有预设高度。
- 7、根据权利要求 6 所述的半导体结构的制作方法，其中，提供半导体基板，所述半导体基板包括基板本体以及设在所述基板本体上的支撑结构层，包括：
于所述基板本体上形成层叠设置的介质层、隔离层和硬掩膜层。
- 8、根据权利要求 7 所述的半导体结构的制作方法，其中，所述介质层的形成材料与所述牺牲层的形成材料相同。
- 9、根据权利要求 7 所述的半导体结构的制作方法，其中，所述半导体结构的制作方法还包括：
对所述第二接触孔进行第二预清洁处理。
- 10、根据权利要求 9 所述的半导体结构的制作方法，其中，对所述第二接触孔进行第二预清洁处理，包括：

去除所述硬掩膜层；

去除剩余所述牺牲层；

对所述第一接触孔的侧壁、所述第二接触孔的侧壁和底部进行清洁处理，其中，所述第一接触孔和所述第二接触孔形成接触通孔。

11、一种半导体结构，包括：

半导体基板，所述半导体基板包括基板本体以及设在所述基板本体上的支撑层，其中，所述支撑层内具有第一接触孔，所述第一接触孔在预设截面的图形包括长边侧壁和短边侧壁；

第二接触孔，位于所述第一接触孔下方，所述第二接触孔的一端与所述第一接触孔连通，所述第二接触孔的另一端暴露所述基板本体的顶面，其中，以平行于所述基板本体的顶面的平面为横截面，所述第二接触孔的横截面面积小于所述第一接触孔的部分区域的横截面面积，所述部分区域为第一接触孔与所述第二接触孔相接位置之上的区域。

12、根据权利要求 11 所述的半导体结构，其中，所述第一接触孔的纵截面形状包括倒梯形；

所述第二接触孔的纵截面形状包括方形。

13、根据权利要求 12 所述的半导体结构，其中，所述第二接触孔的孔径与所述第一接触孔的孔径的最小值相同。

14、根据权利要求 11 所述的半导体结构，其中，所述基板本体包括半导体基底；或者，

所述基板本体包括金属层。

15、根据权利要求 14 所述的半导体结构，其中，所述支撑层包括层叠设置的介质层和隔离层，所述介质层设在所述基板本体上。

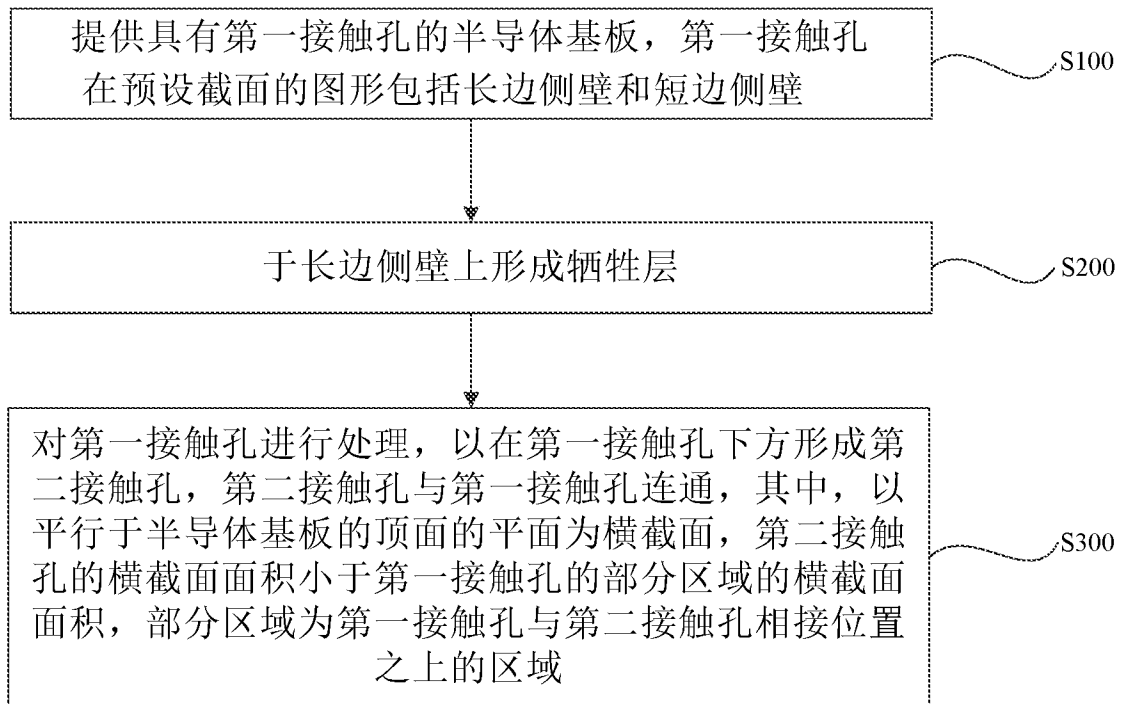


图 1

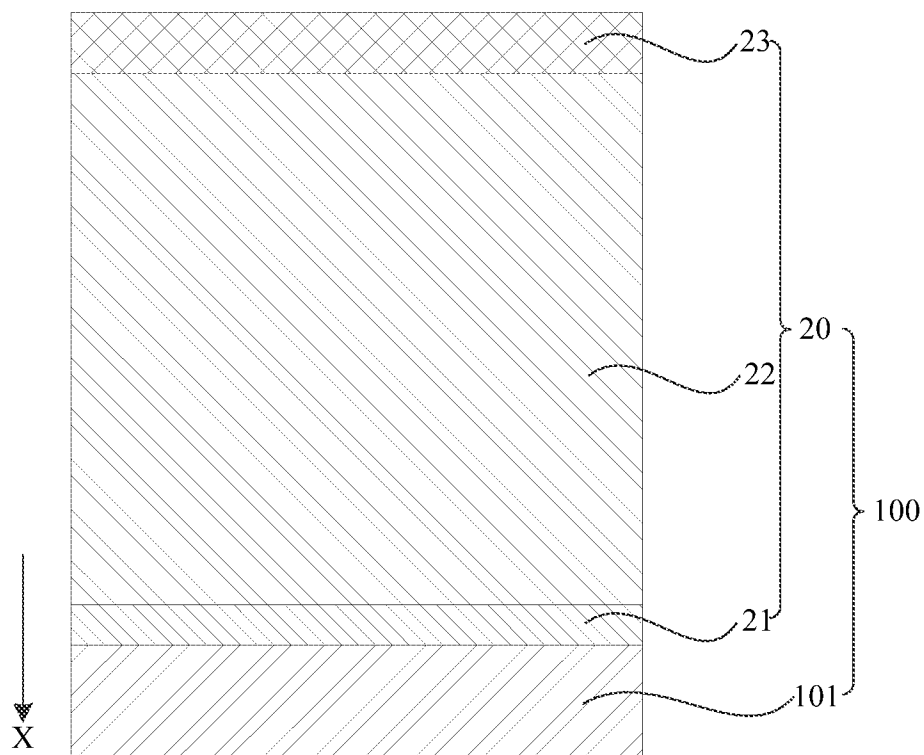


图 2

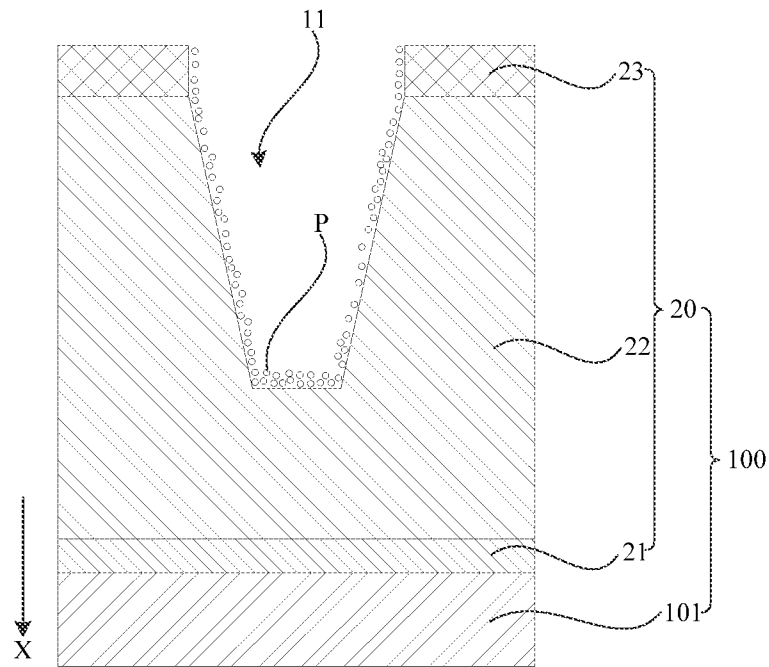


图 3

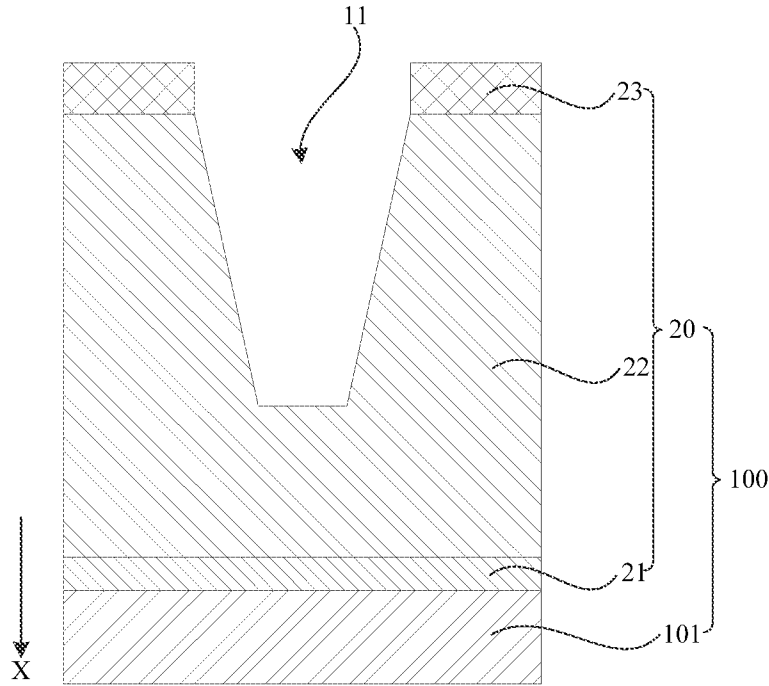


图 4

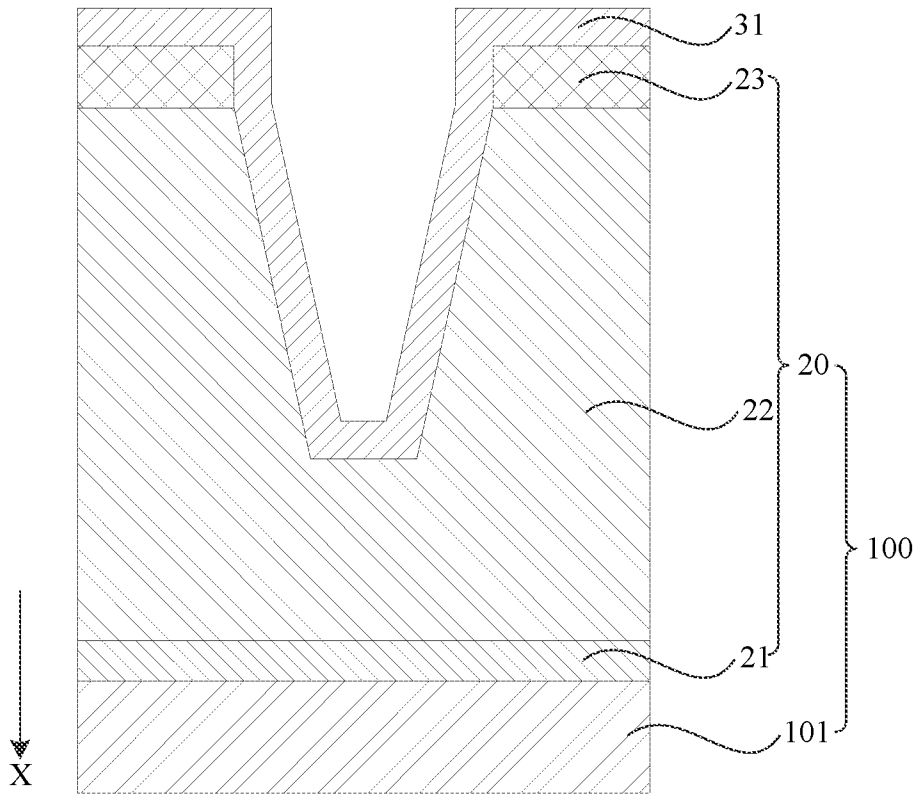


图 5

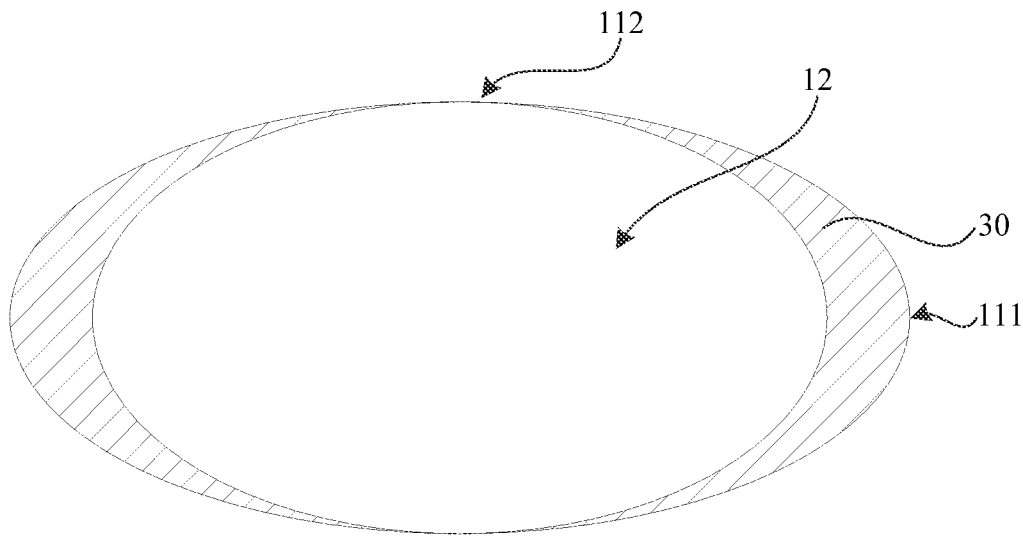


图 6

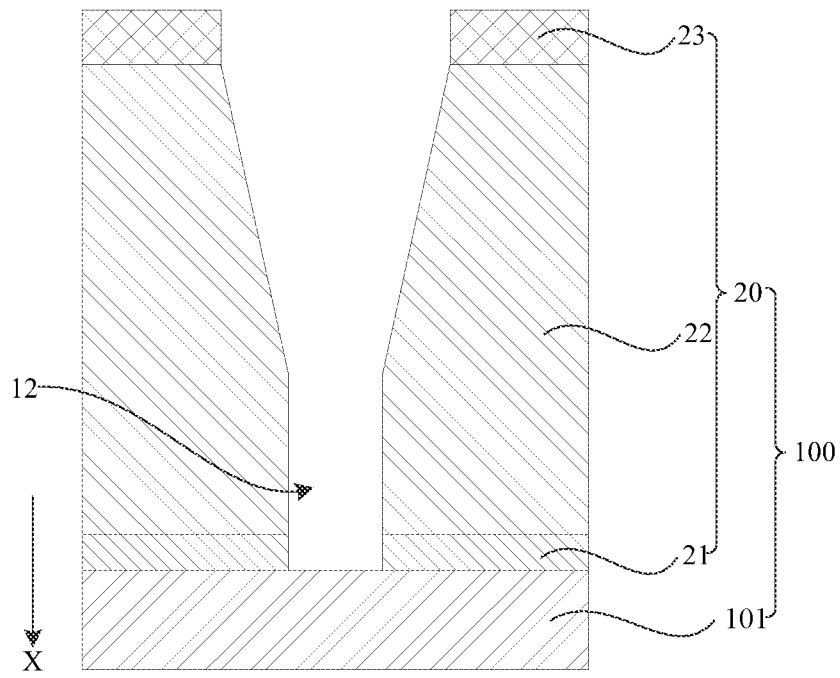


图 7

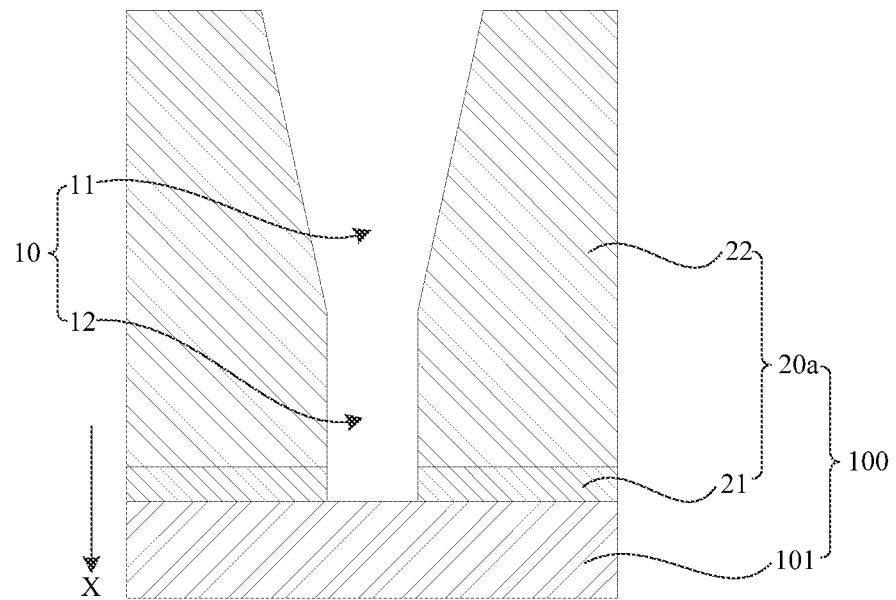


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/094659

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/768(2006.01)i; H01L 23/538(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; WOTXT; EPTXT: 孔, 开口, 椭圆, 蚀刻, 刻蚀, 第一, 第二, 牺牲, 钝化, 保护, hole?, via?, open+, oval+, etch+, first, second, sacrific+, passivat+, protect+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2007123031 A1 (ELPIDA MEMORY INC.) 31 May 2007 (2007-05-31) description, paragraphs [0016]-[0019], and figure 1	1, 5-15
A	US 2007123031 A1 (ELPIDA MEMORY INC.) 31 May 2007 (2007-05-31) description, paragraphs [0016]-[0019], and figure 1	2-4
Y	US 2015357410 A1 (TOSHIBA K. K.) 10 December 2015 (2015-12-10) description, paragraphs [0024]-[0033], and figures 1A-8B	1, 5-15
A	US 2015357410 A1 (TOSHIBA K. K.) 10 December 2015 (2015-12-10) description, paragraphs [0024]-[0033], and figures 1A-8B	2-4
Y	CN 101459074 A (SEMICONDUCTOR MANUFACTURING INTERNATIONAL (SHANGHAI) CO., LTD.) 17 June 2009 (2009-06-17) description, page 8, line 2 to page 12, line 6, and figures 7-12	11-15
A	CN 101459074 A (SEMICONDUCTOR MANUFACTURING INTERNATIONAL (SHANGHAI) CO., LTD.) 17 June 2009 (2009-06-17) description, page 8, line 2 to page 12, line 6, and figures 7-12	1-10
A	CN 103972158 A (SAMSUNG ELECTRONICS CO., LTD.) 06 August 2014 (2014-08-06) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

11 November 2022

Date of mailing of the international search report

18 January 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/094659

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2007123031	A1	31 May 2007	JP	2007180493	A	12 July 2007
				US	7595236	B2	29 September 2009
US	2015357410	A1	10 December 2015	JP	2015233082	A	24 December 2015
CN	101459074	A	17 June 2009	CN	101459074	B	12 January 2011
CN	103972158	A	06 August 2014	CN	108336022	A	27 July 2018
				KR	20140096874	A	06 August 2014
				US	2014210087	A1	31 July 2014
				CN	103972158	B	13 April 2018
				US	9941206	B2	10 April 2018
				KR	102057067	B1	18 December 2019

国际检索报告

国际申请号

PCT/CN2022/094659

A. 主题的分类 H01L 21/768(2006.01)i; H01L 23/538(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT;CNKI;VEN;USTXT;WOTXT;EPTXT; 孔, 开口, 椭圆, 蚀刻, 刻蚀, 第一, 第二, 牺牲, 钝化, 保护, hole?, via?, open+, oval+, etch+, first, second, sacrific+, passivat+, protect+				
C. 相关文件				
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求		
Y	US 2007123031 A1 (ELPIDA MEMORY INC) 2007年5月31日 (2007 - 05 - 31) 说明书第[0016]-[0019]段, 附图1	1、5-15		
A	US 2007123031 A1 (ELPIDA MEMORY INC) 2007年5月31日 (2007 - 05 - 31) 说明书第[0016]-[0019]段, 附图1	2-4		
Y	US 2015357410 A1 (TOSHIBA KK) 2015年12月10日 (2015 - 12 - 10) 说明书第[0024]-[0033]段, 附图1A-8B	1、5-15		
A	US 2015357410 A1 (TOSHIBA KK) 2015年12月10日 (2015 - 12 - 10) 说明书第[0024]-[0033]段, 附图1A-8B	2-4		
Y	CN 101459074 A (中芯国际集成电路制造上海有限公司) 2009年6月17日 (2009 - 06 - 17) 说明书第8页第2行-第12页第6行, 附图7-12	11-15		
A	CN 101459074 A (中芯国际集成电路制造上海有限公司) 2009年6月17日 (2009 - 06 - 17) 说明书第8页第2行-第12页第6行, 附图7-12	1-10		
A	CN 103972158 A (三星电子株式会社) 2014年8月6日 (2014 - 08 - 06) 全文	1-15		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。				
<table><tr><td>* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件</td><td>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件</td></tr></table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件			
国际检索实际完成的日期 2022年11月11日		国际检索报告邮寄日期 2023年1月18日		
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 孙丽 电话号码 (86-512) 88995647		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/094659

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2007123031	A1	2007年5月31日	JP	2007180493	A	2007年7月12日
				US	7595236	B2	2009年9月29日
US	2015357410	A1	2015年12月10日	JP	2015233082	A	2015年12月24日
CN	101459074	A	2009年6月17日	CN	101459074	B	2011年1月12日
CN	103972158	A	2014年8月6日	CN	108336022	A	2018年7月27日
				KR	20140096874	A	2014年8月6日
				US	2014210087	A1	2014年7月31日
				CN	103972158	B	2018年4月13日
				US	9941206	B2	2018年4月10日
				KR	102057067	B1	2019年12月18日