

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 10 月 24 日(24.10.2013)



(10) 国際公開番号

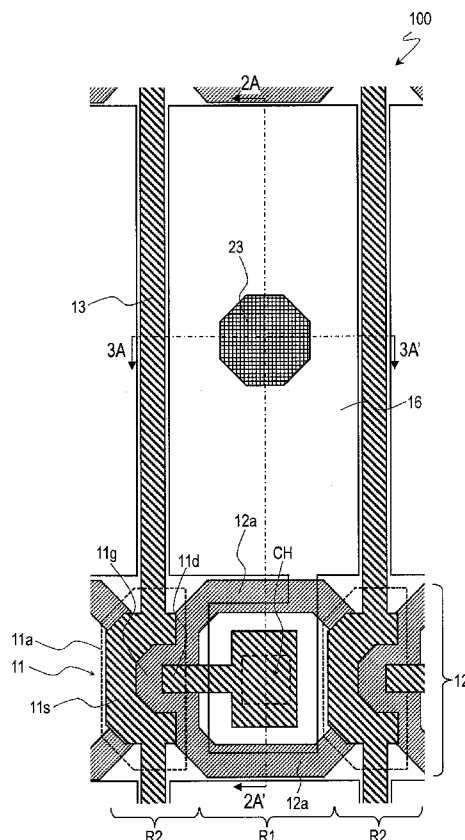
WO 2013/157336 A1

- (51) 国際特許分類:
G02F 1/1368 (2006.01) G09F 9/30 (2006.01)
- (21) 国際出願番号: PCT/JP2013/057356
- (22) 国際出願日: 2013 年 3 月 15 日(15.03.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-094328 2012 年 4 月 18 日(18.04.2012) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 古川 智朗(FURUKAWA Tomoo). 前野 訓子(MAENO Kuniko). 森永 潤一(MORINAGA Junichi). 富永 真克(TOMINAGA Masakatsu). 小川 勝也(OGAWA Katsuya).
- (74) 代理人: 奥田 誠司(OKUDA Seiji); 〒5410041 大阪府大阪市中央区北浜一丁目 8 番 1 6 号 大阪証券取引所ビル 1 0 階 奥田国際特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,

[続葉有]

(54) Title: ACTIVE MATRIX SUBSTRATE AND LIQUID-CRYSTAL DISPLAY DEVICE

(54) 発明の名称: アクティブマトリクス基板および液晶表示装置



(57) Abstract: Provided is a TFT substrate (10) comprising: a substrate (10a); a TFT (11) that is supported by the substrate; a scanning wiring line (12); a signal wiring line (13); a first interlayer insulating layer (15) provided so as to cover the TFT; a pixel electrode (16) that is electrically connected to a drain electrode (11d) of the TFT; and a transparent auxiliary capacitance electrode (17) provided so as to overlap with at least a portion of the pixel electrode. A contact hole (CH) for electrically connecting the pixel electrode to the drain electrode is formed at least in the first interlayer insulating layer. The scanning wiring line has a first region (R1) that branches into two branched wiring lines (12a). The contact hole is arranged between the two branched wiring lines.

(57) 要約: TFT 基板 (10) は、基板 (10a) と、基板に支持された TFT (11) と、走査配線 (12) と、信号配線 (13) と、TFT を覆うように設けられた第 1 層間絶縁層 (15) と、TFT のドレイン電極 (11d) に電氣的に接続された画素電極 (16) と、画素電極の少なくとも一部に重なるように設けられた透明補助容量電極 (17) とを備える。少なくとも第 1 層間絶縁層には、ドレイン電極に画素電極を電氣的に接続するためのコンタクトホール (CH) が形成されている。走査配線は、2 本の分岐配線 (12a) に分岐した第 1 領域 (R1) を有する。コンタクトホールは、2 本の分岐配線の間に配置されている。

WO 2013/157336 A1



GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：アクティブマトリクス基板および液晶表示装置

技術分野

[0001] 本発明は、アクティブマトリクス基板に関し、特に、薄膜トランジスタと、薄膜トランジスタに電氣的に接続された画素電極とを備えるアクティブマトリクス基板に関する。また、本発明は、そのようなアクティブマトリクス基板を備える液晶表示装置にも関する。

背景技術

[0002] 液晶表示装置は、薄型で低消費電力であるという特徴を有し、様々な分野に広く用いられている。特に、アクティブマトリクス型の液晶表示装置は、高いコントラスト比および優れた応答特性を有し、高性能であるので、テレビやモニタ、ノートパソコンに用いられており、近年その市場規模が拡大している。

[0003] アクティブマトリクス型の液晶表示装置は、一般に、画素ごとにスイッチング素子として薄膜トランジスタ（ＴＦＴ）が形成されたアクティブマトリクス基板（「ＴＦＴ基板」と呼ばれることもある）と、カラーフィルタなどが形成された対向基板（「カラーフィルタ基板」と呼ばれることもある）と、アクティブマトリクス基板および対向基板の間に設けられた液晶層とを備えている。ＴＦＴに電氣的に接続された画素電極と、共通電極との電位差に応じた電界が液晶層に印加され、この電界によって液晶層中の液晶分子の配向状態が変化することにより、各画素の光透過率を制御して表示を行うことができる。

[0004] 最近では、液晶表示装置の高精細化が進んでいるが、高精細な液晶表示装置においては、高いパネル開口率を得ることが困難である。精細度が高くなるほど、配線やＴＦＴ、コンタクトホール近傍の遮光領域など、表示に寄与しない領域（つまり開口率を低下させる領域）が増加するためである。

[0005] また、液晶表示装置では、画素ごとに、液晶容量に電氣的に並列に接続さ

れた補助容量が設けられる。TN (Twisted Nematic) モードやVA (Vertical Alignment) モードの液晶表示装置では、補助容量を構成する一对の電極の少なくとも一方が遮光性の材料から形成されていることが一般的である。例えば、補助容量に含まれる電極は、補助容量配線から延設された電極（あるいは補助容量配線の一部）であったり、TFTのドレイン電極から延設された電極であったりする。そのため、TNモードやVAモードの液晶表示装置では、補助容量も開口率を低下させる要因となる。

[0006] これに対し、一部の表示モードでは、補助容量が開口率の低下の要因とならない。例えば、横電界モードの一種であるFFS (Fringe Field Switching) モードでは、一般的には、特許文献1に開示されているように、TFTを覆う層間絶縁層上に共通電極が設けられ、複数のスリットが形成された画素電極が、共通電極を覆う誘電体層上に設けられる。共通電極および画素電極は、いずれも透明な導電材料から形成されており、共通電極と、誘電体層を介して共通電極に重なる画素電極と、これらの間に位置する誘電体層とによって、補助容量が構成される。そのため、FFSモードでは、補助容量は開口率を低下させない。なお、特許文献2に開示されているように、FFSモードにおいて、TFTを覆う層間絶縁層上に画素電極が設けられ、複数のスリットが形成された共通電極が、画素電極を覆う誘電体層上に設けられる構成も知られている。この構成においても、補助容量は開口率を低下させない。

[0007] そこで、他の表示モードにおいても、特許文献3および4に開示されているように、アクティブマトリクス基板に透明な補助容量電極を設け、透明な補助容量電極と、画素電極と、これらの間に位置する誘電体層（層間絶縁層）とによって透明な補助容量を構成することが考えられる。

先行技術文献

特許文献

[0008] 特許文献1：特開2002-182230号公報

特許文献2：特開2011-53443号公報

特許文献3：特開2001-33818号公報

特許文献4：特開2010-91904号公報

発明の概要

発明が解決しようとする課題

[0009] しかしながら、精細度のさらなる向上が要求されている現在、以下の理由から、補助容量を透明にするだけでは十分に高い開口率を得ることが困難になってきている。

[0010] 一般に、精細度が高くなるほど、配線抵抗やパネル負荷が大きくなるので、配線の信号遅延が大きくなる。信号遅延を小さくするためには、配線抵抗を小さくする必要がある。配線抵抗を小さくするためには、配線を厚膜化するか、あるいは、配線幅を大きくすればよい。しかしながら、配線を厚膜化すると、その上層に形成される段差が大きくなるので、厚膜化された配線の上方に設けられる別の配線が段差によって断線しやすくなる。そのため、配線を厚膜化することは好ましくない。開口率を犠牲にしても配線幅を大きくせざるを得ない。また、コンタクトホール近傍では、液晶分子の配向が段差によって乱され、その乱れが光漏れの原因となる。そのため、コンタクトホール近傍の遮光領域は、精細度に関わらず一定の面積を確保する必要がある。これらの理由から、高精細な液晶表示装置において、十分に高い開口率を確保することは困難である。

[0011] 本発明は、上記問題に鑑みてなされたものであり、その目的は、精細度が高くても十分に高い開口率を実現し得る液晶表示装置およびそのような液晶表示装置に好適に用いられるアクティブマトリクス基板を提供することにある。

課題を解決するための手段

[0012] 本発明による実施形態のアクティブマトリクス基板は、基板と、前記基板に支持され、半導体層、ゲート電極、ソース電極およびドレイン電極を有する薄膜トランジスタと、前記薄膜トランジスタの前記ゲート電極に電氣的に接続された走査配線と、前記薄膜トランジスタの前記ソース電極に電氣的に

接続された信号配線と、前記薄膜トランジスタを覆うように設けられた第1層間絶縁層と、前記薄膜トランジスタの前記ドレイン電極に電氣的に接続された画素電極と、透明な導電材料から形成され、前記基板の法線方向から見たときに前記画素電極の少なくとも一部に重なるように設けられた透明補助容量電極と、を備え、少なくとも前記第1層間絶縁層には、前記ドレイン電極に前記画素電極を電氣的に接続するためのコンタクトホールが形成されており、前記走査配線は、2本の分岐配線に分岐した第1領域を有し、前記コンタクトホールは、前記2本の分岐配線の間に配置されている。

[0013] ある実施形態において、前記走査配線は、その延びる方向に沿って、前記第1領域と、前記2本の分岐配線に分岐していない第2領域とを交互に有し、前記薄膜トランジスタは、その少なくとも一部が前記走査配線の前記第2領域に重なるように配置されている。

[0014] ある実施形態において、前記透明補助容量電極は、前記第1層間絶縁層上に設けられており、前記アクティブマトリクス基板は、前記透明補助容量電極を覆うように設けられた第2層間絶縁層をさらに備え、前記画素電極は、前記第2層間絶縁層上に設けられており、前記コンタクトホールは、前記第1層間絶縁層および前記第2層間絶縁層の両方にわたって形成されている。

[0015] ある実施形態において、前記画素電極と、前記透明補助容量電極と、前記画素電極および前記透明補助容量電極の間に位置する前記第2層間絶縁層とによって補助容量が構成されている。

[0016] ある実施形態において、前記ゲート電極を覆うように設けられたゲート絶縁層をさらに備え、前記透明補助容量電極は、前記ゲート絶縁層の下に設けられており、前記画素電極は、前記第1層間絶縁層上に設けられている。

[0017] ある実施形態において、前記画素電極と、前記透明補助容量電極と、前記画素電極および前記透明補助容量電極の間に位置する前記ゲート絶縁層および前記第1層間絶縁層とによって補助容量が構成されている。

[0018] ある実施形態において、前記画素電極は、前記第1層間絶縁層上に設けられており、前記アクティブマトリクス基板は、前記画素電極を覆うように設

けられた第2層間絶縁層をさらに備え、前記透明補助容量電極は、前記第2層間絶縁層上に設けられている。

[0019] ある実施形態において、前記画素電極と、前記透明補助容量電極と、前記画素電極および前記透明補助容量電極の間に位置する前記第2層間絶縁層とによって補助容量が構成されている。

[0020] 本発明による実施形態の液晶表示装置は、上記構成を有するアクティブマトリクス基板と、前記アクティブマトリクス基板に対向するように配置された対向基板と、前記アクティブマトリクス基板および前記対向基板の間に設けられた液晶層と、を備える。

[0021] 本発明による実施形態の液晶表示装置は、上記構成を有するアクティブマトリクス基板と、前記アクティブマトリクス基板に対向するように配置された対向基板と、前記アクティブマトリクス基板および前記対向基板の間に設けられた液晶層と、を備え、横電界モードで表示を行う。

[0022] ある実施形態において、前記透明補助容量電極は、共通電極として機能し、前記画素電極または前記透明補助容量電極は、複数のスリットを有する。

[0023] 本発明による実施形態の液晶表示装置は、上記構成を有するアクティブマトリクス基板と、前記アクティブマトリクス基板に対向するように配置された対向基板と、前記アクティブマトリクス基板および前記対向基板の間に設けられた液晶層と、を備え、垂直配向モードで表示を行う。

[0024] ある実施形態において、前記対向基板は、少なくとも前記コンタクトホールに重なる遮光層を有する。

発明の効果

[0025] 本発明の実施形態によると、精細度が高くても十分に高い開口率を実現し得る液晶表示装置およびそのような液晶表示装置に好適に用いられるアクティブマトリクス基板が提供される。

図面の簡単な説明

[0026] [図1]本発明の実施形態1における液晶表示装置100を模式的に示す図であり、液晶表示装置100の1つの画素に対応した領域を示す平面図である。

[図2]本発明の実施形態1における液晶表示装置100を模式的に示す図であり、図1中の2A-2A'線に沿った断面図である。

[図3]本発明の実施形態1における液晶表示装置100を模式的に示す図であり、図1中の3A-3A'線に沿った断面図である。

[図4]比較例1の液晶表示装置500を模式的に示す図であり、液晶表示装置500の1つの画素に対応した領域を示す平面図である。

[図5]比較例2の液晶表示装置600を模式的に示す図であり、液晶表示装置600の1つの画素に対応した領域を示す平面図である。

[図6](a)、(b)および(c)は、実施形態1の液晶表示装置100と、比較例1および2の液晶表示装置500および600について、遮光層によって遮光される領域SRを示す図である。

[図7]本発明の実施形態1における他の液晶表示装置100Aを模式的に示す図であり、液晶表示装置100についての図2に対応する断面図である。

[図8]本発明の実施形態1における他の液晶表示装置100Aを模式的に示す図であり、液晶表示装置100についての図3に対応する断面図である。

[図9]本発明の実施形態2における液晶表示装置200を模式的に示す図であり、液晶表示装置200の1つの画素に対応した領域を示す平面図である。

[図10]本発明の実施形態2における液晶表示装置200を模式的に示す図であり、図9中の10A-10A'線に沿った断面図である。

[図11]本発明の実施形態2における液晶表示装置200を模式的に示す図であり、図9中の11A-11A'線に沿った断面図である。

[図12]比較例3の液晶表示装置700を模式的に示す図であり、液晶表示装置700の1つの画素に対応した領域を示す平面図である。

[図13](a)および(b)は、実施形態2の液晶表示装置200と、比較例3の液晶表示装置700について、遮光層によって遮光される領域SRを示す図である。

[図14]本発明の実施形態2における他の液晶表示装置200Aを模式的に示す図であり、液晶表示装置200についての図10に対応する断面図である。

。

[図15]本発明の実施形態2における他の液晶表示装置200Aを模式的に示す図であり、液晶表示装置200についての図11に対応する断面図である。

。

[図16]本発明の実施形態3における液晶表示装置300を模式的に示す図であり、液晶表示装置300の1つの画素に対応した領域を示す平面図である。

。

[図17]本発明の実施形態3における液晶表示装置300を模式的に示す図であり、図16中の17A-17A'線に沿った断面図である。

[図18]本発明の実施形態3における液晶表示装置300を模式的に示す図であり、図16中の18A-18A'線に沿った断面図である。

[図19]比較例4の液晶表示装置800を模式的に示す図であり、液晶表示装置800の1つの画素に対応した領域を示す平面図である。

[図20](a)および(b)は、実施形態3の液晶表示装置300と、比較例4の液晶表示装置800について、遮光層によって遮光される領域SRを示す図である。

[図21]本発明の実施形態3における他の液晶表示装置300Aを模式的に示す図であり、液晶表示装置300についての図17に対応する断面図である。

。

[図22]本発明の実施形態3における他の液晶表示装置300Aを模式的に示す図であり、液晶表示装置300についての図18に対応する断面図である。

。

[図23]本発明の実施形態3におけるさらに他の液晶表示装置300Bを模式的に示す図であり、液晶表示装置300についての図17に対応する断面図である。

[図24]本発明の実施形態3におけるさらに他の液晶表示装置300Bを模式的に示す図であり、液晶表示装置300についての図18に対応する断面図である。

発明を実施するための形態

[0027] 以下、図面を参照しながら本発明の実施形態を説明する。なお、本発明は以下の実施形態に限定されるものではない。

[0028] (実施形態 1)

図 1、図 2 および図 3 に、本実施形態における液晶表示装置 100 を示す。液晶表示装置 100 は、複数の行および複数の列を含むマトリクス状に配列された複数の画素を有している。図 1 は、液晶表示装置 100 の 1 つの画素に対応した領域を模式的に示す平面図である。図 2 は、図 1 中の 2 A - 2 A' 線に沿った断面図であり、図 3 は、図 1 中の 3 A - 3 A' 線に沿った断面図である。

[0029] 液晶表示装置 100 は、垂直配向 (VA) モードで表示を行う。より具体的には、液晶表示装置 100 は、VA モードの一種である CPA (Continuous Pinwheel Alignment) モードで表示を行う。液晶表示装置 100 は、図 2 および図 3 に示すように、アクティブマトリクス基板 (以下では「TFT 基板」と呼ぶ) 10 と、TFT 基板 10 に対向するように配置された対向基板 (「カラーフィルタ基板」と呼ばれることもある) 20 と、TFT 基板 10 および対向基板 20 の間に設けられた液晶層 30 とを備える。

[0030] TFT 基板 10 は、図 1、図 2 および図 3 に示すように、基板 10 a と、薄膜トランジスタ (TFT) 11 と、走査配線 12 と、信号配線 13 とを有する。

[0031] 基板 10 a は、透明で絶縁性を有する。基板 10 a は、典型的には、ガラス基板である。

[0032] TFT 11 は、基板 10 a に支持されている。TFT 11 は、半導体層 11 a、ゲート電極 11 g、ソース電極 11 s およびドレイン電極 11 d を有する。なお、本実施形態における TFT 11 は、いわゆるボトムゲート型の TFT であるが、トップゲート型の TFT であってもよい。

[0033] 走査配線 (「ゲートバスライン」と呼ばれることもある) 12 は、行方向 (水平方向) に略平行に延びている。走査配線 12 は、TFT 11 のゲート

電極 11g に電氣的に接続されており、TFT 11 に走査信号を供給する。

[0034] 信号配線（「ソースバスライン」と呼ばれることもある）13 は、列方向（垂直方向）に略平行に延びている。信号配線 13 は、TFT 11 のソース電極 11s に電氣的に接続されており、TFT 11 に表示信号を供給する。

[0035] 上述した走査配線 12 および TFT 11 のゲート電極 11g は、基板 10a の液晶層 30 側の表面に設けられている。本実施形態では、走査配線 12 の一部が、ゲート電極 11g として機能する。走査配線 12 やゲート電極 11g を覆うように、ゲート絶縁層 14 が設けられている。

[0036] ゲート絶縁層 14 上に、TFT 11 のチャネル領域、ソース領域およびドレイン領域として機能する半導体層 11a が設けられている。半導体層 11a の材料としては、公知の種々の半導体材料を用いることができ、例えば、アモルファスシリコン、多結晶シリコン、連続粒界結晶シリコン（CGS: Continuous Grain Silicon）などを用いることができる。

[0037] また、半導体層 11a は、酸化物半導体層であってもよい。酸化物半導体層は、例えば In-Ga-Zn-O 系の半導体を含む。ここで、In-Ga-Zn-O 系半導体は、In（インジウム）、Ga（ガリウム）、Zn（亜鉛）の三元系酸化物であって、In、Ga および Zn の割合（組成比）は特に限定されず、例えば In:Ga:Zn=2:2:1、In:Ga:Zn=1:1:1、In:Ga:Zn=1:1:2 等を含む。In-Ga-Zn-O 系半導体は、アモルファスでもよいし、結晶質でもよい。結晶質の In-Ga-Zn-O 系半導体としては、c 軸が層面に概ね垂直に配向したものが好ましい。このような In-Ga-Zn-O 系半導体の結晶構造は、例えば、特開 2012-134475 号公報に開示されている。参考のために、特開 2012-134475 号公報の開示内容の全てを本明細書に援用する。

In-Ga-Zn-O 系半導体層を有する TFT は、高い移動度（a-SiTFT に比べ 20 倍超）および低いリーク電流（a-SiTFT に比べ 100 分の 1 未満）を有している。

[0038] なお、酸化物半導体層は、In-Ga-Zn-O 系半導体層に限定されな

い。酸化物半導体層は、例えばZn-O系半導体(ZnO)、In-Zn-O系半導体(IZO)、Zn-Ti-O系半導体(ZTO)、Cd-Ge-O系半導体、Cd-Pb-O系半導体、In-Sn-Zn-O系半導体(例えばIn₂O₃-SnO₂-ZnO)、In-Ga-Sn-O系半導体などを含んでいてもよい。

[0039] 半導体層11aのソース領域およびドレイン領域に接するように、ソース電極11sおよびドレイン電極11dが設けられている。また、ゲート絶縁層14上には、信号配線13も設けられている。

[0040] TFT基板10は、さらに、TFT11を覆うように設けられた第1層間絶縁層15と、TFT11のドレイン電極11dに電氣的に接続された画素電極16と、透明な導電材料から形成された透明補助容量電極17とを有する。

[0041] 第1層間絶縁層15は、単層であってもよいし、複数の絶縁膜を含む積層構造(例えば無機絶縁膜と有機絶縁膜とを含む積層構造)を有していてもよい。

[0042] 本実施形態における透明補助容量電極17は、第1層間絶縁層15上に設けられている。透明補助容量電極17は、基板10aの法線方向から見たときに画素電極16の少なくとも一部(ここではほぼ全体)に重なるように設けられている。透明補助容量電極17は、例えばITOから形成されている。

[0043] 透明補助容量電極17を覆うように、第2層間絶縁層(誘電体層)18が設けられている。画素電極16は、この第2層間絶縁層18上に設けられている。画素電極16も、透明な導電材料(例えばITO)から形成されている。画素電極16と、透明補助容量電極17と、画素電極16および透明補助容量電極17の間に位置する第2層間絶縁層18とによって補助容量が構成されている。透明補助容量電極17には、画素電極16に印加される電圧とは異なる、補助容量電圧(Cs電圧)が供給される。Cs電圧としては、例えば、後述する対向電極22に印加される電圧と同じ電圧が供給される。

- [0044] 第1層間絶縁層15には、TFT11のドレイン電極11dに画素電極16を電氣的に接続するためのコンタクトホールCHが形成されている。本実施形態では、画素電極16は第2層間絶縁層18上に設けられているので、コンタクトホールCHは、第1層間絶縁層15だけでなく第2層間絶縁層18にも（つまり第1層間絶縁層15および第2層間絶縁層18の両方にわたって）形成されている。コンタクトホールCH内で、ドレイン電極11dに画素電極16が接続されている。なお、透明補助容量電極17は、すべての画素にわたって連続するように形成されているが、コンタクトホールCH近傍には形成されていない。
- [0045] 対向基板20は、基板20aと、カラーフィルタ層21と、対向電極22とを有する。
- [0046] 基板20aは、透明で絶縁性を有する。基板20aは、典型的には、ガラス基板である。
- [0047] カラーフィルタ層21は、各画素で表示すべき色に応じたカラーフィルタ（例えば赤カラーフィルタ、緑カラーフィルタ、青カラーフィルタ）と、遮光層（ブラックマトリクス）とを含んでいる。遮光層は、TFT11、走査配線12、信号配線13に重なるように配置されている。また、遮光層は、コンタクトホールCHにも重なるように配置されている。
- [0048] 対向電極22は、画素電極16に対向するように設けられている。典型的には、対向電極22は、表示領域全体の画素に共通する共通電極である。なお、必要に応じて、カラーフィルタ層21と対向電極22との間に平坦化層が設けられていてもよい。
- [0049] また、対向基板20は、各画素のほぼ中心（画素電極16のほぼ中心）に対応する領域に設けられた突起23を有する。突起（「リベット」と呼ばれることもある）23は、例えば、感光性樹脂から形成されている。
- [0050] 液晶層30は、垂直配向型の液晶層である。液晶層30の液晶分子は、負の誘電異方性を有し、液晶層30に電圧が印加されていないとき、基板面に対して略垂直に（典型的には85°以上の角をなすように）配向している。

T F T基板10および対向基板20の液晶層30側の表面には、一对の垂直配向膜が設けられている。

[0051] 液晶層30に電圧が印加されると、画素電極16の外縁（エッジ部）近傍に生成される斜め電界の配向規制力と、突起23の配向規制力とにより、各画素に軸対称配向の液晶ドメインが1つ形成される。液晶ドメイン内において、液晶分子は、突起23を中心として放射状に傾斜配向している。なお、本実施形態では突起23を例示しているが、突起23に代えて、セルギャップを規定するための柱状スペーサを、配向規制に用いてもよい。あるいは、突起23に代えて、対向電極22に開口部を設けてもよい。なお、柱状スペーサを配向規制に用いる場合には、柱状スペーサ近傍の液晶分子が光漏れの原因となることがあるので、遮光層が柱状スペーサにも重なるように配置されていることが好ましい。

[0052] 上述したように、本実施形態における液晶表示装置100では、T F T基板10に透明補助容量電極17が設けられており、画素電極16と、透明補助容量電極17と、これらの間に位置する第2層間絶縁層18とによって補助容量が構成されている。従って、この補助容量は透明であり、開口率を低下させない。

[0053] また、本実施形態における液晶表示装置100は、以下の構成を有していることにより、信号遅延を抑制しつつ、開口率のいっそうの向上を図ることができる。

[0054] 本実施形態では、走査配線12は、図1に示すように、2本の分岐配線12aに分岐した第1領域R1と、そのように分岐していない第2領域R2とを、その延びる方向に沿って交互に有する。そして、コンタクトホールCHは、2本の分岐配線12aの間に配置されている。また、T F T11は、その少なくとも一部が走査配線12の第2領域R2に重なるように配置されている。つまり、T F T11は、走査配線12の分岐元に形成されている。

[0055] 上述したように、本実施形態の液晶表示装置100では、走査配線12が、2本の分岐配線12aに分岐した第1領域R1を有しているので、走査配

線 1 2 の配線抵抗を小さくし、信号遅延を抑制することができる。また、画素電極 1 6 をドレイン電極 1 1 d に電氣的に接続するためのコンタクトホール C H が、走査配線 1 2 の 2 本の分岐配線 1 2 a 間に配置されている。そのため、遮光層の、走査配線 1 2 を遮光するための領域によって、コンタクトホール C H 近傍も遮光することができる。言い換えると、コンタクトホール C H 近傍における配向が乱れている領域を遮光する領域を、分岐配線 1 2 a の側端まで確保することができる。そのため、各画素において表示に寄与しない領域の割合を低くすることができる（つまり表示に寄与しない領域を集約的に配置することができる）ので、開口率のいっそうの向上を図ることができる。

[0056] これに対し、従来の液晶表示装置では、走査配線における信号遅延を本実施形態の液晶表示装置 1 0 0 と同等にまで小さくするためには、走査配線の幅を本実施形態の液晶表示装置 1 0 0 における分岐配線 1 2 a の幅の 2 倍とすることが必要であり、また、コンタクトホールを走査配線が延びている領域とは別途に形成する必要がある。遮光層は、コンタクトホール近傍を遮光するための領域を、走査配線を遮光するための領域とは別途に含む必要がある。そのため、本実施形態の液晶表示装置 1 0 0 と比較すると、表示に寄与しない領域の割合が高くなるので、十分に高い開口率を実現することができない。

[0057] このように、本実施形態の液晶表示装置 1 0 0 では、配線抵抗の増大による信号遅延を抑制しつつ、開口率を十分に高くすることができる。従来の液晶表示装置では、大型化、高精細化に伴う信号遅延を小さくしようとすると、十分な開口率を得ることが難しかったが、本実施形態のような構成を採用することにより、液晶表示装置が大型化、高精細化しても十分に高い開口率を実現することができる。

[0058] ここで、比較例の液晶表示装置と比較しながら、本実施形態における液晶表示装置 1 0 0 の優位性をより具体的に説明する。

[0059] 図 4 および図 5 に、比較例 1 および 2 の液晶表示装置 5 0 0 および 6 0 0 をそれぞれ示す。図 4 および図 5 に示す比較例 1 および 2 の液晶表示装置 5

〇〇および６〇〇は、走査配線１２が分岐していない点において、本実施形態における液晶表示装置１００と異なる。また、比較例１の液晶表示装置５００は、ドレイン電極１１ｄから延設された接続電極１１ｄ'が画素のほぼ中央まで延びており、コンタクトホールＣＨが画素のほぼ中央に設けられている点においても、液晶表示装置１００と異なっている。

[0060] 図６（ａ）、（ｂ）および（ｃ）に、本実施形態の液晶表示装置１００と、比較例１および２の液晶表示装置５００および６００について、遮光層によって遮光される領域ＳＲを示す。

[0061] 図６（ａ）、（ｂ）および（ｃ）の比較からわかるように、本実施形態の液晶表示装置１００では、比較例１および２の液晶表示装置５００および６００においてよりも、遮光される領域ＳＲの割合が少なく、高い開口率が実現されている。

[0062] 下記表１に、本実施形態（実施形態１）の液晶表示装置１００、比較例２の液晶表示装置６００および不透明な補助容量を備える従来の液晶表示装置について、画素サイズをほぼ同じにしたときの開口率の例を示す。本実施形態の液晶表示装置１００および比較例２の液晶表示装置６００では、補助容量電極として、透明な導電材料から形成された透明補助容量電極１７が設けられているのに対し、従来の液晶表示装置では、補助容量電極として、金属材料から形成された不透明な補助容量電極が設けられている。

[0063] [表１]

	実施形態１	比較例２	従来
補助容量電極	透明補助容量電極	透明補助容量電極	金属材料から形成された不透明な補助容量電極
開口率	１．００	０．９３	０．７０

[0064] 表１からわかるように、本実施形態の液晶表示装置１００の開口率を１．００とすると、比較例２の液晶表示装置６００の開口率は０．９３であり、従来の液晶表示装置の開口率は０．７０である。従って、本実施形態の液晶表示装置１００では、比較例２の液晶表示装置６００と比べて開口率が７．

５％向上しており、従来の液晶表示装置と比べて開口率が４２．４％向上している。

[0065] なお、開口率の向上度合は、画素サイズによって異なる。液晶表示装置１００の精細度が高くなるほど、つまり、画素サイズが小さくなるほど、開口率の向上度合は高くなる。つまり、本実施形態のような構成を採用することによる効果が顕著となる。

[0066] なお、ここでは、透明補助容量電極１７が第１層間絶縁層１５上に設けられており、画素電極１６と、透明補助容量電極１７と、画素電極１６および透明補助容量電極１７の間に位置する第２層間絶縁層１８とによって補助容量が構成される場合を例示したが、透明補助容量電極１７の配置および補助容量の構成は、これに限定されるものではない。

[0067] 図７および図８に、本実施形態における他の液晶表示装置１００Ａを示す。図７および図８は、液晶表示装置１００Ａを模式的に示す断面図であり、液晶表示装置１００についての図２および図３に対応する図である。

[0068] 図７および図８に示す液晶表示装置１００Ａでは、透明補助容量電極１７は、ゲート絶縁層１４の下に設けられており、画素電極１６は、第１層間絶縁層１５上に設けられている。この構成においては、画素電極１６と、透明補助容量電極１７と、画素電極１６および透明補助容量電極１７の間に位置するゲート絶縁層１４および第１層間絶縁層１５とによって補助容量が構成されている。

[0069] また、透明補助容量電極１７は、補助容量配線１９に電氣的に接続されており、補助容量配線１９からＣｓ電圧を供給される。補助容量配線１９は、走査配線１２と同じ導電膜から形成されている。透明補助容量電極１７が補助容量配線１９に電氣的に接続されているのは、透明補助容量電極１７をゲート絶縁層１４の下に設ける場合、透明補助容量電極１７は、画素間で連続しないようにパターンニングされているためである。

[0070] 図７および図８に示した液晶表示装置１００Ａでも、配線抵抗の増大による信号遅延を抑制しつつ、開口率を十分に高くする効果を得ることができる。

。

[0071] なお、図2および図3に示した液晶表示装置100のような構成を採用すると、走査配線12や信号配線13と、画素電極16との間に、透明補助容量電極17が位置することになるので、走査配線12や信号配線13に供給される電圧によって形成される電界を、透明補助容量電極17によってシールド（電氣的に遮蔽）することができる。そのため、走査配線12や信号配線13の電位が表示に悪影響を及ぼすことを防止し得るという効果が得られる。

[0072] また、本実施形態では、電圧印加時に各画素に1つの液晶ドメインが形成される構成を例示したが、液晶ドメインの個数は1つに限定されるものではない。電圧印加時に、各画素に複数の液晶ドメインが形成されてもよい。複数の液晶ドメインが形成される場合、画素電極16には、少なくとも1つの開口部および／または切欠き部が形成されており、画素電極16は、開口部や切欠き部によって複数のサブ電極（それぞれが1つの液晶ドメインに対応する）に分割されている。ただし、本実施形態のような構成を採用することによる開口率向上の効果は、画素内に安定にただ1つの液晶ドメインが形成され得るような、画素サイズが比較的小さい場合においてより顕著に得られる。

[0073] （実施形態2）

図9、図10および図11に、本実施形態における液晶表示装置200を示す。図9は、液晶表示装置200の1つの画素に対応した領域を模式的に示す平面図である。図10は、図9中の10A-10A'線に沿った断面図であり、図11は、図9中の11A-11A'線に沿った断面図である。

[0074] 実施形態1における液晶表示装置100が、CPAモードで表示を行うのに対し、本実施形態における液晶表示装置200は、TNモード（あるいはECBモード）で表示を行う。そのため、液晶表示装置200の対向基板20には、突起23は設けられていない。また、液晶表示装置200のTF T基板10および対向基板20の液晶層30側の表面には、表示モードに応じ

た配向膜が設けられており、例えば配向膜にラビング処理を施すことにより、液晶分子の配向方向が規定されている。

[0075] 本実施形態の液晶表示装置 200 においても、TFT 基板 10 に透明補助容量電極 17 が設けられており、画素電極 16 と、透明補助容量電極 17 と、これらの間に位置する第 2 層間絶縁層 18 とによって補助容量が構成されている。従って、この補助容量は透明であり、開口率を低下させない。

[0076] また、走査配線 12 が、2 本の分岐配線 12a に分岐した第 1 領域 R1 を有しており、画素電極 16 をドレイン電極 11d に電氣的に接続するためのコンタクトホール CH が、走査配線 12 の 2 本の分岐配線 12a 間に配置されているので、信号遅延を抑制しつつ、開口率のいっそうの向上を図ることができる。

[0077] ここで、比較例の液晶表示装置と比較しながら、本実施形態における液晶表示装置 200 の優位性をより具体的に説明する。

[0078] 図 12 に、比較例 3 の液晶表示装置 700 を示す。図 12 に示す比較例 3 の液晶表示装置 700 は、走査配線 12 が分岐していない点において、本実施形態における液晶表示装置 200 と異なる。

[0079] 図 13 (a) および (b) に、本実施形態の液晶表示装置 200 と、比較例 3 の液晶表示装置 700 について、遮光層によって遮光される領域 SR を示す。

[0080] 図 13 (a) および (b) の比較からわかるように、本実施形態の液晶表示装置 200 では、比較例 3 の液晶表示装置 700 よりも、遮光される領域 SR の割合が少なく、高い開口率が実現されている。

[0081] 下記表 2 に、本実施形態（実施形態 2）の液晶表示装置 200、比較例 3 の液晶表示装置 700 および不透明な補助容量を備える従来の液晶表示装置について、画素サイズをほぼ同じにしたときの開口率の例を示す。本実施形態の液晶表示装置 200 および比較例 3 の液晶表示装置 700 では、補助容量電極として、透明な導電材料から形成された透明補助容量電極 17 が設けられているのに対し、従来の液晶表示装置では、補助容量電極として、金属

材料から形成された不透明な補助容量電極が設けられている。

[0082] [表2]

	実施形態 2	比較例 3	従来
補助容量電極	透明補助容量電極	透明補助容量電極	金属材料から形成された 不透明な補助容量電極
開口率	1. 0 0	0. 9 3	0. 7 0

[0083] 表 2 からわかるように、本実施形態の液晶表示装置 2 0 0 の開口率を 1. 0 0 とすると、比較例 3 の液晶表示装置 7 0 0 の開口率は 0. 9 3 であり、従来の液晶表示装置の開口率は 0. 7 0 である。従って、本実施形態の液晶表示装置 2 0 0 では、比較例 3 の液晶表示装置 7 0 0 と比べて開口率が 7. 5 % 向上しており、従来の液晶表示装置と比べて開口率が 4 2. 4 % 向上している。

[0084] なお、ここでは、透明補助容量電極 1 7 が第 1 層間絶縁層 1 5 上に設けられており、画素電極 1 6 と、透明補助容量電極 1 7 と、画素電極 1 6 および透明補助容量電極 1 7 の間に位置する第 2 層間絶縁層 1 8 とによって補助容量が構成される場合を例示したが、透明補助容量電極 1 7 の配置および補助容量の構成は、これに限定されるものではない。

[0085] 図 1 4 および図 1 5 に、本実施形態における他の液晶表示装置 2 0 0 A を示す。図 1 4 および図 1 5 は、液晶表示装置 2 0 0 A を模式的に示す断面図であり、液晶表示装置 2 0 0 についての図 1 0 および図 1 1 に対応する図である。

[0086] 図 1 4 および図 1 5 に示す液晶表示装置 2 0 0 A では、透明補助容量電極 1 7 は、ゲート絶縁層 1 4 の下に設けられており、画素電極 1 6 は、第 1 層間絶縁層 1 5 上に設けられている。この構成においては、画素電極 1 6 と、透明補助容量電極 1 7 と、画素電極 1 6 および透明補助容量電極 1 7 の間に位置するゲート絶縁層 1 4 および第 1 層間絶縁層 1 5 とによって補助容量が構成されている。

[0087] また、透明補助容量電極 1 7 は、補助容量配線 1 9 に電氣的に接続されて

おり、補助容量配線 19 から Cs 電圧を供給される。補助容量配線 19 は、走査配線 12 と同じ導電膜から形成されている。透明補助容量電極 17 が補助容量配線 19 に電氣的に接続されているのは、透明補助容量電極 17 をゲート絶縁層 14 の下に設ける場合、透明補助容量電極 17 は、画素間で連続しないようにパターニングされているためである。

[0088] 図 14 および図 15 に示した液晶表示装置 200A でも、配線抵抗の増大による信号遅延を抑制しつつ、開口率を十分に高くする効果を得ることができる。

[0089] なお、図 10 および図 11 に示した液晶表示装置 200 のような構成を採用すると、走査配線 12 や信号配線 13 と、画素電極 16 との間に、透明補助容量電極 17 が位置することになるので、走査配線 12 や信号配線 13 に供給される電圧によって形成される電界を、透明補助容量電極 17 によってシールド（電氣的に遮蔽）することができる。そのため、走査配線 12 や信号配線 13 の電位が表示に悪影響を及ぼすことを防止し得るという効果が得られる。

[0090] （実施形態 3）

図 16、図 17 および図 18 に、本実施形態における液晶表示装置 300 を示す。図 16 は、液晶表示装置 300 の 1 つの画素に対応した領域を模式的に示す平面図である。図 17 は、図 16 中の 17A-17A' 線に沿った断面図であり、図 18 は、図 16 中の 18A-18A' 線に沿った断面図である。

[0091] 実施形態 1 における液晶表示装置 100 が、CPA モードで表示を行うのに対し、本実施形態における液晶表示装置 300 は、横電界モードで表示を行う。より具体的には、本実施形態の液晶表示装置 300 は、FSS モードで表示を行う。そのため、液晶表示装置 300 の対向基板 20 には、対向電極 22 や突起 23 は設けられていない。また、液晶表示装置 300 の TFT 基板 10 および対向基板 20 の液晶層 30 側の表面には、水平配向膜が設けられている。さらに、液晶表示装置 300 の画素電極 16 は、複数のスリッ

ト 1 6 a を有している。透明補助容量電極 1 7 は、共通電極としても機能し、画素電極 1 6 と透明補助容量電極 1 7 との電位差に応じて、液晶層 3 0 には横電界が形成され、この横電界によって液晶分子の配向方向が規制される。なお、複数のスリット 1 6 a の個数や傾斜角（行方向に対してなす角）は、図 1 6 に例示しているものに限定されない。

[0092] 本実施形態の液晶表示装置 3 0 0 においても、T F T 基板 1 0 に透明補助容量電極 1 7 が設けられており、画素電極 1 6 と、透明補助容量電極 1 7 と、これらの間に位置する第 2 層間絶縁層 1 8 とによって補助容量が構成されている。従って、この補助容量は透明であり、開口率を低下させない。

[0093] また、走査配線 1 2 が、2 本の分岐配線 1 2 a に分岐した第 1 領域 R 1 を有しており、画素電極 1 6 をドレイン電極 1 1 d に電氣的に接続するためのコンタクトホール C H が、走査配線 1 2 の 2 本の分岐配線 1 2 a 間に配置されているので、信号遅延を抑制しつつ、開口率のいっそうの向上を図ることができる。

[0094] ここで、比較例の液晶表示装置と比較しながら、本実施形態における液晶表示装置 3 0 0 の優位性をより具体的に説明する。

[0095] 図 1 9 に、比較例 4 の液晶表示装置 8 0 0 を示す。図 1 9 に示す比較例 4 の液晶表示装置 8 0 0 は、走査配線 1 2 が分岐していない点において、本実施形態における液晶表示装置 3 0 0 と異なる。

[0096] 図 2 0 (a) および (b) に、本実施形態の液晶表示装置 3 0 0 と、比較例 4 の液晶表示装置 8 0 0 について、遮光層によって遮光される領域 S R を示す。

[0097] 図 2 0 (a) および (b) の比較からわかるように、本実施形態の液晶表示装置 3 0 0 では、比較例 4 の液晶表示装置 8 0 0 よりも、遮光される領域 S R の割合が少なく、高い開口率が実現されている。

[0098] 下記表 3 に、本実施形態（実施形態 3）の液晶表示装置 3 0 0 および比較例 4 の液晶表示装置 8 0 0 について、画素サイズをほぼ同じにしたときの開口率の例を示す。本実施形態の液晶表示装置 3 0 0 および比較例 4 の液晶表

示装置 800 では、補助容量電極として、透明な導電材料から形成された透明補助容量電極 17 が設けられている。

[0099] [表3]

	実施形態 3	比較例 4
補助容量電極	透明補助容量電極	透明補助容量電極
開口率	1.00	0.93

[0100] 表 3 からわかるように、本実施形態の液晶表示装置 300 の開口率を 1.00 とすると、比較例 4 の液晶表示装置 800 の開口率は 0.93 である。従って、本実施形態の液晶表示装置 300 では、比較例 4 の液晶表示装置 800 と比べて開口率が 7.5% 向上している。

[0101] なお、ここでは、透明補助容量電極 17 が第 1 層間絶縁層 15 上に設けられており、画素電極 16 と、透明補助容量電極 17 と、画素電極 16 および透明補助容量電極 17 の間に位置する第 2 層間絶縁層 18 とによって補助容量が構成される場合を例示したが、透明補助容量電極 17 の配置および補助容量の構成は、これに限定されるものではない。

[0102] 図 21 および図 22 に、本実施形態における他の液晶表示装置 300A を示す。図 21 および図 22 は、液晶表示装置 300A を模式的に示す断面図であり、液晶表示装置 300 についての図 17 および図 18 に対応する図である。

[0103] 図 21 および図 22 に示す液晶表示装置 300A では、透明補助容量電極 17 は、ゲート絶縁層 14 の下に設けられており、画素電極 16 は、第 1 層間絶縁層 15 上に設けられている。この構成においては、画素電極 16 と、透明補助容量電極 17 と、画素電極 16 および透明補助容量電極 17 の間に位置するゲート絶縁層 14 および第 1 層間絶縁層 15 とによって補助容量が構成されている。

[0104] また、透明補助容量電極 17 は、補助容量配線 19 に電氣的に接続されており、補助容量配線 19 から Cs 電圧を供給される。補助容量配線 19 は、走査配線 12 と同じ導電膜から形成されている。透明補助容量電極 17 が補

助容量配線 1 9 に電氣的に接続されているのは、透明補助容量電極 1 7 をゲート絶縁層 1 4 の下に設ける場合、透明補助容量電極 1 7 は、画素間で連続しないようにパターンニングされているためである。

[0105] 図 2 1 および図 2 2 に示した液晶表示装置 3 0 0 A でも、配線抵抗の増大による信号遅延を抑制しつつ、開口率を十分に高くする効果を得ることができる。

[0106] 図 2 3 および図 2 4 に、本実施形態におけるさらに他の液晶表示装置 3 0 0 B を示す。図 2 3 および図 2 4 は、液晶表示装置 3 0 0 B を模式的に示す断面図であり、液晶表示装置 3 0 0 についての図 1 7 および図 1 8 に対応する図である。

[0107] 図 2 3 および図 2 4 に示す液晶表示装置 3 0 0 B では、画素電極 1 6 は、第 1 層間絶縁層 1 5 上に設けられており、透明補助容量電極 1 7 は、画素電極 1 6 を覆うように設けられた第 2 層間絶縁層 1 8 上に設けられている。

[0108] この構成においては、画素電極 1 6 と、透明補助容量電極 1 7 と、画素電極 1 6 および透明補助容量電極 1 7 の間に位置する第 2 層間絶縁層 1 8 とによって補助容量が構成されている。また、この構成においては、画素電極 1 6 は複数のスリット 1 6 a を有しておらず、透明補助容量電極 1 7 が複数のスリット 1 7 a を有する。

[0109] 図 2 3 および図 2 4 に示した液晶表示装置 3 0 0 B でも、配線抵抗の増大による信号遅延を抑制しつつ、開口率を十分に高くする効果を得ることができる。

[0110] なお、図 1 7 および図 1 8 に示した液晶表示装置 3 0 0 のような構成を採用すると、走査配線 1 2 や信号配線 1 3 と、画素電極 1 6 との間に、透明補助容量電極 1 7 が位置することになるので、走査配線 1 2 や信号配線 1 3 に供給される電圧によって形成される電界を、透明補助容量電極 1 7 によってシールド（電氣的に遮蔽）することができる。そのため、走査配線 1 2 や信号配線 1 3 の電位が表示に悪影響を及ぼすことを防止し得るという効果が得られる。

産業上の利用可能性

[0111] 本発明の実施形態によると、精細度が高くても十分に高い開口率を実現し得る液晶表示装置およびそのような液晶表示装置に好適に用いられるアクティブマトリクス基板が提供される。本発明による実施形態の液晶表示装置は、VAモード、横電界モード、TNモード、ECBモード等の各種の表示モードの液晶表示装置として好適に用いられる。

符号の説明

- [0112] 10 アクティブマトリクス基板（TFT基板）
- 10a 基板
 - 11 薄膜トランジスタ（TFT）
 - 11a 半導体層
 - 11g ゲート電極
 - 11s ソース電極
 - 11d ドレイン電極
 - 11d' 接続電極
 - 12 走査配線（ソースバスライン）
 - 13 信号配線（ゲートバスライン）
 - 14 ゲート絶縁層
 - 15 第1層間絶縁層
 - 16 画素電極
 - 16a スリット
 - 17 透明補助容量電極
 - 17a スリット
 - 18 第2層間絶縁層
 - 19 補助容量配線
 - 20 対向基板（カラーフィルタ基板）
 - 20a 基板
 - 21 カラーフィルタ層

2 2 対向電極

2 3 突起

3 0 液晶層

1 0 0、1 0 0 A、2 0 0、2 0 0 A、3 0 0、3 0 0 A、3 0 0 B

液晶表示装置

C H コンタクトホール

請求の範囲

[請求項1]

基板と、
前記基板に支持され、半導体層、ゲート電極、ソース電極およびドレイン電極を有する薄膜トランジスタと、
前記薄膜トランジスタの前記ゲート電極に電氣的に接続された走査配線と、
前記薄膜トランジスタの前記ソース電極に電氣的に接続された信号配線と、
前記薄膜トランジスタを覆うように設けられた第1層間絶縁層と、
前記薄膜トランジスタの前記ドレイン電極に電氣的に接続された画素電極と、
透明な導電材料から形成され、前記基板の法線方向から見たときに前記画素電極の少なくとも一部に重なるように設けられた透明補助容量電極と、
を備え、
少なくとも前記第1層間絶縁層には、前記ドレイン電極に前記画素電極を電氣的に接続するためのコンタクトホールが形成されており、
前記走査配線は、2本の分岐配線に分岐した第1領域を有し、
前記コンタクトホールは、前記2本の分岐配線の間に配置されているアクティブマトリクス基板。

[請求項2]

前記走査配線は、その延びる方向に沿って、前記第1領域と、前記2本の分岐配線に分岐していない第2領域とを交互に有し、
前記薄膜トランジスタは、その少なくとも一部が前記走査配線の前記第2領域に重なるように配置されている請求項1に記載のアクティブマトリクス基板。

[請求項3]

前記透明補助容量電極は、前記第1層間絶縁層上に設けられており、
前記アクティブマトリクス基板は、前記透明補助容量電極を覆うよ

うに設けられた第2層間絶縁層をさらに備え、

前記画素電極は、前記第2層間絶縁層上に設けられており、

前記コンタクトホールは、前記第1層間絶縁層および前記第2層間絶縁層の両方にわたって形成されている請求項1または2に記載のアクティブマトリクス基板。

[請求項4] 前記画素電極と、前記透明補助容量電極と、前記画素電極および前記透明補助容量電極の間に位置する前記第2層間絶縁層とによって補助容量が構成されている請求項3に記載のアクティブマトリクス基板。

[請求項5] 前記ゲート電極を覆うように設けられたゲート絶縁層をさらに備え、
前記透明補助容量電極は、前記ゲート絶縁層の下に設けられており、
前記画素電極は、前記第1層間絶縁層上に設けられている請求項1または2に記載のアクティブマトリクス基板。

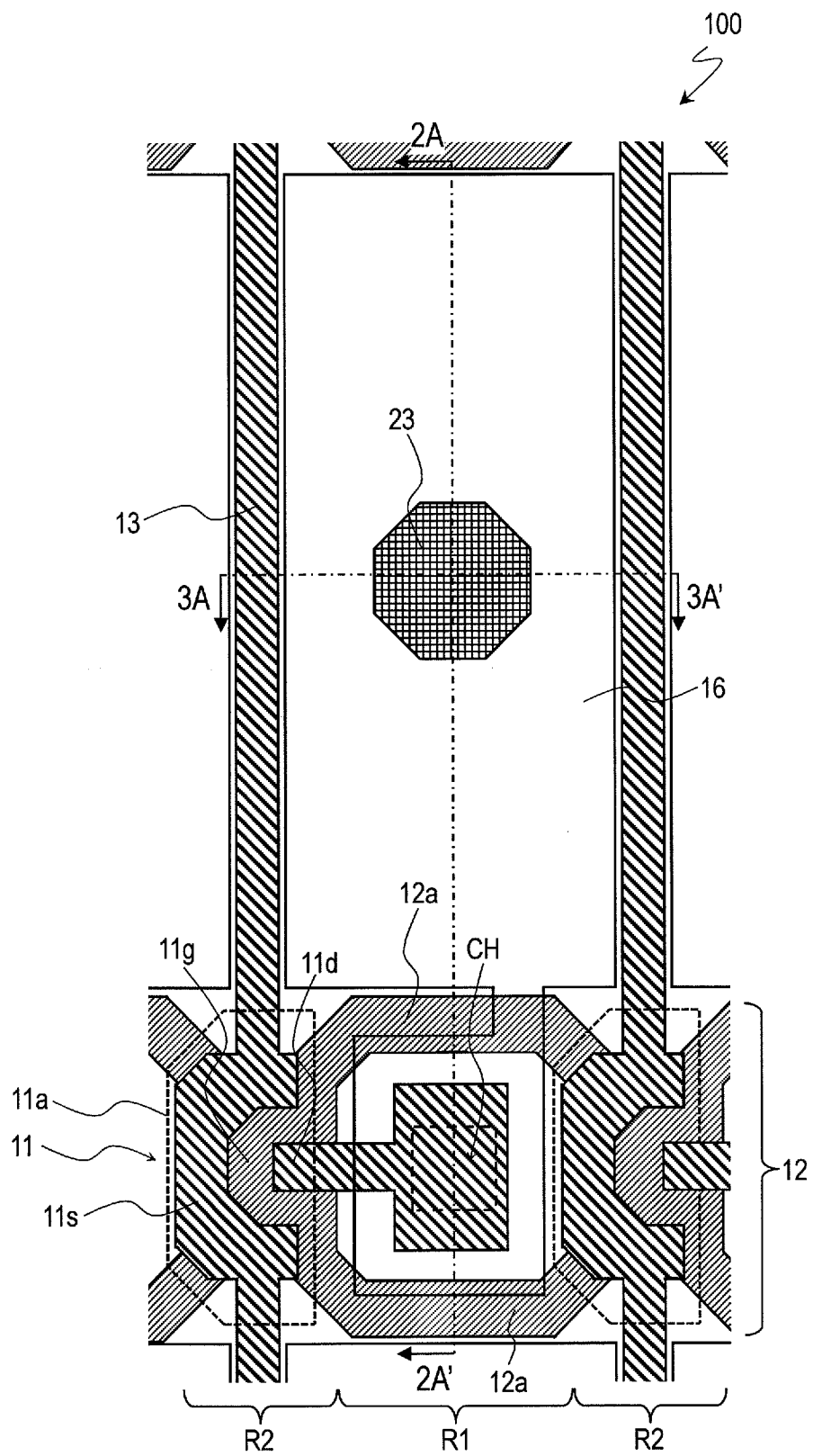
[請求項6] 前記画素電極と、前記透明補助容量電極と、前記画素電極および前記透明補助容量電極の間に位置する前記ゲート絶縁層および前記第1層間絶縁層とによって補助容量が構成されている請求項5に記載のアクティブマトリクス基板。

[請求項7] 前記画素電極は、前記第1層間絶縁層上に設けられており、
前記アクティブマトリクス基板は、前記画素電極を覆うように設けられた第2層間絶縁層をさらに備え、
前記透明補助容量電極は、前記第2層間絶縁層上に設けられている請求項1または2に記載のアクティブマトリクス基板。

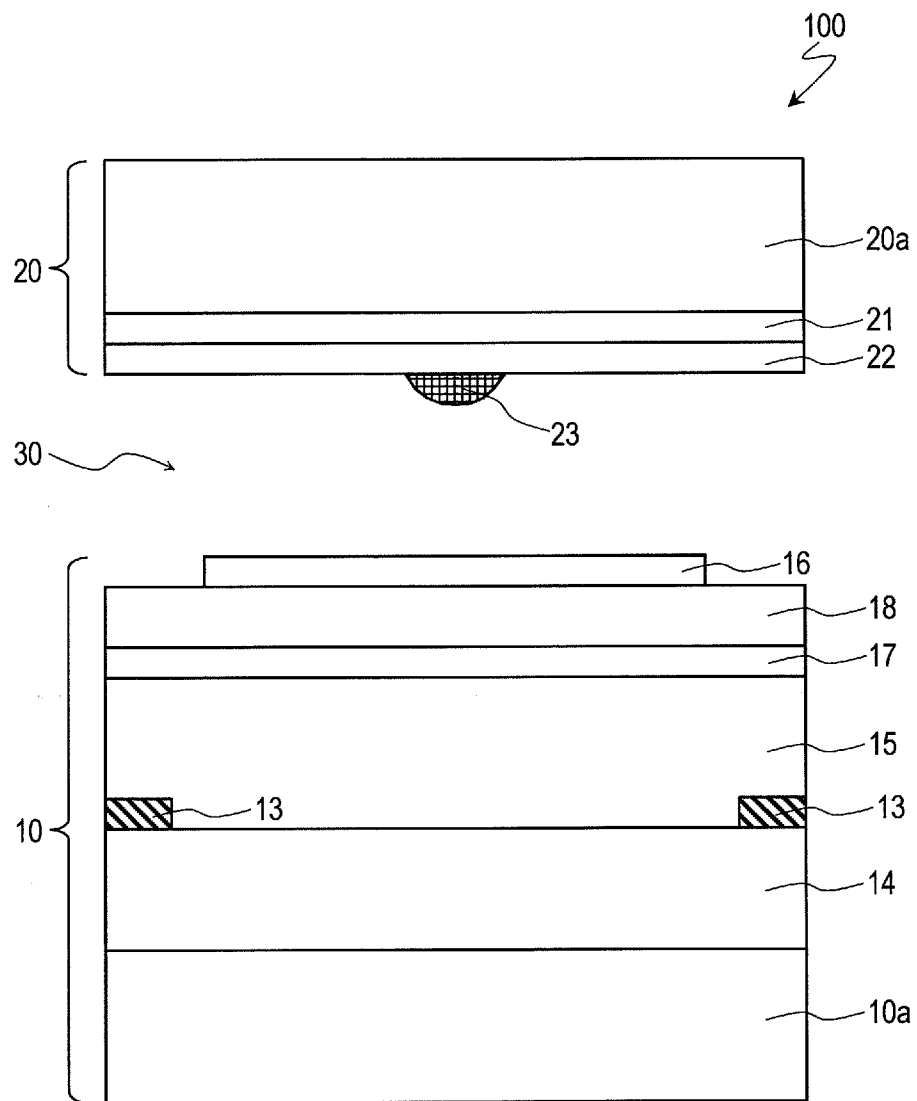
[請求項8] 前記画素電極と、前記透明補助容量電極と、前記画素電極および前記透明補助容量電極の間に位置する前記第2層間絶縁層とによって補助容量が構成されている請求項7に記載のアクティブマトリクス基板。

- [請求項9] 請求項 1 から 8 のいずれかに記載のアクティブマトリクス基板と、
前記アクティブマトリクス基板に対向するように配置された対向基板と、
前記アクティブマトリクス基板および前記対向基板の間に設けられた液晶層と、
を備える液晶表示装置。
- [請求項10] 請求項 1 から 8 のいずれかに記載のアクティブマトリクス基板と、
前記アクティブマトリクス基板に対向するように配置された対向基板と、
前記アクティブマトリクス基板および前記対向基板の間に設けられた液晶層と、
を備え、
横電界モードで表示を行う液晶表示装置。
- [請求項11] 前記透明補助容量電極は、共通電極として機能し、
前記画素電極または前記透明補助容量電極は、複数のスリットを有する請求項 10 に記載の液晶表示装置。
- [請求項12] 請求項 1 から 6 のいずれかに記載のアクティブマトリクス基板と、
前記アクティブマトリクス基板に対向するように配置された対向基板と、
前記アクティブマトリクス基板および前記対向基板の間に設けられた液晶層と、
を備え、
垂直配向モードで表示を行う液晶表示装置。
- [請求項13] 前記対向基板は、少なくとも前記コンタクトホールに重なる遮光層を有する請求項 9 から 12 のいずれかに記載の液晶表示装置。

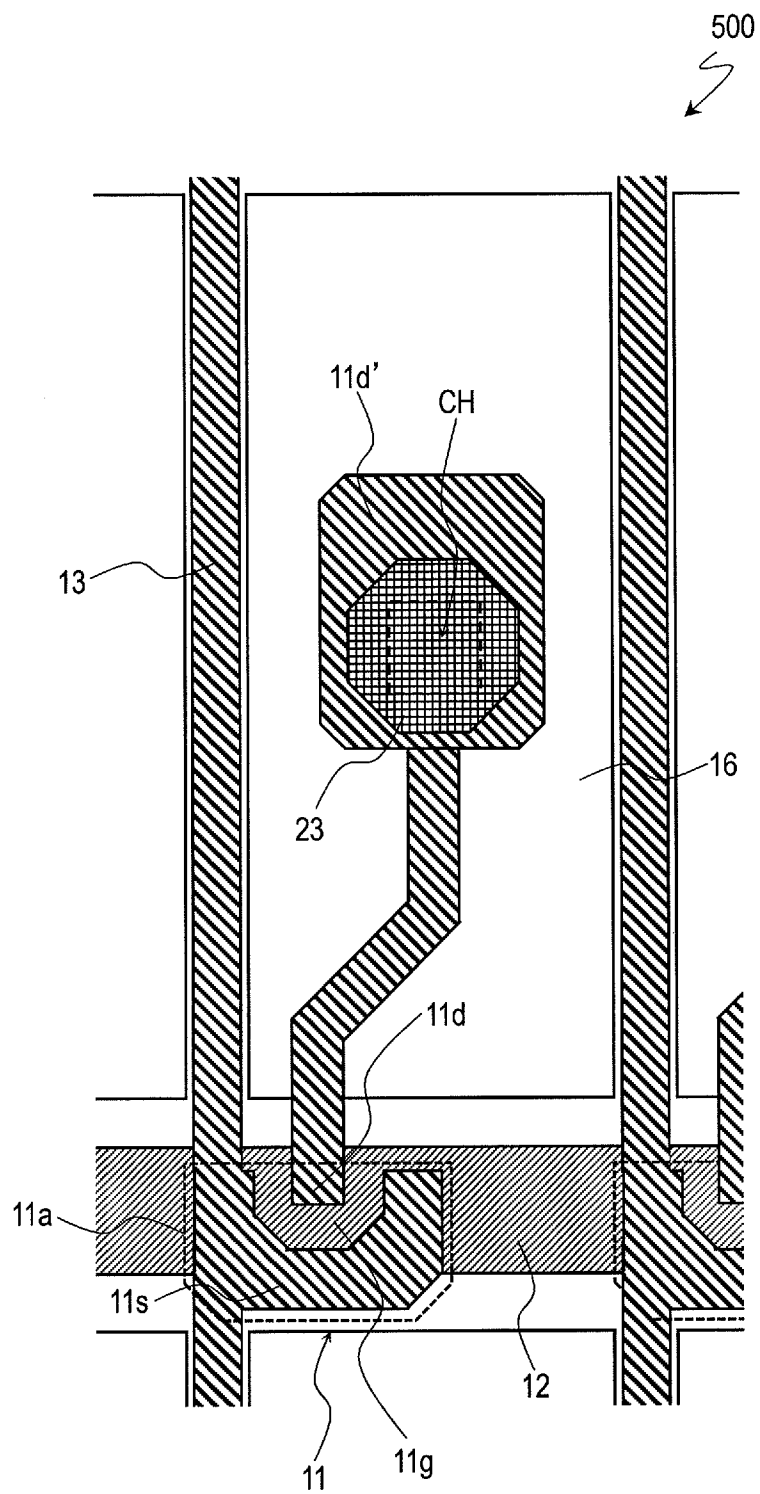
[図1]



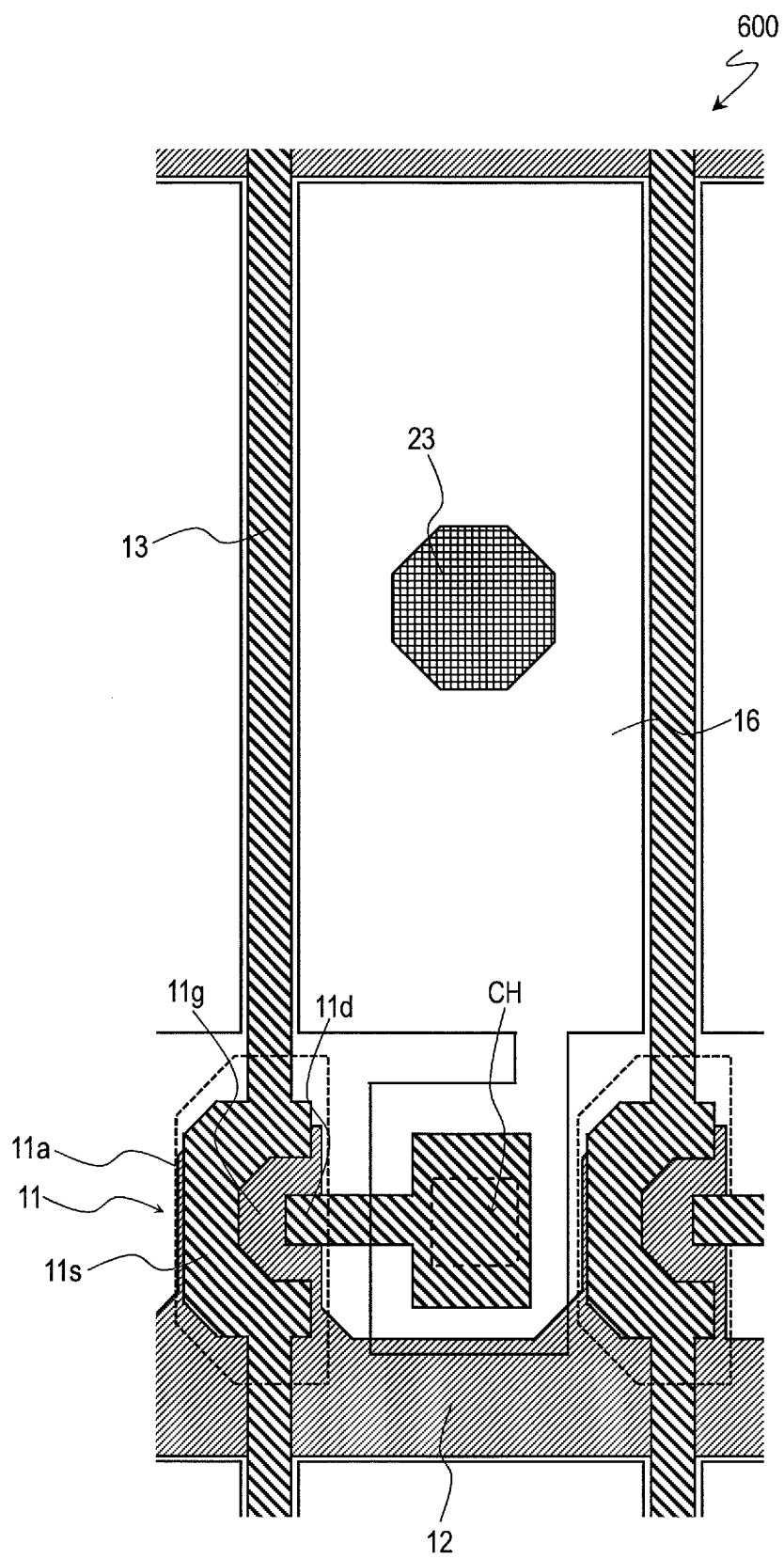
[図3]



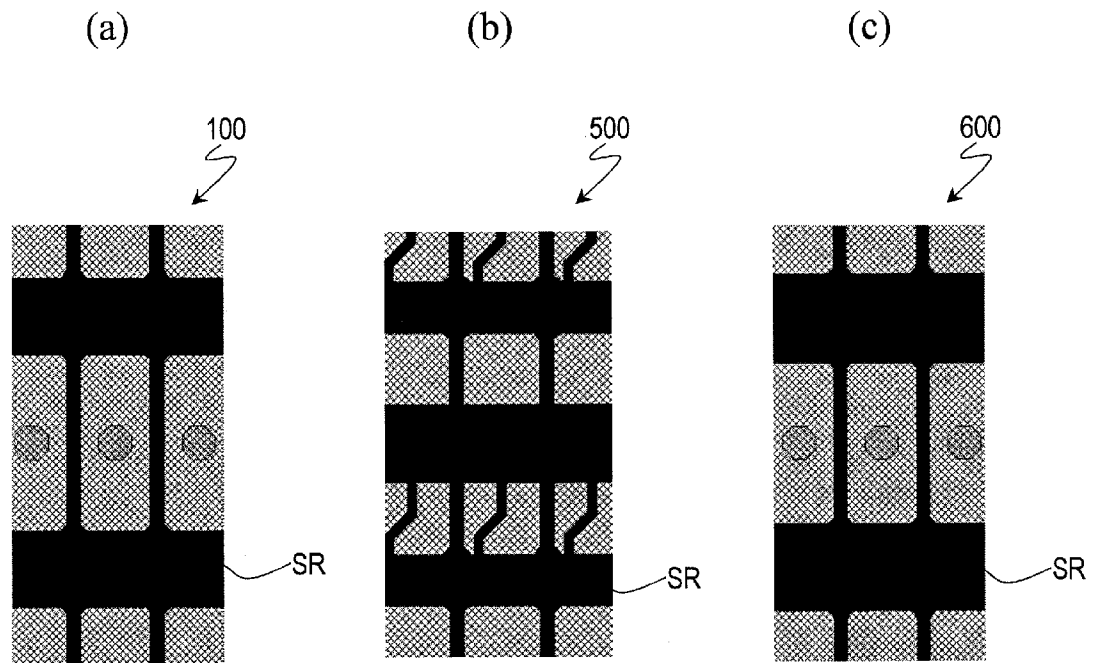
[図4]



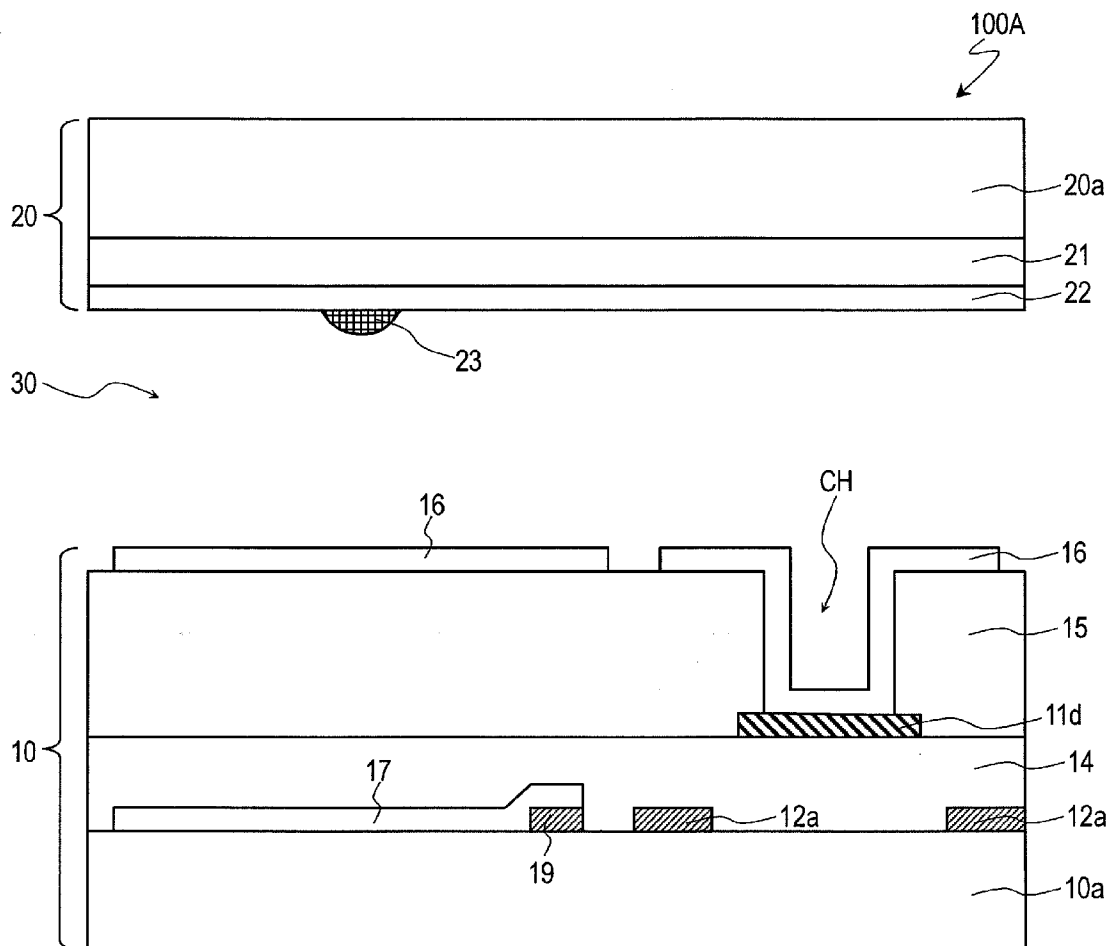
[図5]



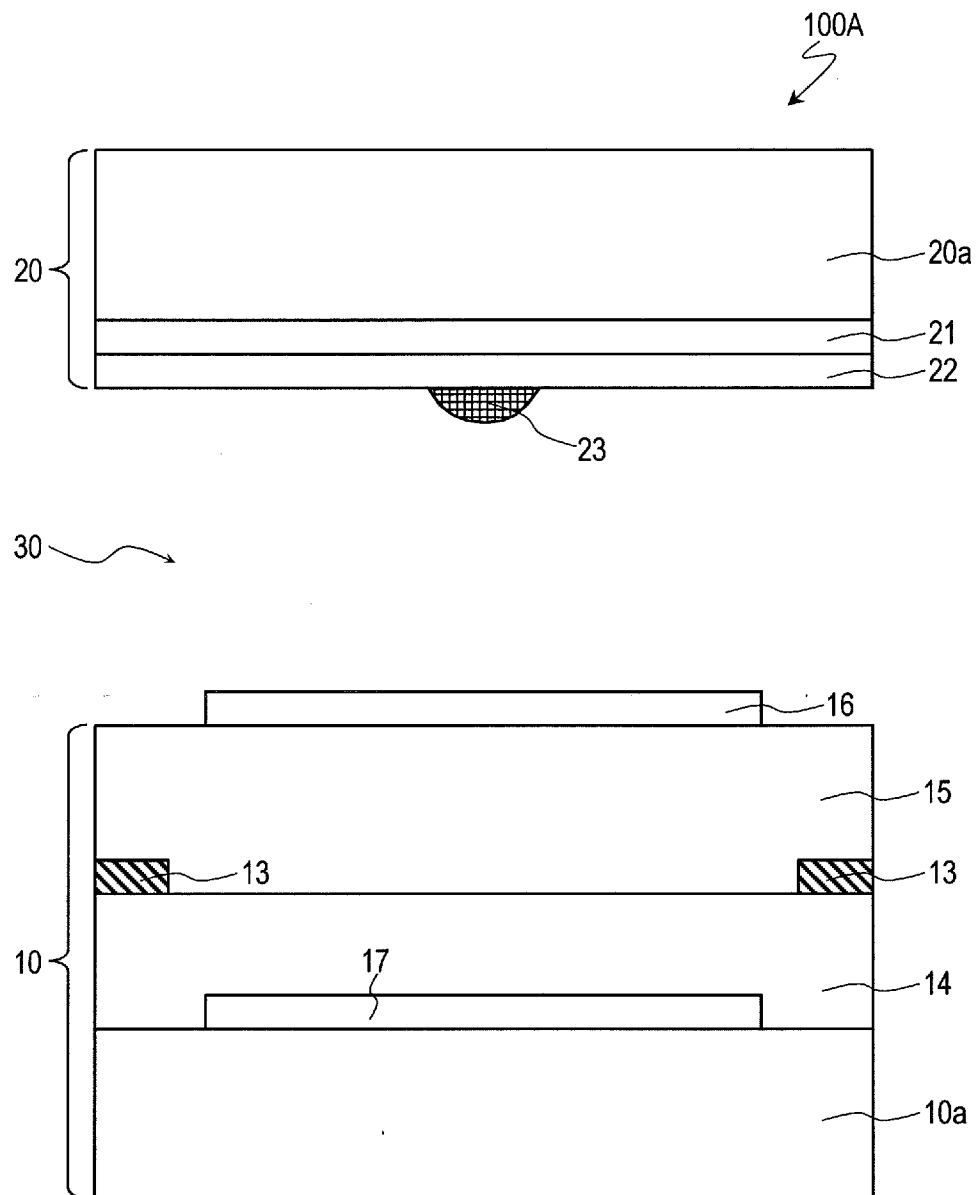
[図6]



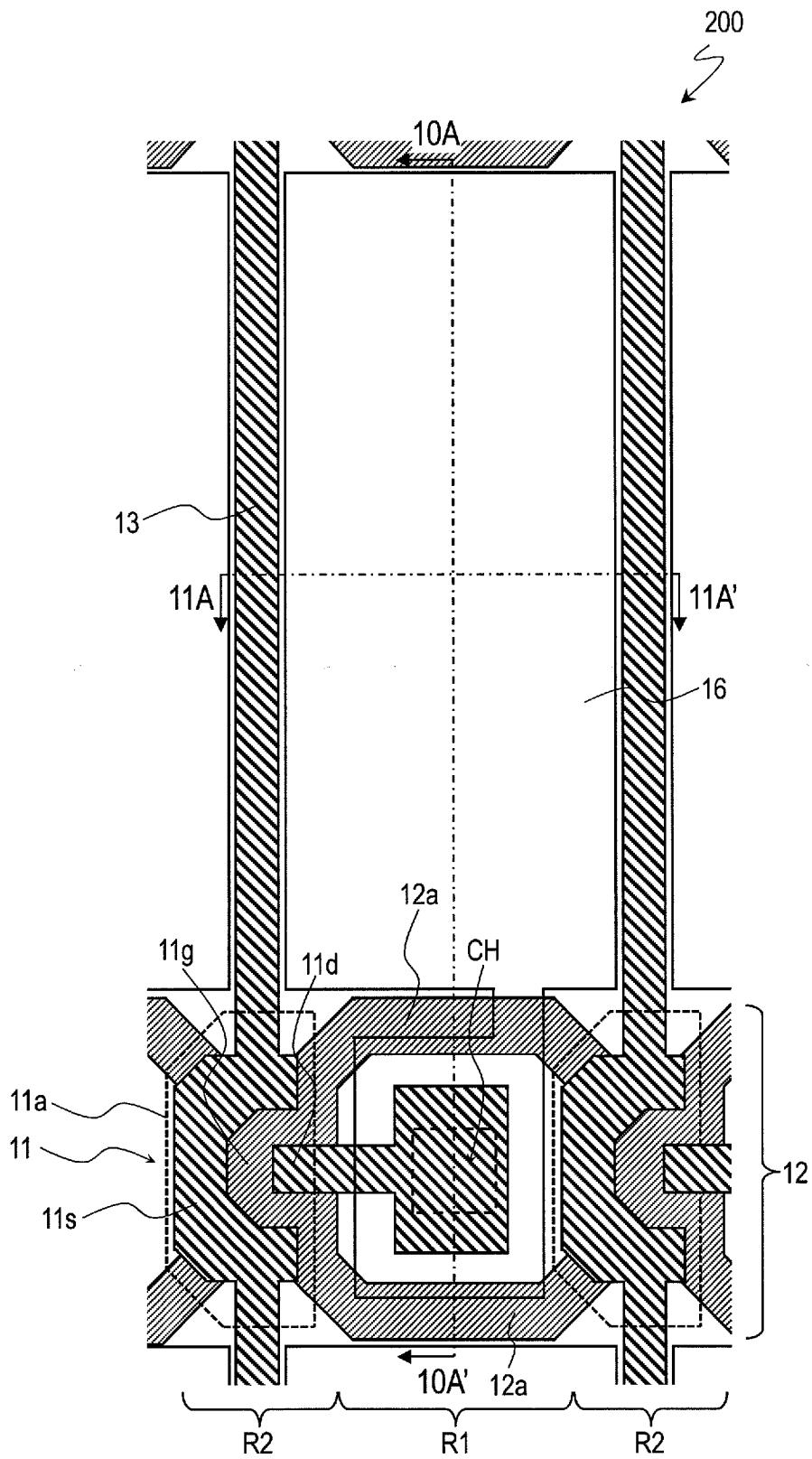
[図7]



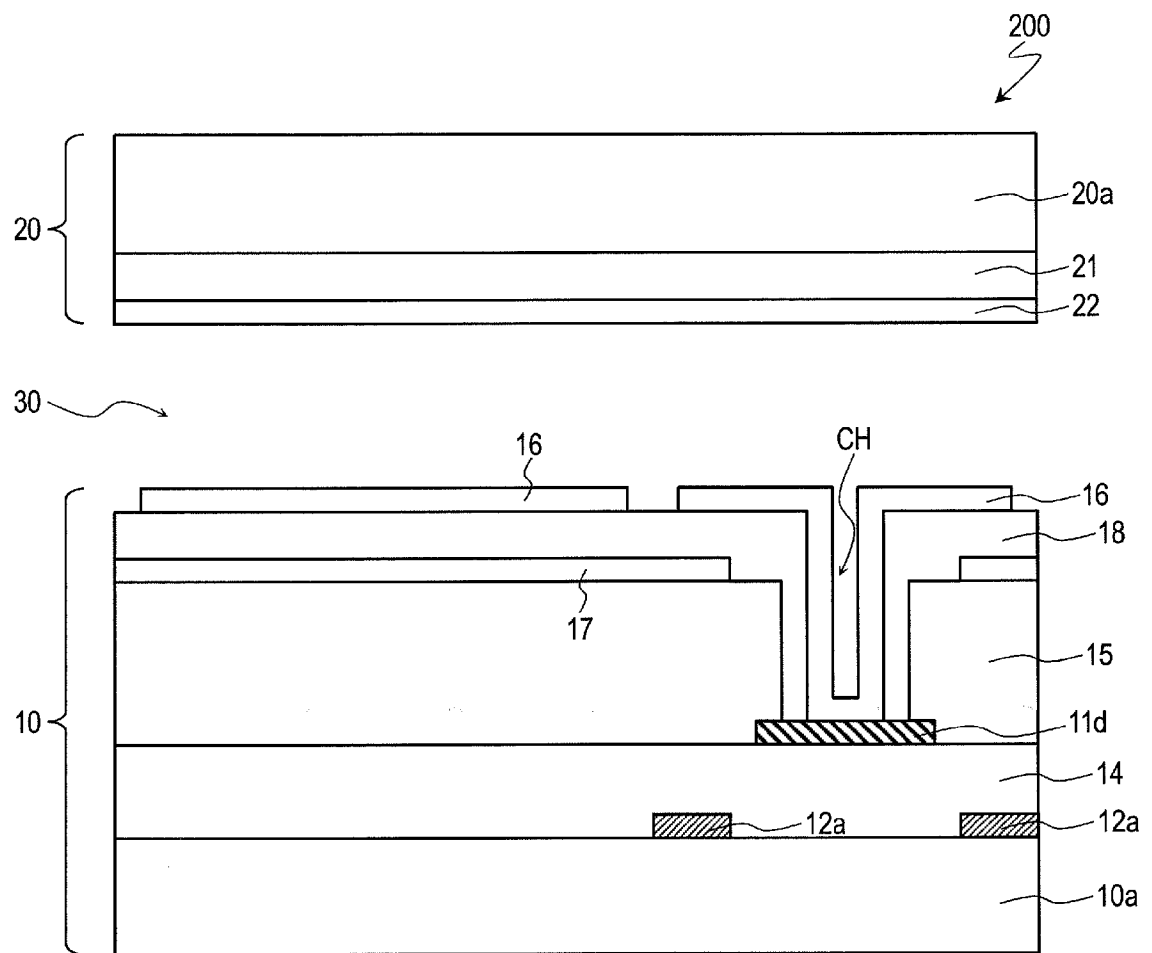
[図8]



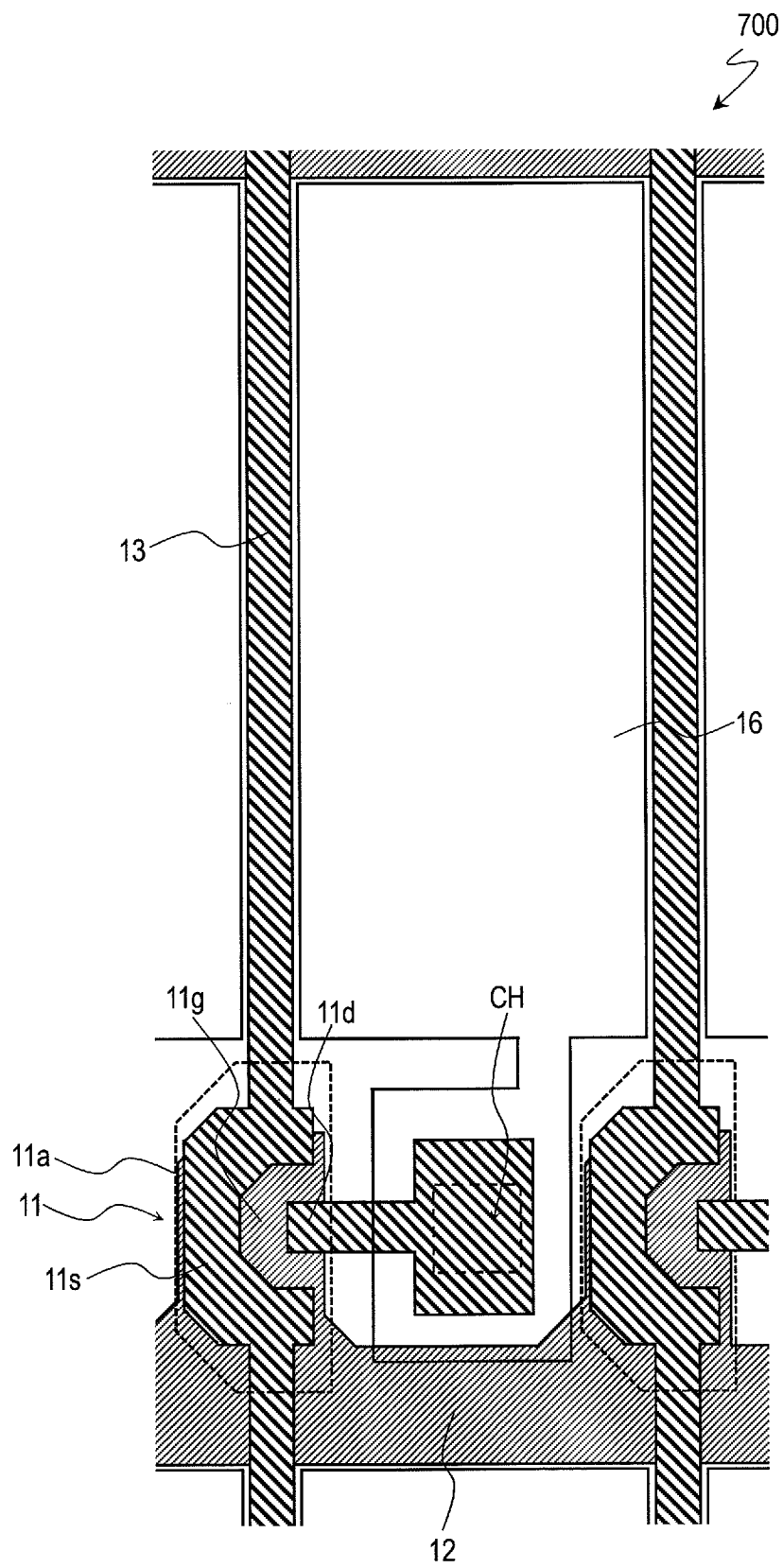
[図9]



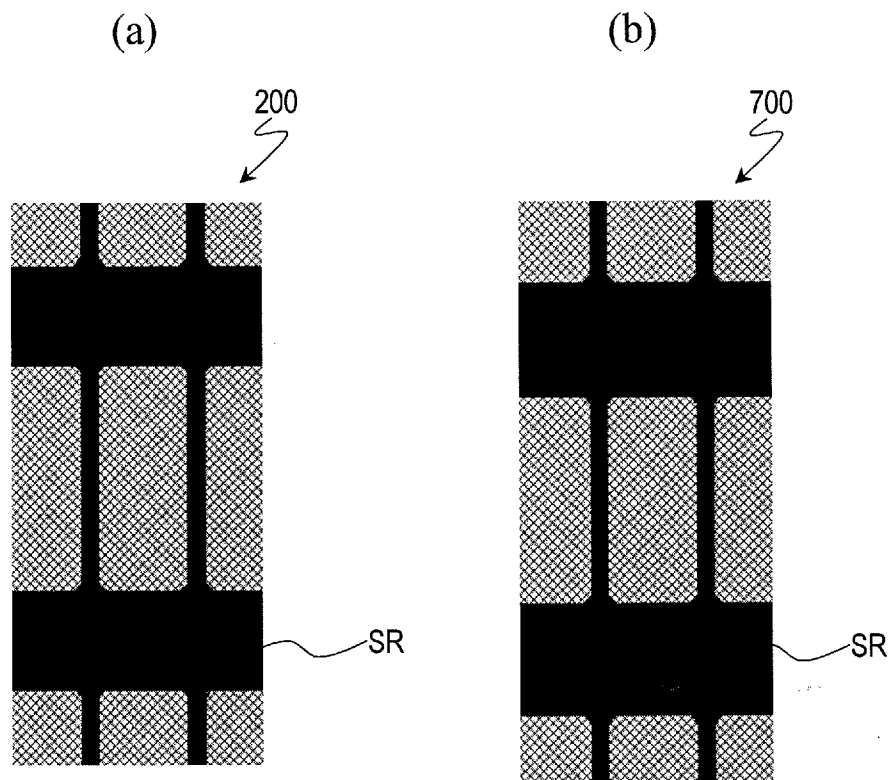
[図10]



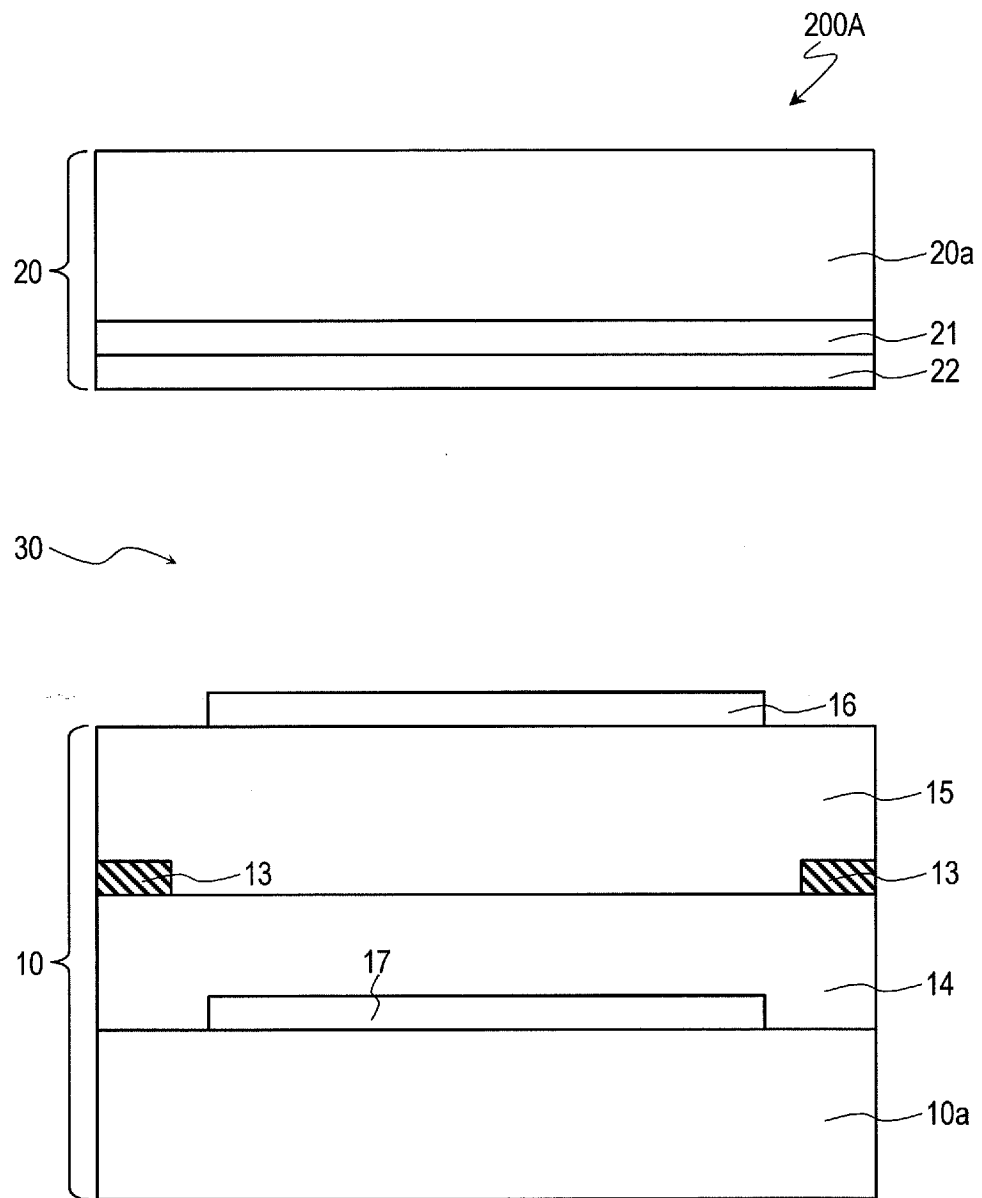
[図12]



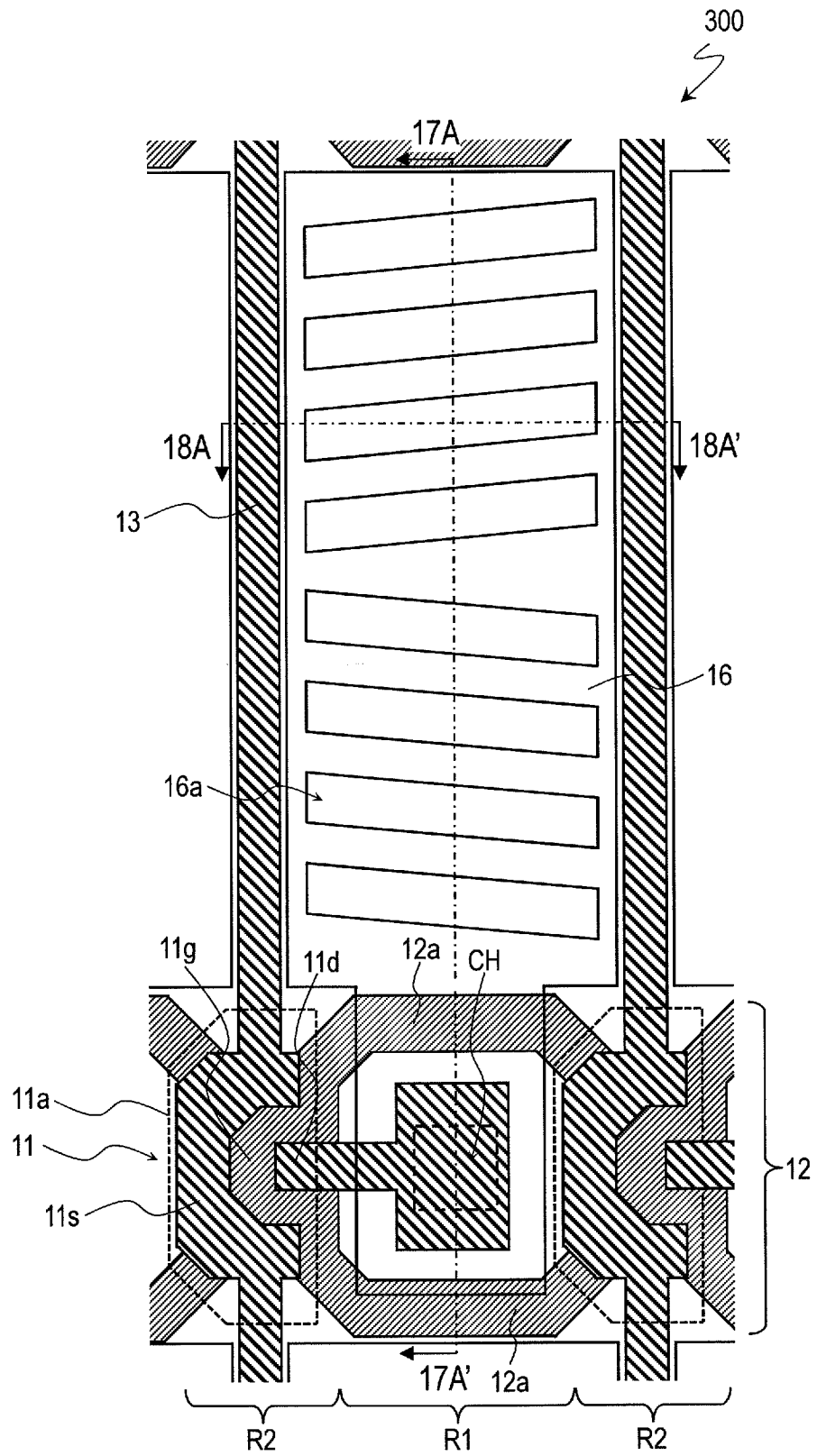
[図13]



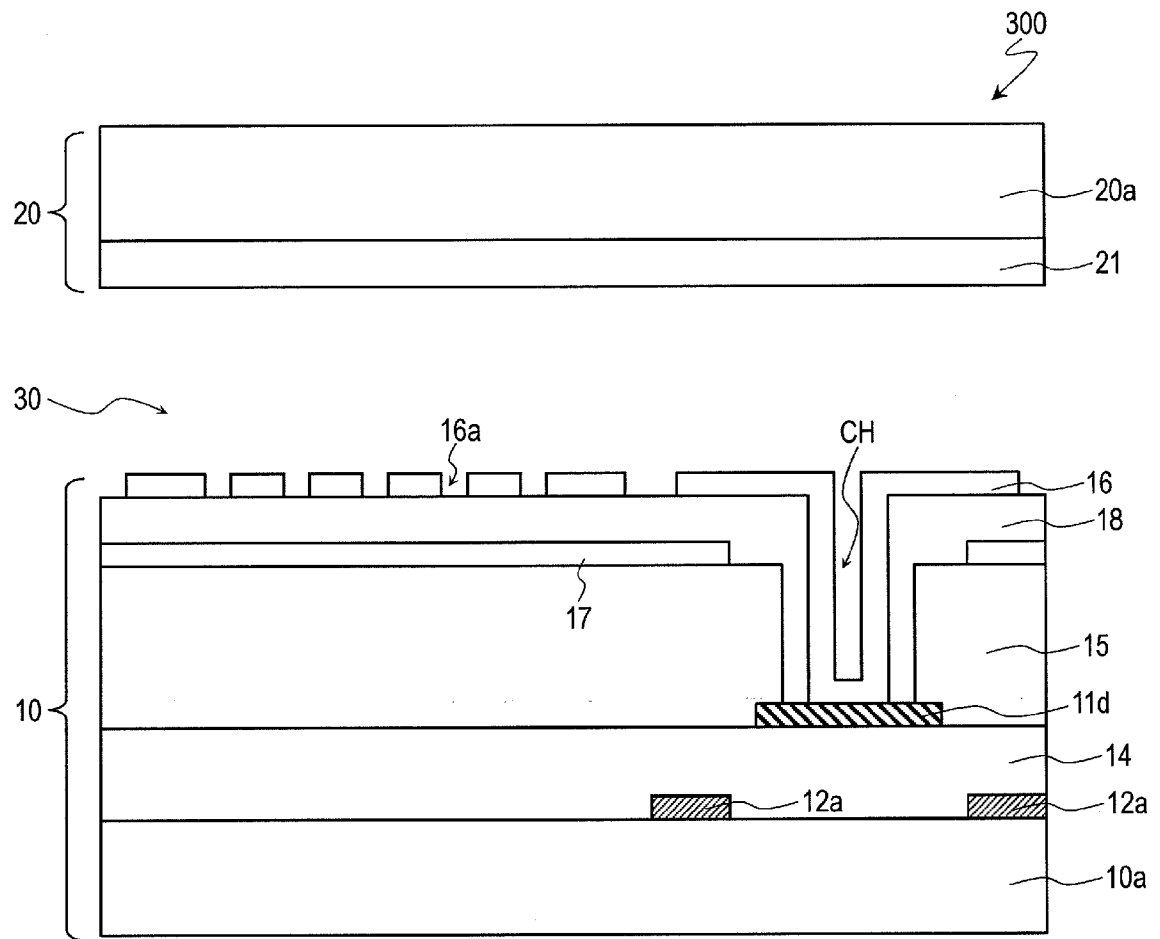
[図15]



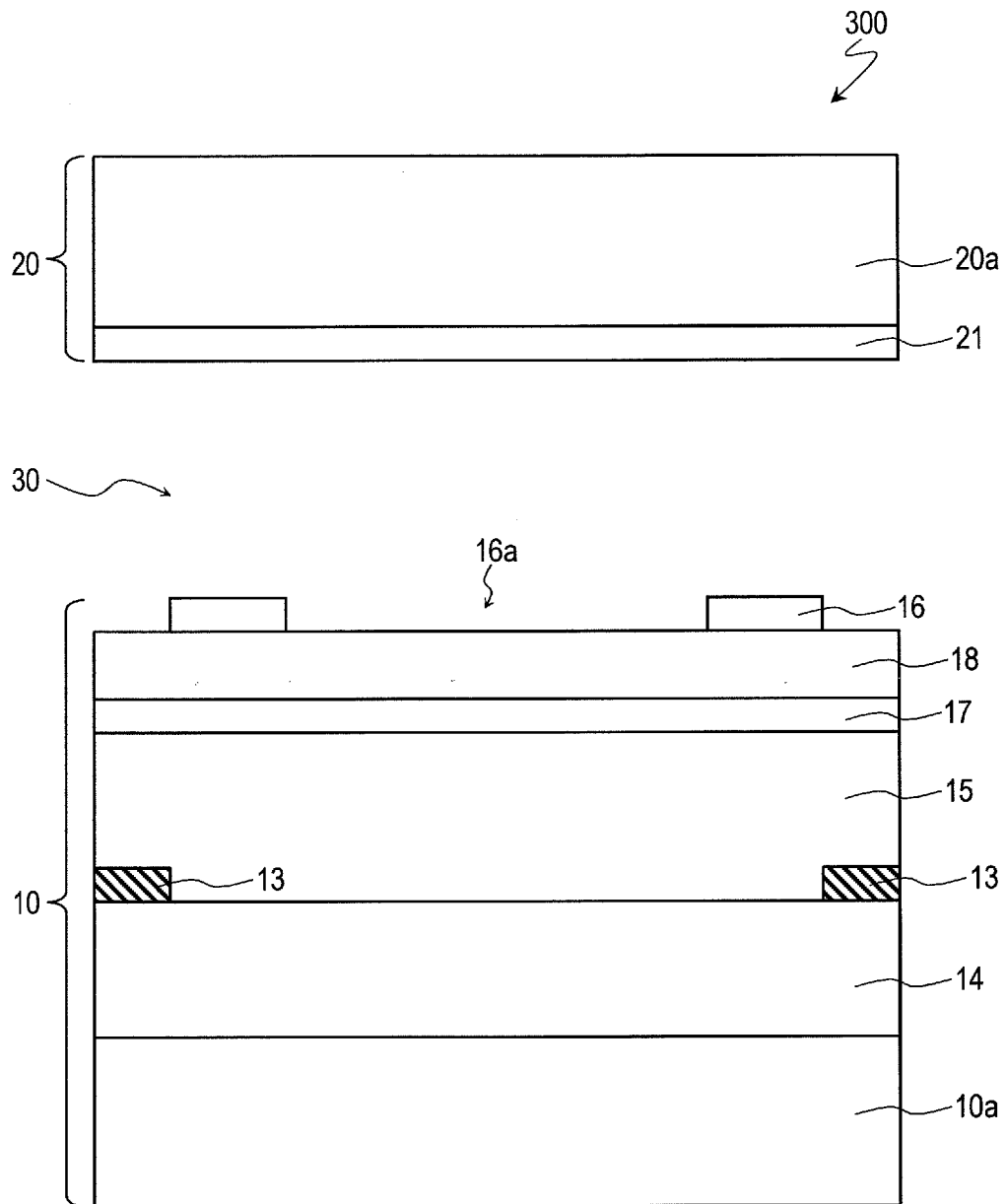
[図16]



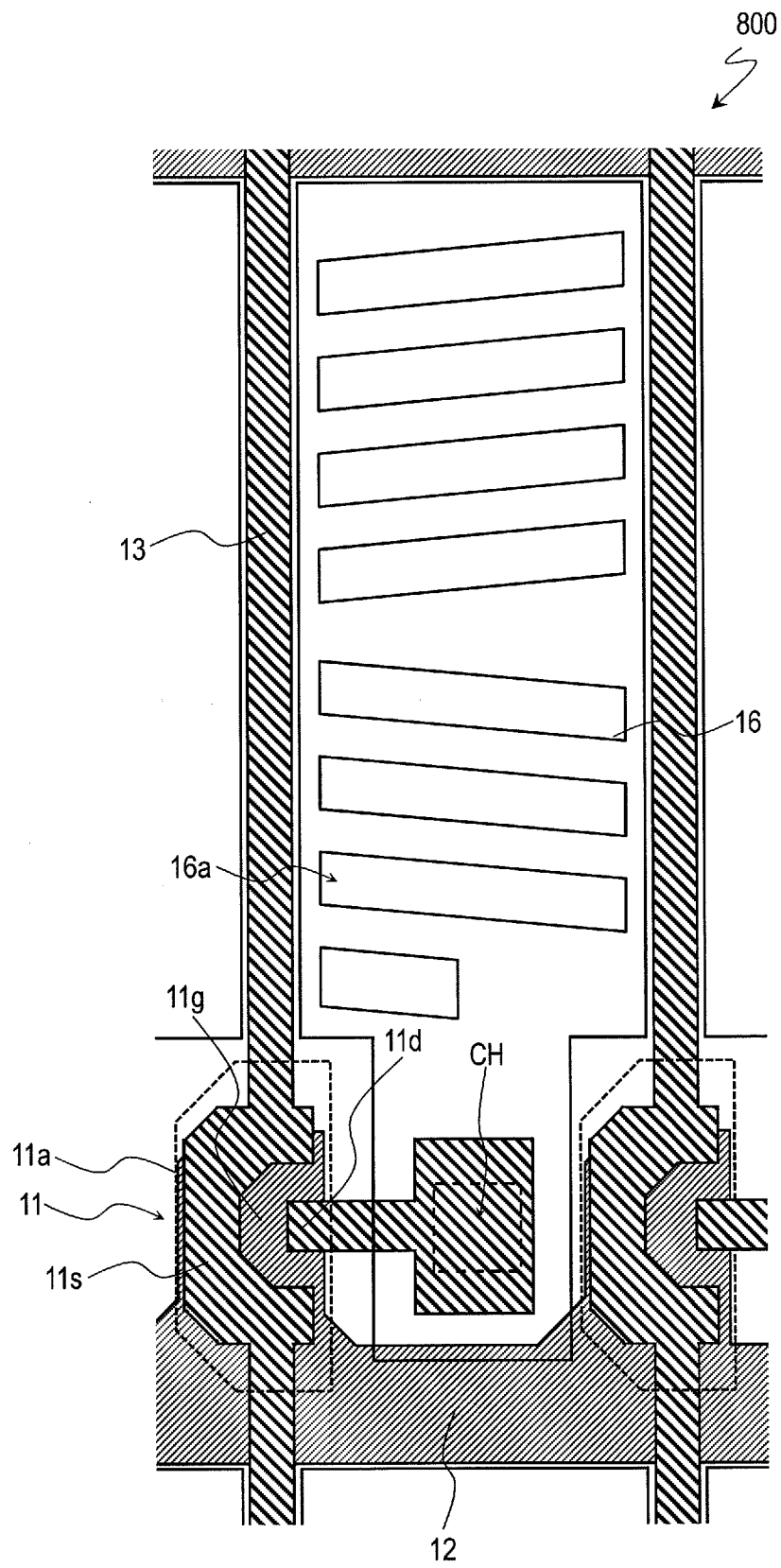
[図17]



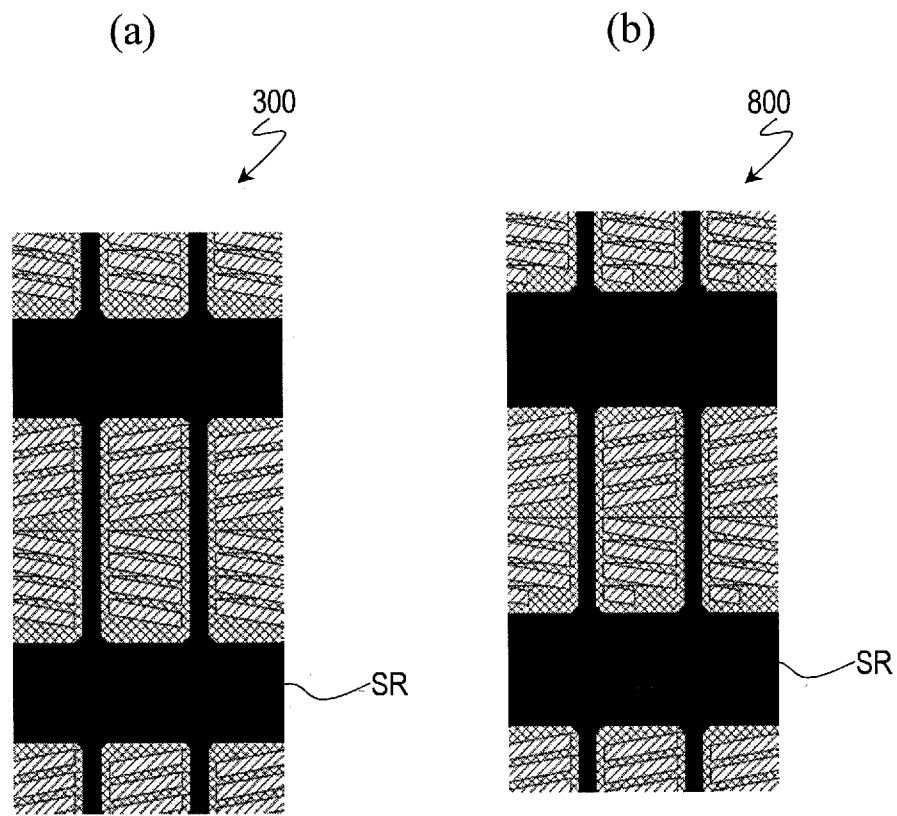
[図18]



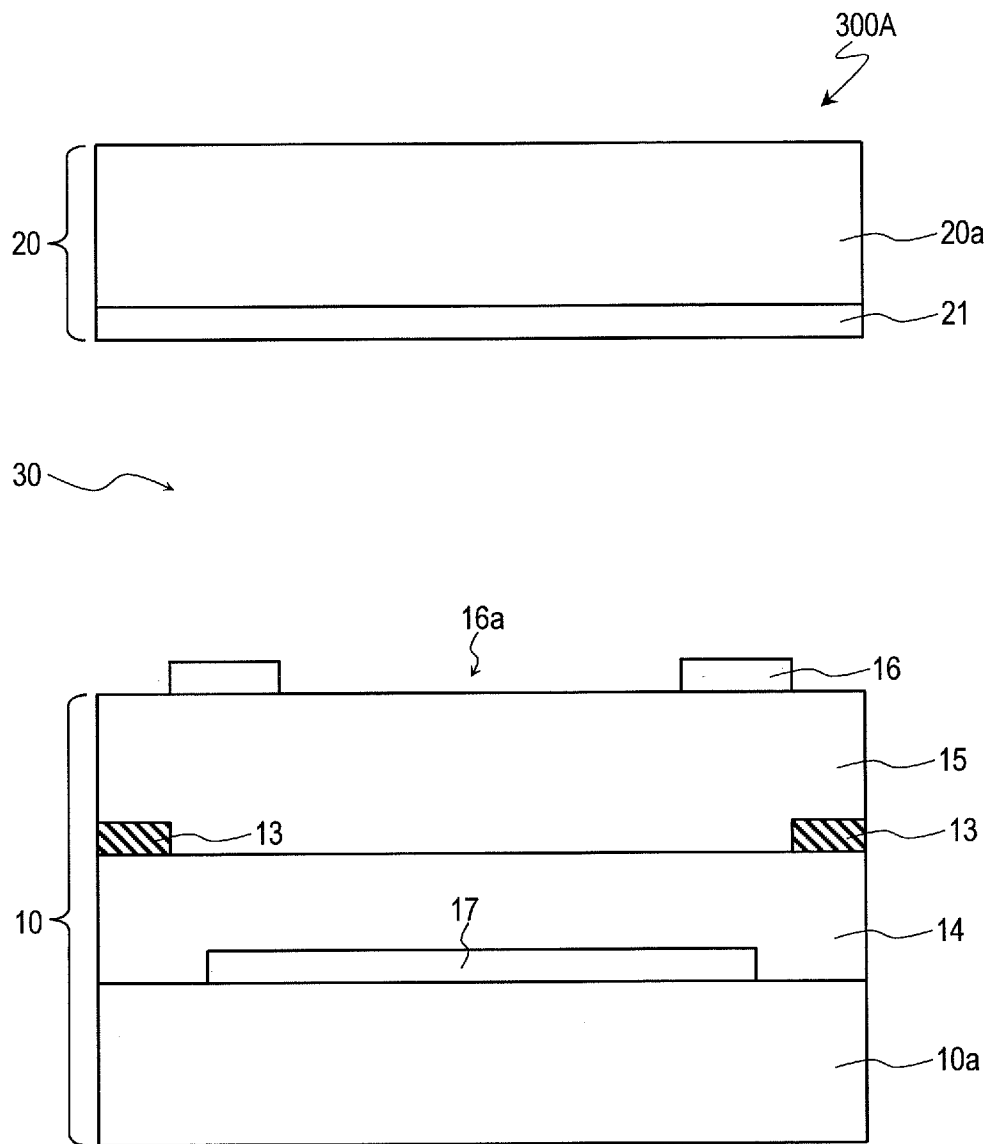
[図19]



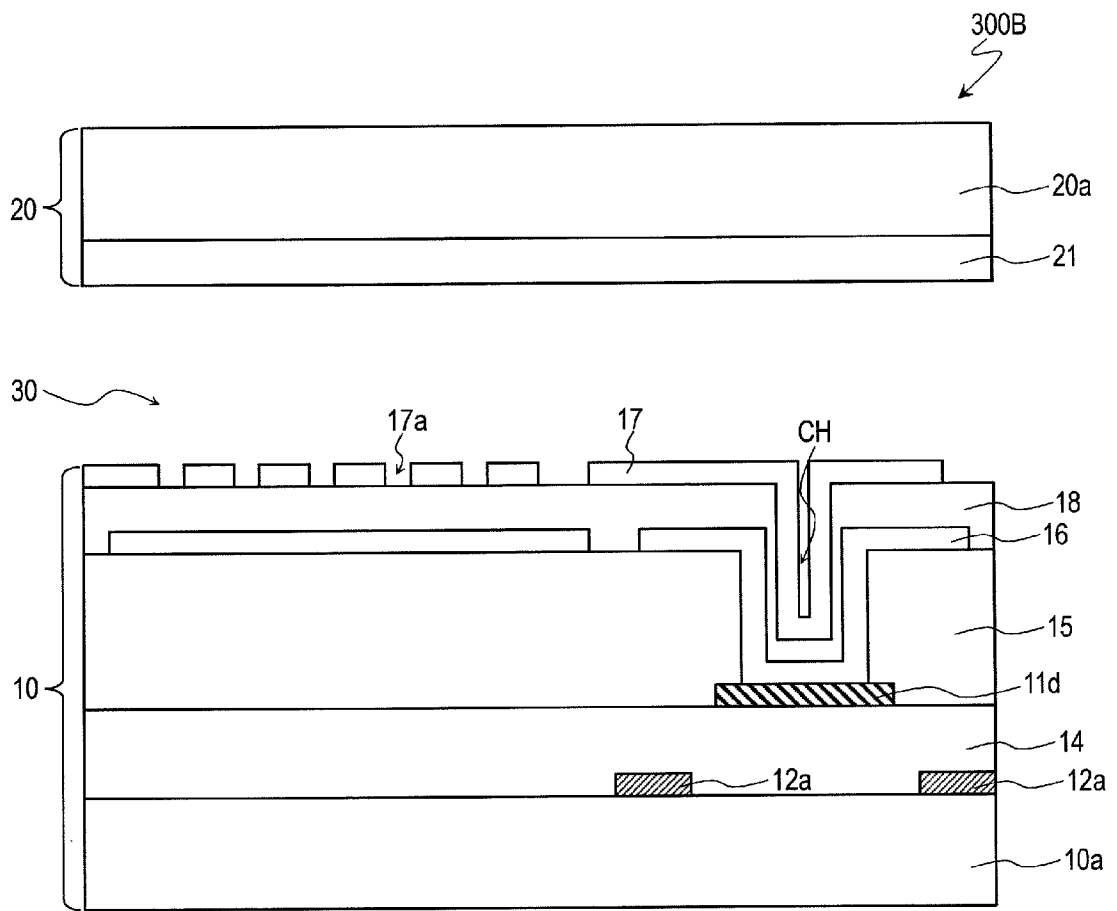
[図20]



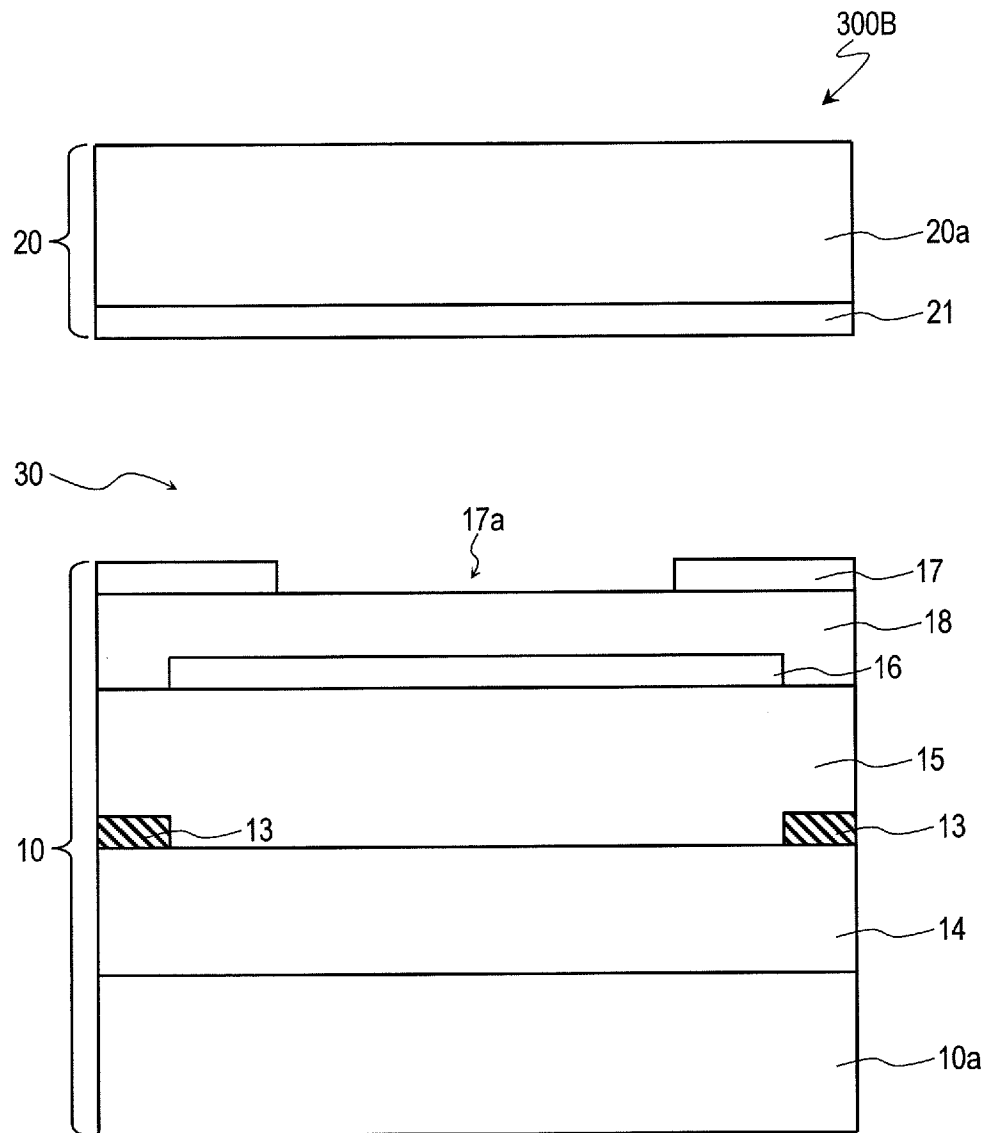
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/057356

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1368(2006.01)i, G09F9/30(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1368, G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-288006 A (Hitachi, Ltd.), 19 October 1999 (19.10.1999), paragraphs [0028] to [0032]; fig. 1 (Family: none)	1-13
A	JP 2009-134233 A (Sony Corp.), 18 June 2009 (18.06.2009), paragraphs [0035] to [0036]; fig. 5 & US 2009/0115708 A1 & CN 101425530 A & KR 10-2009-0045023 A & TW 200933884 A	1-13

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
04 April, 2013 (04.04.13)

Date of mailing of the international search report
16 April, 2013 (16.04.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. G02F1/1368 (2006.01)i, G09F9/30 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G02F1/1368, G09F9/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 11-288006 A（株式会社日立製作所）1999.10.19, 段落【0028】－【0032】、図1（ファミリーなし）	1－13
A	JP 2009-134233 A（ソニー株式会社）2009.06.18, 段落【0035】－【0036】、図5 & US 2009/0115708 A1 & CN 101425530 A & KR 10-2009-0045023 A & TW 200933884 A	1－13

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 0 4 . 2 0 1 3

国際調査報告の発送日

1 6 . 0 4 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

植田 高盛

電話番号 03-3581-1101 内線 3255

2 L

4 8 4 6