

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-186902

(P2010-186902A)

(43) 公開日 平成22年8月26日(2010.8.26)

(51) Int.Cl.  
H01G 4/30 (2006.01)

F I  
H01G 4/30 301B

テーマコード(参考)  
5E082

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2009-30693(P2009-30693)  
(22) 出願日 平成21年2月13日(2009.2.13)

(71) 出願人 000006231  
株式会社村田製作所  
京都府長岡京市東神足1丁目10番1号  
(74) 代理人 100079577  
弁理士 岡田 全啓  
(72) 発明者 矢田 由紀恵  
京都府長岡京市東神足1丁目10番1号  
株式会社村田製作所内  
Fターム(参考) 5E082 AA01 AB03 BC33 EE04 EE23  
FF05 FG26 GG10 GG28

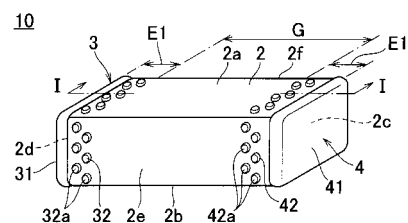
(54) 【発明の名称】 セラミック電子部品

(57) 【要約】

【課題】 部品サイズを大きくすることなく、撓みクラックやんだクラックから電子部品本体を保護することができるセラミック電子部品を提供する。

【解決手段】 外部端子電極3, 4は、それぞれセラミック本体2の端面2c, 2d上に形成された主部31, 41と、主部31, 41に電氣的に絶縁された副部32, 42とで構成されている。主部31, 41は内部電極パターンに電氣的に接続されている。一方、副部32は、複数の円形状分割片32aを左側端面2dに対して平行に千鳥状に配設したものであり、表面2a上、裏面2b上および側面2e, 2f上の左側端面2d寄りに設けられている。副部42は、複数の円形状分割片42aを右側端面2cに対して平行に千鳥状に配設したものであり、表面2a上、裏面2b上および側面2e, 2f上の右側端面2c寄りに設けられている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

互いに対向する第 1 主面および第 2 主面と、互いに対向する第 1 側面および第 2 側面と、互いに対向する第 1 端面および第 2 端面と、を有するセラミック本体と、

前記セラミック本体の第 1 端面側の端部に設けられた第 1 外部端子電極と、

前記セラミック本体の第 2 端面側の端部に設けられ、前記第 1 外部端子電極に電氣的に絶縁された第 2 外部端子電極と、を備え、

前記第 1 外部端子電極は、前記第 1 端面上に設けられた第 1 主部と、前記第 2 主面上の前記第 1 端面寄りに設けられ、前記第 1 主部に電氣的に絶縁された第 1 副部と、を有し、

前記第 2 外部端子電極は、前記第 2 端面上に設けられた第 2 主部と、前記第 2 主面上の前記第 2 端面寄りに設けられ、前記第 2 主部に電氣的に絶縁された第 2 副部と、を有していること、

を特徴とする、セラミック電子部品。

## 【請求項 2】

前記第 1 外部端子電極の第 1 主部は、前記第 1 主面および前記第 2 主面に回り込むように設けられ、前記第 2 外部端子電極の第 2 主部は、前記第 1 主面および前記第 2 主面に回り込むように設けられていることを特徴とする、請求項 1 に記載のセラミック電子部品。

## 【請求項 3】

前記第 1 外部端子電極の第 1 主部は、前記第 1 側面および前記第 2 側面に回り込むように設けられ、前記第 2 外部端子電極の第 2 主部は、前記第 1 側面および前記第 2 側面に回り込むように設けられていることを特徴とする、請求項 1 または請求項 2 に記載のセラミック電子部品。

## 【請求項 4】

前記第 1 外部端子電極の第 1 副部は、前記第 1 主面上の前記第 1 端面寄りにも設けられ、前記第 2 外部端子電極の第 2 副部は、前記第 1 主面上の前記第 2 端面寄りにも設けられていることを特徴とする、請求項 1 ~ 請求項 3 のいずれかに記載のセラミック電子部品。

## 【請求項 5】

前記第 1 外部端子電極の第 1 副部は、前記第 1 側面上の前記第 1 端面寄りおよび前記第 2 側面上の前記第 1 端面寄りにも設けられ、前記第 2 外部端子電極の第 2 副部は、前記第 1 側面上の前記第 2 端面寄りおよび前記第 2 側面上の前記第 2 端面寄りにも設けられていることを特徴とする、請求項 1 ~ 請求項 4 のいずれかに記載のセラミック電子部品。

## 【請求項 6】

前記第 1 外部端子電極の第 1 副部は、前記第 1 端面に対して平行に配設された複数の分割片にて構成され、前記第 2 外部端子電極の第 2 副部は、前記第 2 端面に対して平行に配設された複数の分割片にて構成されていることを特徴とする、請求項 1 ~ 請求項 5 のいずれかに記載のセラミック電子部品。

## 【請求項 7】

前記第 1 外部端子電極の第 1 副部は、前記第 1 主面、前記第 1 側面、前記第 2 主面および前記第 2 側面にわたって連続して環状に配設され、前記第 2 外部端子電極の第 2 副部は、前記第 1 主面、前記第 1 側面、前記第 2 主面および前記第 2 側面にわたって連続して環状に配設されていることを特徴とする、請求項 1 ~ 請求項 5 のいずれかに記載のセラミック電子部品。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

この発明は、コンデンサやインダクタなどのセラミック電子部品に関する。

## 【背景技術】

## 【0002】

自動車には、エンジンなどのパワートレイン系システムを制御したり、エアコンなどのボディ系システムを制御したりするために、ECU (Electric Control

10

20

30

40

50

Unit)と称する制御装置が搭載されている。このECUには、種々の電子部品が実装されている。そして、近年、エアバッグ点数の増加やシステムのインテリジェント化に伴い、一台の自動車に搭載されるECUの数は増加の一途をたどっている。これに伴い、ECUおよびこれに実装される電子部品の小型化が要求されており、積層セラミックコンデンサなどのセラミック電子部品が多用されるようになってきている。

【0003】

さらに、最近では、ECUをエンジンやギアボックスの付近に搭載する傾向があり、セラミック電子部品は、例えば150以上の高温での動作を要求されるようになってきている。すなわち、セラミック電子部品は従来より厳しい温度サイクルのもとで使用されることになる。外部環境において温度サイクルが生じると、セラミック電子部品には実装基板の熱膨張収縮に起因する撓み応力などの外部応力が加わり、セラミック電子部品に撓みクラックやはんだクラックが生じることがある。

10

【0004】

図12は従来の一般的なセラミック電子部品50を示す外観斜視図である。電子部品50は、表裏面52a, 52bと端面52c, 52dと側面52e, 52fとを有するセラミック本体52と、セラミック本体52内の内部電極58, 59と、セラミック本体52の両端部にそれぞれ設けられた外部端子電極54, 55と、を備えている。外部端子電極54, 55はそれぞれ、表裏面52a, 52bおよび側面52e, 52fに延在する回り込み部54a, 55a(寸法はE)を有している。

【0005】

20

そして、図13に示すように、撓みクラックC1とは、実装基板Pが撓むことにより、セラミック本体52に生じるクラックをいう。具体的には、実装基板Pの電極パターン60に電子部品50をはんだ62を介して実装する際に電子部品50に応力がかかる場合や、ユーザが使用する際に実装基板Pが撓んで電子部品50に応力がかかる場合に、撓みクラックC1が発生する。

【0006】

また、図14に示すように、はんだクラックC2は、実装基板Pや電子部品50が温度などによって伸縮することにより、はんだ62に生じるクラックをいう。近年、はんだが鉛フリーはんだへ移行したため、温度変化範囲が大きくなり、セラミック電子部品にとっては厳しい環境になってきている。

30

【0007】

そこで、このようなクラックC1, C2の発生を防止するために、例えば特許文献1に記載するような新たな金属端子を追加したセラミック電子部品が提案されている。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2000-235932号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

40

しかしながら、特許文献1の構造では、新たに追加された金属端子によって電子部品の高さ寸法が大きくなり、電子部品の低背化を阻害してしまうという不具合があった。

【0010】

それゆえに、この発明の主たる目的は、部品サイズを大きくすることなく、撓みクラックやはんだクラックから電子部品本体を保護することができるセラミック電子部品を提供することである。

【0011】

また、図11に示すセラミック電子部品50において、外部端子電極54, 55の機能は主に二つあり、一つは端面52c, 52dの外部端子電極54, 55による内部電極58, 59との導通確保およびはんだ食われの防止である。もう一つの機能は、回り込み部

50

54a, 55aによる撓み耐性の向上および実装安定性である。ここで、端面52c, 52dの外部端子電極54, 55は必要であるが、回り込み部54a, 55aは電機特性上、必ずしも必要ではなく、むしろ外部端子電極54, 55間のギャップ寸法Gが短くなるため、表面耐電圧が低下するおそれがある。言い換えると、回り込み部54a, 55aが存在するために、ギャップ寸法Gが短くなり、表面放電開始電圧が下がるため、電子部品50を小型化できない要因の一つとなっている。従って、撓みクラックやはんだクラックから電子部品50を保護することができ、実装性に問題がなければ、回り込み部54a, 55aは不要でさえある。また、撓み耐性を高めるために、必要以上に回り込み部54a, 55aを大きくしている傾向もある。

【課題を解決するための手段】

10

【0012】

この発明は、互いに対向する第1主面および第2主面と、互いに対向する第1側面および第2側面と、互いに対向する第1端面および第2端面と、を有するセラミック本体と、セラミック本体の第1端面側の端部に設けられた第1外部端子電極と、セラミック本体の第2端面側の端部に設けられ、第1外部端子電極に電氣的に絶縁された第2外部端子電極と、を備え、第1外部端子電極は、第1端面上に設けられた第1主部と、第2主面上の第1端面寄りに設けられ、第1主部に電氣的に絶縁された第1副部と、を有し、第2外部端子電極は、第2端面上に設けられた第2主部と、第2主面上の第2端面寄りに設けられ、第2主部に電氣的に絶縁された第2副部と、を有していること、を特徴とする、セラミック電子部品である。

20

【0013】

この発明では、外部端子電極が、セラミック本体の端面に設けられた主部と、主面（実装面）上の端面寄りに設けられ、主部に電氣的に絶縁された副部とで構成されている。従って、主部がセラミック本体の内部電極と堅固に接合することによって、外部端子電極と内部電極との電氣的接続が確保される。一方、副部は主部と物理的に分離しているため、撓みクラックやはんだクラックが発生しても、副部によってクラックの方向が変わったり、クラックが分散したりして、大きなクラックに成長せず、最小限の損壊ですむ。

【0014】

また、この発明は、第1外部端子電極の第1主部が、第1主面および第2主面に回り込むように設けられ、第2外部端子電極の第2主部が、第1主面および第2主面に回り込むように設けられていることを特徴とする。これにより、セラミック本体の主面上の副部の高さの主部の高さとは略揃い、電子部品を実装基板に実装する際の安定性が向上する。

30

【0015】

また、この発明は、第1外部端子電極の第1主部が、第1側面および第2側面に回り込むように設けられ、第2外部端子電極の第2主部が、第1側面および第2側面に回り込むように設けられていることを特徴とする。これにより、外部端子電極とセラミック本体との接合強度が向上し、外部端子電極と内部電極との電氣的接続信頼性がより一層高くなる。

【0016】

また、この発明は、第1外部端子電極の第1副部が、第1主面上の第1端面寄りにも設けられ、第2外部端子電極の第2副部が、第1主面上の第2端面寄りにも設けられていることを特徴とする。これにより、電子部品の上下の方向性がなくなり、表面と裏面のいずれを実装面としても、撓みクラックやはんだクラックから電子部品を保護することができる。

40

【0017】

さらに、この発明は、第1外部端子電極の第1副部が、第1側面上の第1端面寄りおよび第2側面上の第1端面寄りにも設けられ、第2外部端子電極の第2副部が、第1側面上の第2端面寄りおよび第2側面上の第2端面寄りにも設けられていることを特徴とする。これにより、電子部品の表面、裏面および二つの側面のいずれを実装面としても、撓みクラックやはんだクラックから電子部品を保護することができる。

50

## 【 0 0 1 8 】

さらに、この発明は、第 1 外部端子電極の第 1 副部が、第 1 端面に対して平行に配設された複数の分割片にて構成され、第 2 外部端子電極の第 2 副部が、第 2 端面に対して平行に配設された複数の分割片にて構成されていることを特徴とする。副部を複数の分割片にて構成することにより、副部によるクラックの方向変化やクラックの分散の効果が向上する。

## 【 0 0 1 9 】

さらに、この発明は、第 1 外部端子電極の第 1 副部が、第 1 主面、第 1 側面、第 2 主面および第 2 側面にわたって連続して環状に配設され、第 2 外部端子電極の第 2 副部が、第 1 主面、第 1 側面、第 2 主面および第 2 側面にわたって連続して環状に配設されていることを特徴とする。これにより、副部が複数の分割片にて構成されている場合と比較して、副部の構成が簡素となり、副部の形成が容易になる。

10

## 【 発明の効果 】

## 【 0 0 2 0 】

この発明によれば、外部端子電極が、セラミック本体の端面に設けられた主部と、主部に電氣的に絶縁された副部とで構成されている。従って、主部がセラミック本体の内部電極と堅固に接合することによって、外部端子電極と内部電極との電氣的接続を確保することができる。一方、副部は主部と物理的に分離しているため、撓みクラックやはんだクラックが発生しても、副部によってクラックの方向が変わったり、クラックが分散したりして、大きなクラックに成長せず、最小限の損壊で抑えられる。この結果、新たな部品を追加して部品サイズを大きくすることなく、撓みクラックやはんだクラックから電子部品本体を保護することができるセラミック電子部品が得られる。

20

## 【 0 0 2 1 】

この発明の上述の目的，その他の目的，特徴および利点は、図面を参照して行う以下の発明を実施するための形態の説明から一層明らかとなろう。

## 【 図面の簡単な説明 】

## 【 0 0 2 2 】

【 図 1 】 本発明に係る第 1 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 2 】 図 1 の I - I 断面図である。

【 図 3 】 セラミック本体の分解斜視図である。

30

【 図 4 】 撓みクラックを示す一部断面図である。

【 図 5 】 はんだクラックを示す一部断面図である。

【 図 6 】 本発明に係る第 2 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 7 】 本発明に係る第 3 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 8 】 本発明に係る第 4 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 9 】 本発明に係る第 5 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 1 0 】 本発明に係る第 6 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 1 1 】 本発明に係る第 7 の実施形態のセラミック電子部品を示す外観斜視図である。

【 図 1 2 】 従来セラミック電子部品を示す外観斜視図である。

【 図 1 3 】 従来セラミック電子部品の撓みクラックを説明するための断面図である。

40

【 図 1 4 】 従来セラミック電子部品のはんだクラックを説明するための断面図である。

## 【 発明を実施するための形態 】

## 【 0 0 2 3 】

( 第 1 の実施形態 )

本発明に係る第 1 の実施形態のセラミックコンデンサについて、製造方法と共に説明する。なお、以下はセラミックコンデンサを個産した場合を例にして説明するが、量産する場合には、複数のセラミックコンデンサを含むマザー積層体として製造される。図 1 は表面実装タイプのセラミックコンデンサ 1 0 の外観斜視図であり、図 2 は図 1 の I - I 断面図であり、図 3 はセラミック本体 2 の分解斜視図である。セラミックコンデンサ 1 0 は、表裏面 2 a , 2 b と端面 2 c , 2 d と側面 2 e , 2 f とを有するセラミック本体 2 と、セ

50

ラミック本体 2 の両端部にそれぞれ形成された外部端子電極 3 , 4 と、を備えている。

【 0 0 2 4 】

セラミック本体 2 は、図 3 に示すように、内部電極パターン 2 2 , 2 3 を表面に形成したセラミックグリーンシート 2 0 c ~ 2 0 h と、電極パターンが形成されていない外層用セラミックグリーンシート 2 0 a , 2 0 b , 2 0 i , 2 0 j とを積み重ねて構成した積層体である。セラミックグリーンシート 2 0 a ~ 2 0 j の材料としては、 $B a T i O_3$ 、 $C a T i O_3$ 、 $S r T i O_3$ 、 $C a Z r O_3$ などの主成分からなる誘電体セラミックに、周知の有機バインダや有機溶剤が添加されているものが用いられる。また、これらの主成分に  $M n$  化合物、 $F e$  化合物、 $C r$  化合物、 $C o$  化合物、 $N i$  化合物などの副成分を添加したものをを用いてもよい。セラミックグリーンシート 2 0 c ~ 2 0 g の厚みは、焼成後の内部電極パターン 2 2 , 2 3 間のセラミック層の厚みが  $0.5 \sim 10 \mu m$  になるように設定することが好ましい。

10

【 0 0 2 5 】

内部電極パターン 2 2 , 2 3 は、セラミックグリーンシート 2 0 c ~ 2 0 h 上に、例えばスクリーン印刷などにより導電性ペーストを塗布して形成される。内部電極パターン 2 2 はセラミックグリーンシート 2 0 c , 2 0 e , 2 0 g の左辺に露出している。内部電極パターン 2 3 はセラミックグリーンシート 2 0 d , 2 0 f , 2 0 h の右辺に露出している。そして、内部電極パターン 2 2 , 2 3 は、積層された状態ではセラミックグリーンシート 2 0 c ~ 2 0 g を間にして対向するように配置されている。この対向部分により所定の電気特性が得られる。なお、インダクタの場合には、このような対向パターンではなく、螺旋状のコイル導体パターンがセラミック本体 2 内に配設される。内部電極パターン 2 2 , 2 3 の材料としては、例えば  $N i$  ,  $C u$  ,  $A g$  ,  $P d$  ,  $A g - P d$  合金 ,  $A u$ 、もしくは、これらのいずれか一つを主成分とする合金が用いられる。内部電極パターン 2 2 , 2 3 の厚みは、焼成後に  $0.3 \sim 2.0 \mu m$  になるように設定することが好ましい。

20

【 0 0 2 6 】

以上のセラミックグリーンシート 2 0 a ~ 2 0 j は、図 3 に示すように積層されてセラミック積層体とされる。このとき、必要に応じてセラミック積層体を静水圧プレスなどにより積層方向にプレスしてもよい。次に、セラミック積層体を所定のサイズにカットした後、パレル研磨してセラミック積層体のコーナー部および稜部に丸みを形成する。次に、セラミック積層体を焼成する。焼成温度はセラミックグリーンシート 2 0 a ~ 2 0 j や内部電極パターン 2 2 , 2 3 の材料にもよるが、 $900 \sim 1300$  であることが好ましい。こうして、セラミック本体 2 が形成される。

30

【 0 0 2 7 】

次に、セラミック本体 2 の両端部にそれぞれ外部端子電極 3 , 4 が形成される。外部端子電極 3 と 4 は電氣的に絶縁されている。外部端子電極 3 は、セラミック本体 2 の左側端面 2 d 上に形成された主部 3 1 と、主部 3 1 に電氣的に絶縁された副部 3 2 とで構成されている。主部 3 1 は内部電極パターン 2 2 に電氣的に接続され、表裏面 2 a , 2 b および側面 2 e , 2 f に若干回り込むように設けられている（なお、主部 3 1 は端面 2 d 上だけに形成されるようにしてもよい）。これにより、外部端子電極 3 とセラミック本体 2 との接合強度が向上し、外部端子電極 3 と内部電極パターン 2 2 との電氣的接続信頼性がより一層高くなる。一方、副部 3 2 は、複数の円形状分割片 3 2 a を左側端面 2 d に対して平行に千鳥状に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e , 2 f 上の左側端面 2 d 寄りに設けられている。

40

【 0 0 2 8 】

同様に、外部端子電極 4 は、セラミック本体 2 の右側端面 2 c 上に形成された主部 4 1 と、主部 4 1 に電氣的に絶縁された副部 4 2 とで構成されている。主部 4 1 は内部電極パターン 2 3 に電氣的に接続され、表裏面 2 a , 2 b および側面 2 e , 2 f に若干回り込むように設けられている（なお、主部 4 1 は端面 2 c 上だけに形成されるようにしてもよい）。これにより、外部端子電極 4 とセラミック本体 2 との接合強度が向上し、外部端子電極 4 と内部電極パターン 2 3 との電氣的接続信頼性がより一層高くなる。一方、副部 4 2

50

は、複数の円形状分割片 4 2 a を右側端面 2 c に対して平行に千鳥状に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e , 2 f 上の右側端面 2 c 寄りに設けられている。副部 3 2 , 4 2 の分割片 3 2 a , 4 2 a を千鳥状に配設することにより、実装基板 P の電極パターン 6 0 の設計の自由度が高くなる。また、分割片 3 2 a , 4 2 a を円形状にすることにより、後述のクラック C 1 , C 2 の方向をより一層多く分散できる。副部 3 2 , 4 2 のそれぞれの配設寸法 E 1 は、図 1 1 に示した従来の外部端子電極 5 4 , 5 5 の回り込み部 5 4 a , 5 5 a の寸法 E 以下に設定することができ、外部端子電極 3 , 4 間のギャップ寸法 G を従来より広くできる。その結果、表面放電開始電圧が上がるため、コンデンサ 1 0 を小型化できる。

#### 【 0 0 2 9 】

この外部端子電極 3 , 4 を形成する際には、予めセラミック本体 2 の両端部に焼結金属やめっき、スパッタ、蒸着などによって外部端子電極下地層が形成される。外部端子電極下地層の材料としては、例えば Ni , Cu , Ag , Pd , Ag - Pd 合金 , Au、もしくは、これらのいずれか一つを主成分とする合金が用いられる。外部端子電極下地層はめっき層で被覆されている。めっき層の材料としては、例えば Ni , Cu , Au , Sn、もしくは、これらのいずれか一つを主成分とする合金が用いられる。これら外部端子電極下地層やめっき層は、主部 3 1 , 4 1 と副部 3 2 , 4 2 とで独立して形成される。外部端子電極下地層の厚みは、10 ~ 50 μm になるように設定することが好ましい。めっき層一層当たりの厚みは、1 ~ 10 μm になるように設定することが好ましい。

#### 【 0 0 3 0 】

次に、浸漬法により、セラミック本体 2 の端面 2 c、2 d にそれぞれ、外部端子電極用導電性ペーストを塗布して外部端子電極 3 , 4 の主部 3 1 , 4 1 を形成する。また、転写法、スクリーン印刷法、インクジェット法などの方法により、セラミック本体 2 の表面 2 a 上、裏面 2 b 上および側面 2 e , 2 f 上の右側端面 2 c 寄りおよび左側端面 2 d 寄りにそれぞれ、外部端子電極用導電性ペーストを塗布して外部端子電極 3 , 4 の副部 3 2 , 4 2 を形成する。この後、700 ~ 900 の温度で外部端子電極 3 , 4 の主部 3 1、4 1 および副部 3 2 , 4 2 を焼き付ける。

#### 【 0 0 3 1 】

なお、セラミック積層体を焼成する前に、外部端子電極用導電性ペーストをセラミック積層体に塗布し、セラミック積層体の焼成と同時に外部端子電極 3 , 4 を焼き付ける方法であってもよい。

#### 【 0 0 3 2 】

こうして得られた表面実装タイプのセラミックコンデンサ 1 0 は、外部端子電極 3 , 4 が、セラミック本体 2 の端面 2 c , 2 d に設けられた主部 3 1 , 4 1 と、主部 3 1 , 4 1 に電氣的に絶縁された副部 3 2 , 4 2 とで構成されている。従って、主部 3 1 , 4 1 は、セラミック本体 2 の内部電極 2 2 , 2 3 と堅固に接合することによって、外部端子電極 3 , 4 と内部電極 2 2 , 2 3 との電氣的接続を確保する機能を有する。一方、副部 3 2 , 4 2 はコンデンサ 1 0 を実装基板 P に実装する際の安定性を確保する機能を有するとともに、主部 3 1 , 4 1 と物理的に分離しているため、撓みクラック C 1 やはんだクラック C 2 が発生しても、副部 3 2 , 4 2 によってクラック C 1 , C 2 の方向が変わったり、クラック C 1 , C 2 が分散したりして、大きなクラック C 1 , C 2 に成長せず、最小限の損壊ですむフェールセーフ機能を有している。従って、外部端子電極 3 , 4 と内部電極 2 2 , 2 3 との電氣的接続機能を有する主部 3 1 , 4 1 は、クラック C 1 , C 2 による影響を受けない。

#### 【 0 0 3 3 】

例えば、図 4 に示すように、実装基板 P の電極パターン 6 0 に電子部品 5 0 をはんだ 6 2 を介して実装する際に電子部品 5 0 に応力がかかる場合や、ユーザが使用する際に実装基板 P が撓んで電子部品 5 0 に応力がかかる場合に、セラミック本体 2 に撓みクラック C 1 が発生する。しかし、副部 3 2 , 4 2 が主部 3 1 , 4 1 と物理的に分離しているため、副部 3 2 , 4 2 によって撓みクラック C 1 の方向が変わったり、分散したりして、大きな

10

20

30

40

50

撓みクラック C 1 にならない。同様に、図 5 に示すように、実装基板 P やコンデンサ 1 0 が温度などによって伸縮した場合に、はんだクラック C 2 がはんだ 6 2 に発生する。しかし、副部 3 2 , 4 2 が主部 3 1 , 4 1 と物理的に分離しているため、副部 3 2 , 4 2 によってはんだクラック C 2 の方向が変わったり、分散したりして、大きなはんだクラック C 2 にならない。この結果、部品サイズを大きくすることなく、撓みクラック C 1 やはんだクラック C 2 からコンデンサ 1 0 を保護することができる。

【 0 0 3 4 】

また、従来は、アクティブエリア（セラミック本体 2 内の内部電極パターン 2 2 , 2 3 部分）に撓みクラック C 1 が生じないように外層などを広く設計する必要があったため、セラミック本体 2 内に占めるアクティブエリアの割合が小さかった。しかし、本第 1 の実施形態では、アクティブエリアにまで撓みクラック C 1 が成長する可能性が極端に低くなるので、セラミック本体 2 内に占めるアクティブエリアの割合を大きくすることができ、コンデンサ 1 0 の小型化や高容量化が可能となる。

10

【 0 0 3 5 】

また、電気特性上、副部 3 2 , 4 2 は内部電極パターン 2 2 , 2 3 と導通していないので、仮に副部 3 2 , 4 2 の全ての円形状分割片 3 2 a , 4 2 a にクラック C 1 , C 2 が発生して機能を果たせなくなっても、内部電極パターン 2 2 , 2 3 と外部端子電極 3 , 4 および実装基板 P の電極パターン 6 0 との電氣的接続に影響を与えない。

【 0 0 3 6 】

また、副部 3 2 , 4 2 だけがセラミック本体 2 の表裏面 2 a , 2 b 上に突出している場合には、コンデンサ 1 0 を実装基板 P 上に実装する際の設置安定性が低い。そこで、本第 1 の実施形態では、外部端子電極 3 , 4 の主部 3 1 , 4 1 を、それぞれ表裏面 2 a , 2 b に回り込むように設けることにより、セラミック本体 2 の表裏面 2 a , 2 b 上の副部 3 2 , 4 2 の高さの主部 3 1 , 4 1 の高さとを略揃えることができ、コンデンサ 1 0 を実装基板 P 上に実装する際の設置安定性を向上させることができる。しかも、主部 3 1 , 4 1 へのはんだ濡れ性も良好となる。

20

【 0 0 3 7 】

さらに、副部 3 2 , 4 2 が複数の円形状分割片 3 2 a , 4 2 a にて構成されているので、副部 3 2 , 4 2 によるクラック C 1 , C 2 の方向変化やクラック C 1 , C 2 の分散の効果をより一層向上させることができる。また、複数の円形状分割片 3 2 a , 4 2 a の一部分にクラック C 1 , C 2 が発生して機能を果たせなくなっても、他の分割片 3 2 a , 4 2 a がその機能を果たすので、確実にフェールセーフ機能が働くことになる。

30

【 0 0 3 8 】

また、本第 1 の実施形態は、副部 3 2 , 4 2 を表裏面 2 a , 2 b および側面 2 e , 2 f に形成することにより、コンデンサ 1 0 の表裏面 2 a , 2 b および二つの側面 2 e , 2 f のいずれを実装面としても、撓みクラック C 1 やはんだクラック C 2 からコンデンサ 1 0 を保護することができるようにしたものであるが、このコンデンサ 1 0 の変形例として、副部 3 2 , 4 2 を側面 2 e , 2 f に形成しないで、表裏面 2 a , 2 b のみに形成したものであってもよい。この場合、コンデンサ 1 0 の上下の方向性がなく、表面 2 a と裏面 2 b のいずれを実装面としても、撓みクラック C 1 やはんだクラック C 2 からコンデンサ 1 0 を保護することができる。また、別の変形例として、副部 3 2 , 4 2 を表面 2 a および側面 2 e , 2 f に形成しないで、裏面 2 b のみに形成したものであってもよい。

40

【 0 0 3 9 】

（第 2 の実施形態、第 3 の実施形態）

図 6 は第 2 の実施形態の表面実装タイプのセラミックコンデンサ 1 0 A の外観斜視図であり、図 7 は第 3 の実施形態の表面実装タイプのセラミックコンデンサ 1 0 B の外観斜視図である。なお、図 6 および図 7 において前記第 1 の実施形態と同一部品および同一部分には同じ符号を付し、その詳細な説明は省略する。

【 0 0 4 0 】

図 6 に示すように、コンデンサ 1 0 A は、セラミック本体 2 の両端部にそれぞれ外部端

50

子電極 3, 4 が形成されている。外部端子電極 3 は、セラミック本体 2 の左側端面 2 d 上に形成された主部 3 1 と、主部 3 1 に電氣的に絶縁された副部 3 2 とで構成されている。副部 3 2 は、複数の円形状分割片 3 2 a を左側端面 2 d に対して平行に一行に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の左側端面 2 d 寄りに設けられている。同様に、外部端子電極 4 は、セラミック本体 2 の右側端面 2 c 上に形成された主部 4 1 と、主部 4 1 に電氣的に絶縁された副部 4 2 とで構成されている。副部 4 2 は、複数の円形状分割片 4 2 a を右側端面 2 c に対して平行に一行に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の右側端面 2 c 寄りに設けられている。

【0041】

また、図 7 に示すように、コンデンサ 10 B の場合、外部端子電極 3 の副部 3 2 は、複数の円形状分割片 3 2 a を円弧状に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の左側端面 2 d 寄りに設けられている。同様に、外部端子電極 4 の副部 4 2 は、複数の円形状分割片 4 2 a を円弧状に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の右側端面 2 c 寄りに設けられている。

【0042】

以上の構成からなるセラミックコンデンサ 10 A, 10 B は、それぞれ前記第 1 の実施形態のコンデンサ 10 と同様の作用効果を奏する。

【0043】

(第 4 の実施形態、第 5 の実施形態)

図 8 は第 4 の実施形態の表面実装タイプのセラミックコンデンサ 10 C の外観斜視図であり、図 9 は第 5 の実施形態の表面実装タイプのセラミックコンデンサ 10 D の外観斜視図である。なお、図 8 および図 9 において前記第 1 の実施形態と同一部品および同一部分には同じ符号を付し、その詳細な説明は省略する。

【0044】

図 8 に示すように、コンデンサ 10 C の場合、外部端子電極 3 の副部 3 2 は、複数の矩形形状分割片 3 2 a を左側端面 2 d に対して平行に一行に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の左側端面 2 d 寄りに設けられている。同様に、外部端子電極 4 の副部 4 2 は、複数の矩形形状分割片 4 2 a を右側端面 2 c に対して平行に一行に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の右側端面 2 c 寄りに設けられている。

【0045】

また、図 9 に示すように、コンデンサ 10 D の場合、外部端子電極 3 の副部 3 2 は、長短 2 種類の矩形形状分割片 3 2 a を左側端面 2 d に対して平行に一行に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の左側端面 2 d 寄りに設けられている。同様に、外部端子電極 4 の副部 4 2 は、長短 2 種類の矩形形状分割片 4 2 a を右側端面 2 c に対して平行に一行に配設したものであり、表面 2 a 上、裏面 2 b 上および側面 2 e, 2 f 上の右側端面 2 c 寄りに設けられている。

【0046】

以上の構成からなるセラミックコンデンサ 10 C, 10 D は、それぞれ前記第 1 の実施形態のコンデンサ 10 と同様の作用効果を奏する。

【0047】

(第 6 の実施形態)

図 10 は第 6 の実施形態の表面実装タイプのセラミックコンデンサ 10 E の外観斜視図である。なお、図 10 において前記第 1 の実施形態と同一部品および同一部分には同じ符号を付し、その詳細な説明は省略する。

【0048】

コンデンサ 10 E は、外部端子電極 3, 4 の副部 3 2, 4 2 が、それぞれ表裏面 2 a, 2 b および側面 2 e, 2 f にわたって連続して環状に配設されている。これにより、副部 3 2, 4 2 が複数の分割片 3 2 a, 4 2 a にて構成されている場合と比較して、副部 3 2, 4 2 の構成が簡素となり、副部 3 2, 4 2 の形成が容易になる。すなわち、予め主部 3

10

20

30

40

50

1, 41と副部32, 42を一体的に形成しておき、後工程でレーザなどで一部を除去し、主部31, 41と副部32, 42とを分離独立させて外部端子電極3, 4を容易に形成することができる。

【0049】

(第7の実施形態)

図11は第7の実施形態の表面実装タイプのセラミックコンデンサ10Fの外観斜視図である。なお、図11において前記第1の実施形態と同一部品および同一部分には同じ符号を付し、その詳細な説明は省略する。

【0050】

コンデンサ10Fは、端面2c、2dの長手方向の寸法の方が側面2e、2fの長手方向の寸法より長いものである。外部端子電極3, 4の副部32, 42の複数の円形状分割片32a, 42aは、それぞれ表裏面2a, 2bおよび側面2e, 2fに配設されている。これにより、副部32, 42の配設長さが長くなり(言い換えると、円形状分割片32a, 42aの数が多くなり)、撓みクラックC1やんだクラックC2を防止する効果が高まる。

10

【0051】

(他の実施形態)

なお、この発明は、前記実施形態に限定されるものではなく、その要旨の範囲内で種々に変形される。セラミック電子部品としては、コンデンサの他にインダクタ、圧電部品、サーミスタなどであってもよい。セラミック本体の材料として、PZT系セラミックなどの圧電体セラミックを用いた場合は圧電部品となる。スピネル系セラミックなどの半導体セラミックを用いた場合はサーミスタとなる。フェライトなどの磁性体セラミックを用いた場合はインダクタとなる。また、セラミック本体は必ずしも内部電極を有するセラミック積層体である必要はなく、内部電極を有さないセラミック単板であってもよい。さらに、外部端子電極の主部と副部とを、それぞれ異なる材料で形成してもよい。例えば、副部の材料として、導電性フィラー入りの樹脂を用いてもよい。

20

【符号の説明】

【0052】

2 セラミック本体

2a 表面(第1主面)

2b 裏面(第2主面)

2c, 2d 端面

2e, 2f 側面

3, 4 外部端子電極

10, 10A, 10B, 10C, 10D, 10E, 10F セラミックコンデンサ

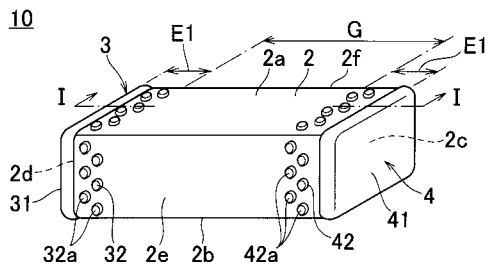
31, 41 主部

32, 42 副部

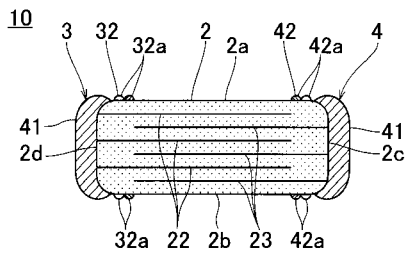
32a, 42a 分割片

30

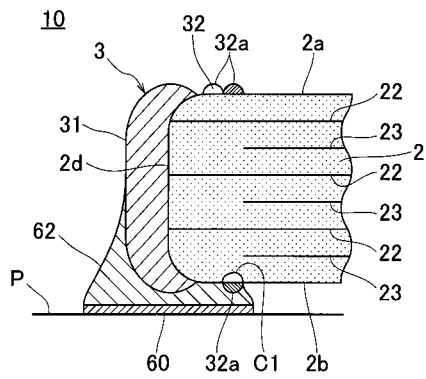
【 図 1 】



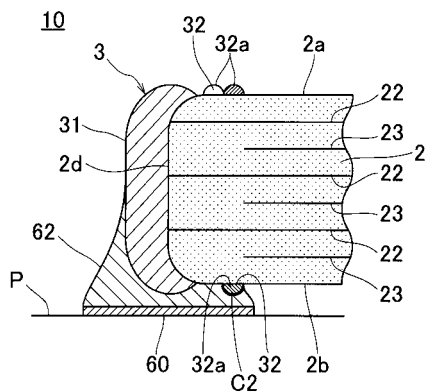
【 図 2 】



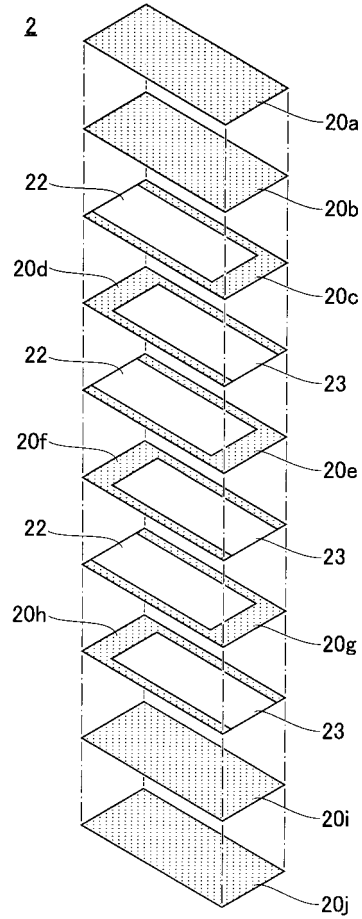
【 図 4 】



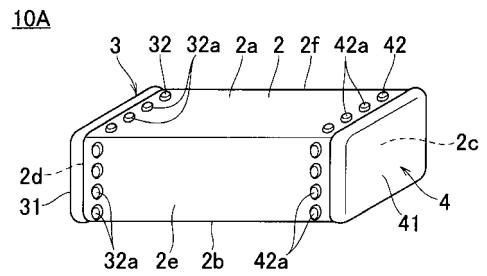
【 図 5 】



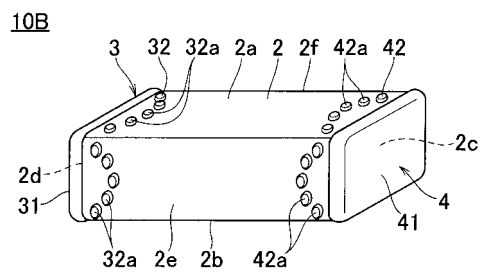
【 図 3 】



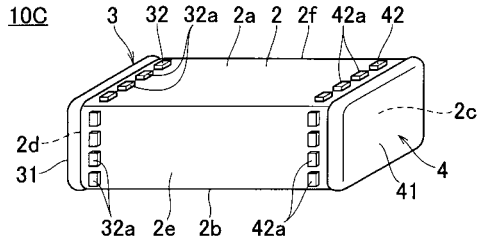
【 図 6 】



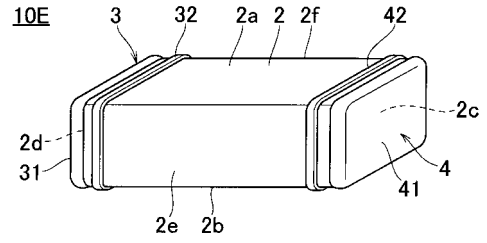
【 図 7 】



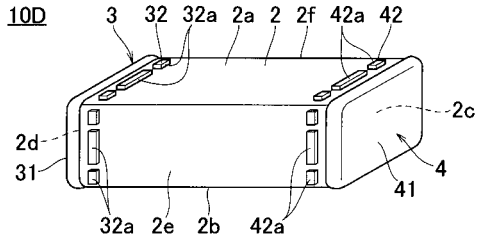
【 図 8 】



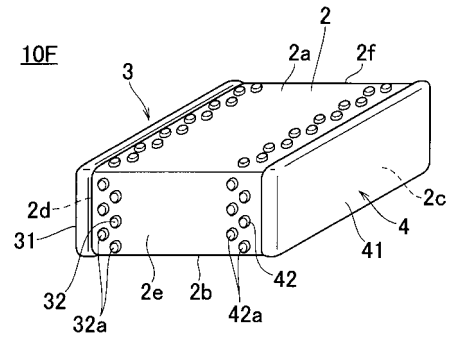
【 図 10 】



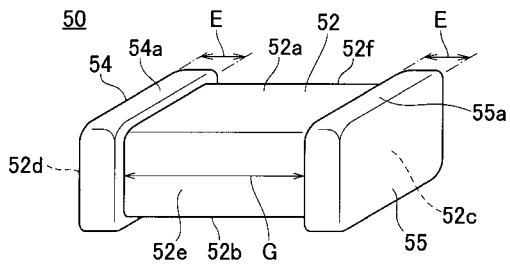
【 図 9 】



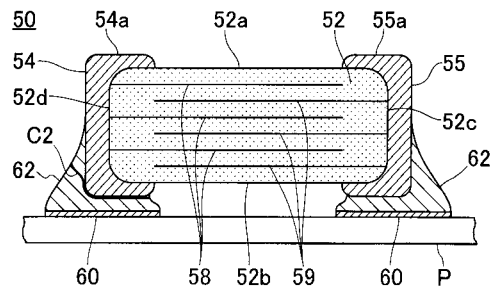
【 図 11 】



【 図 12 】



【 図 14 】



【 図 13 】

