

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-105455

(P2012-105455A)

(43) 公開日 平成24年5月31日(2012.5.31)

(51) Int.Cl.
H02P 27/06 (2006.01)F I
H02P 7/63テーマコード (参考)
5H505

審査請求 未請求 請求項の数 10 O L (全 17 頁)

(21) 出願番号 特願2010-251915 (P2010-251915)
(22) 出願日 平成22年11月10日 (2010.11.10)(71) 出願人 502129933
株式会社日立産機システム
東京都千代田区神田練堀町3番地
(74) 代理人 110000062
特許業務法人第一国際特許事務所
(72) 発明者 井村 淳之介
千葉県習志野市東習志野七丁目1番1号
株式会社日立産機システム内
(72) 発明者 ▲高▼田 英人
千葉県習志野市東習志野七丁目1番1号
株式会社日立産機システム内
(72) 発明者 清水 公徳
千葉県習志野市東習志野七丁目1番1号
株式会社日立産機システム内

最終頁に続く

(54) 【発明の名称】 モータ制御装置

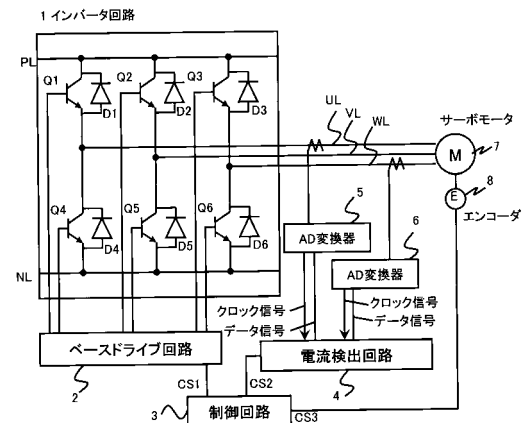
(57) 【要約】

【課題】従来例のノイズ耐量検知手段ではノイズの大きさを時間幅として検出し、監視することしかできず、例えば、非常に短い時間幅のノイズを検知することができず、また、ノイズ以外の原因で信号に乱れが生じた場合に検知することができない。

【解決手段】インバータ回路1とインバータ回路1の3相交流出力の電流を検出する電流検出装置4を備えたモータ制御装置において、AD変換器5、6のクロック信号とデータ信号を電流検出装置4に入力され、一定時間中のクロック数の測定を行うことでノイズレベルを検出し、通常のノイズだけでなく非常に短い時間幅のノイズも検知することができる制御装置を提供する。

【選択図】 図1

図1



【特許請求の範囲】

【請求項 1】

制御回路からベースドライブ回路を介して供給されるゲート駆動信号によりスイッチング動作を行い直流電圧を変換して 3 相交流電力を出力するインバータ回路と、

前記インバータ回路からサーボモータに供給される 3 相交流出力の電流を検出し、A/D 変換器によりアナログ信号からデジタル信号に変換されたデジタルデータを検出する電流検出装置と、を備えたモータ制御装置において、

前記電流検出装置に前記デジタルデータ信号と前記 A/D 変換器のクロック信号とが入力され、前記クロック信号に基づいてノイズレベルを検出することを特徴とするモータ制御装置。

10

【請求項 2】

請求項 1 に記載のモータ制御装置において、

前記クロック信号の一定時間中のクロック数の測定を行うことでノイズレベルを検出することを特徴とするモータ制御装置。

【請求項 3】

請求項 1 に記載のモータ制御装置において、

前記 A/D 変換器から出力された前記クロック信号及び前記デジタルデータ信号が H レベルである時間、L レベルである時間をそれぞれ測定することにより前記クロック信号及び前記デジタルデータ信号のパルス幅を計測することを特徴とするモータ制御装置。

20

【請求項 4】

請求項 1 に記載のモータ制御装置において、

前記 A/D 変換器から出力された前記クロック信号と前記デジタルデータ信号の位相差を測定することを特徴とするモータ制御装置。

【請求項 5】

請求項 1 に記載のモータ制御装置において、

クロック数測定時間を変更することにより、ノイズ発生頻度を検知することを特徴とするモータ制御装置。

【請求項 6】

請求項 1 に記載のモータ制御装置において、

クロック数測定異常、パルス幅測定異常、位相差測定異常が発生する頻度を計測し、ノイズ発生の頻度や大きさを検知することで、ノイズ源を特定することを特徴とするモータ制御装置。

30

【請求項 7】

請求項 2 に記載のモータ制御装置において、

前記電流検出装置は、前記クロック信号のノイズを除去するデジタルフィルタを備えており、前記デジタルフィルタの前後において一定時間中のクロック数を測定し、前記デジタルフィルタの前後の一定時間中のクロック数を比較することを特徴とするモータ制御装置。

【請求項 8】

請求項 7 に記載のモータ制御装置において、

前記デジタルフィルタの前後において、一定時間中のクロック数を測定し比較することで、前記デジタルフィルタの効果を知らることができることを特徴とするモータ制御装置。

40

【請求項 9】

請求項 7 に記載のモータ制御装置において、

検出したノイズレベルに応じて、前記電流検出装置内のデジタルフィルタの段数やフィルタ周波数の変更を行うことを特徴とするモータ制御装置。

【請求項 10】

請求項 9 に記載のモータ制御装置において、

検出したノイズのレベルに応じて、デジタルフィルタの段数やフィルタ周波数の変更を行い、それに応じて制御ゲインを最適値に自動調整することを特徴とするモータ制御装置

50

。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ノイズレベルを検出可能な電流検出回路を備えたモータ制御装置に関する。

【背景技術】

【0002】

本技術分野の背景技術として特許文献1がある。この特許文献1には、「アナログ・デジタル信号変換回路の出力を監視して耐ノイズ性を高める情報処理・制御装置およびそのノイズ耐量検知手段」が記載されている。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2003-148997号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

上述のように特許文献1にはノイズ耐量検知手段が記載されている。しかし、特許文献1の情報処理・制御装置はノイズの大きさを時間幅として検出し、監視することしかできない。このような情報処理・制御装置では、例えば、非常に短い時間幅のノイズを検知することができない。また、例えば、ノイズ以外の原因で信号に乱れが生じた場合に検知することができない。

20

【0005】

そこで、本発明は、通常のノイズだけでなく非常に短い時間幅のノイズも検知することができる制御装置を提供する、例えば、ノイズを時間幅ではなく一定時間中のパルス数として検出することができる制御装置を提供することを目的とする。

【0006】

また、本発明は、ノイズ以外の原因で信号に乱れが生じた場合にも検知することができる制御装置を提供することを目的とする。

【0007】

30

例えば、信号のパルス幅や信号同士の位相差を測定し、測定結果にばらつきが生じた際にはワーニング・アラームを出力し、一定時間以上HレベルあるいはLレベルとなった場合には故障と判断しワーニング・アラームを出力する制御装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記手段を解決するために、本発明は特許請求の範囲に記載した構成を採用する。

本発明は、上記課題を解決する手段を複数含んでいるが、その一例を挙げるならば、クロックに対するノイズを除去するためのデジタルフィルタの前後で一定時間中のクロック数の測定を行うことでノイズレベルを検出可能な電流検出回路を備えることを特徴とする。

40

。

【0009】

本発明のモータ制御装置は、制御回路からベースドライブ回路を介して供給されるゲート駆動信号によりスイッチング動作を行い直流電圧を変換して3相交流電力を出力するインバータ回路と、前記インバータ回路からサーボモータに供給される3相交流出力の電流を検出し、AD変換器によりアナログ信号からデジタル信号に変換されたデジタルデータを検出する電流検出装置と、を備えたモータ制御装置において、前記電流検出装置に前記デジタルデータ信号と前記AD変換器のクロック信号とが入力され、前記クロック信号に基づいてノイズレベルを検出することを特徴とする。

【0010】

50

また、本発明のモータ制御装置は、前記クロック信号の一定時間中のクロック数の測定を行うことでノイズレベルを検出することを特徴とする。

【0011】

また、本発明のモータ制御装置は、前記AD変換器から出力された前記クロック信号及び前記デジタルデータ信号がHレベルである時間、Lレベルである時間をそれぞれ測定することにより前記クロック信号及び前記デジタルデータ信号のパルス幅を計測することを特徴とする。

【0012】

また、本発明のモータ制御装置は、前記AD変換器から出力された前記クロック信号と前記デジタルデータ信号の位相差を測定することを特徴とする。

10

【0013】

また、本発明のモータ制御装置は、クロック数測定時間を変更することにより、ノイズ発生頻度を検知することを特徴とする。

【0014】

また、本発明のモータ制御装置は、クロック数測定異常、パルス幅測定異常、位相差測定異常が発生する頻度を計測し、ノイズ発生の頻度や大きさを検知することで、ノイズ源を特定することを特徴とする。

【0015】

また、本発明のモータ制御装置では、前記電流検出回路が前記クロック信号のノイズを除去するデジタルフィルタを備えており、前記デジタルフィルタの前後において一定時間中のクロック数を測定し、前記デジタルフィルタの前後の一定時間中のクロック数を比較することを特徴とする。

20

【0016】

また、本発明のモータ制御装置は、前記デジタルフィルタの前後において、一定時間中のクロック数を測定し比較することで、前記デジタルフィルタの効果を知ることができることを特徴とする。

【0017】

また、本発明のモータ制御装置は、検出したノイズレベルに応じて、前記電流検出回路内のデジタルフィルタの段数やフィルタ周波数の変更を行うことを特徴とする。

【0018】

また、本発明のモータ制御装置は、検出したノイズのレベルに応じてデジタルフィルタの段数やフィルタ周波数の変更を行い、それに応じて制御ゲインを最適値に自動調整することを特徴とする。

30

【発明の効果】

【0019】

本発明によれば、通常のノイズだけでなく非常に短い時間幅のノイズも検知することができる制御装置、またノイズ以外の原因で信号に乱れが生じた場合にも検知することができる制御装置を提供することができる。

【0020】

上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

40

【図面の簡単な説明】

【0021】

【図1】図1はモータ制御装置の構成図の例である。

【図2】図2は本発明による電流検出回路の構成図である。

【図3】図3はアラーム及びワーニングがどの回路で検出された異常であるか判定する方法を説明するフローチャートである。

【図4】図4はクロック数測定時のワーニングあるいはアラームの検出方法を説明するためのフローチャートである。

【図5】図5はクロック数測定回路の動作を説明するためのフローチャートである。

【図6】図6はクロックあるいはデータのパルス幅測定時のワーニングあるいはアラーム

50

の検出方法を説明するためのフローチャートである。

【図 7】図 7 はクロックあるいはデータが H レベルの時間を測定する回路の動作を説明するためのフローチャートである。

【図 8】図 8 はクロックあるいはデータが L レベルの時間を測定する回路の動作を説明するためのフローチャートである。

【図 9】図 9 はクロックとデータの位相差測定時のワーニングあるいはアラームの検出方法を説明するためのフローチャートである。

【図 10】図 10 はクロックとデータの位相差を、データが H レベルになってからクロックが L レベルになるまでの時間とし、これを検出する回路の動作を説明するためのフローチャートである。

10

【図 11】図 11 はクロックとデータの位相差を、データが L レベルになってからクロックが L レベルになるまでの時間とし、これを検出する回路の動作を説明するためのフローチャートである。

【図 12】図 12 は正常動作時のデジタルフィルタ前後のクロック及びデータのタイミング動作図の例である。

【図 13】図 13 はノイズ発生時のデジタルフィルタ前後のクロック及びデータのタイミング動作図の例である。

【図 14】図 14 は正常時と異常時のパルス幅測定結果を説明するタイミング動作図の例である。

【図 15】図 15 は正常時と異常時の位相差測定結果を説明するタイミング動作図の例である。

20

【発明を実施するための形態】

【0022】

以下、本発明の実施の形態について図面を用いて説明する。

【実施例 1】

【0023】

本実施例では、電流検出回路の保護方式を有するモータ制御装置の例を説明する。

図 1 は、本実施例の電流検出回路の保護方式を有するモータ制御装置の構成図の例である。この図において 1 はインバータ回路で 6 個のスイッチング素子 Q 1 ~ Q 6 と、同じく 6 個のフライホイールダイオード D 1 ~ D 6 からなる 3 相交流インバータ回路で構成されている。

30

【0024】

そして、このインバータ回路 1 は制御回路 3 からベースドライブ回路 2 を介して供給されるゲート駆動信号によりスイッチング動作し、P L 線と N L 線の間の直流電圧を 3 相交流電力に変換し、U L 線と V L 線、W L 線の間に 3 相交流電圧を出力する働きをする。このため、ベースドライブ回路 2 と制御回路 3 は線路 C S 1 を介して相互に所定の信号の授受が得られるように構成されている。

【0025】

7 はサーボモータで、図示していないトルク伝達系を介して、同じく図示していない被駆動部に連結され、インバータ回路 1 から供給される 3 相交流電力に応じて所定の方向に、所定のトルクで、所定の回転速度で回転し、加工製造ラインなどの駆動機構を所定の速度と所定の力で動かし、位置決めする働きをする。

40

【0026】

このとき、サーボモータ 7 の回転速度と回転位置はサーボモータ内蔵のエンコーダ 8 により検出され、線路 C S 3 を介して制御回路 3 にフィードバックされる。また、このとき、サーボモータ 7 の U 相に流れる電流 U L は A D 変換器 5 により、W 相に流れる W L は A D 変換器 6 により、アナログ信号からデジタル信号に変換され、電流検出回路 4 によって検出される。この電流検出値が線路 C S 2 を介して制御回路 3 にフィードバックされ、インバータ回路 1 の制御に反映される。

【0027】

50

次に、電流検出について説明する。A D変換器5はサーボモータ7のU相に流れる電流U Lをアナログ電圧として入力されると、自身が出力するクロックに同期したデジタルデータに変換して出力する。同様にA D変換器6はサーボモータ7のW相に流れる電流W Lを、自身が出力するクロックに同期したデジタルデータに変換して出力する。A D変換器5及び6によって出力されたクロック及びデータは電流検出回路4の内部でシリアル→パラレル変換され、電流演算処理が行われる。

【0028】

このとき、A D変換器5及び6から出力されるクロック及びデータがノイズにより波形割れを起こした場合、電流検出回路4の内部では正常な電流演算処理ができず、正常なモータ制御を行うことができない。また、A D変換器自身の異常や故障により、クロック及びデータの周期が乱れたり、データがクロックに同期して出力されなくなったりした場合、つまりクロックとデータの位相差が変化してしまった場合も、正常な電流演算処理ができず、正常なモータ制御を行うことができない。

【0029】

そこで、この実施形態では、以下のようにしてノイズの影響を防いだり、ノイズの影響を受けていることを上位装置に対して知らせたり、A D変換器自身の不良・故障を上位装置に知らせる。図2は本実施形態の電流検出回路である。A D変換器9によってモータ電流はクロックに同期しシリアルデータに変換され、電流検出回路10に入力される。

【0030】

入力されたクロックはデジタルフィルタ11によりノイズが除去され、データはデジタルフィルタ12によりノイズが除去される。ノイズが除去されたクロック及びデータはシリアル→パラレル変換回路16によりシリアル→パラレル変換が行われ、制御回路18によって電流演算が行われる。

【0031】

本電流検出回路には、ノイズによる誤動作を防ぐため、また、A D変換器自身やその周辺回路の故障・不良による誤動作を防ぐための保護回路を有している。クロック数測定回路13は、デジタルフィルタの前段と後段のクロックを監視し、規定した時間中のクロックの数を測定することができる。クロック、データのパルス幅測定回路14は、デジタルフィルタ通過後のクロック及びデータのパルス幅を測定することができる。

【0032】

クロックとデータの位相差測定回路15は、デジタルフィルタ通過後のクロック及びデータの位相差を測定することができる。この3つの測定回路はそれぞれ測定した値をワーニングレベルかアラームレベルか判定する機能を有しており、判定レベルを超えた場合には判定回路17へアラームあるいはワーニングを出力する。判定回路17はどの回路でアラームあるいはワーニングが発生したかを判定し、制御回路18へと通知する。

【0033】

図2の判定回路17の動作を、図3のフロー図を用いて説明する。まず、処理ステップS1でクロック数測定結果が問題ないかチェックを行う。NO、つまりクロック数測定結果に問題がある場合にはクロック数の異常と判定し、図2の制御回路18へ通知する。YES、つまりクロック数測定結果に問題がないと判定し場合は、処理ステップS2へ進む。

【0034】

処理ステップS2では、クロックあるいはデータのパルス幅測定結果に問題ないかチェックを行う。NO、つまりパルス幅測定結果に問題がある場合には、パルス幅の異常と判定し、図2の制御回路18へ通知する。YES、つまりパルス幅測定結果に問題がないと判定した場合は、処理ステップS3へ進む。

【0035】

処理ステップS3では、クロックとデータの位相差測定結果に問題ないかチェックを行う。NO、つまり、位相差測定結果に問題がある場合には、位相差の異常と判定し、図2の制御回路18へ通知する。YES、つまり位相差測定結果に問題がないと判定した場合

10

20

30

40

50

は、全ての測定結果に異常がないと判定する。

【0036】

図2のクロック数測定回路13の動作を、図4のフロー図を用いて説明する。まず、処理ステップS11では、クロック数の測定結果が小さかったときに正常か異常かを判定するためのワーニングレベルNlwとアラームレベルNlaの設定及び、クロック数の測定結果が大きかったときに正常か異常かを判定するためのワーニングレベルNhwとアラームレベルNhaの設定を行う。

【0037】

次に、処理ステップS12でクロック数測定カウンタの動作を開始し、クロック数の測定を行うクロック数の測定が終了したら処理ステップS13にて処理ステップS12で測定したクロック数NがワーニングレベルNhwよりも大きいか判定を行う。判定がYES、つまりクロック数NがワーニングレベルNhwよりも大きかった場合、処理ステップS14に進み、クロック数NがアラームレベルNhaよりも大きいか判定を行う。

【0038】

判定がYES、つまりクロック数NがアラームレベルNhaよりも大きかった場合、処理ステップS17に進み、上位装置に対しアラーム出力を行い、システムを停止させる。判定がNO、つまりクロック数NがアラームレベルNhaよりも小さかった場合、処理ステップS18に進み、上位装置に対しワーニング出力を行い、処理ステップS13に戻る。

【0039】

処理ステップS13において、判定がNO、つまりクロック数NがワーニングレベルNhwよりも小さかった場合、処理ステップS15に進み、クロック数NがアラームレベルNlwよりも小さいか判定を行う。判定がYES、つまりクロック数NがワーニングレベルNlwよりも小さかった場合、処理ステップS16に進み、クロック数NがアラームレベルNlaよりも小さいか判定を行う。

【0040】

判定がYES、つまりクロック数NがアラームレベルNlaよりも小さかった場合、処理ステップS19に進み、上位装置に対しアラーム出力を行い、システムを停止させる。判定がNO、つまりクロック数NがアラームレベルNlaよりも大きかった場合、処理ステップS110に進み、上位装置に対しワーニング出力を行い、処理ステップS13に戻る。

【0041】

図4の処理ステップS12のクロック数測定カウンタの動作について、図5のフロー図を用いて説明する。まず処理ステップS121でクロック数を測定する時間を計測するための定周期カウンタを動作させる。次に、処理ステップS122にてクロック数を測定するためのカウンタを動作させる。処理ステップS123で定周期カウンタの値が規定の値になるまで待ち、処理ステップS124に進む。

【0042】

処理ステップS124で定周期カウンタの値をクリアし、処理ステップS125でクロック数測定結果Nをレジスタに保存し、処理ステップS126でクロック数測定カウンタの値をクリアし、処理ステップS121へ戻り、上記の動作を繰り返す。

【0043】

図2のクロック、データのパルス幅測定回路14の動作を図6のフロー図を用いて説明する。まず、処理ステップS21では、Hレベル時のパルス幅の測定結果が小さかったときに正常か異常かを判定するためのワーニングレベルTHlwとアラームレベルTHlaの設定及び、Hレベル時のパルス幅の測定結果が大きかったときに正常か異常かを判定するためのワーニングレベルTHhwとアラームレベルTHhaの設定を行う。

【0044】

さらにLレベル時のパルス幅の測定結果が小さかったときに正常か異常かを判定するためのワーニングレベルTLlwとアラームレベルTLlaの設定及び、Lレベル時のパル

10

20

30

40

50

ス幅の測定結果が大きかったときに正常か異常かを判定するためのワーニングレベル T L h w とアラームレベル T L h a の設定も行い、処理ステップ S 2 2 へ進む。

【0045】

処理ステップ S 2 2 でパルス幅の測定を行い、処理ステップ S 2 3 以降の処理ステップで測定したパルス幅が正常か異常かを判定する。処理ステップ S 2 3 では判定対象が H 側のパルス幅 T H か判定を行う。判定が Y E S、つまり判定対象が H 側のパルス幅 T H であるならば、処理ステップ S 2 4 へ進む。処理ステップ S 2 4 では測定したパルス幅 T H がワーニングレベル T H h w よりも大きいか判定を行う。判定が Y E S、つまりパルス幅 T H がワーニングレベル T H h w よりも大きかった場合、処理ステップ S 2 5 に進み、パルス幅 T H がアラームレベル T H h a よりも大きいか判定を行う。

10

【0046】

判定が Y E S、つまりパルス幅 T H がアラームレベル T H h a よりも大きかった場合、処理ステップ S 2 8 に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定が N O、つまりパルス幅 T H がアラームレベル T H h a よりも小さかった場合、処理ステップ S 2 9 に進み、上位装置に対しワーニング出力を行い処理ステップ S 2 3 に戻る。

【0047】

処理ステップ S 2 4 において判定が N O、つまりパルス幅 T H がワーニングレベル T H h w よりも小さかった場合、処理ステップ S 2 6 に進み、パルス幅 T H がアラームレベル T H l w よりも小さいか判定を行う。判定が Y E S、つまりパルス幅 T H がワーニングレベル T H l w よりも小さかった場合、処理ステップ S 2 7 に進み、パルス幅 T H がアラームレベル T H l a よりも小さいか判定を行う。

20

【0048】

判定が Y E S、つまりパルス幅 T H がアラームレベル T H l a よりも小さかった場合、処理ステップ S 2 10 に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定が N O、つまりパルス幅 T H がアラームレベル T H l a よりも大きかった場合、処理ステップ S 2 11 に進み、上位装置に対しワーニング出力を行い処理ステップ S 2 3 に戻る。

【0049】

処理ステップ S 2 3 の判定が N O つまり判定対象が H 側のパルス幅 T H ではなく、L 側のパルス幅 T L であるならば、処理ステップ S 2 12 へ進む。処理ステップ S 2 12 では測定したパルス幅 T L がワーニングレベル T L h w よりも大きいか判定を行う。判定が Y E S、つまりパルス幅 T L がワーニングレベル T L h w よりも大きかった場合、処理ステップ S 2 13 に進み、パルス幅 T L がアラームレベル T L h a よりも大きいか判定を行う。

30

【0050】

判定が Y E S、つまりパルス幅 T L がアラームレベル T L h a よりも大きかった場合、処理ステップ S 2 16 に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定が N O つまりパルス幅 T L がアラームレベル T L h a よりも小さかった場合、処理ステップ S 2 17 に進み、上位装置に対しワーニング出力を行い処理ステップ S 2 3 に戻る。

40

【0051】

処理ステップ S 2 12 において判定が N O つまりパルス幅 T L がワーニングレベル T L h w よりも小さかった場合、処理ステップ S 2 14 に進み、パルス幅 T L がアラームレベル T L l w よりも小さいか判定を行う。判定が Y E S、つまりパルス幅 T L がワーニングレベル T L l w よりも小さかった場合、処理ステップ S 2 15 に進み、パルス幅 T L がアラームレベル T L l a よりも小さいか判定を行う。

【0052】

判定が Y E S、つまりパルス幅 T L がアラームレベル T L l a よりも小さかった場合、処理ステップ S 2 18 に進み、上位装置に対しアラーム出力を行いシステムを停止させる

50

。判定がNOつまりパルス幅TLがアラームレベルTL1aよりも大きかった場合、処理ステップS219に進み、上位装置に対しワーニング出力を行い処理ステップS23に戻る。

【0053】

図6の処理ステップS22のパルス幅測定カウンタの動作について図7、8のフロー図を用いて説明する。図7ではHレベル時のパルス幅の測定を行う。まず処理ステップS221で測定対象信号の立ち上がりエッジの検出を行い、処理ステップS222へ進む。処理ステップS222でパルス幅を測定するカウンタの動作を開始し、処理ステップS223で測定対象信号の立ち下がりエッジを検出し、処理ステップS224でパルス幅測定結果THをレジスタに保存し、処理ステップS221へ戻り、上記の動作を繰り返す。

10

【0054】

図8ではLレベル時のパルス幅の測定を行う。まず処理ステップS225で測定対象信号の立ち下がりエッジの検出を行い、処理ステップS226へ進む。処理ステップS226でパルス幅を測定するカウンタの動作を開始し、処理ステップS227で測定対象信号の立ち上がりエッジを検出し、処理ステップS228でパルス幅測定結果TLをレジスタに保存し、処理ステップS225へ戻り、上記の動作を繰り返す。

【0055】

図2のクロックとデータの位相差測定回路15の動作を図9のフロー図を用いて説明する。本実施例の位相差とはデータが変化してから、クロックの立ち下がりエッジを検出するまでの時間のことである。データが立ち上がってからクロックの立ち下がりエッジを検出するまでの時間がPH、データが立ち下がってからクロックの立ち下がりエッジを検出するまでの時間がPLである。

20

【0056】

まず、処理ステップS31では、位相差PHの測定結果が小さかったときに正常か異常かを判定するためのワーニングレベルPHlwとアラームレベルPHlaの設定及び、位相差PHの測定結果が大きかったときに正常か異常かを判定するためのワーニングレベルPHhwとアラームレベルPHhaの設定を行う。

【0057】

さらに位相差PLの測定結果が小さかったときに正常か異常かを判定するためのワーニングレベルPLlwとアラームレベルPLlaの設定及び、位相差PLの測定結果が大きかったときに正常か異常かを判定するためのワーニングレベルPLhwとアラームレベルPLhaの設定も行い、処理ステップS32へ進む。

30

【0058】

処理ステップS32で位相差の測定を行い、処理ステップS33以降の処理ステップで測定した位相差が正常か異常かを判定する。処理ステップS33では判定対象が位相差PHか判定を行う。判定がYES、つまり判定対象が位相差PHであるならば、処理ステップS34へ進む。処理ステップS34では測定した位相差PHがワーニングレベルPHhwよりも大きいか判定を行う。判定がYES、つまり位相差PHがワーニングレベルPHhwよりも大きかった場合、処理ステップS35に進み、位相差PHがアラームレベルPHhaよりも大きいか判定を行う。

40

【0059】

判定がYES、つまり位相差PHがアラームレベルPHhaよりも大きかった場合、処理ステップS38に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定がNOつまり位相差PHがアラームレベルPHhaよりも小さかった場合、処理ステップS39に進み、上位装置に対しワーニング出力を行い処理ステップS33に戻る。

【0060】

処理ステップS34において判定がNOつまり位相差PHがワーニングレベルPHhwよりも小さかった場合、処理ステップS36に進み、位相差PHがアラームレベルPHlwよりも小さいか判定を行う。判定がYES、つまり位相差PHがワーニングレベルPHlwよりも小さかった場合、処理ステップS37に進み、位相差PHがアラームレベルP

50

H1aよりも小さいか判定を行う。

【0061】

判定がYES、つまり位相差PHがアラームレベルPH1aよりも小さかった場合、処理ステップS310に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定がNOつまり位相差PHがアラームレベルPH1aよりも大きかった場合、処理ステップS311に進み、上位装置に対しワーニング出力を行い処理ステップS33に戻る。

【0062】

処理ステップS33の判定がNOつまり判定対象が位相差PHではなく、位相差PLであるならば、処理ステップS312へ進む。処理ステップS312では測定した位相差PLがワーニングレベルPLhwよりも大きい判定を行う。判定がYES、つまり位相差PLがワーニングレベルPLhwよりも大きかった場合、処理ステップS313に進み、位相差PLがアラームレベルPLhaよりも大きい判定を行う。

10

【0063】

判定がYES、つまり位相差PLがアラームレベルPLhaよりも大きかった場合、処理ステップS316に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定がNOつまり位相差PLがアラームレベルPLhaよりも小さかった場合、処理ステップS317に進み、上位装置に対しワーニング出力を行い処理ステップS33に戻る。

【0064】

処理ステップS312において判定がNOつまり位相差PLがワーニングレベルPLhwよりも小さかった場合、処理ステップS314に進み、位相差PLがアラームレベルPLlwよりも小さい判定を行う。判定がYES、つまり位相差PLがワーニングレベルPLlwよりも小さかった場合、処理ステップS315に進み、位相差PLがアラームレベルPLlaよりも小さい判定を行う。

20

【0065】

判定がYES、つまり位相差PLがアラームレベルPLlaよりも小さかった場合、処理ステップS318に進み、上位装置に対しアラーム出力を行いシステムを停止させる。判定がNOつまり位相差PLがアラームレベルPLlaよりも大きかった場合、処理ステップS319に進み、上位装置に対しワーニング出力を行い処理ステップS33に戻る。

【0066】

図9の処理ステップS32の位相差測定カウンタの動作について、図10、11のフロー図を用いて説明する。

30

【0067】

図10ではデータが立ち上がってからクロックの立ち下がりエッジを検出するまでの時間の測定を行う。まず処理ステップS321でデータの立ち上がりエッジの検出を行い、処理ステップS322へ進む。処理ステップS322でクロックがHレベルであるか判定し、YES、つまりクロックがHレベルならば処理ステップS323へ進み位相差測定カウンタの動作を開始する。次に処理ステップS324でクロックの立ち下りエッジを検出し、処理ステップS325で位相差測定結果PHをレジスタに保存し、処理ステップS321へ戻り、上記の動作を繰り返す。

【0068】

図11ではデータが立ち下がってからクロックの立ち下がりエッジを検出するまでの時間の測定を行う。まず処理ステップS326でデータの立ち下がりエッジの検出を行い、処理ステップS327へ進む。処理ステップS327でクロックがHレベルであるか判定し、YES、つまりクロックがHレベルならば処理ステップS328へ進み位相差測定カウンタの動作を開始する。次に処理ステップS329でクロックの立ち下りエッジを検出し、処理ステップS3210で位相差測定結果PLをレジスタに保存し、処理ステップS326へ戻り、上記の動作を繰り返す。

40

【0069】

本実施例の動作を図12から図15のタイミング図を用いて説明する。図12は正常なクロック及びデータがAD変換器から出力された場合の、デジタルフィルタの前後のクロ

50

ックとデータの波形の例を示している。図のようにデジタルフィルタに入力されたクロック及びデータはデジタルフィルタの段数に応じた遅延が生じ、基準クロックに同期してデジタルフィルタから出力される。

【0070】

図13はAD変換器から出力されたクロック及びデータがノイズにより波形割れを起こした際の波形と、デジタルフィルタにより波形割れを除去した時の波形の例を示している。このときデジタルフィルタ通過前のクロック数を測定すると、正常なクロック数4よりもノイズによるクロック割れNだけカウント結果が増加し、アラームあるいはワーニングを出力する。デジタルフィルタによりノイズの波形割れを防ぐことにより、クロック数の測定結果は正常なカウント値4となる。

10

【0071】

図14は正常時のクロック及びデータと異常時のクロック及びデータのパルス幅測定結果についてのタイミング図の例である。この例では、データに関しては正常時のTHD1よりも異常時のTHD1のほうがパルス幅測定結果が短くなり、正常時のTLD1よりも異常時のTLD1のほうがパルス幅測定結果が長くなり、アラームあるいはワーニングを出力する。クロックに関しては正常時のTLC1よりも異常時のTLC1のほうがパルス幅測定結果が短くなり、正常時のTHC2よりも異常時のTHC2のほうがパルス幅測定結果が長くなり、アラームあるいはワーニングを出力する。

【0072】

図15は正常時のクロック及びデータと異常時のクロック及びデータの位相差測定結果についてのタイミング図の例である。この例では、正常時のPL1よりも異常時のPL1のほうが位相差測定結果が長くなり、アラームあるいはワーニングを出力する。

20

【0073】

本発明のモータ制御装置は、クロック信号及びデジタルデータ信号のパルス幅を計測し、クロック信号とデジタルデータ信号の位相差を測定し、ノイズ発生頻度を検知することができ、クロック数測定異常、パルス幅測定異常、位相差測定異常が発生する頻度を計測し、ノイズ発生の頻度や大きさを検知することで、ノイズ源を特定することができる。

【0074】

また、本発明のモータ制御装置は、デジタルフィルタの前後において一定時間中のクロック数を測定し、デジタルフィルタの前後の一定時間中のクロック数を比較することデジタルフィルタの効果を知ることができ、検出したノイズレベルに応じて、前記電流検出回路内のデジタルフィルタの段数やフィルタ周波数の変更を行い、検出したノイズのレベルに応じてデジタルフィルタの段数やフィルタ周波数の変更を行い、それに応じて制御ゲインを最適値に自動調整することができる。

30

【0075】

なお、本発明は上記した実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施例は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能であり、また、ある実施例の構成に他の実施例の構成を加えることも可能である。また、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

40

【0076】

また、上記の各構成、機能、処理部、処理手段等は、それらの一部又は全部を、例えば集積回路で設計する等によりハードウェアで実現してもよい。また、上記の各構成、機能等は、プロセッサがそれぞれの機能を実現するプログラムを解釈し、実行することによりソフトウェアで実現してもよい。各機能を実現するプログラム、テーブル、ファイル等の情報は、メモリや、ハードディスク、SSD、等の記録装置、または、ICカード、SDカード、DVD等の記録媒体に置くことができる。

【0077】

また、制御線や情報線は説明上必要と考えられるものを示しており、製品上必ずしも全

50

ての制御線や情報線を示しているとは限らない。実際には殆ど全ての構成が相互に接続されていると考えてもよい。

【符号の説明】

【0078】

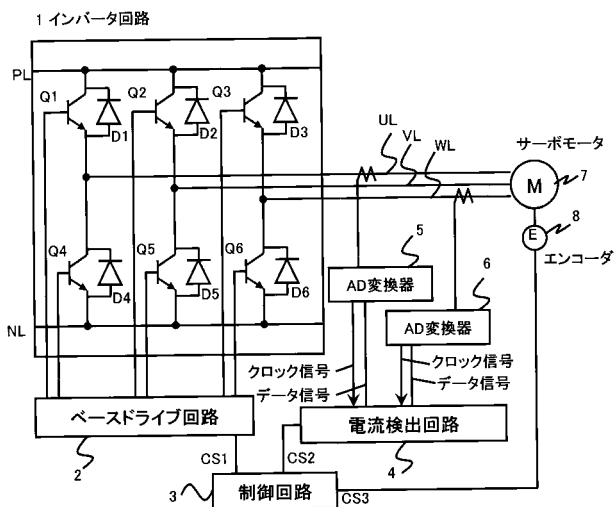
- 1 インバータ回路
- 2 ベースドライブ回路
- 3 制御回路
- 4 電流検出回路
- 5 AD変換器
- 6 AD変換器
- 7 サーボモータ
- 8 エンコーダ
- 9 AD変換器
- 10 電流検出回路
- 11 デジタルフィルタ
- 12 デジタルフィルタ
- 13 クロック数測定回路
- 14 クロック・データパルス幅測定回路
- 15 クロック・データ位相差測定回路
- 16 シリアル-パラレル変換回路
- 17 判定回路
- 18 制御回路

10

20

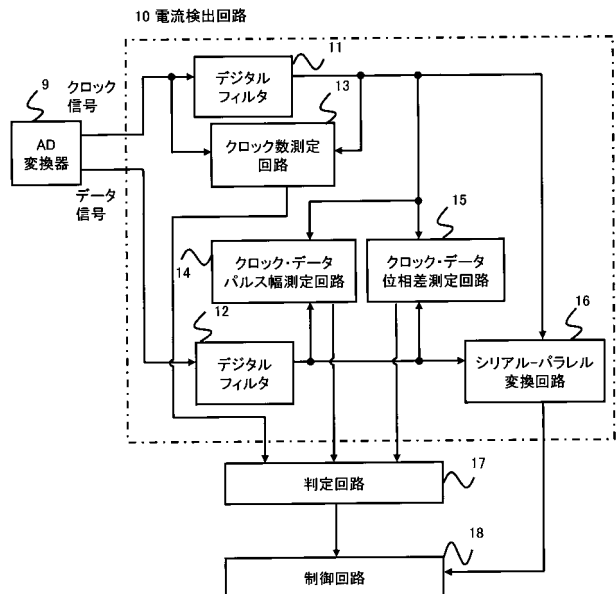
【図1】

図1

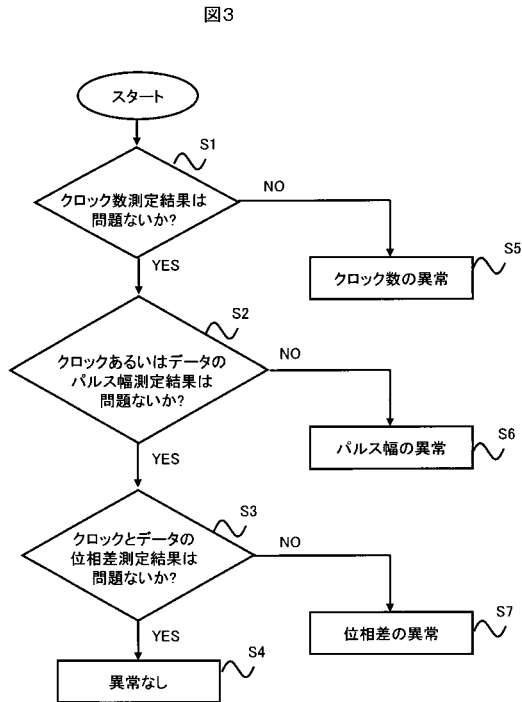


【図2】

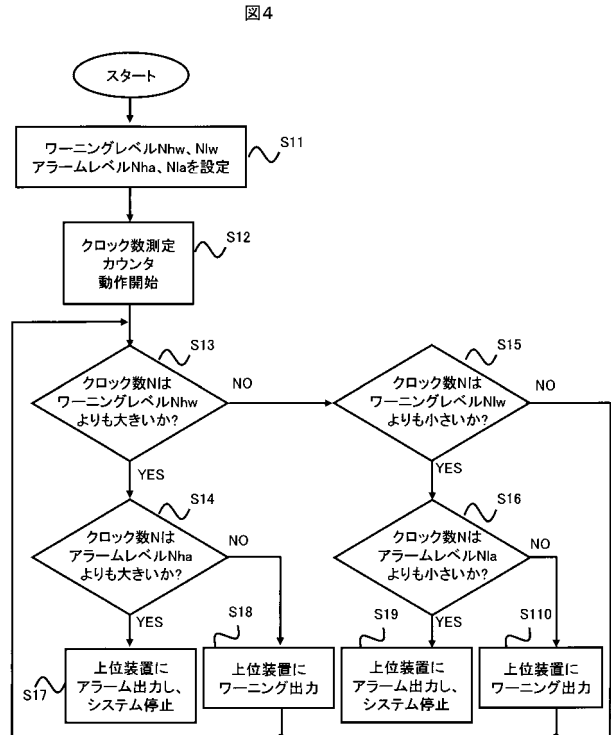
図2



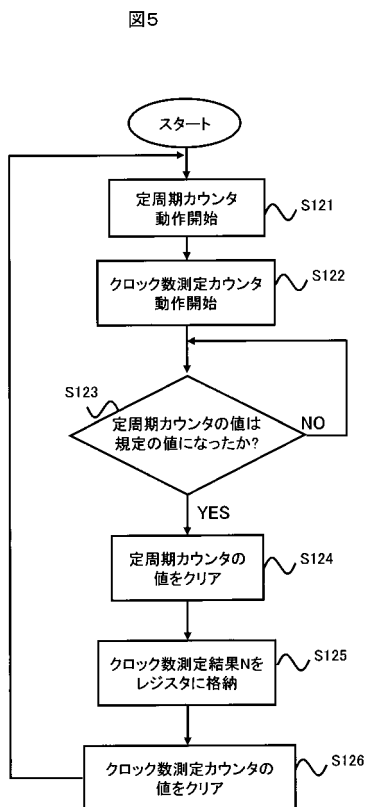
【図 3】



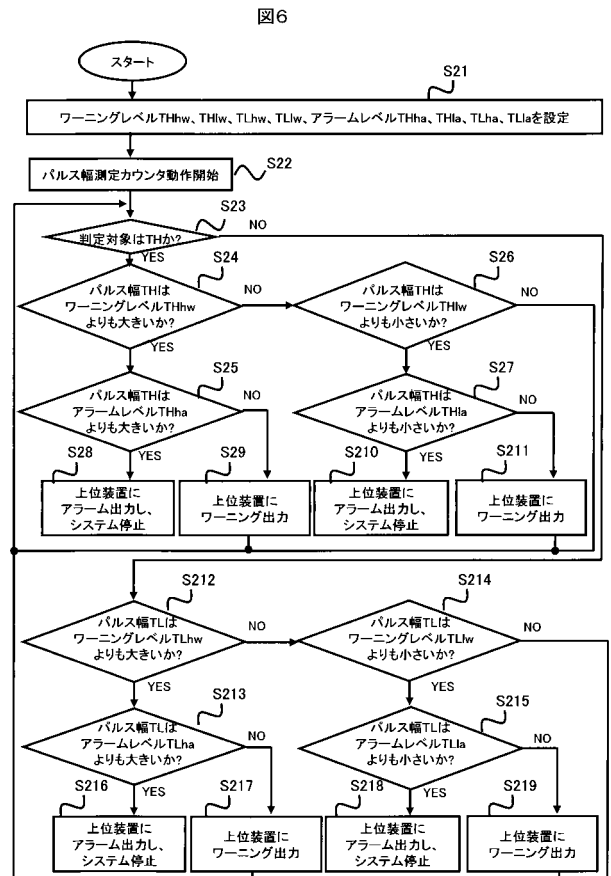
【図 4】



【図 5】

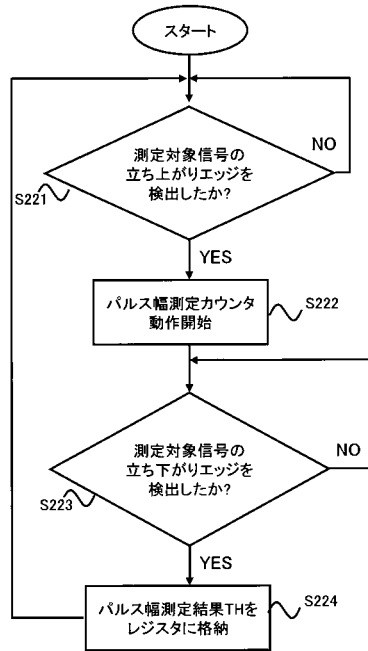


【図 6】



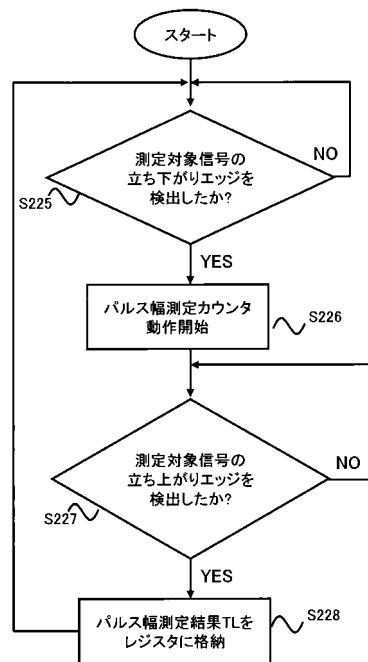
【図 7】

図7



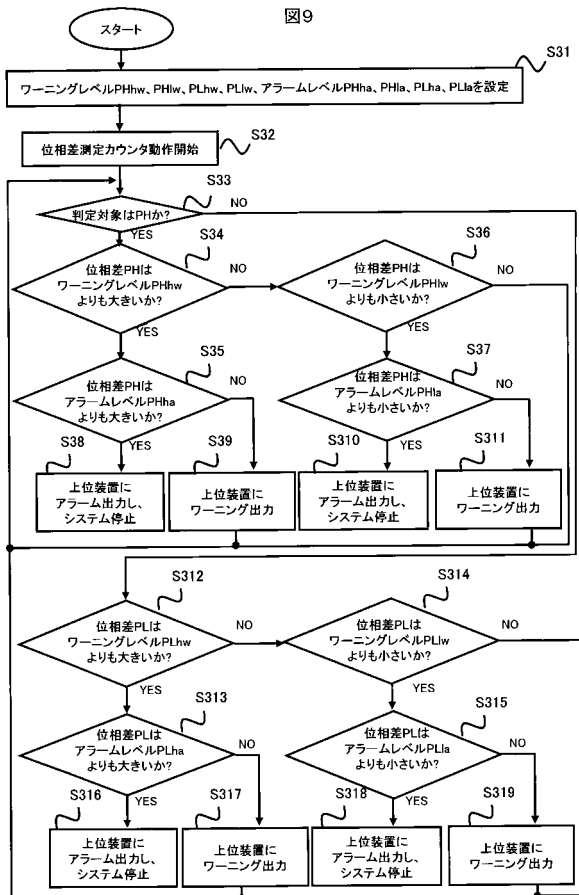
【図 8】

図8



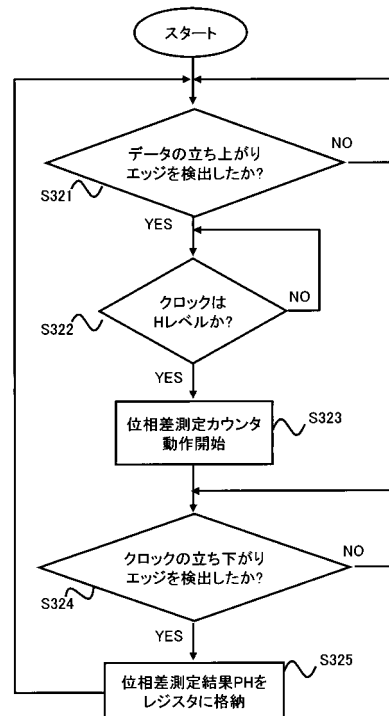
【図 9】

図9



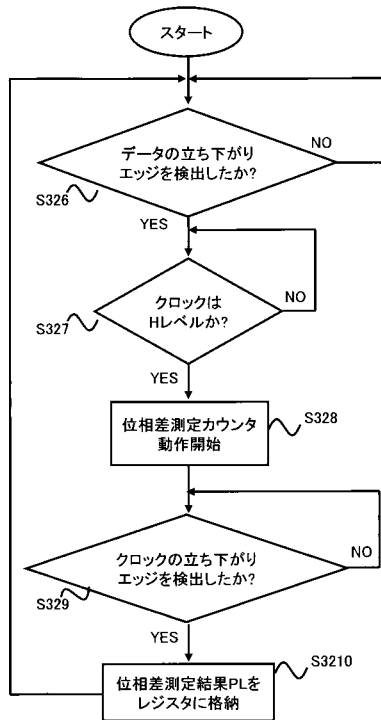
【図 10】

図10



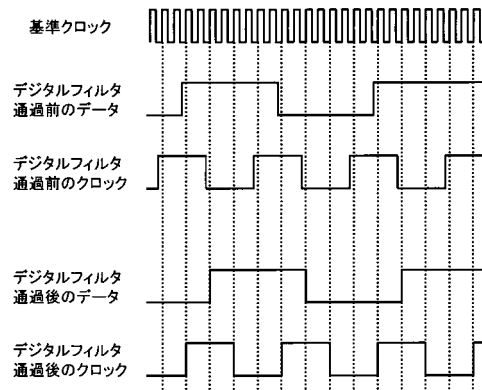
【図 1 1】

図 11



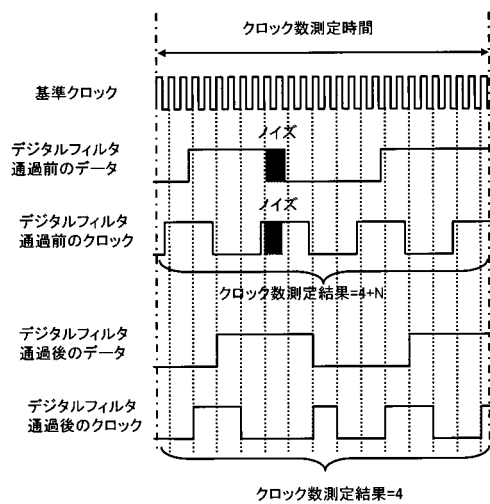
【図 1 2】

図 12



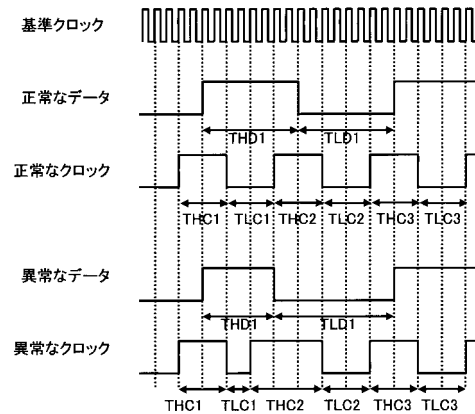
【図 1 3】

図 13



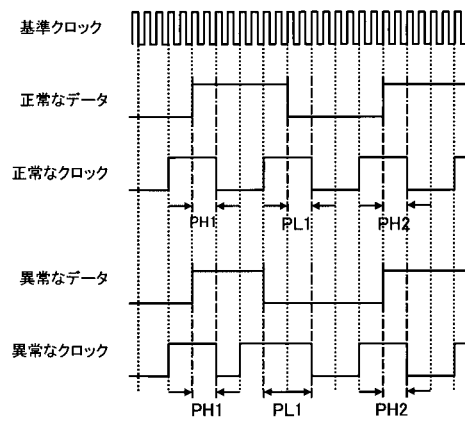
【図 1 4】

図 14



【図 15】

図 15



フロントページの続き

Fターム(参考) 5H505 BB10 CC01 DD03 EE21 GG04 HA08 HB01 JJ02 JJ16 LL22
LL41