

發明專利說明書

200539264

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94107182

※ 申請日期：94.3.9

※IPC 分類：H01L 21/62

一、發明名稱：(中文/英文)

製造以氮化物為主且具有再生長歐姆接觸區域之電晶體之方法及以氮化物為主且具有再生長歐姆接觸區域之電晶體

METHODS OF FABRICATING NITRIDE-BASED TRANSISTORS
HAVING REGROWN OHMIC CONTACT REGIONS AND NITRIDE-
BASED TRANSISTORS HAVING REGROWN OHMIC CONTACT
REGIONS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商克立公司

CREE, INC.

代表人：(中文/英文)

查爾斯 M 史華波達

SWOBODA, CHARLES M.

住居所或營業所地址：(中文/英文)

美國北卡羅萊納州德罕市斯里康路4600號

4600 SILICON DRIVE, DURHAM, NC 27703, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 亞當 威廉 塞勒

SAXLER, ADAM WILLIAM

2. 理查 彼德 史密斯

SMITH, RICHARD PETER

國 籍：(中文/英文)

1.-2.均美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004年05月20日；10/849,617

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於半導體裝置，更特定言之係關於併入以氮化物為主之活性層的電晶體。

【先前技術】

本發明係關於由半導體材料形成之電晶體，該材料可使電晶體適合於高功率、高溫度及/或高頻率應用。頃發現例如矽(Si)與鎵砷化物(GaAs)之材料可在半導體裝置中廣泛用於較低功率與(在Si的情況下)及較低頻率應用。然而，該等較熟悉之半導體材料可能無法適當地適用於較高功率及/或高頻率，因為其相對較小的帶隙(例如室溫下Si的帶隙為1.12 eV，而GaAs的帶隙為1.42 eV)及/或相對較小的擊穿電壓。

按照由Si與GaAs所揭示的困難，對高功率、高溫度及/或高頻率應用與裝置的關注已轉向寬帶隙半導體材料，例如碳化矽(室溫下 α SiC的能帶隙為2.996 eV)與第III族氮化物(例如，室溫下GaN的能帶隙為3.36 eV)。與砷化鎵及矽相比，該等材料通常具有較高電場擊穿強度與較高電子飽和速度。

用於高功率及/或高頻率應用之尤其重要的裝置係高電子移動率電晶體(HEMT)，其亦稱為調變摻雜場效電晶體(MODFET)。此等裝置在許多情況下可提供操作優勢，因為二維電子氣體(2DEG)係形成於二種具有不同帶隙能量的半導體材料之異質接合處，而較小帶隙材料具有較高電子

親和力。2DEG係在非摻雜(「無意識摻雜」)、較小帶隙材料中的累積層，並且可以包含超過(例如) 10^{13} 載子/cm²之很高的薄片電子濃度。此外，原先在較寬帶隙半導體中的電子會傳送至2DEG中，從而允許由於減少的離子化雜質分散而引起的高電子移動率。

高載子濃度與高載子移動率之此組合可以為HEMT提供很大的跨導，並且可以為高頻率應用提供優於金屬半導體場效電晶體(MESFET)之較強性能優點。

因為包含上述高擊穿場、其寬帶隙、大導電能帶偏移及/或高飽和電子漂移速度之材料特徵的組合，所以在氮化鎵/氮化鋁鎵(GaN/AlGaN)材料系統中製造的高電子移動率電晶體具有產生大量RF功率的潛力。2DEG中的電子之主要部份係歸因於AlGaN中的極化。已證實GaN/AlGaN系統中的HEMT。美國專利第5,192,987與5,296,395號說明AlGaN/GaN HEMT結構及製造方法。共同讓渡並且以引用的方式併入本文中、至Sheppard等人的美國專利第6,316,793號，說明一HEMT裝置，其具有半絕緣碳化矽基板、基板上的氮化鋁緩衝層、緩衝層上的絕緣氮化鎵層、氮化鎵層上的氮化鋁鎵阻障層、以及氮化鋁鎵活性結構上的鈍化層。

以氮化物為主之電晶體之製造的一個問題涉及到用於此類電晶體的歐姆接觸之形成。傳統上，已透過用於接觸的反應離子蝕刻(RIE)凹陷而形成歐姆接觸。然而，在無嚴格處理控制實務的情況下，以氮化物為主之材料中的RIE

可能會遭遇均勻性及再現性問題。此類問題可以導致難以控制製造處理。在不進行RIE情況下形成的歐姆接觸通常使用高退火溫度(例如900℃)。此類高退火溫度可能會損壞材料及/或裝置。

【發明內容】

本發明之某些具體實施例提供電晶體之製造方法，其包含：形成以氮化物為主之通道層於基板上，形成阻障層於以氮化物為主之通道層上，形成接觸凹陷於阻障層中以曝露以氮化物為主之通道層之接觸區域，以及採用低溫沈積處理而形成接觸層於以氮化物為主之通道層之曝露接觸區域上。製造還可包含形成歐姆接觸於接觸層上，並且形成置放在鄰近於歐姆接觸之阻障層上的閘極接觸。

在本發明之進一步的具體實施例中，採用低溫沈積處理而形成接觸層於以氮化物為主之通道層之曝露接觸區域上，包含藉由金屬有機化學汽相沈積(MOCVD)、分子束磊晶(MBE)、電漿增強化學汽相沈積(PECVD)、噴濺及/或氮化物汽相磊晶(HVPE)而形成接觸層。此外，低溫沈積處理可以為除從其上形成電晶體的晶圓進行質量傳輸以外之處理。

在本發明之額外具體實施例中，電晶體之製造進一步包含形成第一介電層於阻障層上，以及形成凹陷於第一介電層中。形成閘極接觸包含形成閘極接觸於凹陷中。形成接觸凹陷包含形成接觸凹陷於第一介電層以及曝露以氮化物為主之通道層之一部分的阻障層中。在本發明之其他具體

實施例中，閘極接觸可加以形成於第一介電層上。

在本發明之進一步的具體實施例中，第一介電層包括氮化矽層。氮化矽層可提供用於電晶體之鈍化層。

在本發明之額外具體實施例中，接觸凹陷延伸至通道層中。此外，形成歐姆接觸可包含形成歐姆接觸而不對歐姆接觸進行退火。形成歐姆接觸可以包含圖案化金屬層於接觸層上，並且在約850°C或較低溫度下對圖案化金屬層進行退火。

在本發明之其他具體實施例中，形成接觸層於以氮化物為主之通道層之曝露部分上是，包含形成接觸層於以氮化物為主之通道層之曝露部分上至一厚度，其足以提供小於在通道層與阻障層之間之介面上形成的二維電子氣體區域之薄片電阻率的薄片電阻率。形成接觸層可包含形成n型InGa_N、AlIn_N、AlInGa_N及/或In_N層。在本發明之某些具體實施例中，所形成的n型以氮化物為主之層為Ga_N及/或AlGa_N。InGa_N、Ga_N、AlGa_N、AlIn_N、AlInGa_N及/或In_N可在形成期間採用Si、Ge及/或O加以摻雜。

在本發明之某些具體實施例中，接觸層包含除Ga_N與AlGa_N以外的n型退化態半導體材料。接觸層可包含非氮化物第III-V族半導體材料、第IV族半導體材料及/或第II-VI族半導體材料。

在本發明之額外具體實施例中，電晶體之製造進一步包含形成通道層之側壁，以提供與平面介面相比之通道層與n型接觸層之間的增加表面區域介面。形成歐姆接觸於接

觸層上可包含形成歐姆接觸於延伸至通道層之一部分上或在通道層之側壁前終止之接觸層上。

在本發明之進一步的具體實施例中，電晶體之製造包含形成電洞於鄰近於接觸區域之通道層中，以及放置n型以氮化物為主之半導體材料於電洞中。形成歐姆接觸於接觸層上進一步包含形成歐姆接觸於接觸層及電洞中以氮化物為主之半導體材料上。

在本發明之額外具體實施例中，接觸層延伸至阻障層上。

在本發明之額外具體實施例中，製造電晶體包含：形成以氮化物為主之通道層於基板上，形成阻障層於以氮化物為主之通道層上，形成遮罩層於阻障層上，圖案化遮罩層及阻障層以提供曝露以氮化物為主之通道層之一部分的接觸開口，形成接觸層於以氮化物為主之通道層之曝露部分及遮罩層上，選擇性地移除遮罩層及遮罩層上的接觸層之一部分以提供接觸區域，形成歐姆接觸於接觸區域上，以及形成置放在鄰近於歐姆接觸之阻障層上的閘極接觸。電晶體之製造還可包含形成第一介電層於阻障層上以及形成凹陷於第一介電層中。形成閘極接觸可包含形成閘極接觸於凹陷中。形成遮罩層於阻障層上可包含形成遮罩層於第一介電層上。圖案化遮罩層及阻障層以提供曝露以氮化物為主之通道層之一部分的接觸開口，可包含圖案化遮罩層、第一介電層與阻障層以提供曝露以氮化物為主之通道層之一部分的接觸開口。

在本發明之某些具體實施例中，第一介電層包含氮化矽層。氮化矽層可提供用於電晶體的鈍化層。遮罩層可以為介電層。介電層可以為氧化矽層。遮罩層可以為光阻遮罩層。

藉由形成歐姆接觸而不對歐姆接觸進行退火，可以提供形成歐姆接觸。或者，藉由圖案化金屬層於接觸區域上，並且在約850°C或較低溫度下對圖案化金屬層進行退火，可以提供形成歐姆接觸。

形成接觸層於以氮化物為主之通道層之曝露部分以及氧化物層上，可包含藉由金屬有機化學汽相沈積(MOCVD)、分子束磊晶(MBE)、電漿增強化學汽相沈積(PECVD)、噴濺及/或氮化物汽相磊晶(HVPE)而形成接觸層。藉由形成接觸層於以氮化物為主之通道層之曝露部分以及遮罩層上至一厚度，其足以提供小於在通道層與阻障層之間之介面上形成的二維電子氣體區域之薄片電阻率的薄片電阻率，可以提供形成接觸層於以氮化物為主之通道層之曝露部分及遮罩層上。形成接觸層可包含形成n型InGaN、AlInGaN、InAlN及/或InN層。在某些具體實施例中，以氮化物為主之接觸層可以為GaN及/或AlGaN。InGaN、AlInGaN、InAlN、GaN、AlGaN及/或InN可在形成期間採用Si、Ge及/或O加以摻雜。

在本發明之進一步的具體實施例中，電晶體之製造包含形成通道層之側壁，以提供與平面介面相比之通道層與n型接觸層之間的增加表面區域介面。形成歐姆接觸於接觸

層上可包含形成歐姆接觸於延伸至通道層之一部分上或在通道層之側壁前終止之接觸層上。此外或或者，電晶體之製造可包含形成電洞於鄰近於接觸區域之通道層中，以及放置以氮化物為主之半導體材料於電洞中。形成歐姆接觸於以氮化物為主之接觸區域上，可包含形成歐姆接觸於以氮化物為主之接觸區域及電洞中以氮化物為主之半導體材料上。

在本發明之其他具體實施例中，提供高電子移動率電晶體(HEMT)及製造HEMT之方法。HEMT包含基板上以氮化物為主之通道層，以氮化物為主之通道層上的阻障層，阻障層中延伸至通道層中的接觸凹陷，接觸凹陷中以氮化物為主之通道層上的接觸區域，置放在阻障層上的閘極接觸。接觸區域及以氮化物為主之通道層包含表面區域放大結構。

在本發明之某些具體實施例中，表面區域放大結構包含延伸至通道層中的接觸凹陷部分之圖案化側壁。在本發明之某些具體實施例中，將歐姆接觸提供在不延伸至側壁之區域中的通道層上之接觸區域上。在本發明之其他具體實施例中，歐姆接觸延伸至側壁之區域中的通道層上。

在本發明之額外具體實施例中，表面區域放大結構包含延伸於其中具有以n型氮化物為主之半導體材料之通道層中的電洞，並且歐姆接觸係與電洞中以氮化物為主之半導體材料接觸。

n型以氮化物為主之半導體材料可包含InN、AlGaIn、

InGaN、AlInGaN、AlInN及/或GaN。n型以氮化物為主之半導體材料可採用Si、Ge及/或O加以摻雜。還可將氮化矽層提供在阻障層上，並且可將閘極接觸提供在氮化矽層之凹陷中。

本發明之進一步的具體實施例提供高電子移動率電晶體以及製造電晶體之方法，該電晶體包含基板上以氮化物為主之通道層與以氮化物為主之通道層上的阻障層。將延伸至通道層中的至少一個接觸凹陷提供在阻障層中。將金屬及/或金屬合金之區域提供在接觸凹陷中以氮化物為主之通道層上，以提供歐姆接觸。將閘極接觸置放在阻障層上。金屬之區域可延伸至阻障層上。

本發明之額外具體實施例提供高電子移動率電晶體以及製造電晶體之方法，該電晶體包含基板上以氮化物為主之通道層與以氮化物為主之通道層上的阻障層。將延伸至通道層中的至少一個接觸凹陷提供在阻障層中。將除GaN或AlGaN以外的n型退化態半導體材料之區域提供在接觸凹陷中以氮化物為主之通道層上。將歐姆接觸提供在n型退化態半導體材料之區域上，並且將閘極接觸置放在阻障層上。n型退化態半導體材料之區域可延伸至阻障層上。

【實施方式】

以下將參考其中顯示本發明之具體實施例的附圖而更全面地說明本發明。然而，本發明可以用許多不同形式加以具體化而應視為限於本文所提出的具體實施例。相反，提供該等具體實施例以便此揭示案全面而完整，並且向熟習

此項技術者全面傳達本發明之範疇。在圖式中，基於清楚而誇大層及區域之尺寸及相對尺寸。應瞭解當元件或層係指「在另一元件或層上」、「連接至」或「耦合至」另一元件或層時，其可以直接在另一元件或層上、連接或耦合至另一元件或層，或者可以出現中間元件或層。相反地，當元件係指「直接在另一元件上」、「直接連接至」或「直接耦合至」另一元件時，不會出現中間元件或層。在所有附圖中，相同數字指相同元件。本文所用的術語「及/或」包含相關聯列舉項目之一或多個的任何及所有組合。

應瞭解雖然術語第一、第二等可在本文中用以說明各元件、組件、區域、層及/或區段，但是該等術語不應限制該等元件、組件、區域、層及/或區段。將該等術語僅用以將一個元件、組件、區域、層或區段與另一元件、組件、區域、層或區段區分。因此可以將以下說明的第一元件、組件、區域、層或區段稱為第二元件、組件、區域、層或區段，而不脫離本發明之原理。

此外，可在本文中將例如「下」或「底部」及「上」或「頂部」之相對術語用以說明圖式所解說的一個元件與另外元件的關係。應瞭解希望相對術語包含除圖式所描述的方位以外的裝置之不同方位。例如若顛倒圖式中的裝置，則說明為在其他元件之「下」面上的元件將加以定向在其他元件之「上」面上。因此示範性術語「下」可包含「下」及「上」之方位，取決於圖式的特定方位。同樣地，若顛倒圖式之一中的裝置，則說明為在其他元件的

「下面」或「以下」之元件應定向為在其他部件「以上」。因此示範性術語「下面」或「以下」可包含以上及以下之方向。

本文參考係本發明之理想化具體實施例之示意解說的斷面解說而說明本發明之具體實施例。因此期望作為(例如)製造技術及/或容差之結果的解說之形狀的變化。因此本發明之具體實施例不應視為限於本文所解說的區域之特定形狀，而係包含(例如)製造所獲得的形狀之偏差。例如，解說為矩形的植入區域通常具有圓形或彎曲形特徵及/或其邊緣處的植入濃度之梯度，而非從植入區域至非植入區域的二進制變化。同樣地，由植入所形成的內埋區域可能會導致內埋區域與植入發生所透過的表面之間之區域中的某植入。因此圖式所解說的區域為示意性，而且不希望其形狀解說裝置之區域之精確形狀並且不希望其限制本發明之範疇。

本發明之具體實施例提供以第III族以氮化物為主之電晶體之再生長接觸區域上的歐姆接觸，以及形成此類接觸之方法。

本發明之具體實施例可適用於基於以氮化物為主之HEMT，例如以第III族以氮化物為主之裝置。本文所用的術語「第III族氮化物」指在氮與週期表之第III族中的元素(通常為鋁(Al)、鎵(Ga)及/或銦(In))之間形成的半導體化合物。該術語也指三元與四元化合物，例如AlGa₂N與AlInGa₂N。如熟習此項技藝者所熟知，第III族元素可與氮

結合以形成二元(例如 GaN)、三元(例如 AlGa_N, AlInN)與四元(例如 AlInGa_N)化合物。此等化合物全部具有實驗式化學式，其中將一莫耳氮與一莫耳第 III 族元素之總數結合。因此，通常將以下化學式用以說明上述情況： $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ，其中 $0 \leq x \leq 1$ 。

用於可利用本發明之具體實施例的以 GaN 為主之 HEMT 的合適結構係說明在以下中：例如共同讓渡的美國專利第 6,316,793 號及於 2001 年 7 月 12 申請的美國專利申請案第 09/904,333 號，「在以氮化鎵為主之覆蓋區段上具有閘極接觸之氮化鋁鎵/氮化鎵高電子移動率電晶體及其製造方法」；2001 年 5 月 11 日申請的美國臨時申請案第 60/290,195 號，「具有阻障/間隔層之以第 III 族氮化物為主之高電子移動率電晶體 (HEMT)」；以及至 Smorchkova 等人的美國專利第 10/102,272 號，其名稱為「具有阻障/間隔層之以第 III 族氮化物為主之高電子移動率電晶體 (HEMT)」，其揭示案係全部以引用的方式併入本文中。

圖 1A 至 1G 示意性解說本發明之具體實施例的製造。如圖 1A 所見，提供其上形成以氮化物為主之裝置的基板 10。在本發明之特定具體實施例中，基板 10 可為半絕緣碳化矽 (SiC) 基板，例如碳化矽之 4H 多型。其他碳化矽候選多型結構包含 3C、6H 與 15R 多型。術語「半絕緣」係用於解說而非絕對意義。在本發明之特定具體實施例中，碳化矽的主要晶體具有在室溫下等於或高於約 $1 \times 10^5 \Omega\text{-cm}$ 之電阻率。

可將任選緩衝層、成核及/或轉換層(圖中未顯示)提供在基板10上。例如可提供AlN緩衝層以提供碳化矽基板與裝置之其餘部分之間的適當晶體結構轉換。此外，還可提供所說明的應變平衡轉換層，例如共同讓渡之美國專利申請案第10/199,786號，申請日期為2002年7月19，名稱為「應變平衡氮化物異質接合電晶體與製造應變平衡氮化物異質接合電晶體之方法」，以及美國臨時專利申請案第60/337,687號，申請日期為2001年12月3，名稱為「應變平衡氮化物異質接合電晶體」，其揭露案係如所完全提出以引用的方式併入本文中。

與對於第III族氮化物裝置而言為很普遍的基板材料之藍寶石(Al_2O_3)相比，碳化矽具有與第III族氮化物之較接近的晶體晶格匹配。較接近的晶格匹配可能會導致第III族氮化物膜的品質高於藍寶石上一般可獲得的品質。碳化矽還具有很高導熱率，以便碳化矽上的第III族氮化物裝置之總輸出功率通常不像在藍寶石上形成的相同裝置之情況一樣受基板之散熱限制。此外，半絕緣碳化矽基板之可用性可為裝置提供隔離與減小寄生電容。適當的SiC基板是由(例如)美國北卡羅來納州Durham之Cree公司(本發明受讓者)所製造，而且生產方法係說明在(例如)美國專利參考第34,861、4,946,547、5,200,022與6,218,680號中，其內容係全部以引用的方式併入本文中。同樣地，已將用於第III族氮化物之磊晶生長的技術說明在(例如)美國專利第5,210,051、5,393,993、5,523,589與5,592,501號中，其內

容係全部以引用的方式併入本文中。

雖然碳化矽可以為較佳基板材料，但是本發明之具體實施例可利用任何合適的基板，譬如藍寶石、氮化鋁、氮化鋁鎵、氮化鎵、矽、GaAs、LGO、ZnO、LAO、InP與類似基板。在某些具體實施例中，還可形成適當的緩衝層。

返回至圖1A，將通道層20提供在基板10上。採用以上說明的緩衝層、轉換層及/或成核層，可將通道層20沈積在基板10上。通道層20可處於壓縮應變條件下。此外，藉由MOCVD或熟習此項技者所瞭解的其他技術(例如MBE或HVPE)，可沈積通道層及/或緩衝成核層及/或轉換層。

在本發明之某些具體實施例中，若通道層20之帶隙小於阻障層22之帶能，則通道層20為第III族氮化物，例如 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ，其中 $0 \leq x < 1$ 。在本發明某些具體實施例中 $x=0$ ，其指示通道層20為GaN。通道層20也可以為另一第III族氮化物，例如InGaN、AlInGaN或類似氮化物。通道層20可為非摻雜(「無意識摻雜」)，並且可生長至大於約 $20\text{\AA}$ 之厚度。通道層20也可為多層結構，例如GaN、AlGaN或類似物之超晶格或組合。

將阻障層22提供在通道層20上。通道層20可具有小於阻障層22之帶隙的帶隙。可將阻障層22沈積在通道層20上。在本發明之某些具體實施例中，阻障層22為AlN、AlInN、AlGaN或AlInGaN，其具有約1 nm與約100 nm之間的厚度。在本發明之某些具體實施例中，阻障層22包含多層。例如，阻障層22可以為約1 nm的，而AlN層上具有約25 nm

的 AlGa_N。依據本發明之某些具體實施例的阻障層之範例，係說明在至 Smorchkova 等人之美國專利申請案第 10/102,272 號中，名稱為「具阻障/間隔層之以第 III 族氮化物為主之高電子移動率電晶體 (HEMT)」，其揭示案係如所完全提出以引用的方式併入本文中。

阻障層 22 可以為第 III 族氮化物，並且具有大於通道層 20 之帶隙的帶隙。因此在本發明之某些具體實施例中，阻障層 22 為 AlGa_N、AlInGa_N 及 / 或 AlN 或層之組合。也可將其材料用於阻障層 22。例如也可使用 ZnGeN₂、ZnSiN₂ 及 / 或 MgGeN₂。阻障層 22 可以為 (例如) 從約 1 至約 100 nm 厚，但不能太厚而引起其中形成裂隙或實質缺陷。阻障層 22 較佳為非摻雜層，或採用 n 型摻雜物加以摻雜至小於約 10^{19}cm^{-3} 之濃度。在本發明之某些具體實施例中，阻障層 22 為 Al_xGa_{1-x}N，其中 $0 < x < 1$ 。在此類具體實施例中，阻障層 22 可為從約 3 至約 30 nm 厚。在特定具體實施例中，鋁濃度為約 25%。然而，在本發明之其他具體實施例中，阻障層 22 包括具有約 5% 與約 100% 之間的鋁濃度之 AlGa_N。在本發明之特定具體實施例中，鋁濃度大於約 10%。在其中阻障層 22 包括 AlN 層的本發明之具體實施例中，阻障層 22 之厚度可以為 (例如) 從約 0.3 nm 至約 4 nm。

圖 1B 解說可選第一介電層 24 之形成。第一介電層 24 可以為氮化矽層，例如 Si_xN_y 層。氮化矽層可作為用於裝置的鈍化層。藉由 (例如) 電漿增強化學汽相沈積 (PECVD)、低壓力化學汽相沈積 (LPCVD) 及 / 或噴濺，可沈積氮化矽層。

可在與電晶體之其他層相同的反應器中沈積氮化矽層。在本發明之某些具體實施例中，也可利用其他介電質，例如氮氧化矽及/或二氧化矽。

圖1C解說第一介電層24上的遮罩30之形成。將遮罩30形成於阻障層22之區域上，其中後來將形成閘極接觸。如圖1C所解說，圖1C之晶圓可從磊晶反應器加以移除並且採用遮罩材料30加以圖案化以曝露所需凹陷區域。遮罩材料30應能經受後來的處理(包含以下說明的再生長接觸區域26之形成)之生長溫度。在本發明之特定具體實施例中，由氧化物提供遮罩30。在本發明之某些具體實施例中，採用剝離技術圖案化遮罩30。或者，可以將濕式或乾式蝕刻用以圖案化遮罩30。在本發明之某些具體實施例中， SiO_x 為遮罩材料，雖然也可使用其他材料，例如以 AlN 及 Si_xN_y 為主之材料。若光阻、電子束阻抗材料或有機遮罩材料不會受到後來的處理步驟(例如沈積溫度或類似項)之過度損壞，則也可利用該材料。

如圖1D所解說，在形成並圖案化遮罩30以便將遮罩材料留在其中接觸凹陷23因歐姆接觸而不會形成的區域中之後，將凹陷蝕刻成透過第一介電層24、透過阻障層22至通道層20，並且在某些具體實施例中至並且進入通道層20中，或在某些具體實施例中甚至透過通道層20。例如藉由濕式、乾式蝕刻及/或反應離子蝕刻或類似蝕刻，可提供形成接觸凹陷23之蝕刻。可視需要對結構進行退火以移除及/或減小蝕刻所造成的損壞。此外，若其他終止結構(例

如場板、植入或其他終止結構)未加以提供或可除此類結構以外加以提供，則可視需要而蝕刻裝置之周邊加以形成(例如)臺面結構(圖中未顯示)，

如圖 1E 所解說，在蝕刻接觸凹陷 23 之後，將接觸層 26' 形成於通道層 20 及遮罩 30 之曝露區域上。例如，可將圖 1D 之晶圓放回至磊晶反應器中以沈積接觸層 26'。在本發明之某些具體實施例中，藉由金屬有機化學汽相沈積(MOCVD)、分子束磊晶(MBE)、電漿增強化學汽相沈積(PECVD)、噴濺及/或氫化物汽相磊晶(HVPE)形成接觸層 26'。在某些具體化實施例中，於降低的沈積溫度下再生長接觸層 26'。特定言之，可使用低溫沈積處理。本文所用的「低溫沈積」指在低於從晶圓至再生長區域的實質質量傳輸發生的溫度之溫度下形成一接觸層。例如，可在從約室溫至約 950°C 之溫度下形成接觸層 26'。在某些具體實施例中，在低於 960°C 之溫度下形成接觸層 26'。在本發明之特定具體實施例中，在很低溫度下(例如在低於約 450°C 之溫度下，並且在某些具體實施例中在低於約 200°C 之溫度下)形成接觸層 26'。此類很低溫度條件可用於(例如)噴濺及/或 PECVD 生長技術。較低沈積溫度及/或低溫沈積之使用可減少陷阱及/或可提供改良式可靠性。

如以下所說明，可以不均勻地形成接觸層 26'，以便遮罩 30 上的部分為多孔或不連續式。在某些具體實施例中，並非將接觸層 26' 形成於遮罩 30 上。接觸層 26' 之此類選擇形成可取決於接觸層 26' 之成分、遮罩 30 以及用於接觸層

26'的生長條件。

在本發明之某些具體實施例中，接觸層26'可以為n型退化態半導體材料。在本發明之某些具體實施例中，接觸層26'可以為重摻雜n型InN、InAlN、AlGaN、AlInGaN、GaN及/或InGaN。在本發明之其他具體實施例中，接觸層26'可以為除GaN或AlGaN以外之n型退化態半導體材料。例如，接觸層可以為非氮化物第III-V族半導體材料、第IV族半導體材料及/或第II-VI族半導體材料。可能的接觸層26'之範例包含(例如)ZnO、ZnGeN₂及/或ZnSnN₂。在本發明之其他具體實施例中，接觸層26'可以金屬或金屬合金(例如金屬矽化物)，其能夠在具有低功函之低溫下保形，而且不會形成肖特基接觸。例如，在至少約200°C之溫度下採用DMA1H對Al進行MOCVD保形沈積以觸及2DEG。後來可在通道及閘極區域中將金屬蝕刻掉。此外，可在沈積金屬之前沈積鈍化層。

若通道層20亦為GaN，則GaN接觸層26'之形成可減小及/或消除與通道層20的能帶不連續。可將接觸層26'形成至足以提供低薄片電阻率之厚度。例如，接觸層26'可生長至一厚度，其足以提供小於在通道層20與阻障層22之間之介面上形成的2DEG之薄片電阻器的薄片電阻率。例如GaN之數十奈米可能為用於接觸層26'的足夠厚度，然而較厚層可能會具有較低電阻並且增加傳送長度(L_T)。接觸層26'可採用Si、Ge及/或O或其他合適的n型摻雜物加以摻雜，或者可加以自然n型沈積。接觸層26'可摻雜成並非透過後來的

離子植入而加以形成。在不進行離子植入情況下形成摻雜接觸層26'，可避免為了啟動摻雜物而需要極高溫退火。在本發明之特定具體實施例中，控制層26'具有從約10至約400 $\Omega/\square$ 之薄片電阻率。在本發明之某些具體實施例中，摻雜接觸層以提供從約 10^{18} 至約 10^{21}cm^{-3} 之載體濃度。在本發明之進一步的具體實施例中，接觸層26'係從約10 nm至約1000 nm厚。

對於並非第III族氮化物材料之接觸層26'而言，可能不需要遮罩30，因為該材料可加以覆蓋沈積並接著在沈積之後加以圖案化及蝕刻。

圖1F解說移除形成於遮罩30上的接觸層26'之部分並且移除遮罩30以曝露第一介電層24，從而提供接觸區域26。例如藉由在緩衝HF或其他將移除遮罩30而留下第一介電層24及接觸區域26之蝕刻劑中蝕刻遮罩30，可移除遮罩30及接觸層26'之部分。在本發明之某些具體實施例中，形成於遮罩30上的接觸層26'之部分可以形成為多孔或不連續式，以便允許透過接觸層26'而蝕刻遮罩30。採用此類方法，可採用具有關於接觸層26'及第一介電層24的蝕刻選擇性之蝕刻劑而蝕刻遮罩30。對於較小幾何結構裝置而言，例如若遮罩層上的接觸層26'之部分為多孔或不連續式，則可從側面蝕刻遮罩層30以移除遮罩層及接觸層26'之部分。

圖1G解說第一介電層24中的閘極凹陷之形成，以及閘極凹陷中的阻障層22之曝露部分上的閘極接觸44之形成。例如，採用(例如)乾式蝕刻、濕式蝕刻及/或RIE或類似蝕

刻，可透過第一介電層24而蝕刻閘極凹陷。可視需要對結構進行退火以修復閘極凹陷之蝕刻所導致的損壞之某些之全部。合適的閘極接觸材料包含(例如)Ni、Pt、Pd或其他此類肖特基接觸材料。還可提供額外覆蓋層。在本發明之某些具體實施例中，可將閘極接觸44形成於介電層24上。

如圖1G進一步所見，歐姆接觸40及42係形成於接觸區域26上並可提供源極與汲極接觸。可在形成閘極凹陷及/或接觸44之前或之後形成歐姆接觸40及42。在本發明之某些具體實施例中，例如在約850°C或較低之溫度下對歐姆接觸40及42進行退火。在某些具體實施例中，不實施歐姆接觸之退火。使用較低的退火溫度可不進行退火可減少陷阱及/或可提供改良式可靠性。高摻雜n型接觸區域之出現可降低可提供增加效率及/或射頻功率密度之接觸電阻。可使用合適的歐姆接觸材料，其包含(例如)Ti/Al/Ni/Au堆疊。同樣地，可使用Ti/Al/X/Au之結構，其中X可以為Mo、Pt及/或Ti。

雖然已參考接觸層26'之覆蓋沈積說明本發明之具體實施例，但是另外還可以利用接觸層26之選擇再生長，而仍從本發明之原理獲益。此外，可提供再生長接觸區域26僅用於歐姆接觸40及42之一，而將傳統接觸結構提供用於其他接觸。因此，本發明之具體實施例不應視為限於圖1A至1G所解說的特定處理步驟。

此外，雖然已說明處理步驟之特定順序，但是也可提供與此順序之偏差，而仍在本發明之具體實施例之範疇內。

例如，可在形成歐姆接觸之前或之後或者甚至在形成接觸凹陷之前，形成閘極凹陷與閘極接觸。因此，本發明之具體實施例不應視為限於以上說明的操作之特定順序。

圖2、3A與3B為併入接觸區域放大結構的本發明之具體實施例之解說，該等結構提供接觸區域26與通道層30之間的介面之增加垂直表面區域。圖2將本發明之具體實施例解說為併入通道層20之部分中之側壁中的接觸區域放大結構，而圖3A與3B解說其中藉由延伸至接觸層20中的填充電洞而提供接觸區域放大結構的本發明之具體實施例。雖然本文分離地說明接觸區域放大結構之各個，但是接觸區域放大結構也可加以提供成彼此組合或與其他結構組合，該等其他結構可增加與平面垂直接觸區域相比之通道層20與接觸區域26之間的垂直接觸區域。此類結構可提供增加構件，其用以增加n型以氮化物為主之半導體材料接觸區域26之垂直部分與以氮化物為主之通道層20之間的介面之表面區域。

圖2、3A與3B解說電晶體之部分區段，其解說單一歐姆接觸區域。熟習此項技術者就明白，可提供對應的區段用於與閘極接觸相對之第二歐姆接觸區域，以便提供源極與汲極接觸。或者，本發明之具體實施例可提供接觸區域放大結構僅用於歐姆接觸之一。

圖2為依據本發明之進一步的具體實施例之HEMT之一部分的俯視圖。如圖2所見，藉由提供通道層20及/或阻障層22之增加表面區域側壁200，可增加接觸區域26與通道層

20及/或阻障層22之間的介面之表面區域。增加表面區域側壁200具有關於直側壁的増加表面區域。増加接觸區域26與通道層20之間的介面之表面區域，可減小接觸區域26與通道層20之間的電阻。

藉由在以上說明之接觸凹陷蝕刻期間圖案化通道層20，可提供圖案化側壁200。例如，可執行透過第一介電層24及阻障層22的第一蝕刻，並接著採用通道層20之曝露部分上的遮罩執行至通道層20中的第二蝕刻，以提供側壁之圖案。或者，若遮罩30具有對應於通道層20之所需側壁圖案之圖案，則可執行單一蝕刻。

側壁可具有規則或不規則重複或非重複形狀。將圖2所解說的鋸齒形狀提供為可使用的形狀之範例。然而，也可使用其他形狀，例如切口形狀、一係列曲線，或可使用類似形狀。因此，本發明之某些具體實施例不應視為用於増加表面區域側壁200之特定形狀。

圖2還將歐姆接觸金屬42'解說為位於接觸區域26上。將接觸金屬42'解說為在接觸區域26之周邊前面停止。然而，接觸金屬42'可以比所解說的情況進一步延伸，並且可以(例如)延伸至通道層22上。

圖3A為俯視圖，而圖3B為沿本發明之進一步的具體實施例之圖3A之線I-I'所取的斷面圖。如圖3所見，藉由提供延伸至通道層20中的電洞300，可以增加再生長接觸區域26與通道層20之間的介面之表面區域。電洞300其中具有如提供在接觸區域26中的n型材料。歐姆接觸42''延伸以覆

蓋電洞300，以便電洞300中的n型材料係電性連接至接觸區域26。

藉由在以上說明之接觸凹陷蝕刻期間圖案化通道層20，可以提供填充電洞300，以便當形成接觸層26'時，提供所出現的電洞。例如，可執行透過第一介電層24及阻障層22的第一蝕刻，並接著採用通道層20之曝露部分上的遮罩執行至通道層22中的第二蝕刻，以提供電洞。

或者，若遮罩30具有對應於通道層20之所需電洞之圖案，則可執行單一蝕刻。在此類情況下，電洞將延伸透過阻障層22，並至或進入通道層20中。接觸金屬將接著延伸至阻障層22上，以接觸如圖3B所解說之電洞300中的材料。

電洞300可具有規則或不規則重複或非重複圖案。此外，電洞300還可具有圓形或其他形狀的周邊。將圖3A所解說的電洞之圖案及電洞之形狀提供為可使用的圖案及形狀之範例。然而，也可使用其他圖案及/或形狀。因此，本發明之某些具體實施例不應視為限於用於電洞300之特定圖案及/或形狀。

圖4A至4C解說其中提供延伸至阻障層上的接觸區域之本發明之進一步的具體實施例之製造。圖4A至4C所解說的本發明之具體實施例之製造可與圖1A至1F所解說的製造相同，以下情況除外：將第一介電層24調整為較小尺寸的第一介電層424，以便藉由(例如)採用各向同性蝕刻將遮罩30底切至第一介電層24中而曝露阻障層22之一部分。或

者，可剝離遮罩30並施加另一遮罩，而且採用此第二遮罩而蝕刻第一介電層24。雖然本文將圖4A中的第一介電層424說明為介電材料，但是也可使用其他可經受用於接觸區域之沈積的條件之可移除材料。

如圖4A所見，如以上說明而再生長接觸區域426並且移除遮罩30。如圖4B所見，移除第一介電層424，並且將第二介電層430保形地沈積於接觸層426及阻障層22上。將通常各向同性地沈積第二介電層430。可將第二介電層430中的視窗提供在接觸層426上，並且可將用於源極與汲極接觸440及442的歐姆接觸形成於接觸層426上。也可在沈積第二介電層430之前形成歐姆接觸。

如圖4C所見，各向異性地蝕刻第二介電層430以曝露阻障層22並且提供側壁間距430'與閘極接觸凹陷。例如採用剝離技術，可以沈積並圖案化閘極金屬，以提供閘極接觸444。閘極接觸444之長度可以接近於第一介電層424之寬度，其小於第二介電層430之厚度的兩倍。在本發明之特定具體實施例中，第一介電層424可具有約0.5至約1 μm 之寬度，而第二介電層430可具有約0.1至約0.5 μm 之厚度。

雖然已採用用於源極與汲極接觸的再生長接觸區域而解說本發明之具體實施例，但是可提供此類再生長區域僅用於源極或汲極之一。此外，雖然已將閘極接觸解說為實質上處於源極與汲極中間，但是在本發明之某些具體實施例中，可朝(例如)源極接觸偏移閘極接觸。

此外，雖然已參考製造步驟之特定順序而說明本發明之具體實施例，但是也可利用步驟之不同順序，而仍在本發明之範疇內。因此，本發明之具體實施例不應視為限於本文說明的步驟之特定順序。

在圖式與說明書中，已揭示本發明之典型具體實施例，雖然使用特定術語，但是該等術語僅以一般及說明意義加以使用，而非為了限制之目的，本發明之範疇係提出在以下申請專利範圍中。

【圖式簡單說明】

圖1A至1G為解說依據本發明之具體實施例之電晶體中的歐姆接觸之製造的示意圖。

圖2為依據本發明之進一步的具體實施例之電晶體的示意解說。

圖3A與3B為依據本發明之進一步的具體實施例之電晶體的示意解說。

圖4A至4C為依據本發明之進一步的具體實施例之電晶體之製造的示意解說。

【主要元件符號說明】

10	基板
20	通道層
22	阻障層
23	接觸凹陷
24	第一介電層
26	接觸區域

26'	接觸層
30	遮罩
40	歐姆接觸
42	歐姆接觸
42'	歐姆接觸金屬
42''	歐姆接觸
44	閘極接觸
200	側壁
300	電洞
424	第一介電層
426	接觸區域
430	第二介電層
430'	側壁間距
440	源極接觸
442	汲極接觸
444	閘極接觸

五、中文發明摘要：

一種電晶體製造方法，其包含形成一以氮化物為主之通道層於一基板上，形成一阻障層於該以氮化物為主之通道層上，形成一接觸凹陷於該阻障層中以曝露該以氮化物為主之通道層之一接觸區域，例如採用一低溫沈積處理形成一接觸層於該以氮化物為主之通道層之該曝露接觸區域上，形成一歐姆接觸於該接觸層上，以及形成置放在鄰近於該歐姆接觸之該阻障層上的一閘極接觸。還提供一高電子移動率電晶體 (HEMT) 及製造一 HEMT 之方法。該 HEMT 包含一基板上的一以氮化物為主之通道層，該以氮化物為主之通道層上的一阻障層，在該阻障層中延伸至該通道層中的一接觸凹陷，在該接觸凹陷中於該以氮化物為主之通道層上的一 n 型以氮化物為主之半導體材料接觸區域，該以氮化物為主之接觸區域上的一歐姆接觸，以及置放在鄰近於該歐姆接觸之該阻障層上的一閘極接觸。該 n 型以氮化物為主之半導體材料接觸區域及該以氮化物為主之通道層包含一表面區域放大結構。

六、英文發明摘要：

9410918✓

METHODS OF FABRICATING NITRIDE-BASED TRANSISTORS HAVING
REGROWN OHMIC CONTACT REGIONS AND NITRIDE-BASED
TRANSISTORS HAVING REGROWN OHMIC CONTACT REGIONS

ABSTRACT OF THE DISCLOSURE

Transistor fabrication includes forming a nitride-based channel layer on a substrate, forming a barrier layer on the nitride-based channel layer, forming a contact recess in the barrier layer to expose a contact region of the nitride-based channel layer, forming a contact layer on the exposed contact region of the nitride-based channel layer, for example, using a low temperature deposition process, forming an ohmic contact on the contact layer and forming a gate contact disposed on the barrier layer adjacent the ohmic contact. A high electron mobility transistor (HEMT) and methods of fabricating a HEMT are also provided. The HEMT includes a nitride-based channel layer on a substrate, a barrier layer on the nitride-based channel layer, a contact recess in the barrier layer that extends into the channel layer, an n-type nitride-based semiconductor material contact region on the nitride-based channel layer in the contact recess, an ohmic contact on the nitride-based contact region and a gate contact disposed on the barrier layer adjacent the ohmic contact. The n-type nitride-based semiconductor material contact region and the nitride-based channel layer include a surface area enlargement structure.

案號: 99398	國外相應案: ☒ 見申請書 ☐ 其他:		
中說份數: >	☐ 改中文 Title	☐ 細則§17 但書	字數:
☐ 原文說明書檔名: p:\Foreign Spec\ 99398 -filing		存檔人: 楊明	
譯者:	寄稿者:	代表圖:	化學式:

十、申請專利範圍：

1. 一種製造一電晶體之方法，其包括：
 - 形成一以氮化物為主之通道層於一基板上；
 - 形成一阻障層於該以氮化物為主之通道層上；
 - 形成一接觸凹陷於該阻障層中以曝露該以氮化物為主之通道層之一接觸區域；
 - 採用一低溫沈積處理形成一接觸層於該以氮化物為主之通道層之該曝露接觸區域上；
 - 形成一歐姆接觸於該接觸層上，以及
 - 形成置放在鄰近於該歐姆接觸之該阻障層上的一閘極接觸。
2. 如請求項1之方法，其中該低溫處理採用低於 960°C 之一溫度。
3. 如請求項1之方法，其中該低溫處理採用低於約 450°C 之一溫度。
4. 如請求項1之方法，其中該低溫處理採用低於約 200°C 之一溫度。
5. 如請求項1之方法，其中該接觸層包括除GaN與AlGaN以外之一n型退化態半導體材料。
6. 如請求項5之方法，其中該接觸層包括一非氮化物第III-V族半導體材料、一第IV族半導體材料及/或一第II-VI族半導體材料。
7. 如請求項1之方法，其中採用一低溫沈積處理形成一接觸層於該以氮化物為主之通道層之該曝露接觸區域上，

包括藉由金屬有機化學汽相沈積(MOCVD)、分子束磊晶(MBE)、電漿增強化學汽相沈積(PECVD)、噴濺及/或氮化物汽相磊晶(HVPE)形成一以氮化物為主之接觸層。

8. 如請求項1之方法，其中該低溫沈積處理為除了從其上形成有該電晶體之一晶圓進行質量傳輸以外之一處理。

9. 如請求項1之方法，其進一步包括：

形成一第一介電層於該阻障層上；

形成一閘極凹陷於該第一介電層中；

其中形成一閘極接觸包括形成一閘極接觸於該接觸凹陷中；以及

其中形成一接觸凹陷包括形成一歐姆凹陷於該第一介電層，以及曝露該以氮化物為主之通道層之一部分的該阻障層中。

10. 如請求項9之方法，其中該第一介電層包括一氮化矽層。

11. 如請求項10之方法，其中該氮化矽層提供用於該電晶體之一鈍化層。

12. 如請求項1之方法，其進一步包括：

形成一第一介電層於該阻障層上；

其中形成一閘極接觸包括形成一閘極接觸於該第一介電層上；以及

其中形成一接觸凹陷包括形成一歐姆凹陷於該第一介電層，以及曝露該以氮化物為主之通道層之一部分的該阻障層中。

13. 如請求項1之方法，其中該接觸凹陷延伸至該通道層中。
14. 如請求項1之方法，其中形成一歐姆接觸包括形成一歐姆接觸而不對該歐姆接觸進行退火。
15. 如請求項1之方法，其中形成一歐姆接觸包括：
圖案化一金屬層於該接觸層上；以及
在約850°C或較低之一溫度下對該圖案化金屬層進行退火。
16. 如請求項1之方法，其中形成一接觸層於該氮化物為主之通道層之該曝露接觸區域上，包括形成一接觸層於該氮化物為主之通道層之該曝露接觸區域上至一厚度，該厚度足以提供小於在該通道層與該阻障層之間之一介面上形成的一二維電子氣體區域之一薄片電阻率的一薄片電阻率。
17. 如請求項1之方法，其中形成一接觸層包括形成n型InGaN、GaN、AlGaN、InAlGaN、InAlN及/或InN層。
18. 如請求項17之方法，其中該InGaN、GaN、AlGaN、InAlGaN、InAlN及/或InN層在形成期間採用Si、Ge及/或O加以摻雜。
19. 如請求項1之方法，其進一步包括形成該通道層之側壁，以提供與一平面介面相比之該通道層與該n型接觸層之間的一增加表面區域介面。
20. 如請求項19之方法，其中形成一歐姆接觸於該n型接觸層上，包括形成一歐姆接觸於延伸至該通道層之一部分

上的該n型接觸層上。

21. 如請求項19之方法，其中形成一歐姆接觸於該n型接觸層上，包括形成一歐姆接觸於在該通道層之該側壁前面終止的該n型接觸層上。

22. 如請求項1之方法，其進一步包括：

形成電洞於鄰近於該等接觸區域之該通道層中；

放置n型以氮化物為主之半導體材料於該等電洞中；

以及

其中形成一歐姆接觸於該n型接觸層上，包括形成一歐姆接觸於該n型接觸層，及該電洞中的該n型以氮化物為主之半導體材料上。

23. 如請求項1之方法，其中該接觸凹陷包括一第一接觸凹陷，該接觸區域包括一第一接觸區域，以及該歐姆接觸包括一第一歐姆接觸，該方法進一步包括：

形成一第二接觸凹陷於該阻障層中，以曝露該以氮化物為主之通道層之一第二接觸區域；

採用一低溫沈積處理形成一接觸層於該以氮化物為主之通道層之該曝露第二接觸區域上；

形成一第二歐姆接觸於該接觸層上；以及

其中形成一閘極接觸包括形成置放在該第一歐姆接觸與該第二歐姆接觸之間之該阻障層上的一閘極接觸。

24. 如請求項1之方法，其中形成一接觸凹陷進一步包括形成曝露該阻障層之一部分的一接觸凹陷，並且其中形成一接觸層包括形成延伸至該阻障層之該曝露部分上的一

接觸層。

25. 一種製造一電晶體之方法，其包括：

形成一以氮化物為主之通道層於一基板上；

形成一阻障層於該以氮化物為主之通道層上；

形成一遮罩層於該阻障層上；

圖案化該遮罩層及該阻障層以提供一接觸開口，其曝露該以氮化物為主之通道層之一部分；

形成一接觸層於該以氮化物為主之通道層以及該遮罩層之該曝路部分上；

選擇性地移除該遮罩層及該遮罩層上的該接觸層之一部分，以提供一以氮化物為主之接觸區域；

形成一歐姆接觸於該以氮化物為主之接觸區域上；以及

形成置放在鄰近於該歐姆接觸之該阻障層上的一閘極接觸。

26. 如請求項25之方法，其進一步包括：

形成一第一介電層於該阻障層上；

形成一凹陷於該第一介電層中；

其中形成一閘極接觸包括形成一閘極接觸於該凹陷中；

其中形成一遮罩層於該阻障層上包括形成一遮罩層於該第一介電層上；以及

其中圖案化該遮罩層及該阻障層以提供曝露該以氮化物為主之通道層之一部分的一接觸開口，包括圖案化該遮罩層、該第一介電層與該阻障層以提供曝露該以氮化

物為主之通道層之一部分的一接觸開口。

27. 如請求項25之方法，其中該第一介電層包括一氮化矽層。

28. 如請求項27之方法，其中該氮化矽層提供用於該電晶體之一鈍化層。

29. 如請求項25之方法，其中該遮罩層包括一介電層。

30. 如請求項29之方法，其中該第一介電層包括一氧化矽層。

31. 如請求項25之方法，其中該遮罩層包括一光阻及/或一電子束阻抗遮罩層。

32. 如請求項25之方法，其中形成一歐姆接觸包括形成一歐姆接觸而不對該歐姆接觸進行退火。

33. 如請求項25之方法，其中形成一歐姆接觸包括：

圖案化一金屬層於該以氮化物為主之接觸區域上；以及在低於約850°C之一溫度下對該圖案化金屬層進行退火。

34. 如請求項25之方法，其中形成一接觸層於該以氮化物為主之通道層以及該氧化物層之該曝露部分上，包括藉由金屬有機化學汽相沈積(MOCVD)、分子束磊晶(MBE)、電漿增強化學汽相沈積(PECVD)、噴濺及/或氮化物汽相磊晶(HVPE)形成一以氮化物為主之接觸層。

35. 如請求項25之方法，其中形成一接觸層於該氮化物為主之通道層以及該遮罩層之該曝露部分上，包括形成一接觸層於該氮化物為主之通道層以及該遮罩層之該等曝露

部分上至一厚度，該厚度足以提供小於在該通道層與該阻障層之間之一介面上形成的一二維電子氣體區域之一薄片電阻率的一薄片電阻率。

36. 如請求項18之方法，其中形成一接觸層包括形成n型InGaN、GaN、AlGaN、InAlGaN、InAlN及/或InN層。

37. 如請求項29之方法，其中該InGaN、GaN、AlGaN、InAlGaN、InAlN及/或InN層在形成期間摻雜Si、Ge及/或O。

38. 如請求項25之方法，其中該接觸層包括除GaN與AlGaN以外之一n型退化態半導體材料。

39. 如請求項38之方法，其中該接觸層包括一非氮化物第III-V族半導體材料、一第IV族半導體材料及/或一第II-VI族半導體材料。

40. 如請求項25之方法，其進一步包括形成該通道層之側壁，以提供與一平面介面相比之該通道層與該接觸層之間的一增加表面區域介面。

41. 如請求項40之方法，其中形成一歐姆接觸包括形成一歐姆接觸於延伸至該通道層之一部分上的該以氮化物為主之接觸區域上。

42. 如請求項40之方法，其中形成一歐姆接觸包括形成一歐姆接觸於在該通道層之該側壁前面終止的該以氮化物為主之接觸區域上。

43. 如請求項25之方法，其進一步包括：

形成電洞於鄰近於該等接觸區域之該通道層中；

其中形成一接觸層進一步包括放置一以氮化物為主之半導體材料於該等電洞中；以及

其中形成一歐姆接觸於該以氮化物為主之接觸區域上，包括形成一歐姆接觸於該等以氮化物為主之接觸區域，以及該電洞中的該以氮化物為主之半導體材料上。

44. 如請求項25之方法，其中該接觸開口包括一第一接觸凹陷，該以氮化物為主之接觸區域包括一第一以氮化物為主之接觸區域，以及該歐姆接觸包括一第一歐姆接觸，該方法進一步包括：

圖案化該遮罩層及該阻障層以提供一第二接觸開口，其曝露該以氮化物為主之通道層之一部分；

形成一接觸層於由該第二接觸開口所曝露的該以氮化物為主之通道層之該部分上；

其中選擇性地移除該遮罩層包括選擇性地移除該遮罩層及該遮罩層上的該接觸層之一部分，以提供該第一以氮化物為主之接觸區域與一第二以氮化物為主之接觸區域；

形成一第二歐姆接觸於該第二以氮化物為主之接觸區域上；以及

其中形成一閘極接觸包括形成置放在該第一歐姆接觸與該第二歐姆接觸之間之該阻障層上的一閘極接觸。

45. 如請求項25之方法，其中該接觸凹陷曝露該阻障層之一部分，並且其中形成一接觸層包括形成延伸至該阻障層之該曝露部分上之一接觸層。

46. 一種高電子移動率電晶體，其包括：

一以氮化物為主之通道層，其係在一基板上；

一阻障層，其係在該以氮化物為主之通道層上；

延伸至該通道層中的至少一個接觸凹陷，其係在該阻障層中；

一接觸區域，其係在該接觸凹陷中的該以氮化物為主之通道層上；

一閘極接觸，其係置放在該阻障層上；以及

其中該接觸區域及該以氮化物為主之通道層包含一表面區域放大結構。

47. 如請求項46之電晶體，其中該表面區域放大結構包括延伸至該通道層中的該接觸凹陷之部分之圖案化側壁。

48. 如請求項46之電晶體，其進一步包括該接觸區域上的一歐姆接觸。

49. 如請求項48之電晶體，其中該歐姆接觸不延伸至該等側壁之該區域中的該通道層上。

50. 如請求項48之電晶體，其中該歐姆接觸延伸至該等側壁之該區域中的該通道層上。

51. 如請求項48之電晶體，其中該表面區域放大結構包括延伸至其中具有n型半導體材料之該通道層中的電洞，並且其中該歐姆接觸係與該等電洞中的該n型以氮化物為主之半導體材料接觸。

52. 如請求項46之電晶體，其中該接觸區域包括InGaN、InAlGaN、InAlN及/或InN層。

53. 如請求項46之電晶體，其中該接觸區域包括AlGa_N。
54. 如請求項46之電晶體，其中該接觸區域包括Ga_N。
55. 如請求項46之電晶體，其中該接觸區域包括摻雜有Si、Ge及/或O的InGa_N、InAlGa_N、InAl_N、AlGa_N、Ga_N及/或In_N。
56. 如請求項46之電晶體，其進一步包括該阻障層上的一氮化矽層，並且其中將該閘極接觸提供在該氮化矽層中的一凹陷中。
57. 如請求項48之電晶體，其中該歐姆接觸包括一第一歐姆接觸，該電晶體進一步包括鄰近於該閘極接觸並且與該第一歐姆接觸相對的一第二歐姆接觸。
58. 如請求項46之電晶體，其中該接觸區域包括除了Ga_N與AlGa_N以外之一n型退化態半導體材料。
59. 如請求項58之電晶體，其中該接觸區域包括一非氮化物第III-V族半導體材料、一第IV族半導體材料及/或一第II-VI族半導體材料。
60. 如請求項46之電晶體，其中該接觸區域包括一金屬及/或金屬合金並且提供一歐姆接觸。
61. 如請求項46之電晶體，其中該接觸區域延伸至該阻障層上。
62. 如請求項46之電晶體，其進一步包括該阻障層上的一介電層，並且其中該閘極接觸係在該介電層上。
63. 一種高電子移動率電晶體，其包括：
一以氮化物為主之通道層，其係在一基板上；

一阻障層，其係在該以氮化物為主之通道層上；

延伸至該通道層中的接觸凹陷，其係在該阻障層中；

一接觸區域，其係在該等接觸凹陷中的該以氮化物為主之通道層上；

一閘極接觸，其係置放在該阻障層上；以及

增加構件，其用以增加與一平面介面相比之該接觸區域之一垂直部分與該以氮化物為主之通道層之間的一介面之一表面區域。

64. 一種製造一高電子移動率電晶體之方法，其包括：

形成一以氮化物為主之通道層於一基板上；

形成一阻障層於該以氮化物為主之通道層上；

形成延伸至該通道層中的至少一個接觸凹陷於該阻障層中；

形成一接觸區域於該接觸凹陷中的該以氮化物為主之通道層上；

形成置放在該阻障層上的一閘極接觸；以及

其中形成該接觸區域以及形成該以氮化物為主之通道層，包含形成該接觸區域以及形成該以氮化物為主之通道層以包含一表面區域放大結構。

65. 如請求項64之方法，其中形成該接觸區域以及形成該以氮化物為主之通道層，包含形成該接觸區域以及形成該以氮化物為主之通道層以包含一表面區域放大結構，該結構包括延伸至該通道層中的該接觸凹陷之部分之圖案化側壁。

66. 如請求項65之方法，其進一步包括形成一歐姆接觸於該以氮化物為主之接觸區域上。
67. 如請求項66之方法，其中形成一歐姆接觸包括形成不延伸至該等側壁之該區域中的該通道層上之一歐姆接觸。
68. 如請求項66之方法，其中形成一歐姆接觸包括形成延伸至該等側壁之該區域中的該通道層上之一歐姆接觸。
69. 如請求項64之方法，其中形成該接觸區域以及形成該以氮化物為主之通道層，包含形成該接觸區域以及形成該以氮化物為主之通道層以包含一表面區域放大結構，該方法包括：
- 形成延伸至該通道層中的電洞；
 - 放置n型半導體材料於該等電洞中；以及
 - 形成一歐姆接觸，其係與該等電洞中的該n型半導體材料接觸。
70. 如請求項64之方法，其中該接觸區域包括InGaN、InAlGaN、InAlN及/或InN層。
71. 如請求項64之方法，其中該接觸區域包括AlGaN。
72. 如請求項64之方法，其中該接觸區域包括GaN。
73. 如請求項64之方法，其中該接觸區域包括摻雜有Si、Ge及/或O的InGaN、InAlGaN、InAlN、AlGaN、GaN及/或InN。
74. 如請求項64之方法，其進一步包括形成一氮化矽層於該阻障層上，並且其中將該閘極接觸提供在該氮化矽層中的一凹陷中。

75. 如請求項64之方法，其中形成一接觸區域包括藉由金屬有機化學汽相沈積(MOCVD)、分子束磊晶(MBE)、電漿增強化學汽相沈積(PECVD)、噴濺及/或氮化物汽相磊晶(HVPE)，形成一以氮化物為主之半導體材料接觸區域。
76. 如請求項75之方法，形成一接觸區域包括採用一低溫沈積處理形成一n型半導體材料接觸區域。
77. 如請求項64之方法，其進一步包括：
形成一第一歐姆接觸於該接觸區域上；以及
形成鄰近於該閘極接觸並且與該第一歐姆接觸相對的一第二歐姆接觸。
78. 如請求項64之方法，其中該接觸區域包括除Ga₂N與AlGa₂N以外之一n型退化態半導體材料。
79. 如請求項78之方法，其中該接觸區域包括一非氮化物第III-V族半導體材料、一第IV族半導體材料及/或一第II-VI族半導體材料。
80. 如請求項64之方法，其中該接觸區域包括一金屬及/或金屬合金以提供一歐姆接觸。
81. 如請求項64之方法，其中該接觸區域延伸至該阻障層上。
82. 一種高電子移動率電晶體，其包括：
一以氮化物為主之通道層，其係在一基板上；
一阻障層，其係在該以氮化物為主之通道層上；
延伸至該通道層中的至少一個接觸凹陷，其係在該阻障層中；

金屬及/或金屬合金之一區域，其係在該接觸凹陷中的該以氮化物為主之通道層上以提供一歐姆接觸；以及

一閘極接觸，其係置放在該阻障層上。

83. 如請求項82之電晶體，其中金屬之該區域延伸至該阻障層上。

84. 一種高電子移動率電晶體，其包括：

一以氮化物為主之通道層，其係在一基板上；

一阻障層，其係在該以氮化物為主之通道層上；

延伸至該通道層中的至少一個接觸凹陷，其係在該阻障層中；

除Ga_N或AlGa_N以外之一區域n型退化態半導體材料，其係在該接觸凹陷中的該以氮化物為主之通道層上；

一歐姆接觸，其係在n型退化態半導體材料之該區域上；以及

一閘極接觸，其係置放在該阻障層上。

85. 如請求項84之電晶體，其中n型退化態半導體材料之該區域延伸至該阻障層上。

十一、圖式：

阻障層 22
通道層 20
基板 10

圖 1A

第一介電層 24
阻障層 22
通道層 20
基板 10

圖 1B

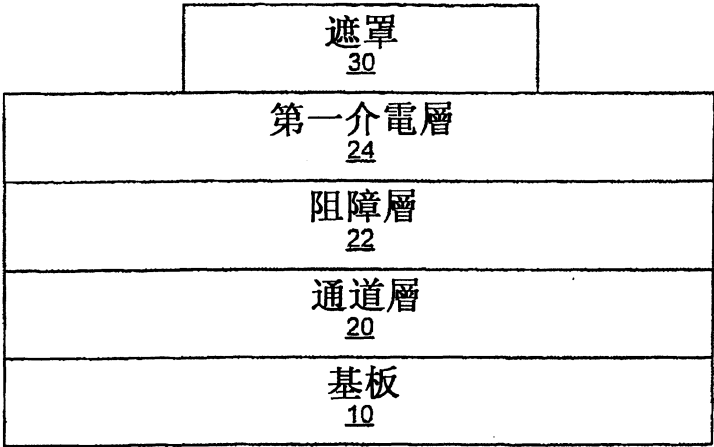


圖 1C

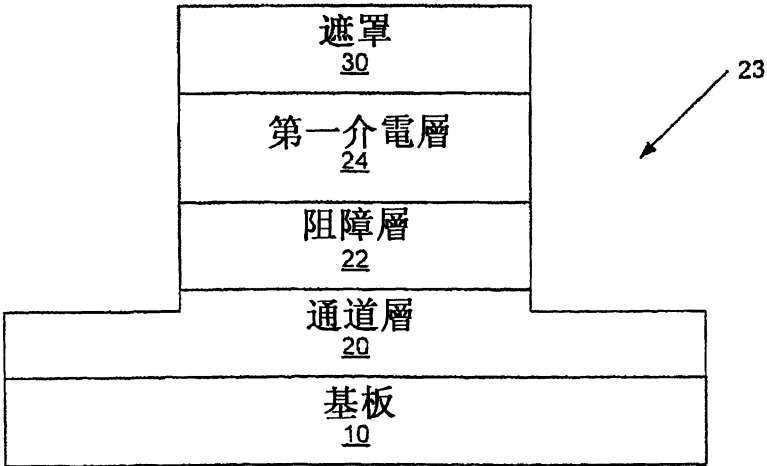


圖 1D

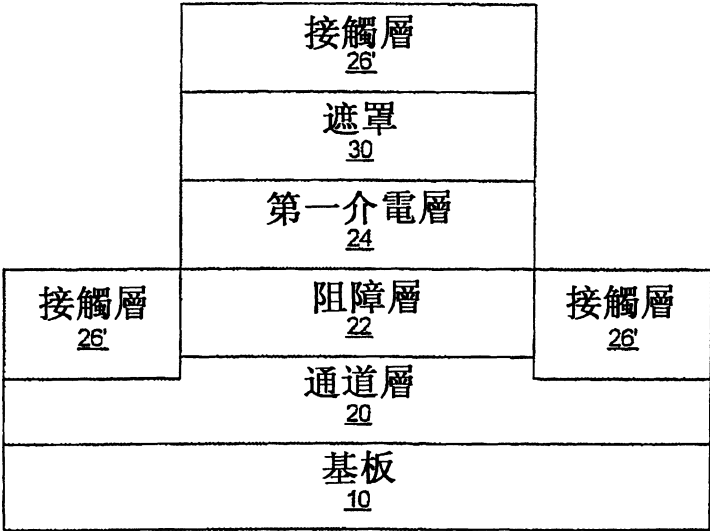


圖 1E

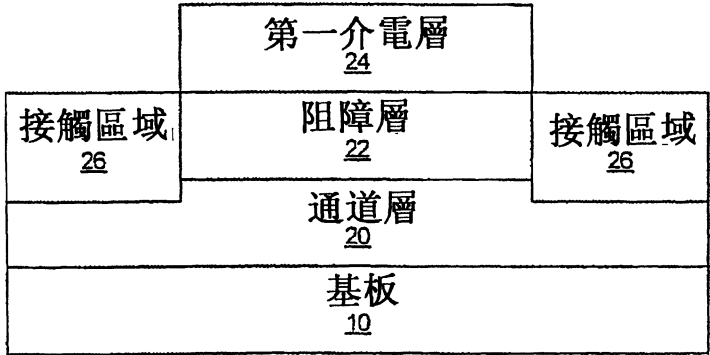


圖 1F

<u>40</u>	<u>24</u>	<u>44</u>	<u>24</u>	<u>42</u>
接觸區域 <u>26</u>	阻障層 <u>22</u>			接觸區域 <u>26</u>
通道層 <u>20</u>				
基板 <u>10</u>				

圖 1G

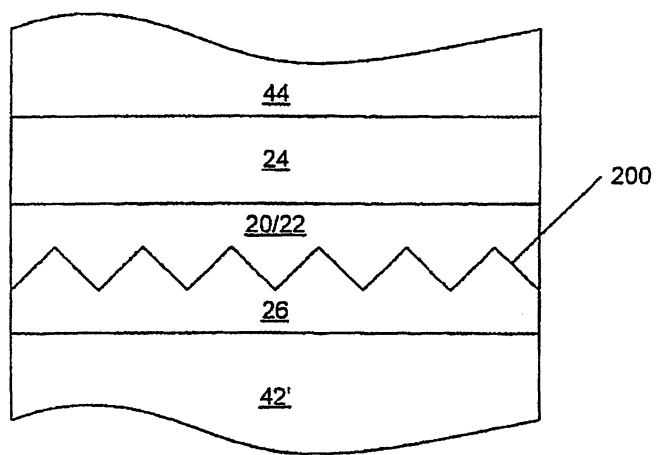


圖 2

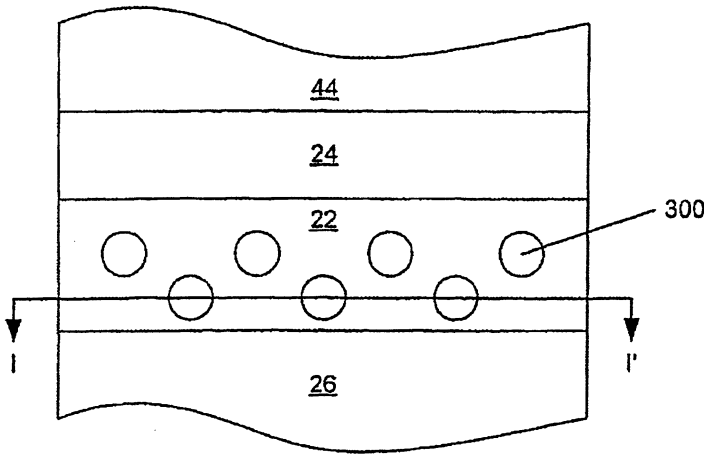


圖 3A

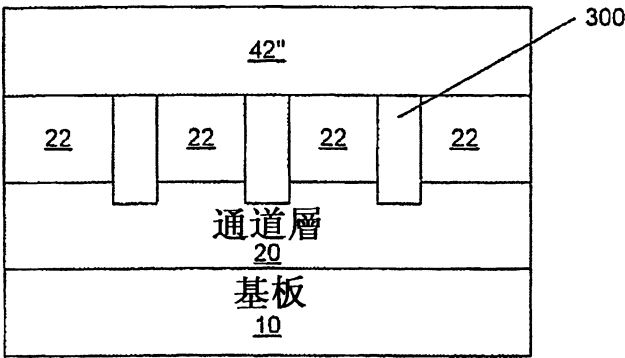


圖 3B

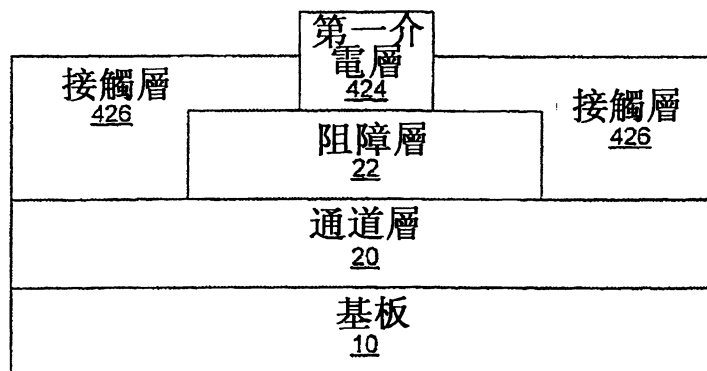


圖 4A

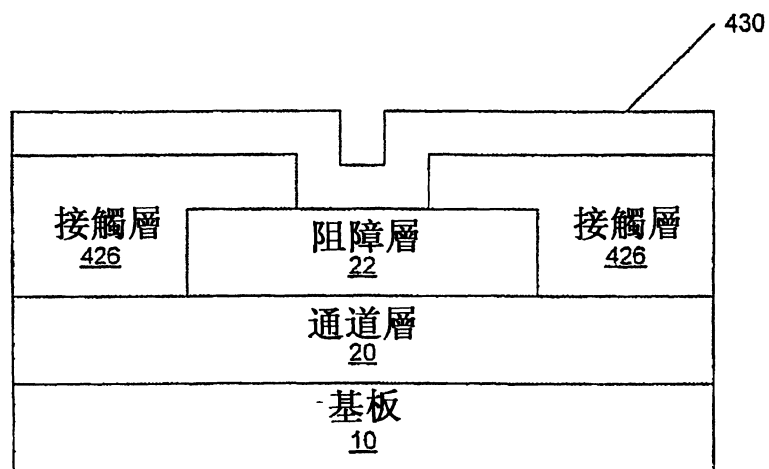


圖 4B

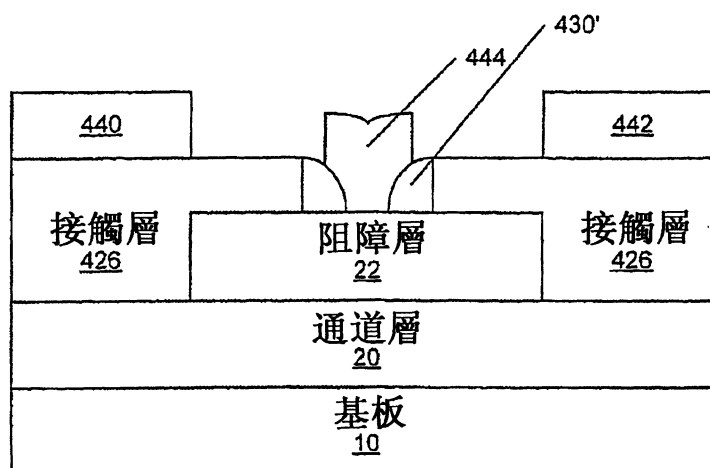


圖 4C

七、指定代表圖：

(一)本案指定代表圖為：第(1G)圖。

(二)本代表圖之元件符號簡單說明：

10	基板
20	通道層
22	阻障層
24	第一介電層
26	接觸區域
40	歐姆接觸
42	歐姆接觸
44	閘極接觸

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)