(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년09월25일
(11) 등록번호 10-0860135
(24) 등록일자 2008년09월18일

(51) Int. Cl.
H01L 21/027 (2006.01) *G03F 7/20* (2006.01)
(21) 출원번호 10-2004-7009489
(22) 출원일자 2004년06월17일
심사청구일자 2007년05월29일
번역문제출일자 2004년06월17일
(65) 공개번호 10-2004-0076256
(43) 공개일자 2004년08월31일
(86) 국제출원번호 PCT/US2002/020762
국제출원일자 2002년06월27일
(87) 국제공개번호 WO 2003/052517
국제공개일자 2003년06월26일
(30) 우선권주장
10/022,488 2001년12월17일 미국(US)
(56) 선행기술조사문헌
KR1019970030616 A
KR1019990023999 A
KR1019990024000 A
WO2001084382 A1
전체 청구항 수 : 총 23 항

(73) 특허권자
어드밴스드 마이크로 디바이시즈, 인코포레이티드
미국 캘리포니아 94088-3453 서니베일 원 에이엠디 플레이스 메일 스톱68
(72) 발명자
보드크리스토퍼에이.
미국 텍사스 78749 오스틴 스타거브러쉬 로드 #738 4700
파사딘일렉산더제이.
미국 텍사스 78745 오스틴 단델리온 트레일 8717
(74) 대리인
박장원

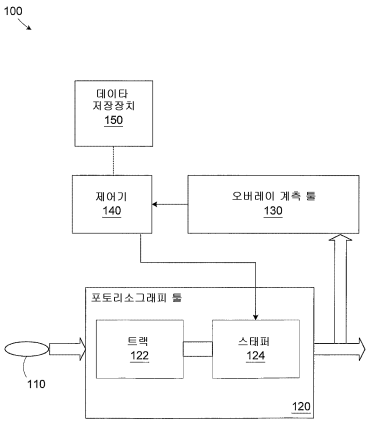
심사관 : 설관식

(54) 피드포워드 오버레이 정보가 통합된 포토 리소그래피 오버레이 정합을 제어하기 위한 방법 및 장치

(57) 요 약

포토 리소그래피공정을 제어하는 방법은 선택된 웨이퍼상에 제 1층을 형성하는 단계를 포함한다. 제 1 층과 관련된 제 1 오버레이 에러는 측정된다. 제 1웨이퍼상에 형성된 제 2 층에 포토 리소그래피 공정을 수행하기 위한 동작 방식에서 적어도 상기 제 1 오버레이 에러측정에 기초하여 적어도 하나의 파라미터가 결정된다. 공정라인(100)은 포토 리소그래피 툴(120)과 오버레이 계측 툴(130)과 제어기(140)를 포함한다. 포토 리소그래피 툴(120)은 동작 방식에 따라서 웨이퍼들을 공정처리하도록 구성된다. 오버레이 계측 툴(130)은 상기 포토리소그래피 툴(120)에서 웨이퍼들의 공정처리와 관련된 오버레이 에러들을 측정하도록 구성된다. 제어기(140)는 선택된 웨이퍼상에 제 1층을 형성하는 것과 관련된 제 1 오버레이 에러 측정을 수신하고, 적어도 상기 제 1오버레이 에러측정을 기초하여 상기 선택된 웨이퍼상에 형성된 제 2층에 포토 리소그래피 공정을 수행하기 위한 동작 방식에서 적어도 하나의 파라미터를 결정하기 위해서 구성된다.

대 표 도 - 도1



특허청구의 범위

청구항 1

선택된 웨이퍼 상에 제 1 패터닝된 층을 형성하는 단계와;

상기 제 1 패터닝된 층과 관련된 제 1 오버레이 에러를 측정하는 단계와;

상기 선택된 웨이퍼 상에 제 2 층을 형성하는 단계와; 그리고

적어도 상기 제 1 오버레이 에러 측정에 기초하여, 상기 선택된 웨이퍼의 상기 제 2 층에 포토리소그래피 공정을 수행하기 위한 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계

를 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 2

제 1 항에 있어서,

상기 동작 레시피에 기초하여 상기 제 2 층에 포토리소그래피 공정을 수행하는 단계를 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 3

제 1 항에 있어서,

상기 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계는,

포토리소그래피 툴의 동작 레시피에서 적어도 하나의 파라미터를 결정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 4

제 1 항에 있어서,

상기 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계는,

상기 제 2 층에 대한 포토리소그래피 공정의 수행과 관련된 제어 스레드를 구현하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 5

제 1 항에 있어서,

상기 제 1 오버레이 에러를 측정하는 단계는,

리뷰 스테이션(review station)을 사용하여 상기 제 1 오버레이 에러를 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 6

제 1 항에 있어서,

상기 제 1 오버레이 에러를 측정하는 단계는,

스캐터로메트리(scatterometry) 툴을 사용하여 상기 제 1 오버레이 에러를 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 7

제 1 항에 있어서,

상기 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계는,

x - 병진 파라미터, y - 병진 파라미터, x - 팽창 웨이퍼 스케일 파라미터, y - 팽창 웨이퍼 스케일 파라미터,

레티클 확대 파라미터, 레티클 회전 파라미터, 웨이퍼 회전 파라미터, 그리고 웨이퍼 비직교성 파라미터중 적어도 하나를 결정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 8

선택된 웨이퍼 상에 제 1 패터닝된 층을 형성하는 단계와;

피드포워드 오버레이 에러신호를 생성하기 위해, 상기 제 1 패터닝된 층과 관련된 제 1 오버레이 에러를 측정하는 단계와;

피드백 오버레이 에러신호를 생성하기 위해, 복수개의 웨이퍼들 상에 형성된 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 프로세스에 관련된 복수개의 오버레이 에러들을 측정하는 단계와; 그리고

상기 피드포워드 오버레이 에러신호 및 피드백 오버레이 에러신호에 기초하여, 상기 선택된 웨이퍼 상에 형성된 상기 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계

를 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 9

제 8 항에 있어서,

상기 동작 레시피에 기초하여 상기 선택된 웨이퍼의 상기 제 2 층 상에 포토리소그래피 공정을 수행하는 단계를 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 10

제 8 항에 있어서,

상기 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계는,

포토리소그래피 툴의 동작 레시피에서 적어도 하나의 파라미터를 결정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 11

제 8 항에 있어서,

상기 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계는,

상기 제 2 층에 대한 포토리소그래피 공정의 수행과 관련된 제어 스레드를 구현하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 12

제 8 항에 있어서,

상기 제 1 오버레이 에러를 측정하는 단계는,

리뷰 스테이션을 사용하여 상기 제 1 오버레이 에러를 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 13

제 8 항에 있어서,

상기 제 1 오버레이 에러를 측정하는 단계는,

스캐터로메트리 툴을 사용하여 상기 제 1 오버레이 에러를 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 14

제 8 항에 있어서,

상기 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 프로세스에 관련된 복수개의 오버레이 에러들을 측정하는 단계는,

리뷰 스테이션을 사용하여 상기 복수개의 오버레이 에러들을 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 15

제 8 항에 있어서,

상기 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 프로세스에 관련된 복수개의 오버레이 에러들을 측정하는 단계는,

스캐터로메트리 툴을 사용하여 상기 복수개의 오버레이 에러들을 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 16

제 8 항에 있어서,

상기 동작 레시피에서 적어도 하나의 파라미터를 결정하는 단계는,

x - 병진 파라미터, y - 병진 파라미터, x - 팽창 웨이퍼 스케일 파라미터, y - 팽창 웨이퍼 스케일 파라미터, 레티클 확대 파라미터, 및 레티클 회전 파라미터중 적어도 하나를 결정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 17

제 9 항에 있어서,

상기 제 2 층은 노광된 포토레지스트 층을 포함하여 이루어지며,

상기 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 프로세스에 관련된 복수개의 오버레이 에러들을 측정하는 단계는, 상기 노광된 포토레지스트 층에서 오버레이 에러를 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 18

제 9 항에 있어서,

상기 제 2 층은 현상된 포토레지스트 층을 포함하여 이루어지며,

상기 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 프로세스에 관련된 복수개의 오버레이 에러들을 측정하는 단계는, 상기 현상된 포토레지스트 층에서 오버레이 에러를 측정하는 것을 더 포함하여 이루어진 포토리소그래피 공정을 제어하는 방법.

청구항 19

동작 레시피에 따라 웨이퍼들을 공정처리하도록 구성된 포토리소그래피 툴과;

상기 포토리소그래피 툴에서의 상기 웨이퍼들의 공정처리와 관련된 오버레이 에러들을 측정하도록 구성된 오버레이 계측툴과; 그리고

선택된 웨이퍼 상의 제 1 패터닝된 층의 형성과 관련된 제 1 오버레이 에러 측정을 수신하고, 그리고 적어도 상기 제 1 오버레이 에러측정에 기초하여 상기 선택된 웨이퍼 상의 상기 제 1 패터닝된 층 위에 형성된 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 동작 레시피에서 적어도 하나의 파라미터를 결정하도록 구성된 제어기

를 포함하는 이루어진 공정라인.

청구항 20

제 19 항에 있어서,

상기 포토리소그래피 툴은, 상기 결정된 동작 레시피에 기초하여, 상기 선택된 웨이퍼 상의 상기 제 2 층에 대한 포토리소그래피 공정을 수행하도록 더 구성된 것을 특징으로 하는 공정라인.

청구항 21

제 19 항에 있어서,

상기 오버레이 계측 툴은, 리뷰 스테이션과 스캐터로메트리중 적어도 하나를 더 포함하는 것을 특징으로 하는 공정라인.

청구항 22

제 19 항에 있어서,

상기 적어도 하나의 파라미터는 x - 병진 파라미터, y - 병진 파라미터, x - 팽창 웨이퍼 스케일 파라미터, y - 팽창 웨이퍼 스케일 파라미터, 레티클 확대 파라미터, 레티클 회전 파라미터중 적어도 하나를 더 포함하는 것을 특징으로 하는 공정라인.

청구항 23

제 19 항에 있어서,

상기 제어기는, 선택된 웨이퍼상의 제 1 패터닝된 층의 형성과 관련된 제 1 오버레이 에러 측정을 포함하는 피드포워드 오버레이 에러신호를 수신하고, 복수의 웨이퍼들 상의 제 2 층에서 수행된 포토리소그래피 공정과 관련된 복수의 오버레이 에러 측정들을 포함하는 피드백 오버레이 에러신호를 수신하며, 그리고 상기 피드포워드 오버레이 에러신호와 상기 피드백 오버레이 에러신호에 기초하여 상기 선택된 웨이퍼 상에 형성된 상기 제 2 층에 대한 포토리소그래피 공정을 수행하기 위한 동작 레시피에서 적어도 하나의 파라미터를 결정하도록 더 구성되는 것을 특징으로 하는 공정라인.

명 세 서

기 술 분 야

<1> 본 발명은 일반적으로 반도체 디바이스 제조분야에 관한 것이며, 더 구체적으로는 피드포워드 오버레이 정보가 통합된 포토리소그래피 오버레이 정합(registration)을 제어하기 위한 방법 및 장치에 관한 것이다.

배 경 기 술

<2> 반도체 산업내에는 집적회로 디바이스들, 예를 들어 마이크로프로세서들, 메모리 디바이스들 등의 성능, 신뢰성 및 수율을 증가시키기 위한 일정한 경향이 존재한다. 이런 경향은 더욱 신뢰성있게 동작하는 고성능 컴퓨터들과 전자적 디바이스들에 관한 소비자 요구들에 의해 촉진되어졌다. 이런 요구들로 말미암아 반도체 디바이스들, 예를 들어 트랜지스터들의 제조 뿐만 아니라 이런 트랜지스터들이 통합된 집적회로 디바이스들의 제조에서 지속적인 개선이 이루어지고 있다. 부가적으로, 전형적인 트랜지스터 컴포넌트들의 제조상의 결함들을 줄임으로써 트랜지스터당 전체비용 뿐만 아니라 이런 트랜지스터들이 통합된 집적회로 디바이스들의 비용을 또한 낮출수 있다.

<3> 반도체 공정툴들의 기초가 되는 기술들은 지난 몇년동안 상당한 주목을 받아왔고 실질적인 개선을 가져왔다. 하지만, 이런 기술영역에서 이루어진 진보에도 불구하고, 현재 상업적으로 이용가능한 많은 공정툴들은 일부 결함을 갖고 있다. 특히, 이런 툴들중 몇몇은 가령, 이력 파라메트릭(historical parametric) 데이터를 사용자-편의 포맷으로 제공하는 능력과 같은, 진보된 공정 데이터 모니터링 능력들이 종종 결여되어 있는바, 이 뿐만 아니라 이벤트 로깅(event logging), 현재의 공정 파라미터들 및 전체 공정 런의 공정 파라미터들 모두를 실시간으로 그래픽적으로 표시하는 능력, 및 원격[즉, 로컬 사이트(local site) 및 월드와이드(worldwide)] 모니터링 능력도 결여되어 있다. 이런 결함은 수율, 정밀도, 안정성과 반복성, 공정온도, 기계툴 파라미터들 등과 같은 중요한 공정 파라미터들에 대해 최적이 아닌 제어를 일으킬 수 있다. 이런 가변성은 생산품질과 수행에서의 편차들로 나타날 수 있는 런내부에서의 차이들, 런별(run-to-run) 차이들과 툴별(tool-to-tool) 차이들로 나타난다. 반면에, 그러한 툴들을 위한 이상적인 모니터링 및 진단시스템은 이러한 변화들을 모니터링하기 위한 수단 및

중요 파라미터들의 제어를 최적화할 수 있는 수단을 제공할 수 있다.

<4> 반도체 디바이스들은 반도체재료의 웨이퍼들로부터 제조된다. 제조공정동안 재료들의 층들은 디바이스를 구성하는 전기회로들을 생성하기 위해 부가되고, 제거되고/또는 처리된다. 상기 제조공정은 필수적으로 4개의 기본적인 동작을 포함한다. 비록 4개의 기본적인 동작만이 존재하지만, 이들은 구체적인 제조공정에 따라서 수백개의 상이한 방법들로 조합될 수 있다.

<5> 특히 반도체 디바이스들에 사용되는 상기 4개의 동작은

<6> ·적층단계, 즉 반도체디바이스가 생산되는 웨이퍼에 여러가지 재료들의 박층들을 부가하는 단계와;

<7> ·패터닝단계, 즉 부가된 층들의 선택된 부분들을 제거하는 단계와;

<8> ·도핑단계, 즉 부가된 층들에서 개구들을 통해서 웨이퍼표면에 특별한 양의 도펀트들을 주입시키는 단계와; 그리고

<9> ·열처리단계, 즉 공정처리된 웨이퍼에서 원하는 효과들을 발생시키기 위해 재료들을 가열 또는 냉각하는 단계이다.

<10> 기술진보가 반도체 디바이스들에 대한 더 작은 회로선폭들(critical dimensions)을 용이하게 함에 따라, 에러들을 줄여야 하는 필요성이 증대되고 있다. 반도체 디바이스의 서브섹션들(sub-section)을 바람직하게 형성하는 것은, 제조된 반도체 디바이스의 적절한 성능에 있어서 중요한 인자이다. 반도체 디바이스들이 허용제조품질내에 있도록 서브섹션들의 회로선폭들은 일반적으로 소정의 에러 허용마진내에 존재해야만 한다.

<11> 반도체 제조의 중요한 일 양상은 오버레이 제어(overlay control)이다. 오버레이 제어는 반도체 디바이스 표면상의 두개의 패터닝된 층들간의 오정렬(misalignment)를 측정하는 단계에 관련된다. 일반적으로, 오정렬 에러들을 최소화하는 것은, 반도체 디바이스들에서 다중 층들(multiple layers)이 연결되고 기능하도록 보증하는데 있어서 매우 중요하다. 기술이 반도체 디바이스들에 대한 더 작은 회로선폭들을 용이하게 함에 따라, 오정렬 에러들을 줄여야 하는 필요성이 증대되고 있다.

<12> 일반적으로, 한 세트의 포토리소그래피 단계들은 보통 노광 툴 또는 스태퍼(stepper)로서 지칭되는 반도체 제조툴을 사용하여 많은 웨이퍼들상에서 수행된다. 제조툴은 제조체제 또는 공정모듈들의 네트워크와 통신한다. 제조툴은 일반적으로 장치인터페이스에 연결된다. 장치인터페이스는 스태퍼가 연결된 머신인터페이스에 연결되고, 따라서 스태퍼와 제조체제간의 통신을 용이하게 한다. 머신인터페이스는 일반적으로 APC(advanced process control)시스템의 부분이 될 수 있다. APC시스템은 제어 스크립트(script)를 초기화하고, 이 제어 스크립트는 제조공정을 실행하기 위해 필요한 데이타를 자동적으로 검색하는 소프트웨어 프로그램이 될 수 있다. 제조공정을 제어하는 입력파라미터들은 수동방식으로 주기적으로 수정된다. 더 높은 정밀도의 제조공정들에 대한 필요성이 요구됨에 따라, 개선된 방법들이 제조공정들을 제어하는 입력파라미터들을 더 자동적이며 시기적절하게 수정할 필요가 있다.

<13> 특히 오버레이 제어기술은 피드백 제어방법을 채용하며, 여기서 포토레지스트재료의 층을 패터닝한 후에 포토레지스트층과 기저층(들)간의 오정합(misregistration), 즉 오버레이 에러를 측정하기 위해 계측데이타가 수집된다. 오버레이 에러측정으로부터 발생된 피드백은 후속 처리될 웨이퍼들에 대한 포토 리소그래피 툴들의 제어신호들을 업데이트하기 위해 공정제어기에 제공되어질 수 있다. 오버레이 에러는 결함검출체계에서 사용될 수 있고, 그래서 소정의 임계값(threshold)을 초과하는 오버레이 에러들을 가진 웨이퍼들은 잘못된 포토레지스트층을 제거하고 새로운 포토레지스트층을 패터닝함으로써 재가공되어진다.

WO 01/84382는 리소그래피 공정을 평가 및 제어하기 위한 방법을 개시하고 있는데, 이 방법에서 웨이퍼상에 형성된 고유한 특성의 레지스트가 측정되고, 리소그래피 단계를 수행하도록 구성된 공정모듈의 파라미터가 이 측정에 응답하여 변경됨으로써, 웨이퍼내에서의 임계 특성들의 변동을 감소시킨다.

US 6,304,999는 오정합 에러들과 같은 에러들이 공정처리동안 측정되고 상기 측정들을 리소그래피 공정의 제조모델에 대한 제어입력 파라미터들을 변경시키기 위해 사용하는 반도체 웨이퍼를 공정처리하기 위한 방법을 개시한다.

<14> 피드백 오버레이 기술은, 오버레이 에러가 측정된 웨이퍼와 포토 리소그래피 툴에 의해 패터닝될 후속의 웨이퍼들간의 동질성(homogeneity)을 가정한다. 웨이퍼공정기술이 로트별 제어로부터 웨이퍼별 제어로 변함에 따라, 이러한 가정은 덜 유효해지고 있다. 특정 웨이퍼, 로트, 또는 임의 로트내의 웨이퍼들의 서브세트는 기저층들에

관해서 동일한 오버레이 특성들을 갖지 못할 수 있다. 결함상태를 보정(즉, 재가공)하기 위해 또는 오버레이 에러들을 줄이기 위해 로트내 웨이퍼들의 공정동안 제어동작이 수행될 수 있다. 따라서, 오직 피드백 계측 데이타만을 기초로 하여 오버레이 파라미터들을 제어한다고 해서, 오버레이 편차들(variations)을 충분히 감소시킬 수 없을 수도 있다.

<15> 본 발명은 전술한 하나이상의 문제점들을 극복하거나, 또는 적어도 그 문제점들의 영향을 줄이도록 하는 것에 관한 것이다.

발명의 상세한 설명

<16> 본 발명의 일 양상은 포토리소그래피 공정을 제어하기 위한 방법에서 보여진다. 이 방법은 선택된 웨이퍼상에 제 1 층을 형성하는 단계를 포함한다. 제 1 층과 관련된 제 1 오버레이 에러가 측정된다. 제 1 웨이퍼상에 형성된 제 2 층 상에서 포토 리소그래피 공정을 수행하기 위한 동작 레시피(recipe)에서 적어도 하나의 파라미터가 적어도 제 1 오버레이 에러측정을 기초로 하여 결정된다.

<17> 본 발명의 다른 양상은 포토리소그래피 스태퍼, 오버레이 계측툴, 및 제어기를 포함하는 공정라인에서 보여진다. 포토리소그래피 스태퍼는 동작 방식에 따라서 웨이퍼들을 공정처리하도록 구성된다. 상기 오버레이 계측툴은 포토리소그래피 스태퍼에서 웨이퍼들의 공정처리와 관련된 오버레이 에러들을 측정하도록 구성된다. 상기 제어기는 선택된 웨이퍼상의 제 1 층의 형성과 관련된 제 1 오버레이 에러측정을 수신하고, 그리고 적어도 상기 제 1 오버레이 에러측정을 기초로 하여, 상기 선택된 웨이퍼상에 형성된 제 2 층 상에서 포토리소그래피 공정을 수행하기 위한 동작 방식에서 적어도 하나의 파라미터를 결정하도록 구성된다.

실 시 예

<23> 본 발명의 예시적인 실시예들은 이하에서 기술된다. 명백성을 위해, 실제 구현의 모든 특성들이 본 명세서에 기술되지는 않았다. 여타의 이런 실제의 실시예의 전개에 있어서, 구현시마다 변하게 될 시스템관련 제약과 업무관련 제약사항들에 부합하는 개발자의 특별한 목적들을 달성하기 위해 다수의 구현별 특정결정들이 이루어져야 함을 물론 이해할 수 있을 것이다. 또한, 이런 개발자의 노력은 복잡하고도 시간소모적일 수도 있지만은, 그럼에도 불구하고 본원 발명의 개시내용을 이해한 당업자에게는 일상적인 일이 됨을 이해할 수 있을 것이다.

<24> 오버레이 제어는 반도체 제조의 중요한 양상이다. 구체적으로, 오버레이 제어는 제조공정 동안 반도체 층들간의 오정렬 에러들을 측정하는 단계를 수반한다. 오버레이 제어에서의 개선들은 반도체 제조공정들에서의 품질과 성능의 관점에서 상당한 향상들을 가져올 수 있다. 본 발명은 오버레이 에러의 제어를 위한 자동 에러보정을 수행하는 방법을 제공한다.

<25> 도 1에서, 본 발명의 예시적인 일 실시예에 따른 공정웨이퍼들(110)에 대한 예시적인 공정라인(100)의 개략도가 제공된다. 공정라인(100)은 웨이퍼(110)상에 형성된 포토레지스트 층에 패턴을 형성하기 위한 포토리소그래피 툴(120)을 포함한다. 포토리소그래피 툴(120)은 스태퍼(124)에 결합된 트랙(122)을 포함한다. 트랙(122)은 포토레지스트 재료를 웨이퍼(110)상에서 스핀(spin)시켜 포토레지스트 층을 사전 베이킹(pre-baking)한다. 스태퍼(124)는 포토레지스트 층을 노광시켜 포토 레지스트층에 패턴을 형성한다. 그후, 트랙(122)은 (만약 사용된 포토레지스트 층의 타입에 따라서 필요하다면) 노광후 베이킹(post-exposure bake)공정을 수행하고 (포지티브형 포토레지스트 재료의)포토레지스트 층의 노광부분들을 제거하기 위해 현상액을 도포하여 포토레지스트 층에 패턴을 생성한다. 포토레지스트 층은 특히 후속 에칭공정에서 웨이퍼(110)상에 피쳐들을 형성하기 위해 사용되는 마스크, 또는 이온주입공정(예를 들어, 활성영역들을 형성하기 위해 기판에 도핑하는)을 수행하기 위한 마스크로서 사용된다.

<26> 공정라인(100)은, 포토리소그래피 툴(120)에 의해 형성된 포토레지스트 패턴들에서 오버레이 에러들을 결정하는 오버레이 계측툴(130)을 또한 포함한다. 일반적으로, 오버레이 계측툴(130)은 오버레이 에러를 측정할 수 있는 여타 타입의 툴로 될 수 있다. 예를 들어, 오버레이 계측툴(130)은 캘리포니아 산호세에 있는 KLA-Tencor Corporation에 의해 제공되는 5200XP 오버레이 계측 시스템과 같은 광학 리뷰 스테이션(review station)을 포함할 수 있다. 오버레이 계측툴(130)은 J.Broc Stirton의 이름으로 출원되고 본원 출원의 양수인에게 양도된 발명의 명칭이 "포토리소그래피 오버레이 정합을 제어하기 위한 방법 및 장치{METHOD AND APPARATUS FOR CONTROLLING PHOTOLITHOGRAPHY OVERLAY REGISTRATION}" 인 미국 특허 출원 09/894,546에 기술된 바와 같이 스캐터로메트리(scatterometry)를 사용하여 오버레이 에러를 측정할 수 있다.

<27> 오버레이 계측툴(130)에 의해 수집된 피드포워드 오버레이 계측데이타에 기초하여 스태퍼(124)를 제어하기 위해

제어기(140)가 제공된다. 일부 실시예에서, 제어기(140)는 피드포워드 오버레이 계측데이타와 피드백 오버레이 계측데이타에 기초하여 스태퍼(124)를 제어할 수 있다. 오버레이 계측툴(130)에 의해 측정된, 웨이퍼들(110)에 관한 오버레이 계측데이타를 저장하기 위해 데이타 저장장치(150)가 제공된다. 예를 들어, 이용가능한 세분성(granularity)에 따라서, 오버레이 계측데이타가 저장되고 웨이퍼ID 및/또는 로트ID로 인덱스된다. 물론, 공정라인(100)은 오버레이 데이타를 수집하는 다중 포토리소그래피 툴들(120) 및 공유 또는 개별 제어기들(140)을 가진 다중 오버레이 계측툴들(130)을 포함할 수 있다.

<28> 제어기(140)는 오버레이 에러들을 보정하기 위해 스태퍼(124)의 동작방법을 조정한다. 예시적인 실시예에서, 제어기(140)는 기술된 기능들을 구현하도록 소프트웨어로 프로그램된 컴퓨터이다. 하지만, 당업자에게 이해되는 바와 같이, 특별한 기능들을 구현하도록 디자인된 하드웨어 제어기가 또한 사용될 수 있다. 부가적으로, 제어기(140)는 독립적인 제어기일 수 있고, 이 제어기는 포토리소그래피 툴(120) 또는 오버레이 계측툴(130)과 같은 툴에 통합될 수 있거나, 또는 집적회로제조설비의 동작들을 제어하는 시스템의 일부일 수 있다.

<29> 본 발명의 부분 및 이에 대응하는 상세한 설명이 소프트웨어, 즉 컴퓨터 메모리내의 데이타 비트들의 동작들의 알고리즘들과 기호 표현들에 의하여 기술된다. 이들 설명들과 표현들은 당업자가 그들의 작업내용을 다른 당업자에게 효과적으로 전달할 수 있는 것들이다. 본원에서 사용되는 알고리즘이란 용어는 일반적으로 사용되는 용어로서, 원하는 결과를 도출하는 일관성을 갖는 시퀀스 단계들로 인지된다. 이 단계들은 물리적 양들의 물리적 취급을 필요로 하는 단계들이다. 비록 반드시 필요한 것은 아니지만, 보통 이런 양들은 저장, 전송, 결합, 비교 및, 달리 조작될 수 있는 광학적, 전기적 또는 자기적 신호들의 형태를 취한다. 일반적인 사용으로, 이런 신호들을 비트, 값, 요소, 기호, 문자, 용어, 숫자 등으로 지칭하는 것이 때때로 편리하다는 것이 증명되었다.

<30> 하지만, 모든 이런 용어들과 유사한 용어들은 적절한 물리적 양들에 관련되고 단지 이런 양들에 사용되는 편리한 라벨들임을 유념해야 한다. 특별히 언급하지 않는 한 또는 설명으로부터 명백해지는 바와 같이, "공정" 또는 "컴퓨팅" 또는 "판단" 또는 "디스플레이"등과 같은 용어들은 컴퓨터 시스템의 레지스터들과 메모리들내의 물리적, 전자적 양들로서 표현된 데이타를 조작을 통해 컴퓨터 시스템 메모리들 또는 레지스터들 또는 다른 정보저장장치, 또는 전송 디바이스, 또는 디스플레이 디바이스내의 물리적 양으로서, 유사하게 표현된 다른 데이타로 변환시키는 컴퓨터 시스템 또는 유사한 전자적 컴퓨팅 디바이스의 동작과 프로세스들을 지칭한다.

<31> 기술된 바와 같이, 제어기(140)의 기능을 수행할 수 있는 예시적인 소프트웨어시스템은 KLA-Tencor, Inc에 의해 제공되는 카타리스트(Catalyst) 시스템이다. 이 카타리스트시스템은 SEMI(Semiconductor Equipment and Materials International) CIM(Computer Integrated Manufacturing) 체제 컴플라이언트(compliant) 시스템 기술을 사용하며, APC(Advanced Process Control)체제에 기초한다. CIM(SEMI E81 - 0699 - Provisional Specification for CIM Framework Domain Architecture)과 APC(SEMI E93 - 0999 - Provisional Specification for CIM Framework Advanced Proces Control Component) 사양서들은 SEMI로부터 공개적으로 입수할 수 있다.

<32> 웨이퍼들(110)은 스태퍼(124)에서 복수의 제어입력신호들을 사용하여 공정처리된다. 예시적인 실시예에서, 스태퍼(124)를 구성하기 위해 사용되는 제어입력신호들은 x-병진신호(x-translation signal), y-병진신호, x-팽창 웨이퍼 스케일 신호(expansion wafer scale signal), y-팽창 웨이퍼 스케일 신호, 레티클 확대신호, 레티클 회전신호, 웨이퍼 회전신호, 그리고 웨이퍼 비직교성 신호(non-orthogonality)를 포함한다. 일반적으로, 레티클 확대신호와 레티클 회전신호에 관련된 에러들은 노광툴에서 공정처리될 웨이퍼 표면상에서의 특별한 노광공정에 관계된다. 제어기(140)는 런별(run-to-run) 방식으로 오버레이 계측툴(130)에 의해 수행된 오버레이 에러측정들에 기초하여 제어입력 신호들을 업데이트한다.

<33> 스태퍼(124)가 웨이퍼(110)의 공정처리를 완료한 때에, 웨이퍼(110)는 오버레이 계측툴(130)에 의해 검사된다. 웨이퍼는, 포토레지스트 층의 현상전에[즉, 포토레지스트 잠상(latent photoresist image)을 사용하여] 검사될 수도 있으며 또는 현상공정 후에(포토레지스트 패턴을 사용하여) 검사될 수도 있다. 오버레이 계측툴(130)은 이전의 노광단계에서 나타난 오정합에 대한 측정을 제공한다. 오정합의 양(amount)은 웨이퍼상에 형성된 2개 층들간에 발생한 포토리소그래피 공정에서의 오정렬과 관계가 있다.

<34> 오버레이 에러들을 측정하기 위한 테스트 구조들은 당업자에게 공지되어있다. 예를 들어, 도 2는 예시적인 테스트 구조(200)를 도시한다. 테스트 구조(200)는 디바이스들의 형성에 사용되지 않는 웨이퍼(110)의 영역(예를 들어, 식별코드들이 전형적으로 스크라이브(scribe)된 주변영역 또는 생산 다이간의 스크라이브 라인들)에 형성될 수 있다. 제 1 박스(210)는 기저층에 패터닝될 수 있고 제 2 박스(220)는 포토리소그래피 툴(120)에 의해 형성되고 패터닝된 포토레지스트 층에 패터닝될 수 있다. 오버레이 에러는 X와 Y축 방향들에서, 박스들(210, 220)의 측면들간의 거리를 측정하여 측정될 수 있다. 예를 들어, X축 방향에서 오버레이 에러를 측정하기 위해서, 측면

들(211, 221)간의 거리는 측면들(212, 222)간의 거리와 비교될 수 있다. 오버레이 에러는 측정된 거리들간의 차이의 절반이다. 만약 측면들(211, 221)간의 간격이 0.05 ㎛이고 측면들(212, 222)간의 간격이 0.03 ㎛이라면, X축 방향에서의 오버레이 에러는 (0.05-0.03)/2 = +0.01 ㎛이다. 각각의 측면들 사이에서 측정된 거리가 0.04 ㎛라면, 오버레이 에러는 0 이 된다. 유사한 공정들이 Y축 방향에서의 오버레이 에러를 결정하기 위해 사용될 수 있다.

<35> 오버레이 계측툴(130)은 측정된 웨이퍼(110)에 대한 오버레이 에러를 데이타저장장치(150)에 저장한다. 웨이퍼(110)상에 형성된 각 층에 대해 서로 상이한 오버레이 에러측정들이 발생될 수 있다. 오버레이 계측데이타는 웨이퍼/로트 ID 및 층에 인덱스될 수 있다.

<36> 다시 도 1에서, 제어기(140)가 포토리소그래피 툴(120)에 대한 제어동작을 결정하는데 이용하는 공정이 더욱 자세하게 기술된다. 일반적으로, 현재층에 대한 스태퍼(124)의 오버레이 설정들을 결정할 때, 제어기(140)는 이전층들로부터의 오버레이 에러 데이타를 고려한다. 이전의 오버레이 에러 측정들에 대한 이와같은 고려는, 본 명세서에서 피드포워드(feedforward) 제어기술로서 지칭된다. 특정한 구현예에 따라서, 제어기(140)는 개별 웨이퍼들 또는 웨이퍼들의 로트들에 대한 제어동작들을 결정할 수 있다. 만약, 제어가 로트 레벨에서 수행된다면, 피드포워드 오버레이 에러 데이타는 측정된 로트의 하나 이상의 웨이퍼들과 관련될 수 있다. 만약, 제어가 웨이퍼 레벨에서 수행된다면, 각각의 웨이퍼는 관련 피드포워드 오버레이 에러 측정을 가질 수 있다. 물론, 서로 상이한 정도의 세분성(granularity)이 사용될 수도 있다. 예를 들어, 이용가능한 특별한 피드포워드 오버레이 에러 데이타 없이도 웨이퍼들에 대해 평균화(averaging) 또는 보간(interpolation)기술이 사용될 수 있다.

<37> 포토리소그래피 툴(120)에서 선택된 웨이퍼를 공정처리하기 전에, 제어기(140)는 데이타 저장장치(150)에 액세스하여 이전의 공정층에 대해 측정된 오버레이 에러를 결정한다. 일부 경우에서는, 로트를 공정처리하는 동안 오버레이 에러를 줄이기 위해 피드백 제어동작이 취해질 수 있기 때문에, 로트의 모든 웨이퍼들은 동일한 오버레이 에러를 가지지 못할 수도 있다. 유사하게, 동일한 포토리소그래피 툴(120)에서 공정처리된 서로 상이한 로트들은, 이전의 피드백 제어동작들 때문에 동일한 오버레이 에러를 가지지 못할 수도 있다. 포토리소그래피 툴에 의해 형성되는 현재의 포토레지스트 층에 대해 이러한 웨이퍼별(wafer-to-wafer) 오버레이 에러변동 또는 로트별(lot-to-lot) 오버레이 에러변동을 계산하기 위한 제어동작들이 결정될 때, 상기 피드포워드 오버레이 에러가 고려된다.

<38> 간단한 제어예에서, 피드포워드 오버레이 에러는 피드백 오버레이 결정들에 대한 직접적인 오프셋(offset)으로서 사용된다. 예를 들어, 만약 공정 처리후의 피드백(post-processing feedback)이, 현재 층에 대해 제 1 웨이퍼가 제 1 방향으로 +0.03 ㎛의 오버레이 에러를 가지고 있음을 나타내고 있다면, 통상적인 피드백 제어동작은, 제 2 웨이퍼에 대해 이러한 오버레이 에러를 감소시키기 위해서 스태퍼(124) 세팅들을 조정하는 것이다. 하지만, 제 1 웨이퍼의 기저층과 비교하여 볼때, 제 2 웨이퍼는 +0.02 ㎛의 오버레이 에러를 갖는 기저층을 구비하고 있다고 하자. 만일, 제 2 웨이퍼에 대해 아무런 제어 동작이 실행되지 않으면, 현재 층에 대한 오버레이 에러는 +0.03 - +0.02 = + 0.01 ㎛가 될 것인바, 이는 제 1 및 제 2 웨이퍼에 대한 기저층의 오버레이 에러 사이의 차이 때문이다. 만약, 제 1 웨이퍼로부터의 피드백 오버레이 에러 측정에만 기초하여 스태퍼(124)를 조정하는 제어 동작이 수행된다면, 결과적인 오버레이 에러는 0 - +0.02 = -0.02 ㎛가 될 것이다(즉, 제어는 완벽하다고 가정하자). 따라서, 이전층으로부터의 피드포워드 오버레이 에러를 통합하지 않는다면, 피드백 에러 제어기술은 실제로는 오버레이 에러를 증가시킬 수도 있다.

<39> 현재의 웨이퍼에 대한 피드포워드 오버레이 에러 데이타 및 이전의 웨이퍼에 대한 피드백 오버레이 에러 데이타에 기초하여, 제어기(140)는 후속 웨이퍼들 뿐만 아니라 현재 웨이퍼에 대해서 스태퍼(124)의 동작 레시피를 조정할 수 있다. 제어기(140)는 아무런 보정도 이루어지지 않은 데드밴드(deadband)범위를 갖도록 구성될 수도 있다. 피드포워드 오버레이 에러와 피드백 오버레이 에러들은 소정 세트의 임계 파라미터들과 비교될 수 있다. 일실시예에서, 상기 데드밴드는, 대응하는 소정의 타겟값들의 세트에 근사적으로 집중된 제어입력신호들에 관련된 에러값들의 범위를 포함한다. 만약, 오버레이 계측 툴(130)로부터 얻어진 피드포워드와 피드백 오버레이 에러들이 이들의 대응하는 소정의 임계값들보다 작다면, 이런 각각의 에러들은 데드밴드에 존재한다고 간주되고, 제어기(140)는 오버레이 제어입력들에 대해 아무런 변경을 가하지 않는다. 데드밴드의 중요 목적들은 과도한 제어작용들이 반도체 제조공정을 불규칙적으로 불안하게하는 것을 방지하는 것이다.

<40> 오버레이 제어입력신호에 대응하는 오버레이 에러 조건이 데드밴드 내에 존재하지 않는다고 제어기(140)가 결정하는 때에, 피드포워드와 피드백 오버레이 에러들은, 현재의 웨이퍼, 로트내의 임의의 후속 웨이퍼, 또는 웨이퍼들의 임의의 후속 로트상에서 수행되는 포토리소그래피 공정에 대한 상기 오버레이 제어 입력신호를 업데이트

하는데 사용된다. 제어기(140)는 제어모델에 따라서 오버레이 제어입력신호 값의 변화에 대한 임의의 스탭 사이즈(step size)를 결정한다. 이하의 식(1)은 오버레이 제어 입력신호의 변화를 결정하기 위한 예시적인 제어 방정식을 제공한다.

<41> 새로운 설정 = 기존의 설정 - [(가중치 1)*(피드백 오버레이 에러값)] -

<42> [(가중치 2)*(피드포워드 오버레이 에러값)] (1)

<43> 식(1)에서 보여진 바와 같이, 제어기(140)는 가중치들과 피드백 및 피드포워드 오버레이 에러값들을 곱한 값들로부터 기존 설정의 오버레이 제어입력신호의 크기를 감하여 오버레이 제어 입력신호의 새로운 설정을 결정한다. 가중치들은 각각의 오버레이 제어 입력신호의 에러값에 할당된 소정의 이득 파라미터들이다. 가중치들에 대한 각각의 값들은 제어 시뮬레이션 또는 실험에 의해 결정될 수 있다.

<44> 비록, 가중치 값들이 오버레이 제어 입력신호의 설정에서 스탭 사이즈의 변화를 부분적으로 제어하기 위해 사용될 수 있지만, 가중치값들은 과도하게 큰 스탭 사이즈를 방지하는데는 여전히 불충분할 수 있다. 즉, 최적의 가중치들이 각각의 에러신호에 할당될 지라도, 제어입력신호의 설정에서 계산된 스탭 사이즈의 변화는 너무 커질 수 있고, 그 결과 이것은 반도체 제조툴의 제어기가 과도하게 불안한 방식으로 수행되는 것을 초래할 수 있다. 따라서, 제어기(140)는 오버레이 제어입력신호의 설정 변화를 허용할 수 있는 소정의 최대 스탭 사이즈와 계산된 스탭 사이즈를 비교할 수 있고, 따라서 스탭 사이즈를 한정시킨다.

<45> 업데이트된 오버레이 제어 입력신호들을 사용하기 위한 일 방법은, 제어 스레드들(control threads)을 사용하여 구현되어진다. 제어 스레드들은 제어기(140)에 의해 구현되어 질 수 있다. 제어 스레드들은 스태퍼(124)와 같은 반도체 제조툴의 제어체제의 특징적인 부분이다. 각 제어 스레드는 개별적인 제어기처럼 작용하고, 여러가지 공정조건들에 의해 구별되어진다. 오버레이 제어에서, 제어 스레드들은 반도체 제조툴(예를 들어, 스태퍼(124)), 현재 공정처리중인 웨이퍼 로트, 반도체 생산물, 반도체 제조 동작, 및 반도체 웨이퍼 또는 웨이퍼의 이전층의 로트를 공정처리한 반도체 제조툴을 포함하는 상이한 조건들의 조합에 의해 구별되어진다.

<46> 상이한 제조공정 조건들을 설명하는 제어 스레드들은 상이한 방식으로 오버레이 에러에 영향을 준다. 각각의 고유한 반도체 제조 공정조건들을 이들의 대응 제어 스레드로 격리시킴으로써, 후속 반도체 웨이퍼 로트가 제어 스레드내에서 공정처리되는 조건들을 제어기가 더욱 정확하게 평가할 수 있다. 에러 측정이 보다 더 관련이 있기 때문에, 에러에 기초한 오버레이 제어 입력신호들에 대한 변경들이 더 적절하다. 본 발명에 기술된 제어체제의 구현은 오버레이 에러의 감소를 이끌어 낼 수 있다.

<47> 웨이퍼의 공정처리 후에, 오버레이 계측툴(130)은 제어 에러의 피드백 측정을 제공한다. 각각의 에러측정들은 오버레이 제어 입력신호들중의 하나에 대응한다. 제어기(140)는 이런 피드백 측정과 후속 웨이퍼에 대한 피드포워드 오버레이 에러 데이타에 기초하여 후속 웨이퍼에 대한 제어 동작을 결정한다. 제어기(140)는 제어 동작을 결정한 때, 여러가지 전처리(preprocessing) 동작 또는 데이타 처리 동작을 수행할 수 있다. 이런 전처리 동작중의 하나는 특이값 거부(outlier rejection)이다. 특이값 거부는 총체적인 에러 체크(gross error check)로서, 반도체 제조공정의 연혁적인 실행의 견지에서 볼때, 상기 측정된 오버레이 에러들이 합리적인 것인가를 보증하기 위해 적용된다. 이러한 절차에는, 각각의 피드백과 피드포워드 오버레이 에러들을, 대응하는 소정의 범위 파라미터들과 비교하는 것이 포함된다. 일 실시예에서, 만약 소정의 범위들중의 하나가 초과될지라도, 전체 반도체 웨이퍼 또는 로트로부터의 에러 데이타는 거부될 수 있다. 특이값 거부의 한계범위를 결정하기 위해서, 무수한 실제 반도체 제조 데이타 포인트들이 수집된다. 이후에, 이러한 수집된 데이터의 각각의 에러 파라미터에 대한 표준편차가 계산된다. 이 한계범위는 표준편차(즉, 포지티브 또는 네거티브)의 배수로서 선택된다. 특이값 거부의 범위선택은 공정의 정상적인 동작 조건들 이외에 존재하는 데이타 포인트들만이 거부되도록 하는데 기여한다.

<48> 제어기(140)가 수행할 수 있는 다른 전처리(preprocessing) 기능은 데이타를 평활화(smooth out)하거나 또는 필터링하는 것이다. 오버레이 에러 측정들은 임의의 무작위 양(certain amount of randomness)에 종속된다. 피드백 오버레이 에러 데이타를 필터링함으로써, 오버레이 제어 입력신호설정들에서 에러의 평가가 더욱 정확하게 된다. 일 실시예에서, 비록 다른 필터링 과정들이 사용될 수 있지만, 제어기(140)는 EWMA(Exponentially-Weighted Moving Average)필터를 사용하여 데이타를 평활화한다. EWMA필터에 대한 방정식은 식 2에 보여진다.

<49> 새로운 평균 = (가중치)*(현재 측정) + (1 - 가중치)*(이전의 EWMA평균) (2)

<50> 가중치는 필터링 양을 제어하기 위해 사용될 수 있고 일반적으로 0과 1사이의 임의의 값을 가지는 조정가능한

파라미터이다. 가중치는 현재의 데이타 포인트의 정확함에 대한 신뢰도를 나타낸다. 만약 측정이 정확한 것으로 생각되면, 가중치는 1에 근접한다. 만약 이전의 공정 런들 동안의 공정에서 현저한 양의 변동이 존재한다면, 가중치는 0에 근접한 숫자가 되는 것이 바람직하다. 상기 새로운 평균은 현재의 측정, 가중치, 및 마지막에 계산된 평균으로부터 계산되어진다. EWMA 필터링 공정은 전술한 바와 같이 이전의 평균, 가중치, 및 현재의 평균을 사용할 수 있거나, 또는 대안적으로 단지 일부의 (가장 최근의)데이타만이 상기 평균을 계산하는데 사용될 수 있다.

<51> 반도체 제조설비에서의 제조환경은 일부 고유한 과제들을 제시한다. 반도체웨이퍼 로트들이 스태퍼(124)와 같은 툴들을 통해서 공정처리되는 순서는 오버레이 계측툴(130)이 오버레이 에러를 측정하는 순서에 대응할 수 없다. 이런 상황에서는, EWMA 평균에 부가되는 데이타 포인트들의 순서가 뒤바뀔 수도 있다. 또한, 웨이퍼들은 에러 측정들을 확인하기 위해 한번 이상 분석되어질 수 있다. 데이타 보유(data retention)가 없다면, 양자 모두의 판독값은 EWMA평균에 기여하는바, 이는 바람직하지 못한 특성이 될 수 있다. 또한, 일부 제어 스레드들은 낮은 볼륨(volume)을 가질 수 있는바, 이는 이전 평균이 구식(outdate)으로 되게 하여 그 결과 오버레이 제어 입력신호 설정들에서 에러를 정확하게 나타내지 못할 수도 있다. 이런 이유들로 해서, 제어기(140)는 EWMA의 필터링된 에러를 계산하기 위해 저장 데이터에 액세스할 수 있다. 로트 넘버, 로트가 스태퍼(124)상에서 공정처리되는 시간, 및 다중에러 평가들을 포함하는 반도체 웨이퍼 로트 데이타는 제어 스레드 명목으로 데이타 저장장치(150)에 저장된다. 새로운 한 세트의 오버레이 에러 데이타가 수집될 때, 데이타 스택(stack)은 데이타 저장장치로부터 검색 및 분석된다. 공정처리되고 있는 현재 반도체웨이퍼 로트의 로트 넘버는 스택중의 그것들과 비교된다. 만약 로트 넘버가 스택에 나타나는 여타의 데이타와 매칭된다면, 에러측정들은 제자리로 복귀된다. 다른 방법으로, 로트들이 스태퍼(124)를 통해서 처리되는 시간에 의해서 데이타포인트이 연혁적인 순서로 현재 스택에 부가된다. 일부 실시예들에서, 소정의 시간(예를 들어, 48시간) 후에 데이타포인트들은 기간만료될 수도 있다.

<52> 전술한 바와 같이, 제어기(140)는 APC 체제(framework)를 사용하여 구현되어질 수 있다. APC체제를 사용하는 본 발명에 의해 알게 되는 제어 방식의 전개는 다수의 소프트웨어 컴포넌트들을 필요로할 수 있다. APC 체제내의 컴포넌트들 이외에도, 스태퍼(124)와 같이 제어 시스템에 포함되는 각각의 반도체제조 툴들에 대해서 컴퓨터 스크립트(script)가 기입되어(written)질 수 있다. 제어 시스템의 반도체 제조 툴이 시동될 때, 이 툴은 제어기(140)에 의해 구현된 작용들을 완수하기 위한 제어스크립트를 초기화한다. 전술한 제어방법들은 일반적으로 이런 제어스크립트들에 의해 정의되어지고 수행된다.

<53> 제어기(140)는 x - 병진 파라미터, y - 병진 파라미터, x - 팽창 웨이퍼 스케일 파라미터, y - 팽창 웨이퍼 스케일 파라미터, 레티클 확대 파라미터, 레티클 회전 파라미터, 웨이퍼 회전 파라미터, 그리고 웨이퍼 비직교 파라미터를 포함하는, 스태퍼(124)에 대한 다양한 제어 파라미터들의 제어기술을 구현할 수 있다. 오버레이 제어 모델은 보통 공지된 선형 또는 비선형 기술들을 사용하여 경험적으로 개발되어질 수 있다. 제어모델은 전술된 바와 같이 모델을 기초로한 상대적으로 간단한 방정식(예를 들어, 선형의, 기하급수적인, 가중치의 평균 등)이 될 수 있고, 또는 신경망모델, PCA(principal component analysis)모델 또는 PLS(projection to latent structures)모델과 같은 좀더 복잡한 모델이 될 수 있다. 모델의 특수한 구현은 선택된 모델링기술에 따라서 변동할 수 있다.

<54> 오버레이 모델들은 제어기(140)에 의해 생성되어질 수 있고, 또는 대안적으로 오버레이 모델들은 상이한 공정자원(도시않됨)에 의해 생성되어질 수 있으며, 개발된 후에 제어기(140)에 저장될 수 있다. 오버레이 모델은 스태퍼(124)를 사용하거나 또는 유사한 동작 특성들을 가지는 상이한 툴(보여지지 않음)을 사용하여 개발될 수도 있다. 예시의 목적들을 위해, 오버레이 계측 툴(130)에 의해 측정된 스태퍼(124)의 실제 성능에 기초하여, 오버레이 모델이 제어기(140) 또는 다른 공정자원에 의해 생성되고 업데이트된다고 가정하자. 오버레이 모델은 스태퍼(124)의 무수한 공정 런들로부터 수집된 연혁적인 데이타에 기초하여 단련되어질 수 있다.

<55> 도 3은 본 발명의 다른 예시적인 실시예에 따른 포토리소그래피 공정을 제어하기 위한 방법의 개략적인 흐름도이다. 블록(300)에서, 제 1 층이 선택된 웨이퍼상에 형성된다. 블록(310)에서, 제 1 층과 관련된 제 1 오버레이 에러가 측정된다. 블록(320)에서, 제 1 웨이퍼상에 제 2 층을 형성하기 위한 동작 레시피중에서 적어도 하나의 파라미터가, 적어도 하나의 제 1 오버레이 에러 측정에 기초하여 결정된다.

<56> 전술한 바와 같이, 오버레이 계측 툴(130)로부터의 피드백과 피드포워드 측정들에 기초한 오버레이 에러 제어는 무수한 장점들을 가진다. 스태퍼(124)는 측정된 변동의 양을 감소시키기 위해 제어될 수 있다. 감소된 변동은 디바이스가 저하될 수 있거나 또는 폐기되어져야만 하는 가능성을 줄인다. 따라서, 공정라인(100)상에서 생산된 디바이스들의 품질과 공정라인(100)의 성능은 모두 증가된다.

<57> 본 발명이 상이하게 수정되고 실시될 수 있는 바와 같이, 전술된 각각의 실시예들은 단지 예시적이지만 균등한 방법들은 본 발명의 가르침의 잇점을 가지는 분야의 당업자에게는 명백하다. 또한, 이하 청구항들에 기술된 바 이외에 본 발명을 보여진 구성 또는 디자인의 상세한 설명에 한정하려는 것이 아니다. 전술된 각각의 실시예들은 변경되거나 또는 수정될 수 있고, 모든 이런 변화들은 본 발명의 범주와 정신내에서 고려되어진다. 그러므로, 본 발명에서 추구하려는 보호범위는 이하 청구항들에 기술된 바와 같다.

도면의 간단한 설명

<18> 본 발명은 첨부도면들과 관련된 이하의 기술들을 참조하여 이해될 수 있으며, 유사한 참조번호들은 유사한 소자들을 나타낸다.

<19> 도 1은 본 발명의 예시적인 일 실시예에 따른 공정 웨이퍼들에 대한 예시적인 공정라인의 개략도이다.

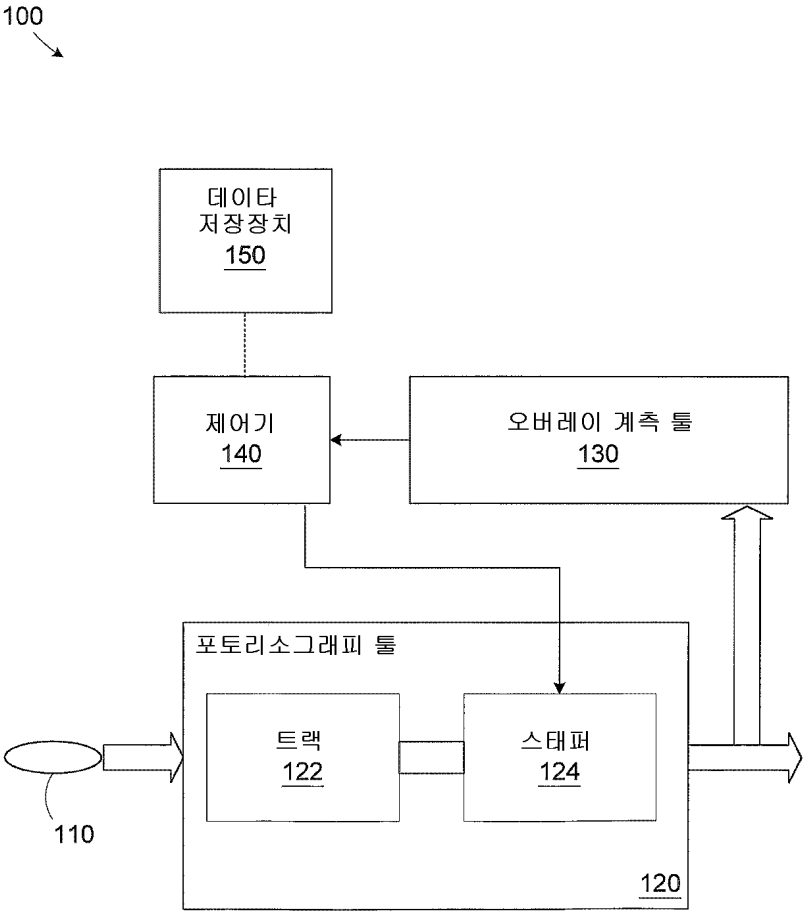
<20> 도 2는 도 1의 공정라인에서 오버레이 에러들을 측정하는데 유용한 전형적인 검사구조의 도면이다.

<21> 도 3은 본 발명의 다른 예시적인 실시예에 따른 피드포워드 오버레이 정보가 통합된 포토리소그래피 오버레이 정합을 제어하기 위한 방법의 개략적인 흐름도이다.

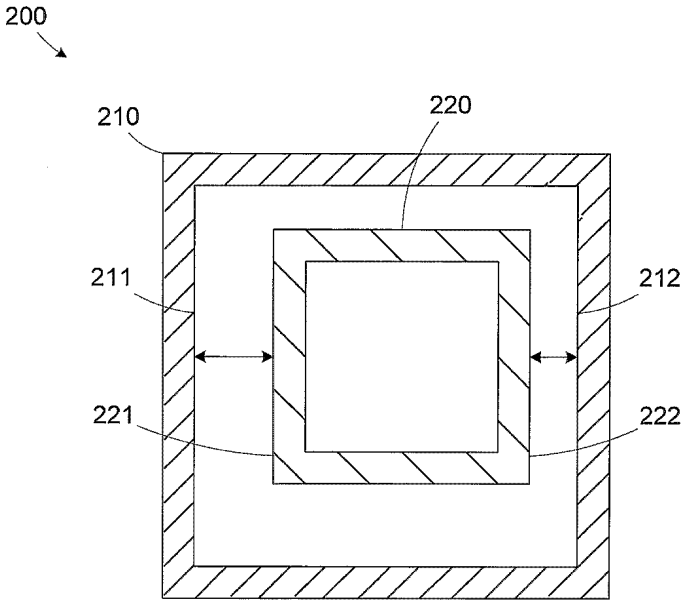
<22> 본 발명에 여러가지 수정들과 대안적인 형태들이 가해질 수 있지만, 본 발명의 특별한 실시예들은 도면들의 예시로서 보여지며 상세하게 기술된다. 하지만, 이들 특별한 실시예들은 본 발명을 개시된 특별한 형태들로 제한하는게 아니고, 본 발명이 첨부된 청구항들에 의해 정의된 바와 같이 본 발명의 정신 및 범주내에 속하는 모든 수정물, 균등물과 대안물들을 포함한다는 것을 이해해야한다.

도면

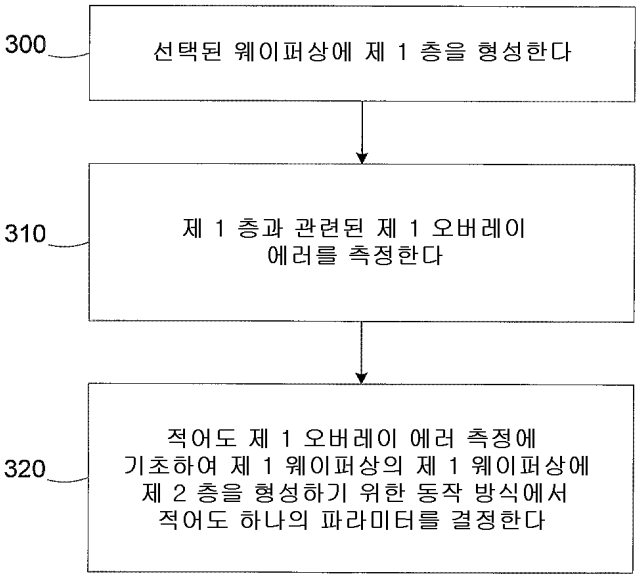
도면1



도면2


200
210
220
211
212
221
222

도면3


300
선택된 웨이퍼상에 제 1 층을 형성한다
310
제 1 층과 관련된 제 1 오버레이 에러를 측정한다
320
적어도 제 1 오버레이 에러 측정에 기초하여 제 1 웨이퍼상의 제 1 웨이퍼상에 제 2 층을 형성하기 위한 동작 방식에서 적어도 하나의 파라미터를 결정한다