

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 6 部門第 3 区分
【発行日】令和 6 年 3 月 22 日(2024.3.22)

【公開番号】特開 2024-20271(P2024-20271A)
【公開日】令和 6 年 2 月 14 日(2024.2.14)
【年通号数】公開公報(特許)2024-028
【出願番号】特願 2023-187576(P2023-187576)
【国際特許分類】
G 0 6 F 9/50(2006.01)
【F I】
G 0 6 F 9/50 1 5 0 A

10

【手続補正書】
【提出日】令和 6 年 3 月 13 日(2024.3.13)
【手続補正 1】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】

20

【特許請求の範囲】
【請求項 1】

ハードウェアアクセラレータを使用して、機械学習(「ML」)ワークロードを実行するためのタスクをスケジューリングしてリソースを割り当てる方法であって、前記ハードウェアアクセラレータの各々は、複数のニューラルネットワーク層を含むニューラルネットワークを実行するように構成され、前記方法は、
前記 ML ワークロードを実行する要求に基づいて、複数のホストを使用して前記 ML ワークロードを実行するためのリソース要件を決定することと、
前記複数のホストのうちの各ホストについて、
前記ホスト内の非均一メモリアクセス(NUMA)ノードの NUMA トポロジに基づいて、
前記ホストの複数のハードウェアアクセラレータを使用して前記ホストで実行されるべきタスクを割り当てることと、
前記ホストに割り当てられた前記タスクを実行することによって、前記 ML ワークロードを実行することとを備え、
前記 NUMA ノードは、前記ホストに対してローカルであるメモリを含み、前記メモリは、前記メモリを前記ホストの前記複数のハードウェアアクセラレータの各々に結合するソケットインターフェイスを有し、
前記複数のホストのうちの第 1 のホストの NUMA トポロジは、一部が、
i) 前記第 1 のホストに対してローカルであるリソースの構成における第 1 のメモリと、
i i) 第 2 の異なるホストに対してはローカルであるが前記第 1 のホストに対してはリモートであるリソースの構成における第 2 の異なるメモリとに基づく、方法。

30

40

【請求項 2】
前記タスクは、前記ホストに提供されるそれぞれのタスク仕様で指定され、前記タスクを実行することは、
複数のニューラルネットワーク計算のそれぞれの部分を、前記複数のハードウェアアクセラレータのうちの各ハードウェアアクセラレータに割り当てることと、
前記複数のハードウェアアクセラレータを使用して、前記複数のニューラルネットワーク計算のそれぞれの部分を実行することと、
前記複数のニューラルネットワーク計算に基づいて、前記複数のニューラルネットワーク層のうちの各ニューラルネットワーク層の出力を生成することとを備える、請求項 1 に記

50

載の方法。

【請求項 3】

前記 M L ワークロードを実行することは、

前記第 1 のホストの制御グループの各リソースを使用して、かつ、前記第 1 のメモリと、前記第 1 のホストのハードウェアアクセラレータと、前記第 1 のホストの前記リソースのうちのそれぞれのプロセッサとの間でやり取りされるデータに基づいて、それぞれのタスク仕様についての命令を処理することを備える、請求項 1 または 2 に記載の方法。

【請求項 4】

前記 M L ワークロードを実行することは、

前記第 1 のホストの前記制御グループの各リソースをリンクするハードウェアソケットを介してやり取りされている前記データに基づいて前記命令を処理したことに応答して、前記それぞれのタスク仕様で指定されたタスクを実行することを備え、前記ハードウェアソケットは、前記第 1 のホストによって管理される複数のリソース間で共有されるローカル通信バスを規定する、請求項 3 に記載の方法。

10

【請求項 5】

前記複数のホストのうちの各ホストによって管理されるリソースの構成を記述するシステムファイルを取得することと、

前記複数のホストのうちの各ホストの前記システムファイルに記述されている前記リソースの構成に基づいて、前記 M L ワークロードを実行する多数のホストを決定することとをさらに備える、請求項 1 ~ 4 のいずれか 1 項に記載の方法。

20

【請求項 6】

前記複数のホストのうちの各ホストについて、

制御グループ内のハードウェアアクセラレータのための 1 つ以上のソケットインターフェイスに基づいて、タスク仕様の M L タスクを前記ホストの前記制御グループに割り当てることをさらに備え、前記ソケットインターフェイスは、前記複数のホストのうちの各ホストの N U M A ソケットのマッピングを記述するシステムファイルに記述されている N U M A ソケットのマッピングに含まれており、

前記制御グループ内の前記ハードウェアアクセラレータを使用して、前記 M L タスクを前記制御グループの下でプロセスとして実行することをさらに備える、請求項 1 ~ 5 のいずれか 1 項に記載の方法。

30

【請求項 7】

ハードウェアアクセラレータを使用して、機械学習（「M L」）ワークロードを実行するためのタスクをスケジューリングしてリソースを割り当てるように構成されたシステムであって、前記ハードウェアアクセラレータの各々は、複数のニューラルネットワーク層を含むニューラルネットワークを実行するように構成され、前記システムは、1 つ以上の処理装置と、

動作を実行させるように前記 1 つ以上の処理装置によって実行可能な命令を格納する 1 つ以上の非一時的な機械読取可能記憶装置とを備え、前記動作は、

前記 M L ワークロードを実行する要求に基づいて、複数のホストを使用して前記 M L ワークロードを実行するためのリソース要件を決定することと、

40

前記複数のホストのうちの各ホストについて、

前記ホスト内の非均一メモリアクセス（N U M A）ノードの N U M A トポロジに基づいて、前記ホストの複数のハードウェアアクセラレータを使用して前記ホストで実行されるべきタスクを割り当てることと、

前記ホストに割り当てられた前記タスクを実行することによって、前記 M L ワークロードを実行することとを備え、

前記 N U M A ノードは、前記ホストに対してローカルであるメモリを含み、前記メモリは、前記メモリを前記ホストの前記複数のハードウェアアクセラレータの各々に結合するソケットインターフェイスを有し、

前記複数のホストのうちの第 1 のホストの N U M A トポロジは、一部が、

50

i) 前記第 1 のホストに対してローカルであるリソースの構成における第 1 のメモリと、
i i) 第 2 の異なるホストに対してはローカルであるが前記第 1 のホストに対してはリモートであるリソースの構成における第 2 の異なるメモリとに基づく、システム。

【請求項 8】

前記タスクは、前記ホストに提供されるそれぞれのタスク仕様で指定され、前記タスクを実行することは、

複数のニューラルネットワーク計算のそれぞれの部分を、前記複数のハードウェアアクセラレータのうちの各ハードウェアアクセラレータに割り当てることと、

前記複数のハードウェアアクセラレータを使用して、前記複数のニューラルネットワーク計算のそれぞれの部分を実行することと、

前記複数のニューラルネットワーク計算に基づいて、前記複数のニューラルネットワーク層のうちの各ニューラルネットワーク層の出力を生成することとを備える、請求項 7 に記載のシステム。

【請求項 9】

前記 M L ワークロードを実行することは、

前記第 1 のホストの制御グループの各リソースを使用して、かつ、前記第 1 のメモリと、前記第 1 のホストのハードウェアアクセラレータと、前記第 1 のホストの前記リソースのうちのそれぞれのプロセッサとの間でやり取りされるデータに基づいて、それぞれのタスク仕様についての命令を処理することを備える、請求項 7 または 8 に記載のシステム。

【請求項 10】

前記 M L ワークロードを実行することは、

前記第 1 のホストの各リソースをリンクするハードウェアソケットを介してやり取りされている前記データに基づいて前記命令を処理したことに応答して、前記それぞれのタスク仕様で指定されたタスクを実行することを備え、前記ハードウェアソケットは、前記第 1 のホストによって管理される複数のリソース間で共有されるローカル通信バスを規定する、請求項 9 に記載のシステム。

【請求項 11】

前記動作はさらに、

前記複数のホストのうちの各ホストによって管理されるリソースの構成を記述するシステムファイルを取得することと、

前記複数のホストのうちの各ホストの前記システムファイルに記述されている前記リソースの構成に基づいて、前記 M L ワークロードを実行する多数のホストを決定することとを備える、請求項 7 ~ 10 のいずれか 1 項に記載のシステム。

【請求項 12】

前記複数のホストのうちの各ホストについて、

制御グループ内のハードウェアアクセラレータのための 1 つ以上のソケットインターフェイスに基づいて、タスク仕様の M L タスクを前記ホストの前記制御グループに割り当てることを備え、前記ソケットインターフェイスは、前記複数のホストのうちの各ホストの N U M A ソケットのマッピングを記述するシステムファイルに記述されている N U M A ソケットのマッピングに含まれており、

前記制御グループ内の前記ハードウェアアクセラレータを使用して、前記 M L タスクを前記制御グループの下でプロセスとして実行することを備える、請求項 7 ~ 11 のいずれか 1 項に記載のシステム。

【請求項 13】

ハードウェアアクセラレータを使用して、機械学習（「M L」）ワークロードを実行するためのタスクをスケジューリングしてリソースを割り当てるプログラムであって、前記ハードウェアアクセラレータの各々は、複数のニューラルネットワーク層を含むニューラルネットワークを実行するように構成され、前記プログラムは、1 個以上のプロセッサに請求項 1 ~ 6 のいずれか 1 項に記載された方法を実行させる、プログラム。

10

20

30

40

50