

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5509055号
(P5509055)

(45) 発行日 平成26年6月4日(2014.6.4)

(24) 登録日 平成26年3月28日(2014.3.28)

(51) Int. Cl.		F I			
G03G 21/14	(2006.01)	G03G 21/00	372		
B41J 29/38	(2006.01)	B41J 29/38	Z		

請求項の数 8 (全 29 頁)

(21) 出願番号	特願2010-278281 (P2010-278281)	(73) 特許権者	000208743 キヤノンファインテック株式会社 埼玉県三郷市谷口717
(22) 出願日	平成22年12月14日(2010.12.14)	(74) 代理人	100098350 弁理士 山野 睦彦
(65) 公開番号	特開2011-150310 (P2011-150310A)	(74) 代理人	100101915 弁理士 塩野入 章夫
(43) 公開日	平成23年8月4日(2011.8.4)	(72) 発明者	野尻 明彦 埼玉県三郷市谷口717 キヤノンファインテック株式会社内
審査請求日	平成23年4月18日(2011.4.18)	審査官	三橋 健二
(31) 優先権主張番号	特願2009-293504 (P2009-293504)		
(32) 優先日	平成21年12月24日(2009.12.24)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 画像形成装置

(57) 【特許請求の範囲】

【請求項1】

画像形成制御および紙搬送制御を行うマスターCPUと、そのマスターCPUからのデータに基づいて前記マスターCPUが制御する紙搬送より搬送方向上流側の紙搬送制御を行うスレーブCPUと、

前記マスターCPUと前記スレーブCPUとを接続して所定の負荷の動作を制御するためのデータを送信するシリアル通信線と、
を備え、

前記マスターCPU及び前記スレーブCPUはそれぞれの動作の基準となるクロック信号を発生する発振回路を有し、

前記マスターCPUと前記スレーブCPU間で所定の通信データの受け渡しを、前記シリアル通信線を使用して、前記マスターCPU側の発振回路のクロック信号により予め決められた所定時間を有するシリアル通信で行い、

前記スレーブCPU側の発振回路のクロック信号による前記所定時間のカウント値に応じて前記スレーブCPU側の発振回路のクロック信号に基づく紙搬送制御に係る前記所定の負荷に関連する信号を補正することを特徴とする画像形成装置。

【請求項2】

マスターCPUとそのマスターCPUからのデータに基づいて所定の負荷の動作を制御するスレーブCPUを備え、

前記マスターCPUは画像形成制御および紙搬送制御を行い、

10

20

前記スレーブCPUは前記マスターCPUが制御する紙搬送より搬送方向上流側の紙搬送制御を行い、

前記マスターCPUと前記スレーブCPU間で所定の通信データの受け渡しを、前記マスターCPU側の発振回路のクロック信号により予め決められた所定時間を有するシリアル通信で行い、

前記スレーブCPU又は前記マスターCPUは、

各CPU側の発振回路のクロック信号により、前記シリアル通信の予め決められた所定時間をカウントし、

前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数(又は周期)を算出し、

前記算出したスレーブCPU側の発振回路のクロック周波数(又は周期)と、当該スレーブCPU側において予め決められたクロック周波数(又は周期)とを比較し、両クロック周波数(又は周期)の差異からスレーブCPU側の発振回路のクロック周波数(又は周期)の変動を検出し、

前記検出したスレーブCPU側の発振回路のクロック周波数の変動に基づいて、スレーブCPUによる紙搬送の動作が、スレーブCPU側において予め決められたクロック周波数に基づく動作となるように前記スレーブCPU側の発振回路のクロック信号に基づく紙搬送制御に係る前記所定の負荷に関連する信号の補正を行う画像形成装置。

【請求項3】

請求項2において、

前記予め決められた所定時間は、シリアル通信において通信データ間の送信間隔であり、

前記マスターCPUは、前記スレーブCPUへ予め決められた所定時間の送信間隔でシリアル通信を行い、

前記スレーブCPUは、前記スレーブCPU側の発振回路のクロック信号で前記送信間隔をカウントし、前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数を算出する画像形成装置。

【請求項4】

請求項2において、

前記予め決められた所定時間は、前記通信データのデータ送信時間であり、

前記マスターCPUは、前記スレーブCPUへ予め決められた所定時間のデータ送信時間の通信データをシリアル通信し、

前記スレーブCPUは、スレーブCPU側の発振回路のクロック信号で前記通信データのデータ送信時間をカウントし、予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数を算出する画像形成装置。

【請求項5】

請求項1から4までのいずれか1項において、

前記スレーブCPU側の発振回路の発振精度は、前記マスターCPU側の発振回路の発振精度より低い画像形成装置。

【請求項6】

請求項2において、

前記画像形成部および複数段の紙搬送部は直列接続自在であり、各紙搬送部はそれぞれスレーブCPUを備え、

マスターCPUと各スレーブCPUとをカスケード接続し、当該カスケード接続においてマスターCPU側を上流側としてシリアル通信を行い、

下流側のスレーブCPUは、予め決められた所定時間のカウントにおいて、当該下流側のスレーブCPUに接続される上流側のマスターCPU又はスレーブCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、前記予め決められた所定時間を取得し、取得した所定時間を当該下流側のCPU側の発振回路のクロック信号によりカウントし、

10

20

30

40

50

前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数を算出する画像形成装置。

【請求項7】

請求項2において、

前記画像形成部および複数段の紙搬送部は直列接続自在であり、各紙搬送部はそれぞれスレーブCPUを備え、

マスターCPUと各スレーブCPUとをカスケード接続し、当該カスケード接続においてマスターCPU側を上流側としてシリアル通信を行い、

上流側のスレーブCPU又はマスターCPUは、予め決められた所定時間のカウントにおいて、当該上流側のスレーブCPUに接続される下流側のマスターCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、前記予め決められた所定時間を取得し、取得した所定時間を当該上流側のスレーブCPU側の発振回路のクロック信号又はマスター側の発振回路のクロック信号によりカウントし、

10

前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数を算出する画像形成装置。

【請求項8】

請求項2において、

前記画像形成部および複数段の紙搬送部は直列接続自在であり、各紙搬送部はそれぞれスレーブCPUを備え、

マスターCPUと各スレーブCPUとをカスケード接続し、当該カスケード接続においてマスターCPU側を上流側としてシリアル通信を行い、

20

下流側のスレーブCPUは、予め決められた所定時間のカウントにおいて、当該下流側のスレーブCPUに接続される上流側のマスターCPU又はスレーブCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、前記予め決められた所定時間を取得し、取得した所定時間を当該下流側のCPU側の発振回路のクロック信号によりカウントし、前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数(又は周期)を算出して第1のクロック周波数(又は周期)とし、

上流側のスレーブCPUは、予め決められた所定時間のカウントにおいて、当該上流側のスレーブCPUに接続される下流側のマスターCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、前記予め決められた所定時間を取得し、取得した所定時間を当該上流側のスレーブCPU側の発振回路のクロック信号によりカウントし、前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数を算出して第2のクロック周波数とし、

30

前記第1のクロック周波数と第2のクロック周波数とに重み付けを行って当該スレーブCPUのクロック周波数を算出する画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像形成装置に関する。特に、マスターCPUとそのマスターCPUからのデータに基づいて所定の負荷の動作を制御するスレーブCPUを備える画像形成装置に関する。

40

【背景技術】

【0002】

従来、画像形成装置として、レーザビームを走査することによって転写材に画像を形成するレーザビームプリンタがある。

【0003】

図15は従来のレーザビームプリンタの概略構成を示す図である。図15(a)は画像形成部2に一つのオプションカセットを接続する構成を示し、図15(b)は画像形成部2に複数のオプションカセットを多段に接続する構成を示している。

50

【 0 0 0 4 】

レーザービームプリンタ等の画像形成装置 1 は、静電記録方式によって画像を転写紙 6 に形成する画像形成部 2 を備える。

【 0 0 0 5 】

画像形成部 2 は、イメージ展開部 (図示せず) からレーザービームのオン、オフ信号を受け取り、このオン、オフ信号に基づきレーザービームを駆動することによって転写紙 6 に画像を形成する。画像形成部 2 は転写紙を搭載するためのカセット桶 3 2 を備え、内部の転写紙搬送機構 (図示していない) は、カセット桶 3 2 から取り出した転写紙を搬送する。転写紙搬送機構を駆動するモータ (図示していない) は、ステッピングモータが使用されることが多く、マスター CPU 1 8 によって制御が行われる。

10

【 0 0 0 6 】

画像形成部 2 は給紙部 1 6 を備えたオプションカセット 1 7 を着脱自在としている。オプションカセット 1 7 は装着した画像形成部 2 に対して、給紙部 1 6 の内部に備える転写紙搬送機構 (図示していない) によってカセット桶 3 2 に収納した転写紙 6 を画像形成部 2 に送る。給紙部 1 6 内のスレーブ CPU 1 9 は、マスター CPU 1 8 からの指示を通信手段 (図示していない) によって送受信し、スレーブ CPU 1 9 に内蔵あるいは外装した ROM (図示せず) に格納されたプログラムに従って給紙部 1 6 を制御する。マスター CPU 1 8 は画像形成部 2 を制御し、スレーブ CPU 1 9 は給紙部 1 6 を制御する。

【 0 0 0 7 】

従来、マスター CPU 1 8 とスレーブ CPU 1 9 との間のデータ送受信には、調歩同期式シリアルもしくはクロック同期式シリアル通信が代表的通信手段として使用されることが多い。以下では、クロック同期式シリアル通信を例に説明する。

20

【 0 0 0 8 】

図 1 6 にマスター CPU 1 8 とスレーブ CPU 1 9 の通信の概略を説明するための接続概略図を示す。

【 0 0 0 9 】

通信手段 2 0 は、マスター CPU 1 8 が出力するクロック信号を送るクロック信号線 (CLK) 3 0 5 と、マスター CPU 1 8 が出力するクロック信号に同期したコマンド信号を送るコマンド信号線 (CMD) 3 0 6 と、スレーブ CPU 1 9 が出力するステータス信号を送るステータス信号線 (STS) 3 0 7 を有している。

30

【 0 0 1 0 】

ステータス信号は、クロック信号線 (M-CLK) 3 0 5 のクロック信号に同期して送信される。ステータス信号線 (STS) 3 0 7 は、スレーブ CPU 1 9 からマスター CPU 1 8 への一方向に限らず双方向としてもよい。また、ステータス信号線 (STS) 3 0 7 は、オプションカセット 1 7 に設けられたセンサ出力を割り込ませて送っても良い。

【 0 0 1 1 】

図 1 7 は、クロック信号 (M-CLK 信号) とコマンド信号 (CMD 信号) とステータス信号 (STS 信号) のタイミングチャートを示している。

【 0 0 1 2 】

マスター CPU 1 8 は、クロック信号 (M-CLK 信号) に同期したコマンド信号 (CMD 信号) をスレーブ CPU 1 9 へ送出し、スレーブ CPU 1 9 はクロック信号 (CLK 信号) に同期したステータス信号 (STS 信号) をマスター CPU 1 8 へ返送することで 2 つの CPU 間の通信が成立する。

40

【 0 0 1 3 】

また、図 1 6 に示すように、マスター CPU 1 8 は、マスター CPU 用クロック回路 2 2 からのクロック M - CLK 2 1 に同期して動作する。一方、スレーブ CPU 1 9 はスレーブ CPU 用クロック回路 2 4 からのクロック S - CLK 2 3 に同期して動作する。

【 0 0 1 4 】

マスター CPU 用クロック回路 2 2 は、画像形成部 2 における静電潜像や転写紙搬送を制御するために、精度の高いクロック発振回路である水晶発振器を使用していることが多

50

い。

【 0 0 1 5 】

また、スレーブCPU19からの駆動信号によって駆動されるオプションモータ（図示していない）の回転速度に誤差が発生すると、オプションカセット17の転写紙搬送速度にも当然誤差が生じる。転写紙搬送速度の誤差が生じると、オプションカセット17から搬送された転写紙は、画像形成部2の搬送ローラとの間で受渡しがスムーズに行われず、転写紙が破れたり、逆に座屈したりして、転写紙搬送が不可能となってしまう適切な画像形成動作が得られなくなってしまう。

【 0 0 1 6 】

このため、オプションカセット17の転写紙搬送速度の精度を上げるために、スレーブCPU用クロック回路24についても、精度の高いクロック発振回路である水晶発振器を使用していることが多い。

10

【 0 0 1 7 】

また、図15(b)は、オプションカセット17-1~17-3を多段構成として給紙部16-1~16-3を多段とし、且つ、スレーブCPU19-1~19-3がマスターCPU18に対しカスケード接続される構成を示す。ここでは、給紙部16-1~16-3は3段構成の例を示しているが、3段に限るものではなく、2段であっても3段以上であってもよい。

【 0 0 1 8 】

この多段構成では、マスターCPU18から最下段のスレーブCPU19-3へ送信データ18-1を送信する。スレーブCPU19-3は、受け取った送信データからスレーブCPU19-3に関連するデータを取り出し、ROM（図示していない）に格納されているプログラムに従って搬送処理等の処理を行った後、一段上のスレーブCPU19-2へ送信データ18-2を送信する。

20

【 0 0 1 9 】

スレーブCPU19-2は、送信データからスレーブCPU19-2に関連するデータを取り出し、ROM（図示していない）に格納されているプログラムに従って搬送処理等の処理を行った後、一段上のスレーブCPU19-1へ送信データ18-3を送信する。

【 0 0 2 0 】

スレーブCPU19-1は、受け取った送信データからスレーブCPU19-1に関連するデータを取り出し、ROM（図示していない）に格納されているプログラムに従って搬送処理等の処理を行った後、一段上のマスターCPU18へ送信データ18-4を送信する。

30

【 0 0 2 1 】

両面搬送ユニット、オプションカセットユニット、オプション封筒ユニット等の複数のオプションユニットに対して同時期に同じ処理を実行させる場合、オプション通信部から各オプションユニットに対して時系列的に通信処理を行って実行させると処理にずれが生じるという問題がある。このような問題に対して、複数のオプションユニットに対して個別に信号を供給する制御と、複数のオプションユニットに共通の信号を供給する制御とを設け、エンジン制御部の状態に応じて信号供給モードを変える画像形成装置が知られている。

40

【 0 0 2 2 】

この信号供給モードは、所定の信号を複数のオプションユニット各々に対して時系列に出力するモードと、複数のオプションユニットに固有の信号を複数のオプションユニットに対して同時に出力するモードである（特許文献1）。

【 先行技術文献 】

【 特許文献 】

【 0 0 2 3 】

【 特許文献 1 】 特開平9-193508号公報

【 発明の概要 】

50

【発明が解決しようとする課題】

【0024】

近年メカトロニクス制御用のCPUの技術革新がめざましく、安価なRC発振回路を内蔵したワンチップCPUが提供されるようになった。

【0025】

CPU等の半導体内で構成されるRC発振回路の精度は、水晶発振子やセラミック発振子に比べると精度に点で劣るものであるが、高い発振精度を必要としない制御部分では使用することができる。また、CPUに対して発振器もしくは発振子を外付けする必要が無く、単純かつ安価な構成で制御部分を構成できるといった利点がある。

【0026】

しかしながら、転写紙搬送速度の精度を必要とする給紙部では、転写紙を搬送するモータは発振器の発振周期に基づいて駆動され、転写紙の搬送速度の精度は発振器の発振精度に依存することになる。そのため、画像形成装置において、画像形成部とオプションカセットに設けられる給紙部の発振回路の発振精度が異なると、両者の転写紙の搬送速度の精度も異なることになり、ひいては転写紙の搬送に支障が生じることになる。そのため、給紙部においても画像形成部と同様に、高い発振精度を有した発振器を使用しなければならず、発振精度が劣るRC発振回路を使用することによって得られる利点を享受できないという問題がある。

【0027】

そのため、オプションカセットの給紙部側のCPUを駆動する発振回路として、発振精度が劣るRC発振回路を使用した場合であっても、転写紙の搬送速度の精度に差異が生じない構成が求められている。

【0028】

本発明は、マスターCPUとスレーブCPUのそれぞれを駆動する発振回路の発振精度が異なる場合であっても適正な画像形成動作を行うことが可能な画像形成装置を提供することを目的としている。

【0029】

さらに、本発明は、画像形成部に対して複数の給紙部が接続されて、給紙を搬送する構成が多段に構成され、且つ、各給紙部を制御するスレーブCPUが画像形成部を制御するマスターCPUに対し、直列にカスケード接続されている場合であっても、転写紙の搬送速度の精度に大きな差異が生じさせないことを目的としている。

【課題を解決するための手段】

【0030】

上記目的を達成するために、本発明による画像形成装置は、画像形成制御および紙搬送制御を行うマスターCPUと、そのマスターCPUからのデータに基づいて前記マスターCPUが制御する紙搬送より搬送方向上流側の紙搬送制御を行うスレーブCPUと、前記マスターCPUと前記スレーブCPUとを接続して所定の負荷の動作(operation)を制御するためのデータを送信するシリアル通信線と、を備え、前記マスターCPU及び前記スレーブCPUはそれぞれの動作の基準となるクロック信号を発生する発振回路を有し、前記マスターCPUと前記スレーブCPU間で所定の通信データの受け渡しを、前記シリアル通信線を使用して、前記マスターCPU側の発振回路のクロック信号により予め決められた所定時間を有するシリアル通信で行い、前記スレーブCPU側の発振回路のクロック信号による前記所定時間のカウント値に応じて前記スレーブCPU側の発振回路のクロック信号に基づく紙搬送制御に係る前記所定の負荷に関連する信号を補正する。

【0031】

より具体的には、前記マスターCPUは画像形成制御および紙搬送制御を行い、前記スレーブCPUは前記マスターCPUが制御する紙搬送より搬送方向上流側の紙搬送制御を行い、前記マスターCPUと前記スレーブCPU間は前記通信データの受け渡しを、予め決められた所定時間を有するシリアル通信で行う。前記スレーブCPU又は前記マスターCPUは、各CPU側の発振回路のクロック信号により、前記シリアル通信の予め決めら

10

20

30

40

50

れた所定時間をカウントし、前記予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数を算出し、前記算出したスレーブCPU側の発振回路のクロック周波数（又は周期）と、当該スレーブCPU側において予め決められたクロック周波数（又は周期）とを比較し、両クロック周波数（又は周期）の差異からスレーブCPU側の発振回路のクロック周波数（又は周期）の変動を検出し、前記検出したスレーブCPU側の発振回路のクロック周波数の変動に基づいて、スレーブCPUによる紙搬送の動作が、スレーブCPU側において予め決められたクロック周波数に基づく動作となるように補正を行う。

【発明の効果】

【0032】

本発明によれば、画像形成装置において、マスターCPU及びスレーブCPUはそれぞれの動作の基準となるクロック信号を発生する発振回路を有し、スレーブCPUは、マスターCPUから送信される所定データの送信時間をスレーブCPUが備える発振回路が発生するクロック信号に基づいてカウントし、そのカウント値に応じてスレーブCPUが所定の負荷に関連する信号を補正することで、各発振回路の差異を低減させることができる。

【0033】

また、本発明によれば、画像形成装置において、画像形成制御および紙搬送を行う画像形成部側のマスターCPUと紙搬送を行う紙搬送部側のスレーブCPUを有し、各発振回路で形成されるクロック信号で駆動される転写紙搬送速度の精度の差異を低減させることができる。

【図面の簡単な説明】

【0034】

【図1】本発明の画像形成装置の構成を説明するための概略図である。

【図2】マスターCPUとスレーブCPUとの間で行われる通信の概略を説明するための接続図である。

【図3】送信間隔を所定時間として行うカウント動作を説明するためのタイミングチャートである。

【図4】本発明のクロック周波数（又は周期）の推定動作を説明するためのフローチャートである。

【図5】データ送信時間の時間幅を所定時間として行うカウント動作を説明するためのタイミングチャートである。

【図6】マスターCPUとスレーブCPUとの間で行われる通信の概略を説明するための接続図である。

【図7】補正用信号の信号幅を所定時間として行うカウント動作を説明するためのタイミングチャートである。

【図8】本発明の第1の態様の概要を説明するための図である。

【図9】本発明の画像形成装置の第2の態様の構成例について説明するための図である。

【図10】本発明の画像形成装置の第2の態様の第1の形態と第2の形態を説明するための図である。

【図11】本発明の画像形成装置の第2の態様の第3の形態を説明するための図である。

【図12】マスターCPUとスレーブCPUの間の送信状態を説明するための図である。

【図13】マスターCPUとスレーブCPUの間の送信状態を説明するためのタイミングチャートである。

【図14】本発明のクロック周波数（又は周期）の推定動作を説明するためのフローチャートである。

【図15】従来のレーザービームプリンタの概略構成を示す図である。

【図16】マスターCPU18とスレーブCPU19の通信の概略を説明するための接続概略図を示す図である。

【図17】クロック信号（CLK信号）とコマンド信号（CMD信号）とステータス信号（STS

10

20

30

40

50

信号)のタイミングチャートを示す図である。

【発明を実施するための形態】

【0035】

本発明を実施する最良の形態について、以下に図を用いて詳細に説明する。

本発明における画像形成装置の構成を、図1を用いて説明する。図1は本発明の画像形成装置の構成を説明するための概略図である。図1では、レーザービームプリンタの例を用いて示している。レーザービームプリンタは、レーザービームを走査することによって転写材に画像を形成する画像形成装置であるが、本発明はレーザービームに限られるものではなく、搬送される用紙上に画像を形成する任意の形式の画像形成装置に適用することができる。

10

【0036】

レーザービームプリンタ等の画像形成装置1は、図1に示すように、静電記録方式によって画像を転写紙6に形成する画像形成部2と給紙部16を備える。給紙部16はフィニッシャー(FIN)、オートドキュメントフィーダ(ADF)と共に紙搬送部を構成することができる。なお、フィニッシャーは画像を形成する用紙を扱い、オートドキュメントフィーダは、読取対象の原稿を扱うものである。

【0037】

以下では、紙搬送部について主に給紙部を用いて説明する。

【0038】

画像形成部2は、イメージ展開部14からレーザービームのオン/オフ信号を受け取り、このオン/オフ信号に基づいてレーザービームを駆動することによって転写紙6に画像を形成し、主電源5によって電力供給を受ける。

20

【0039】

イメージ展開部14は、画像形成装置1の外部に備えたホストコンピュータ30であるCPUとシリアルインタフェースあるいはパラレルインタフェースを介して接続され、ホストコンピュータ30から受け取った画像情報をビットマップに展開する。

【0040】

画像形成部2は、ドラム状の感光体3、現像装置13、定着装置10が転写紙6の搬送路に沿って配置され、感光体3上にはレーザーキャナ4が設けられている。

【0041】

レーザーキャナ4は、例えば、半導体レーザー、回転多面鏡、光学レンズなどから構成され、ビットマップの画像情報に基づくオン/オフ信号によりレーザー光を変調し、変調したレーザービームを感光体3上に走査する。これによって、感光体3上には出射されたレーザービームによって静電潜像が形成される。感光体3上に形成された静電潜像は、現像装置13によって現像され、感光体3上に現像剤像が形成される。

30

【0042】

転写紙6の搬送路は、カセット桶32、給紙ローラ7、搬送ローラ34、フラップ12等により形成される。カセット桶32から給紙ローラ7で取り出され、搬送ローラ34で搬送された転写紙6は、画像が形成された後、排紙口15から排出される。給紙ローラ7および搬送ローラ34は、マスターCPU18で制御されるモータ(図示していない)によって駆動される。

40

【0043】

また、搬送路上には、転写紙6が所定位置に達したことを検出するレジストセンサ8、および排紙センサ11が設けられる。レジストセンサ8は、転写紙6が感光体3の入口側に到達したことを検出するセンサである。排紙センサ11は、定着装置10の出口側に設けられ、定着装置10における紙づまり(ジャム)を検出するセンサである。

【0044】

レジストセンサ8は、感光体3の入口側に転写紙6が到達したことを検出する。このレジストセンサ8が転写紙を検出すると、画像形成処理が開始される。

【0045】

50

感光体 3 上に形成された現像剤像は、給紙ローラ 7 から搬送路に沿って送り出された転写紙 6 に転写ローラ 9 で転写される。この現像剤像が転写された転写紙 6 は定着装置 10 に送られる。

【 0 0 4 6 】

定着装置 10 は、転写紙 6 を加熱、加圧することによって転写紙 6 に現像剤像を定着させる。画像が定着された転写紙 6 は、フラップ 12 を経て排紙口 15 から外部に搬出される。フラップ 12 は、フェイスアップ排紙およびフェイスダウン排紙などの排紙状態を形成するための手段である。フェイスアップ排紙は、画像形成面が上を向いている状態で行う排紙動作であり、フェイスダウン排紙は、画像形成面が下を向いている状態で行う排紙動作である。

10

【 0 0 4 7 】

画像形成部 2 の画像形成制御および紙搬送制御は、マスター CPU 18 で行われる。マスター CPU 18 は、ROM 18a を内蔵あるいは外装し、この ROM 18a に格納されている制御プログラムに基づいて画像形成部 2 の画像形成動作および転写紙の搬送動作を制御する。

【 0 0 4 8 】

給紙部 16 は、オプションカセット 17 内に設けられ、カセット桶 33 から転写紙を取り出して画像形成部 2 に供給する。給紙部 16 は、所定のサイズを有する転写紙をカセット桶 33 に収納する。カセット桶 33 に収納する転写紙は、画像形成部 2 のカセット桶 32 に収納された転写紙と同サイズに限らず、任意のサイズとすることができる。給紙部 16 は、オプションピックアップローラ 31 とオプションカセット給紙搬送ローラ 35 をモータ 36 で駆動し、転写紙を画像形成部 2 に送り出す動作を行う。点線 38 は、モータからの駆動伝達状況を模式的に表している。モータ 36 はステッピングモータが使用されることが多く、スレーブ CPU 19 によって制御される。

20

【 0 0 4 9 】

給紙部 16 内のスレーブ CPU 19 は、マスター CPU 18 が制御する紙搬送より搬送方向上流側の紙搬送制御を行い、マスター CPU 18 からの指示を通信手段 20 によって送受信する。スレーブ CPU 19 は、ROM 19a を内蔵あるいは外装し、この ROM 19a に格納されている制御プログラムに基づいて給紙部 16 の転写紙の搬送動作を制御する。

30

【 0 0 5 0 】

したがって、マスター CPU 18 は画像形成部 2 を制御し、スレーブ CPU 19 は給紙部 16 を制御する。マスター CPU 18 とスレーブ CPU 19 との間のデータ送受信は、通信手段 20 によって行われる。マスター CPU 18 とスレーブ CPU 19 の間は通信データの受け渡しを、予め決められた所定時間を有するシリアル通信で行う。本実施の形態では、この通信はクロック同期式シリアル通信で行われているが、調歩同期またはこれに類するシリアル通信方式であっても良い。

【 0 0 5 1 】

図 2 はマスター CPU 18 とスレーブ CPU 19 との間で行われる通信の概略を説明するための接続図である。

40

【 0 0 5 2 】

通信手段 20 は、マスター CPU 18 が出力するクロック信号を送るクロック信号線 (M-CLK) 305 と、マスター CPU 18 が出力するクロック信号に同期したコマンド信号を送るコマンド信号線 (CMD) 306 と、スレーブ CPU 19 が出力するステータス信号を送るステータス信号線 (STS) 307 を有している。

【 0 0 5 3 】

ステータス信号は、クロック信号線 (M-CLK) 305 のクロック信号に同期して送信される。ステータス信号線 (STS) 307 は、スレーブ CPU 19 からマスター CPU 18 への一方向に限らず双方向としてもよい。また、ステータス信号線 (STS) 307 は、オプションカセット 17 に設けられたセンサ出力を割り込ませて送っても良い。

50

【 0 0 5 4 】

クロック信号 (M-CLK信号) とコマンド信号 (CMD信号) とステータス信号 (STS信号) の信号関係は、前記した図 17 のタイミングチャートと同様である。

【 0 0 5 5 】

マスター CPU 18 は、クロック信号 (M-CLK信号) に同期したコマンド信号 (CMD信号) をスレーブ CPU 19 へ送出し、スレーブ CPU 19 はクロック信号 (M-CLK信号) に同期したステータス信号 (STS信号) をマスター CPU 18 へ返送することで 2 つの CPU 間の通信が成立する。

【 0 0 5 6 】

図 2 に示すように、マスター CPU 18 は、マスター CPU 用クロック回路 22 からのクロック M - C L K 2 1 に同期して動作する。一方、スレーブ CPU 19 はスレーブ CPU 用クロック回路 24 からのクロック S - C L K 2 3 に同期して動作する。

10

【 0 0 5 7 】

マスター CPU 用クロック回路 22 は、画像形成部 2 における静電潜像や転写紙搬送を制御するために、精度の高いクロック発振回路である水晶発振器を使用していることが多い。一方、本発明の構成では、スレーブ CPU 用クロック回路 101 は精度の低い RC 発振回路で構成することができ、スレーブ CPU 19 内に内蔵させて形成することができる。

【 0 0 5 8 】

なお、スレーブ CPU 用クロック回路 101 は、スレーブ CPU へ外部部品として接続する構成とすることもできる。

20

【 0 0 5 9 】

給紙部 16 のオプションモータ 36 は、スレーブ CPU 19 からの駆動信号 37 によって駆動される。この駆動信号 37 は、スレーブ CPU 用クロック回路 101 に同期して形成される。このスレーブ CPU 用クロック回路 101 として発振精度の低い RC 発振回路を使用すると、オプションモータ 36 の回転速度が予め設定した回転速度からずれるズレの程度が大きくなる場合が生じる。このようにオプションモータ 36 の回転速度が予め設定した回転速度からずれると、給紙部 16 から搬送された転写紙の搬送速度は、画像形成部 2 の搬送ローラ 34 による搬送速度との間に誤差が生じることになる。その結果として、転写紙の受渡しがスムーズに行われず、転写紙が破れたり、逆に座屈したりして、転写紙搬送が不可能となってしまうことになる。

30

【 0 0 6 0 】

そこで、本発明の画像形成装置の実施の態様は、予め決められた所定時間の形成において、画像形成部に設けたマスター CPU 側の発振回路のクロック周波数又はクロック周期に基づいて所定時間を形成する第 1 の態様と、紙搬送部に設けたスレーブ CPU 側の発振回路のクロック周波数又はクロック周期に基づいて所定時間を形成する第 2 の態様 (後述) とを含む。本発明の第 1 の態様は、マスター CPU 18 とスレーブ CPU 19 との間の通信において予め決められた所定時間を、スレーブ CPU 19 において RC 発振回路のクロック信号でカウントして測定して、RC 発振回路のクロック発振周期 (又は周波数) を求める。求めたクロック発振周期 (又は周波数) と予め決められたクロック発振周期 (又は周波数) とを比較することによって、RC 発振回路のクロック発振周期 (又は周波数) のズレを求め、このズレに基づいて、ステップモータの回転や他の動作を補正する補正值を求める。

40

【 0 0 6 1 】

この第 1 の態様において、予め決められた所定時間は、シリアル通信において、通信データを送信する送信間隔の時間幅とする第 1 の形態、通信データ自体のデータ送信時間の時間幅、あるいは通信データを送信しない時間の時間幅とする第 2 の形態、補正用信号を用いる第 3 の形態の各形態により行うことができる。

【 0 0 6 2 】

以下、第 1 の形態を図 3、図 4 を用いて説明し、第 2 の形態を図 5 を用いて説明し、第

50

3の形態を図6、図7を用いて説明する。

【0063】

はじめに、第1の形態について、図3，図4を用いて説明する。

【0064】

第1の形態は、予め決められた所定時間として通信データを送信する送信間隔の時間幅を用いる形態である。

【0065】

マスターCPUは、スレーブCPUへ予め決められた所定時間の送信間隔でシリアル通信を行い、スレーブCPUは、スレーブCPU側の発振回路のクロック信号で前記送信間隔をカウントする。このカウントで得られたカウンタ値と、予め決められた所定時間とからスレーブCPU側の発振回路のクロック周波数（又は周期）を算出する。

10

【0066】

図3は、スレーブCPUが送信間隔 t_0 を所定時間としてカウント動作を行うタイミングチャートを示し、図4は、スレーブCPUによる送信間隔のカウント動作を行う際のフローチャートを示している。

【0067】

図3に示す各信号は、図17と同様であり、図3(a)はコマンド信号線(CMD)306を示し、図3(b)はステータス信号線(STS)307を示し、図3(c)はクロック信号線(M-CLK)305を示している。

【0068】

20

マスターCPU18はスレーブCPU19へ t_0 の送信間隔でコマンド信号CMD0とコマンド信号CMD1を送信する。マスターCPU用クロック回路22は例えば水晶発振器で構成され、発振精度の高いクロック信号を出力する。マスターCPU18が送信するコマンド信号CMD0とコマンド信号CMD1の送信間隔は、クロック信号M-CLK305に同期しているため、この送信間隔の時間幅 t_0 は高い精度を有している。また、クロック信号線(M-CLK)305で送信されるクロック信号M-CLKについても、その送信間隔の時間幅 t_0 は高い精度を有している。

【0069】

図3(d)は、スレーブCPUにおいて、スレーブCPU内のクロック信号S-CLKによって送信間隔の時間幅 t_0 をカウントするカウント動作状態を示している。

30

【0070】

スレーブCPU19は、例えば、コマンド信号CMD0の先頭ビットからコマンド信号CMD1の先頭ビットまでの時間を、クロック信号S-CLK23に同期してカウントしてカウンタ値 c_0 を得る。

【0071】

ここで、スレーブCPU19側のクロック信号S-CLK23の周期は、中央値 T_{0c} を中心として、上限値 T_{0u} と下限値 T_{0d} の幅で変動する。このクロック周期が変動する要因としては部品個体差、温度変化、電圧変化等が挙げられる。

【0072】

図3(d)から分かるように、S-CLKの周期が上限値 T_{0u} のときにはカウンタ値 c_{0u} が得られ、S-CLKの周期が中央値 T_{0c} のときにはカウンタ値 c_{0c} が得られ、S-CLKの周期が下限値 T_{0d} のときにはカウンタ値 c_{0d} が得られる。したがって、カウンタ値 c_0 は、 c_{0c} を中心として、上限のカウンタ値 c_{0u} と下限のカウンタ値 c_{0d} の幅で変動する。

40

【0073】

ここで、クロック信号S-CLK23の周波数（又は周期）は以下の式(1)で求められる。

$$S-CLK \text{ 周波数} = \text{カウンタ値} c_0 / \text{時間間隔} t_0 \quad \dots (1)$$

【0074】

式(1)のS-CLK周波数又はその逆数のS-CLK周期の変化を、給紙部内のステ

50

ッピングモータ制御や他の動作制御に反映させる。

【0075】

例えば、ステッピングモータの回転動作と回転数との関係を定めたステッピングモータ駆動テーブルにおいて、この回転数の値を、S - C L Kのクロック周波数（又は周期）に応じて変更することで、ステッピングモータの駆動で実現される動作速度が一定となるように補正する。

【0076】

これは、ステッピングモータでは、その回転速度は与えられるクロックのクロック周波数（又は周期）に依存するため、クロック周波数（又は周期）が変動すると同じ回転数であっても回転速度も変動するためである。本発明は、クロック周波数（又は周期）の変動

10

【0077】

ステッピングモータ駆動テーブルは、種々の回転動作に対する回転数を定めておくものであり、クロック周波数（又は周期）の変動に応じてこの回転数を補正することによって、クロック周波数（又は周期）が変動した場合であっても回転速度を一定に保持することができる。

【0078】

次に、図4のフローチャートに従ってスレーブCPU側のクロック周波数（又は周期）を推定する動作について説明をする。なお、ここでは、予め決められた所定時間として

20

通信データを送信する送信間隔の時間幅を用いる場合を示している。

【0079】

画像形成装置によるプリント動作を開始した後（S1）、各プリント動作の前に以下に示すS5～S8の動作によってスレーブCPU側のクロック周波数（又は周期）を推定する（S2）。なお、ここでは、スレーブCPU側のクロック周波数（又は周期）の推定をプリント動作毎に行う例を示しているが、この推定動作はプリント動作毎に行う場合に限らない。例えば、画像形成装置の電源投入時に行う他、所定時間間隔で行うようにしても良い。

【0080】

プリントのジョブ単位あるいは所定時間内では、スレーブCPU側のクロック周波数はほぼ安定していると見なせる。

30

【0081】

S2のスレーブCPU側のクロック周波数（クロック周期）の推定では、はじめに、マスターCPU側からコマンド信号CMD0とコマンド信号CMD1を予め決められた送信間隔の時間幅t0で送出する（S5）。

【0082】

スレーブCPU側は、コマンド信号CMD0の先頭ビットからコマンド信号CMD1の先頭ビットまでの時間t0を、スレーブCPU側のクロック信号S - C L K 2 3に同期してカウント（すなわち測定）し、カウンタ値c0を取得する（S6）。スレーブCPU側は、取得したカウンタ値c0を用いて、スレーブCPU側のクロック周波数（又は周期）を前記した式（1）に基づいて算出する。

40

$$S - C L K \text{ 周波数} = \text{カウンタ値} c0 / \text{時間間隔} t0 \quad \dots (1)$$

【0083】

上記式（1）において、時間間隔t0はマスターCPU側のクロック信号に基づいて形成されるものであるため高い精度を有している。

【0084】

一方、カウンタ値c0は、スレーブCPU側のクロック周波数の変動に依存して変化する。したがって、式（1）で算出したS - C L K周波数は、スレーブCPU側のクロック周波数を表している（S7）。

【0085】

式（1）で算出したS - C L K周波数を元にしてステッピングモータ駆動テーブル等を

50

補正する。なお、ここでは、ステッピングモータ駆動テーブルの例を示しているが、給紙部 16 側においてスレーブ CPU 側のクロック周波数に基づいて駆動する構成についても同様とすることができる。対応する駆動テーブルを補正することによって、スレーブ CPU 側のクロック周波数の変動にかかわらず一定の動作速度と維持することができる(S8)。

【0086】

S5~S8の動作によってスレーブ CPU 側のクロック周波数(又は周期)の推定が完了し、駆動テーブルの補正が完了した後(S2)、プリント動作を行って(S3)、プリント処理を終了する(S4)。

【0087】

上記した例では、送信間隔の時間幅をコマンド信号 CMD0 の先頭ビットからコマンド信号 CMD1 の先頭ビットまでの時間から求める例を示している(図3中のAで示す区間)が、この例に限らず他の時間幅を用いても良い。例えば、コマンド信号 CMD0 の終了ビットからコマンド信号 CMD1 の終了ビットまでの時間間隔(図3中のBで示す区間)を用いたり、コマンド信号 CMD0 のクロック信号とのコマンド信号 CMD1 のクロック信号のクロック信号間隔(図3中のC, Dで示す区間)を用いても良い。

【0088】

次に、第2の形態について、図5を用いて説明する。図5は、スレーブ CPU がデータ送信時間の時間幅 t_0 を所定時間としてカウント動作を行うタイミングチャートを示している。

【0089】

第2の形態は、予め決められた所定時間として通信データ自体のデータ送信時間の時間幅を用いる形態である。

【0090】

マスター CPU は、スレーブ CPU へ予め決められた所定時間のデータ送信時間の通信データをシリアル通信し、スレーブ CPU は、スレーブ CPU 側の発振回路のクロック信号で通信データのデータ送信時間をカウントする。このカウントで得られたカウンタ値と、予め決められた所定時間とからスレーブ CPU 側の発振回路のクロック周波数(又は周期)を算出する。

【0091】

図5は、スレーブ CPU がデータ送信時間 t_0 を所定時間としてカウント動作を行うタイミングチャートを示している。

【0092】

図5に示す各信号は、図3と同様であり、図5(a)はコマンド信号線(CMD)306を示し、図5(b)はステータス信号線(STS)307を示し、図5(c)はクロック信号線(M-CLK)305を示している。

【0093】

マスター CPU 18 はスレーブ CPU 19 へ t_0 のデータ送信時間でコマンド信号 CMD0 を送信する。マスター CPU 18 が送信するコマンド信号 CMD0 のデータ送信時間の時間幅は、発振精度の高い晶発振器のクロック信号 M-CLK 21 に同期しているため、このデータ送信時間の時間幅 t_0 は高い精度を有している。また、クロック信号線(M-CLK)305で送信されるクロック信号 M-CLK についても、そのデータ送信時間に相当する時間幅 t_0 は高い精度を有している。

【0094】

図5(d)は、スレーブ CPU において、スレーブ CPU 内のクロック信号 S-CLK によってデータ送信時間の時間幅 t_0 をカウントするカウント動作状態を示している。

【0095】

スレーブ CPU 19 は、コマンド信号 CMD0 のデータ送信時間の時間幅 t_0 を、クロック信号 S-CLK 23 に同期してカウントしてカウンタ値 c_0 を得る。

【0096】

ここで、スレーブ CPU 19 側のクロック信号 S-CLK 23 の周期は、中央値 T_{0c} を

10

20

30

40

50

中心として、上限値 T_{0u} と下限値 T_{0d} の幅で変動する。このクロック信号が変動する要因としては部品個体差、温度変化、電圧変化等が挙げられる。

【 0 0 9 7 】

図 5 (d) から分かるように、 $S - CLK$ の周期が上限値 T_{0u} のときにはカウンタ値 c_{0u} が得られ、 $S - CLK$ の周期が中央値 T_{0c} のときにはカウンタ値 c_{0c} が得られ、 $S - CLK$ の周期が下限値 T_{0d} のときにはカウンタ値 c_{0d} が得られる。したがって、カウンタ値 c_0 は、 c_{0c} を中心として、上限のカウンタ値 c_{0u} と下限のカウンタ値 c_{0d} の幅で変動する。

【 0 0 9 8 】

ここで、クロック信号 $S - CLK_{23}$ の周波数 (又は周期) は前記した第 1 の形態と同様に式 (1) で求められる。

$$S - CLK \text{ 周波数} = \text{カウンタ値 } c_0 / \text{時間間隔 } t_0 \quad \dots (1)$$

【 0 0 9 9 】

式 (1) の $S - CLK$ 周波数又はその逆数の $S - CLK$ 周期を、給紙部内のステッピングモータ制御や他の動作制御に反映させる。

【 0 1 0 0 】

上記した例では、データ送信時間の時間幅をコマンド信号 CMD_0 のデータ送信時間の時間幅から求める例を示している (図 5 中の E で示す区間) が、この例に限らず他の時間幅を用いても良い。例えば、コマンド信号 CMD_0 に対応するクロック信号 $M - CLK$ の時間幅 (図 5 中の F で示す区間) を用いることができる。また、コマンド信号 CMD_1 を用いても良い (図 5 中の G , H で示す区間) 。なお、コマンド信号 CMD_1 によるデータ送信時間の時間幅はコマンド信号 CMD_0 によるデータ送信時間の時間幅と異なっても良い。この場合には、 $S - CLK$ 周波数の算出に用いる時間間隔 t_0 はコマンド信号 CMD_1 のデータ送信時間の時間幅を用いる。

【 0 1 0 1 】

次に、第 3 の形態について、図 6 , 図 7 を用いて説明する。

【 0 1 0 2 】

第 3 の形態は、予め決められた所定時間として補正用信号を用いる形態である。ここでは、通信データとして信号長が予め決められた補正用信号を用いる形態を示す。

【 0 1 0 3 】

マスター CPU は、スレーブ CPU へ補正用信号 308 を出力し、スレーブ CPU は、スレーブ CPU 側の発振回路のクロック信号により補正用信号 308 の信号長をカウントする。このカウントで得られたカウンタ値と、予め決められた所定時間とからスレーブ CPU 側の発振回路のクロック周波数 (又は周期) を算出する。

【 0 1 0 4 】

図 6 は、図 2 と同様に、マスター CPU 18 とスレーブ CPU 19 との間で行われる通信の概略を説明するための接続図である。

【 0 1 0 5 】

通信手段 20 は、マスター CPU 18 が出力するクロック信号を送るクロック信号線 ($M-CLK$) 305 と、マスター CPU 18 が出力するクロック信号に同期したコマンド信号を送るコマンド信号線 (CMD) 306 と、スレーブ CPU 19 が出力するステータス信号を送るステータス信号線 (STS) 307 を有している。

【 0 1 0 6 】

ステータス信号は、クロック信号線 ($M-CLK$) 305 のクロック信号に同期して送信される。ステータス信号線 (STS) 307 は、スレーブ CPU 19 からマスター CPU 18 への一方向に限らず双方向としてもよい。また、ステータス信号線 (STS) 307 は、オプションカセット 17 に設けられたセンサ出力を割り込ませて送っても良い。

【 0 1 0 7 】

クロック信号 ($M-CLK$ 信号) とコマンド信号 (CMD 信号) とステータス信号 (STS 信号) の信号関係は、前記した図 17 タイミングチャートと同様である。

10

20

30

40

50

【 0 1 0 8 】

マスターCPU18は、クロック信号(M-CLK信号)に同期したコマンド信号(CMD信号)をスレーブCPU19へ送出する。スレーブCPU19はクロック信号(M-CLK信号)に同期したステータス信号(STS信号)をマスターCPU18へ返送する。このようにして、2つのCPU間の通信が成立する。また、マスターCPU18からスレーブCPU19に補正信号308を送出する。

【 0 1 0 9 】

図6に示すように、マスターCPU18は、マスターCPU用クロック回路22からのクロックM-CLK21に同期して動作する。一方、スレーブCPU19はスレーブCPU用クロック回路24からのクロックS-CLK23に同期して動作する。

10

【 0 1 1 0 】

図7は、スレーブCPUが補正用信号の信号幅 t_0 を所定時間としてカウント動作を行うタイミングチャートを示している。

【 0 1 1 1 】

図7(a)は補正用信号308を示し、図7(b)はスレーブCPUにおいて、スレーブCPU内のクロック信号S-CLKによって補正用信号の信号幅 t_0 をカウントするカウント動作状態を示している。なお、ここでは、クロック信号M-CLK、コマンド信号CMD0、ステータス信号STSについては省略している。

【 0 1 1 2 】

マスターCPU18が送信する補正用信号の信号幅は、発振精度の高い晶発振器のクロック信号M-CLK21に同期しているため、この補正用信号の信号幅 t_0 は高い精度を有している。

20

【 0 1 1 3 】

スレーブCPU19は、補正用信号の信号幅 t_0 を、クロック信号S-CLK23に同期してカウントしてカウンタ値 c_0 を得る。

【 0 1 1 4 】

ここで、スレーブCPU19側のクロック信号S-CLK23の周期は、中央値 T_{0c} を中心として、上限値 T_{0u} と下限値 T_{0d} の幅で変動する。このクロック信号が変動する要因としては部品個体差、温度変化、電圧変化等が挙げられる。

【 0 1 1 5 】

図7(b)において、S-CLKの周期が上限値 T_{0u} のときにはカウンタ値 c_{0u} が得られ、S-CLKの周期が中央値 T_{0c} のときにはカウンタ値 c_{0c} が得られ、S-CLKの周期が下限値 T_{0d} のときにはカウンタ値 c_{0d} が得られる。したがって、カウンタ値 c_0 は、 c_{0c} を中心として、上限のカウンタ値 c_{0u} と下限のカウンタ値 c_{0d} の幅で変動する。

30

【 0 1 1 6 】

ここで、クロック信号S-CLK23の周波数(又は周期)は前記した第1、2の形態と同様に式(1)で求められる。

$$S-CLK周波数 = \text{カウンタ値}c_0 / \text{時間間隔}t_0 \quad \dots (1)$$

【 0 1 1 7 】

式(1)のS-CLK周波数又はその逆数のS-CLK周期を、給紙部内のステップングモータ制御や他の動作制御に反映させる。

40

【 0 1 1 8 】

図7(a)では、補正用信号のローの区間を信号幅としているが、補正用信号308のハイの区間を信号幅として用いても良い。

【 0 1 1 9 】

図8は、本発明の第1の態様の概要を説明するための図である。

【 0 1 2 0 】

図8(a)はマスターCPUに一つのスレーブCPUが接続される構成例を示し、図8(b)はマスターCPUに複数のスレーブCPUがカスケード接続される構成例を示して

50

いる。

【 0 1 2 1 】

図 8 (a) に示す構成例において、スレーブ CPU 1 (1 9) はマスター CPU 1 8 から所定時間 t_M の情報を受け取って、この所定時間 t_M をスレーブ CPU 1 (1 9) が有するクロック信号でカウントしカウンタ値 c_1 を得る。これによって、スレーブ CPU 1 (1 9) 側のクロック周波数 $S - CLK$ は、 $S - CLK = c_0 / t_M$ の演算によって算出することができる。

【 0 1 2 2 】

図 8 (b) に示すカスケード接続の構成例において、各スレーブ CPU 1 ~ 3 (1 9 - 1 ~ 1 9 - 3) は、マスター CPU 1 8 から所定時間 t_M のデータを受け取って、この所定時間 t_M を各スレーブ CPU 1 ~ 3 (1 9 - 1 ~ 1 9 - 3) が有するそれぞれのクロック信号でカウントしカウンタ値 $c_1 \sim c_3$ を得る。これによって、スレーブ CPU 1 (1 9 - 1) 側のクロック周波数 $S - CLK_1$ は、 $S - CLK_1 = c_1 / t_M$ の演算によって算出することができる。スレーブ CPU 2 (1 9 - 2) 側のクロック周波数 $S - CLK_2$ は、 $S - CLK_2 = c_2 / t_M$ の演算によって算出することができる。スレーブ CPU 3 (1 9 - 3) 側のクロック周波数 $S - CLK_3$ は、 $S - CLK_3 = c_3 / t_M$ の演算によって算出することができる。

【 0 1 2 3 】

マスター CPU 1 8 から各スレーブ CPU 1 ~ 3 (1 9 - 1 ~ 1 9 - 3) への所定時間 t_M のデータの送出手は、カスケード接続されたスレーブ CPU 1 ~ 3 (1 9 - 1 ~ 1 9 - 3) 間で順にデータを送ることによって行う他、図 8 (b) 中の破線で示すように、マスター CPU 1 8 から各スレーブ CPU 1 ~ 3 (1 9 - 1 ~ 1 9 - 3) に個別に送ることによって行うことができる。

【 0 1 2 4 】

各スレーブ CPU 1 ~ 3 (1 9 - 1 ~ 1 9 - 3) 間で順にデータを送る場合には、例えば、マスター CPU から各スレーブ CPU に個別に送るデータと所定時間 t_M のデータとを含むデータを送信し、各スレーブ CPU は個別のデータと所定時間 t_M のデータを取得すると共に、他のスレーブ CPU 用のデータと所定時間 t_M のデータを次のスレーブ CPU に送信することによって行うことができる。

【 0 1 2 5 】

次に、本発明の第 2 の態様について図 9 ~ 図 1 4 を用いて説明する。

【 0 1 2 6 】

本発明の画像形成装置の第 2 の態様は、給紙部に設けたスレーブ CPU 側の発振回路のクロック周波数 (又は周期) に基づいて所定時間を形成する形態であり、第 1 の態様と同様に、画像形成制御および給紙搬送制御を行うマスター CPU を有する画像形成部と、給紙搬送制御を行うスレーブ CPU を有する給紙部とを備える。

【 0 1 2 7 】

マスター CPU とスレーブ CPU は、それぞれ独立した発振回路を有し、マスター CPU とスレーブ CPU 間は通信データの受け渡しを、予め決められた所定時間を有するシリアル通信で行う。

【 0 1 2 8 】

はじめに、図 9 を用いて本発明の画像形成装置の第 2 の態様の構成例について説明する。

【 0 1 2 9 】

図 9 において、本発明の画像形成装置の第 2 の態様の構成例はレーザービームプリンタの例を示し、図 1 に示した画像形成装置において、画像形成部 2 に複数のオプションカセット 1 7 - 1 ~ 1 7 - 3 を直列に接続する。各オプションカセット 1 7 - 1 ~ 1 7 - 3 はそれぞれ給紙部 1 6 - 1 ~ 1 6 - 3 を備え、転写紙を画像形成部 2 に搬送する。

【 0 1 3 0 】

給紙部 1 6 - 1 ~ 1 6 - 3 は、それぞれスレーブ CPU 1 9 - 1 ~ 1 9 - 3 を備え、内

10

20

30

40

50

蔵ROM 19-a1~19-a3に格納されたプログラムに従って制御される。スレーブCPU 19-1~19-3およびマスターCPU 18はカスケード接続され、マスターCPU 18からスレーブCPU 19-3に送信データ18-1が送られ、スレーブCPU 19-3からスレーブCPU 19-2に送信データ18-2が送られ、スレーブCPU 19-2からスレーブCPU 19-1に送信データ18-4が送られる。なお、各給紙部16-1~16-3の構成は前記した給紙部16と同様であるため、ここでの説明は省略する。

【0131】

また、ここでは、オプションカセットおよび給紙部を3段に積み重ねた例を示しているが、2段あるいは4段以上に積み重ねた構成であっても良い。

【0132】

第2の態様では、給紙部に設けたスレーブCPU側の発振回路のクロック周波数（又は周期）に基づいた所定時間を、下流側のCPUのクロック周波数（又は周期）でカウントして測定する第1の形態、下流側のCPUから取得した所定時間を、上流側のCPUのクロック周波数（又は周期）でカウントして測定する第2の形態を備える。さらに、第1の形態で取得したクロック周波数（又は周期）と第2の形態で取得したクロック周波数（又は周期）の2つのクロック周波数（又は周期）に重み付けして加算することによりクロック周波数（又は周期）を算出する第3の形態とすることができる。

【0133】

図10は第2の態様の第1の形態と第2の形態を説明するための図であり、図11は第2の態様の第3の形態を説明するための図である。

【0134】

はじめに、第1の形態について説明する。第1の形態は、画像形成部2および複数段の給紙部16は直列接続自在とし、各給紙部16（16-1~16-3）はそれぞれスレーブCPU 19（19-1~19-3）を備える。画像形成部2のマスターCPU 18および各スレーブCPU 19（19-1~19-3）とをカスケード接続し、このカスケード接続においてマスターCPU 18側を上流側としてシリアル通信を行う。

【0135】

下流側のスレーブCPU 19（19-1~19-3）は、予め決められた所定時間をカウントする際において、この下流側のスレーブCPU 19（19-1~19-3）に接続される上流側のマスターCPU 18又はスレーブCPU 19からの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、予め決められた所定時間を取得する。取得した所定時間をこの下流側のスレーブCPU 19側の発振回路のクロック信号によりカウントし、予め決められた所定時間とカウントで得られたカウンタ値とからスレーブCPU 19側の発振回路のクロック周波数（又は周期）を算出する。

【0136】

図10（a）、（b）は第1の形態を説明するための図である。図10（a）に示す例では、マスターCPU 18は、カスケード接続されたスレーブCPU 19-1~19-3の内のスレーブCPU 19-3に予め決められた所定時間 t_M の情報を含む通信データを送る。

【0137】

スレーブCPU 19-3は、マスターCPU 18から取得した所定時間 t_M を、スレーブCPU 19-3が備えるクロック周波数でカウントし、得られたカウンタ値 c_M を所定時間 t_M で除算することによってスレーブCPU 19-3のクロック周波数 $Su-CLK3 = c_M / t_M$ を求める。スレーブCPU 19-3は、求めたクロック周波数 $Su-CLK3$ に基づいて所定時間 t_3 を形成し、スレーブCPU 19-2に送る。ここに、所定時間 t_3 の形成とは、所定時間のデータ長を有する通信データの生成および送信、または、所定時間の時間間隔での通信データの生成および送信、等である。後述する他の所定時間の形成についても同様である。

【0138】

次に、スレーブCPU 19-2は、スレーブCPU 19-3から取得した所定時間 t_3

10

20

30

40

50

を、スレーブCPU19-2が備えるクロック周波数でカウントし、得られたカウンタ値 c_3 を所定時間 t_3 で除算することによってスレーブCPU19-2のクロック周波数 $Su-CLK_2 = c_3 / t_3$ を求める。

【0139】

次に、スレーブCPU19-1は、スレーブCPU19-2から取得した所定時間 t_2 を、スレーブCPU19-1が備えるクロック周波数でカウントし、得られたカウンタ値 c_2 を所定時間 t_2 で除算することによってスレーブCPU19-2のクロック周波数 $Su-CLK_1 = c_2 / t_2$ を求める。

【0140】

図10(b)に示す例では、マスターCPU18は、カスケード接続されたスレーブCPU19-1~19-3の内のスレーブCPU19-1に予め決められた所定時間 t_M の情報を含む通信データを送る。

10

【0141】

スレーブCPU19-1は、マスターCPU18から取得した所定時間 t_M を、スレーブCPU19-1が備えるクロック周波数でカウントし、得られたカウンタ値 c_M を所定時間 t_M で除算することによってスレーブCPU19-1のクロック周波数 $Su-CLK_1 = c_M / t_M$ を求める。スレーブCPU19-1は、求めたクロック周波数 $Su-CLK_1$ に基づいて所定時間 t_1 を形成し、スレーブCPU19-2に送る。

【0142】

次に、スレーブCPU19-2は、スレーブCPU19-1から取得した所定時間 t_1 を、スレーブCPU19-2が備えるクロック周波数でカウントし、得られたカウンタ値 c_1 を所定時間 t_1 で除算することによってスレーブCPU19-2のクロック周波数 $Su-CLK_2 = c_1 / t_1$ を求める。

20

【0143】

次に、スレーブCPU19-3は、スレーブCPU19-2から取得した所定時間 t_2 を、スレーブCPU19-3が備えるクロック周波数でカウントし、得られたカウンタ値 c_2 を所定時間 t_2 で除算することによってスレーブCPU19-3のクロック周波数 $Su-CLK_3 = c_2 / t_2$ を求める。

【0144】

次に、第2の形態について説明する。第2の形態では、画像形成部および複数段の給紙部は直列接続自在であり、各給紙部はそれぞれスレーブCPUを備え、マスターCPUおよび各スレーブCPUとをカスケード接続し、このカスケード接続においてマスターCPU側を上流側としてシリアル通信を行う。

30

【0145】

上流側のスレーブCPU又はマスターCPUは、予め決められた所定時間のカウントにおいて、当該上流側のスレーブCPUに接続される下流側のマスターCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、前記予め決められた所定時間を取得する。取得した所定時間を当該上流側のスレーブCPU側の発振回路のクロック信号又はマスター側の発振回路のクロック信号によりカウントし、予め決められた所定時間とカウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数(又は周期)を算出する。

40

【0146】

図10(c)に示す例では、スレーブCPU19-1は、スレーブCPU19-1のクロック周波数(又は周期)に基づいて所定時間 t_1 を形成しマスターCPU18に送る。

【0147】

マスターCPU18は、スレーブCPU19-1から送られた所定時間 t_1 を、マスターCPU18が備えるクロック周波数でカウントし、得られたカウンタ値 c_1 を所定時間 t_1 で除算することによってスレーブCPU19-1のクロック周波数 $Sd-CLK_1 = c_1 / t_1$ を求める。マスターCPU18は、求めたクロック周波数 $Su-CLK_1$ をスレーブCPU19-1に送る。

50

【 0 1 4 8 】

次に、スレーブCPU19-2は、スレーブCPU19-2のクロック周波数（又は周期）に基づいて所定時間 t_2 を形成しスレーブCPU19-1に送る。スレーブCPU19-1は、スレーブCPU19-2から送られた所定時間 t_2 を、マスターCPU18から送られたクロック周波数 S_{d-CLK1} でカウントし、得られたカウンタ値 c_2 を所定時間 t_2 で除算することによってスレーブCPU19-2のクロック周波数 $S_{d-CLK2} = c_2 / t_2$ を求める。スレーブCPU19-2は、求めたクロック周波数 S_{d-CLK2} をスレーブCPU19-3に送る。

【 0 1 4 9 】

次に、スレーブCPU19-3は、スレーブCPU19-3のクロック周波数（又は周期）に基づいて所定時間 t_3 を形成しスレーブCPU19-2に送る。スレーブCPU19-2は、スレーブCPU19-3から送られた所定時間 t_3 を、スレーブCPU19-1から送られたクロック周波数 S_{d-CLK2} でカウントし、得られたカウンタ値 c_3 を所定時間 t_3 で除算することによってスレーブCPU19-3のクロック周波数 $S_{d-CLK3} = c_3 / t_3$ を求める。

【 0 1 5 0 】

第3の形態は、画像形成部および複数段の給紙部は直列接続自在であり、各給紙部はそれぞれスレーブCPUを備え、マスターCPUおよび各スレーブCPUとをカスケード接続し、カスケード接続においてマスターCPU側を上流側としてシリアル通信を行う。

【 0 1 5 1 】

下流側のスレーブCPUは、第1の形態で示したように、予め決められた所定時間のカウントにおいて、この下流側のスレーブCPUに接続される上流側のマスターCPU又はスレーブCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、予め決められた所定時間を取得する。取得した所定時間を下流側のCPU側の発振回路のクロック信号によりカウントし、予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数（又は周期）を算出して第1のクロック周波数（又は周期）として算出する。

【 0 1 5 2 】

一方、上流側のスレーブCPUは、第2の形態で示したように、予め決められた所定時間のカウントにおいて、この上流側のスレーブCPUに接続される下流側のマスターCPUからの通信データのデータ長及び/又は通信データ間の時間間隔に基づいて、予め決められた所定時間を取得する。取得した所定時間を当該上流側のスレーブCPU側の発振回路のクロック信号によりカウントし、予め決められた所定時間と前記カウントで得られたカウンタ値とからスレーブCPU側の発振回路のクロック周波数（又は周期）を算出して第2のクロック周波数（又は周期）として算出する。

【 0 1 5 3 】

第3の形態では、第1の形態で算出した第1のクロック周波数（又は周期）と第2の形態で算出した第2のクロック周波数（又は周期）にそれぞれ重み付けを行って加算し、スレーブCPUのクロック周波数（又は周期）を算出する。この重み付けは、各クロック周波数（又は周期）の算出に用いる所定時間の精度に応じて定めることができる。例えば、精度が高い所定時間を用いて算出したクロック周波数（又は周期）ほど大きな重み付けを行う。

【 0 1 5 4 】

図11は、前記した第1、2の形態のクロック周波数（又は周期）を算出する処理によって第1および第2のクロック周波数（又は周期）が求めて、CPU内に格納した状態からの重み付け処理を示している。

【 0 1 5 5 】

例えば、マスターCPU18は第2の形態によって算出したクロック周波数 S_{d-CLK1} を格納し、スレーブCPU19-1は第1の形態によって算出したクロック周波数 S_{u-CLK1} と第2の形態によって算出したクロック周波数 S_{d-CLK2} を格納し、スレー

10

20

30

40

50

ブ C P U 1 9 - 2 は第 1 の形態によって算出したクロック周波数 $S_u - C L K 2$ と第 2 の形態によって算出したクロック周波数 $S_d - C L K 3$ を格納し、スレーブ C P U 1 9 - 3 は第 1 の形態によって算出したクロック周波数 $S_u - C L K 3$ を格納している。

【 0 1 5 6 】

ここで、スレーブ C P U 1 9 - 1 は、クロック周波数 $S_d - C L K 1$ に重み付けとして係数 k_{11} を乗算し、クロック周波数 $S_u - C L K 1$ に重み付けとして係数 k_{12} を乗算して、これらの乗算値を加算することで、重み付けしたクロック周波数 $S_u - C L K 1$ を算出する。

【 0 1 5 7 】

スレーブ C P U 1 9 - 2 は、クロック周波数 $S_d - C L K 2$ に重み付けとして係数 k_{21} を乗算し、クロック周波数 $S_u - C L K 2$ に重み付けとして係数 k_{22} を乗算して、これらの乗算値を加算することで、重み付けしたクロック周波数 $S_u - C L K 2$ を算出する。

【 0 1 5 8 】

スレーブ C P U 1 9 - 3 は、クロック周波数 $S_d - C L K 3$ に重み付けとして係数 k_{31} を乗算し、クロック周波数 $S_u - C L K 3$ に重み付けとして係数 k_{32} を乗算して、これらの乗算値を加算することで、重み付けしたクロック周波数 $S_u - C L K 3$ を算出する。

【 0 1 5 9 】

なお、重み付けの係数 $k_{11} \sim k_{32}$ は、例えば、加算するクロック周波数の精度の度合いに応じて任意に設定することができる。

【 0 1 6 0 】

以下、図 1 2 ~ 図 1 4 を用いて本発明の画像形成装置の第 2 の態様の動作例について説明する。

【 0 1 6 1 】

図 1 2 はマスター C P U とスレーブ C P U の間の送信状態を説明するための構成図、およびタイミングチャートである。図 1 2 において、マスター C P U およびスレーブ C P U 1 ~ スレーブ C P U 3 がカスケード接続される。マスター C P U はスレーブ C P U 3 に $S_i M - 3$ の信号を送り、スレーブ C P U 3 はスレーブ C P U 2 に $S_i 3 - 2$ の信号を送り、スレーブ C P U 2 はスレーブ C P U 1 に $S_i 2 - 1$ の信号を送り、スレーブ C P U 1 はマスター C P U に $S_i 1 - M$ の信号を送る。

【 0 1 6 2 】

スレーブ C P U 3 は、マスター C P U から受け取った $S_i M - 3$ から送信データ $data 1$ を取得し、この送信データ $18 - 1$ を元にして R O M 3 に格納されているプログラムに従って所定の処理を行った後、一段上のスレーブ C P U 2 へ信号 $S_i 3 - 2$ を送る。

【 0 1 6 3 】

スレーブ C P U 2 は、スレーブ C P U 3 から受け取った $S_i 3 - 2$ から送信データ $data 2$ を取得し、この送信データ $data 2$ を元にして R O M 2 に格納されているプログラムに従って所定の処理を行った後、一段上のスレーブ C P U 1 へ信号 $S_i 2 - 1$ を送る。

【 0 1 6 4 】

スレーブ C P U 1 は、スレーブ C P U 2 から受け取った $S_i 2 - 1$ から送信データ $data 3$ を取得し、この送信データ $data 3$ を元にして R O M 1 に格納されているプログラムに従って所定の処理を行った後、マスター C P U へ信号 $S_i 1 - M$ を送る。上記した所定処理は、例えば、給紙部による紙送り動作である。

【 0 1 6 5 】

図 1 3 において、上流側 (マスター C P U) から送った所定時間を元にして、クロック周波数 $S - C L K 3$ とクロック周波数 $S - C L K 2$ とを算出し、下流側 (スレーブ C P U) から送った所定時間を元にして、クロック周波数 $S - C L K 2$ とクロック周波数 $S - C L K 1$ とを算出する。

【 0 1 6 6 】

上流側 (マスター C P U) からの所定時間を元にする処理において、スレーブ C P U 3 は、マスター C P U のクロック周波数 $M - C L K$ に基づいて形成された所定時間 t_{14} を、

10

20

30

40

50

スレーブCPU3内のクロック周波数でカウントし、カウンタ値c14を得る。このカウンタ値c14を所定時間t14で除算することによってクロック周波数S-CLK3を算出する。また、スレーブCPU2は、スレーブCPU3のクロック周波数S-CLK3に基づいて形成された所定時間t13を、スレーブCPU2内のクロック周波数でカウントし、カウンタ値c13を得る。このカウンタ値c13を所定時間t13で除算することによってクロック周波数S-CLK2を算出する。

【0167】

一方、下流側(スレーブCPU)からの所定時間を元にする処理において、マスターCPUは、スレーブCPU1のクロック周波数S-CLK1に基づいて形成された所定時間t12を、マスターCPU内のクロック周波数でカウントし、カウンタ値c12を得る。このカウンタ値c12を所定時間t12で除算することによってクロック周波数S-CLK2を算出する。

10

【0168】

スレーブCPU1は、スレーブCPU2のクロック周波数S-CLK2に基づいて形成された所定時間t11を、スレーブCPU1内のクロック周波数でカウントし、カウンタ値c11を得る。このカウンタ値c11を所定時間t11で除算することによってクロック周波数S-CLK1を算出する。

【0169】

上記上流側からおよび下流側からの算出処理によって、スレーブCPU2について2つのクロック周波数S-CLK2が算出される。この2つのクロック周波数S-CLK2はいずれも推定値を元にして算出されている。そこで、この2つのクロック周波数S-CLK2を重み付けして加算することによって精度を向上させる。ここでは、重み付けおよび加算を行う処理として、加算値を2で除算する平均演算を行っている。

20

【0170】

図14は、図12に示す多段構成時におけるクロック推測を行う時のフローチャートを示している。

【0171】

図14のフローチャートにおいて、画像形成装置によるプリント動作を開始した後(S11)、各プリント動作の前にS21~S53の動作によってスレーブCPU側のクロック周波数(又は周期)を推定し補正を行う(S12)。なお、ここでは、スレーブCPU側のクロック周波数(又は周期)の推定をプリント動作毎に行う例を示しているが、この推定動作はプリント動作毎に行う場合に限らず、画像形成装置の電源投入時に行う他、所定時間間隔で行うようにしても良い。

30

【0172】

なお、S21~S53の動作において、S21~S26は上流(マスター)からの所定時間に基づいてクロック周波数を算出する処理である。S31~S38は下流(スレーブ)からの所定時間に基づいてクロック周波数を算出する処理である。S41は重み付けによってクロック周波数を算出する処理である。S51~S53は算出してクロック周波数に基づいてステッピングモータの駆動テーブルを補正する処理である。

【0173】

S21~S26の処理では、はじめに、マスターCPUはt14の時間間隔のコマンド信号をSiM-3に送信する(S21)。スレーブCPU3は、SiM-3に送信されたコマンド信号についてコマンド間隔t14をクロック周波数S-CLK3でカウントし、カウンタ値c14を得る(S22)。このカウンタ値c14と時間間隔t14とにより、クロック周波数S-CLK3(=c14/t14)を算出して推定する(S23)。

40

【0174】

次に、スレーブCPU3は、推定したクロック周波数S-CLK3(=c14/t14)に基づいて時間間隔t13を形成し、t13の時間間隔のコマンド信号をSi3-2に送信する(S24)。スレーブCPU2は、Si3-2に送信されたコマンド信号について、コマンド間隔t13をクロック周波数S-CLK3でカウントし、カウンタ値c13を得る(S25)。このカウンタ値c13と

50

時間間隔 t_{13} とにより、クロック周波数 $S - CLK 2 (= c_{13}/t_{13})$ を算出して推定する (S26)。

【0175】

次に、S31～S38の処理では、スレーブCPU1は t_{11} の時間間隔の命令信号をSi1-Mに送信する(S31)。マスターCPUは、Si1-Mに送信された命令信号について命令間隔 t_{11} をクロック周波数 $M - CLK$ でカウントし、カウンタ値 c_{11} を得る(S32)。このカウンタ値 c_{11} と時間間隔 t_{11} とにより、クロック周波数 $S - CLK 1 (= c_{11}/t_{11})$ を算出して推定する(S33)。マスターCPUは、推定したクロック周波数 $S - CLK 1 (= c_{11}/t_{11})$ をスレーブCPU1に送信する(S34)。

【0176】

次に、スレーブCPU1は、 t_{12} の時間間隔の命令信号をSi2-1に送信する(S35)。スレーブCPU1は、Si2-1に送信された命令信号について、命令間隔 t_{12} をクロック周波数 $S - CLK 1$ でカウントし、カウンタ値 c_{12} を得る(S36)。このカウンタ値 c_{12} と時間間隔 t_{12} とにより、クロック周波数 $S - CLK 2 (= c_{12}/t_{12})$ を算出して推定する(S37)。スレーブCPU1は、算出したクロック周波数 $S - CLK 2 (= c_{12}/t_{12})$ をスレーブCPU2に送信する(S38)。

【0177】

これによって、スレーブCPU2は、S26の処理で算出したクロック周波数 $S - CLK 2 (= c_{13}/t_{13})$ と、S37の処理で算出したクロック周波数 $S - CLK 2 (= c_{12}/t_{12})$ の2つのクロック周波数 $S - CLK 2$ の値を取得する。この2つのクロック周波数 $S - CLK 2$ の値から重み付け処理によってクロック周波数 $S - CLK 2$ を求める。ここでは、平均演算によって、クロック周波数 $S - CLK 2 (= 1 / ((t_{12}/c_{12}) + (t_{13}/c_{13})) / 2)$ を算出する(S41)。

【0178】

次に、S33で算出したクロック周波数 $S - CLK 1 (= c_{11}/t_{11})$ によってステップングモータの駆動テーブルを補正し(S51)、S41で算出したクロック周波数 $S - CLK 2 (= 1 / ((t_{12}/c_{12}) + (t_{13}/c_{13})) / 2)$ によってステップングモータの駆動テーブルを補正し(S52)、S26で算出したクロック周波数 $S - CLK 3 (= t_{13}/c_{13})$ によってステップングモータの駆動テーブルを補正する(S53)。

【0179】

なお、本発明の実施の形態では、マスターCPUが画像形成制御を行うCPUであり、一方、スレーブCPUは紙搬送の制御を行うことを説明しているが、スレーブCPUは紙搬送制御とは異なる制御、例えば、表示部のLEDの点滅制御や高圧ユニットのトランスのSW制御等、紙搬送以外の制御を行ってもよい。

【産業上の利用可能性】

【0180】

本発明は、画像形成制御を主に行うマスターCPUと紙搬送等の制御を行うスレーブCPUを有し、それぞれのCPUを駆動する発振回路の精度が異なる場合における画像形成装置へ利用可能である。画像形成装置は、プリントの他、複写機、ファクシミリ機等も含み得る。

【符号の説明】

【0181】

- 1 画像形成装置
- 2 画像形成部
- 3 感光体
- 4 レーザスキャナ
- 5 主電源
- 6 転写紙
- 7 給紙ローラ
- 8 レジストセンサ

10

20

30

40

50

9	転写ローラ	
10	定着装置	
11	排紙センサ	
12	フラッパ	
13	現像装置	
14	イメージ展開部	
15	排紙口	
16	給紙部	
17	オプションカセット	
18	送信データ	10
18 a	ROM	
19	スレーブCPU	
19 a	ROM	
20	通信手段	
22	マスターCPU用クロック回路	
23	クロックS-CLK	
24	スレーブ用クロック回路	
30	ホストコンピュータ	
31	オプションピックアップローラ	
32	カセット桶	20
33	カセット桶	
34	搬送ローラ	
35	オプションカセット給紙搬送ローラ	
36	オプションモータ	
37	駆動信号	
101	スレーブCPU用クロック回路	
308	補正信号	
CMD0	コマンド信号	
CMD1	コマンド信号	

【図1】

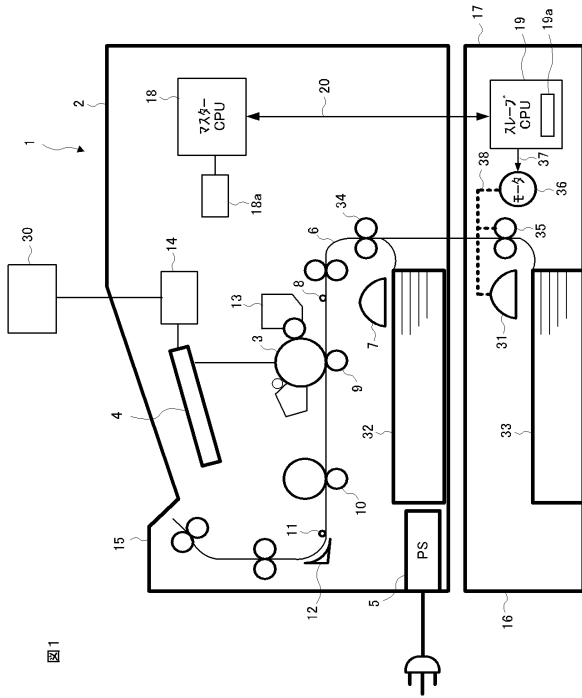


図1

【図2】

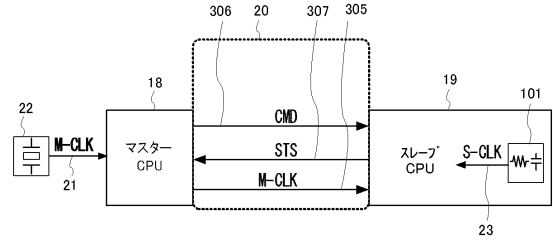


図2

【図3】

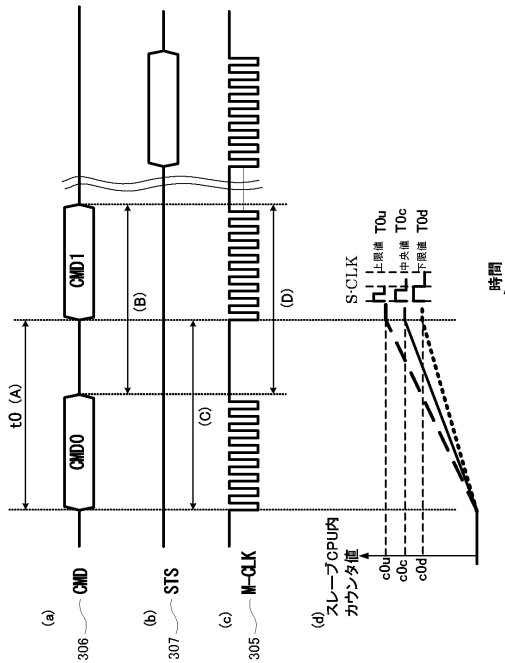


図3

【図4】

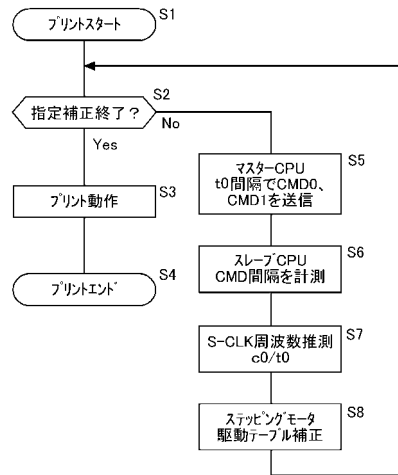


図4

【図5】

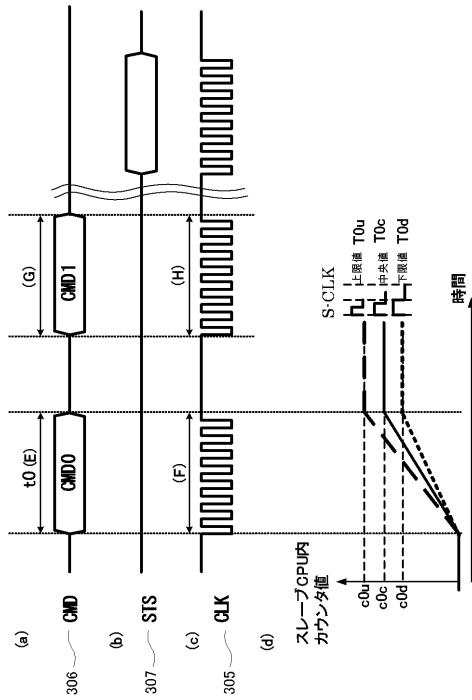


図5

【図6】

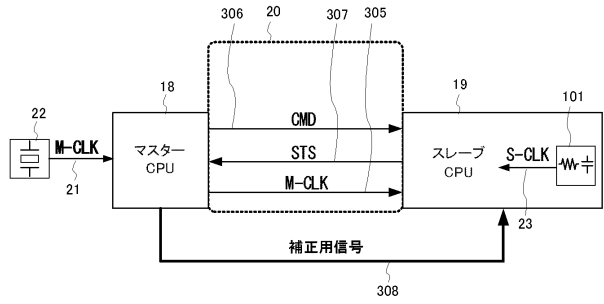


図6

【図7】

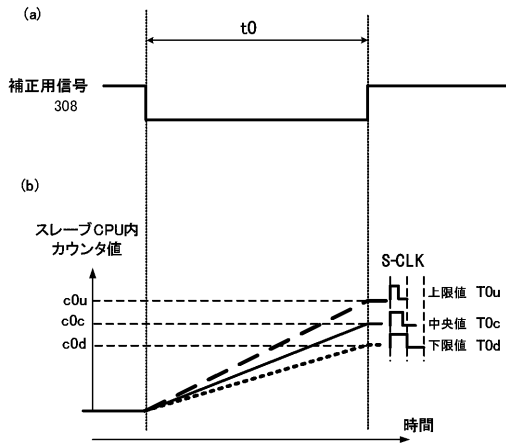


図7

【図8】

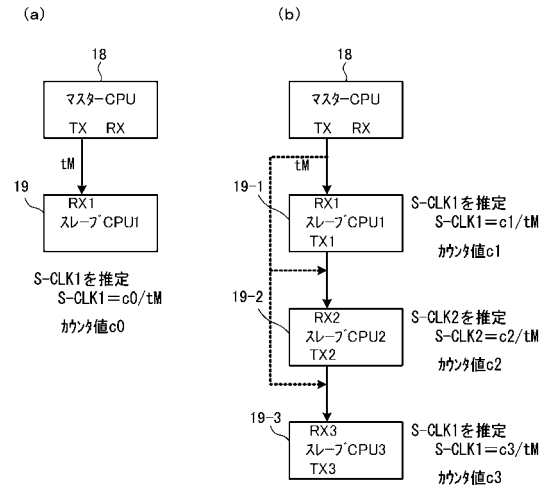
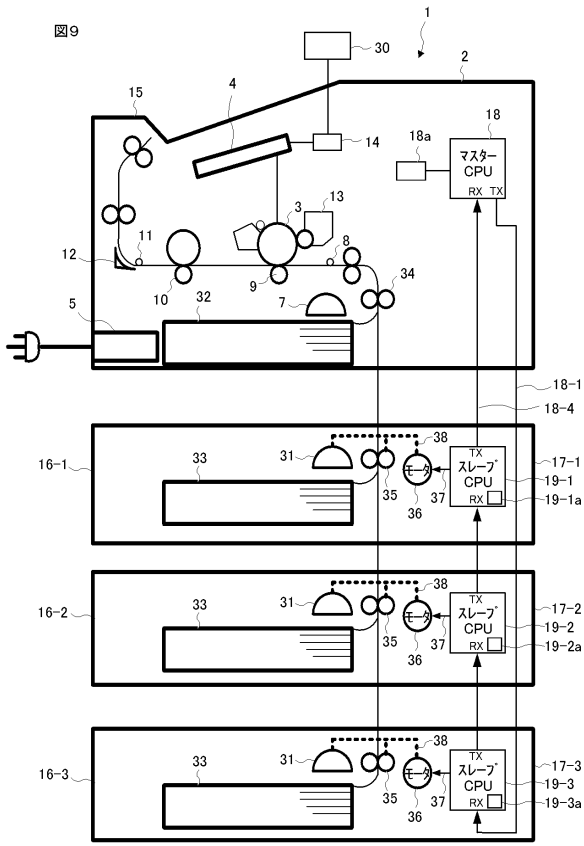
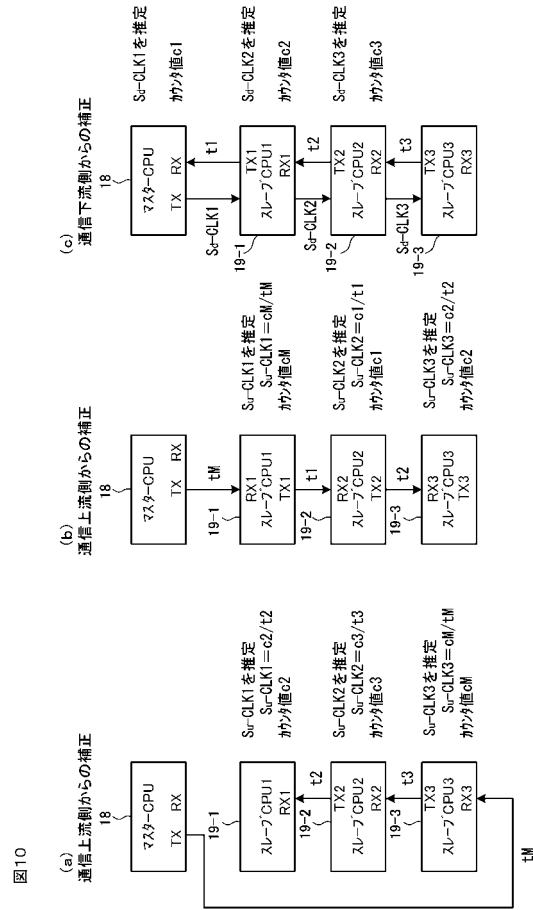


図8

【図9】



【図10】



【図11】

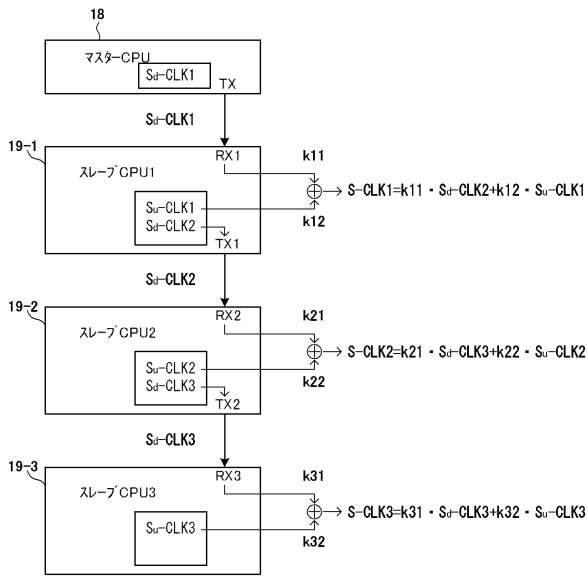


図11

【図12】

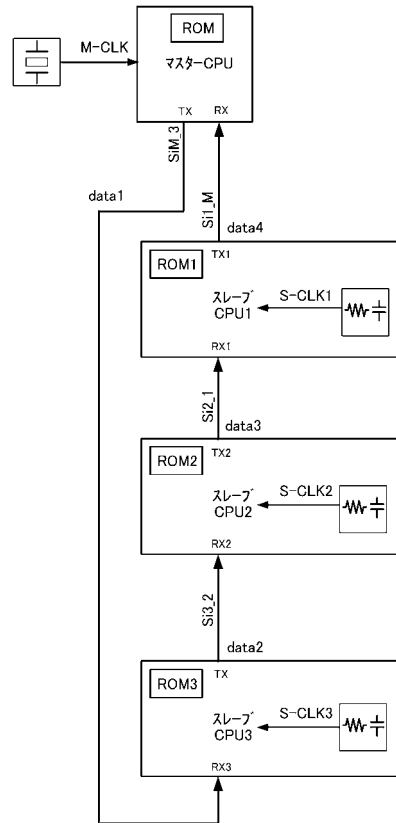
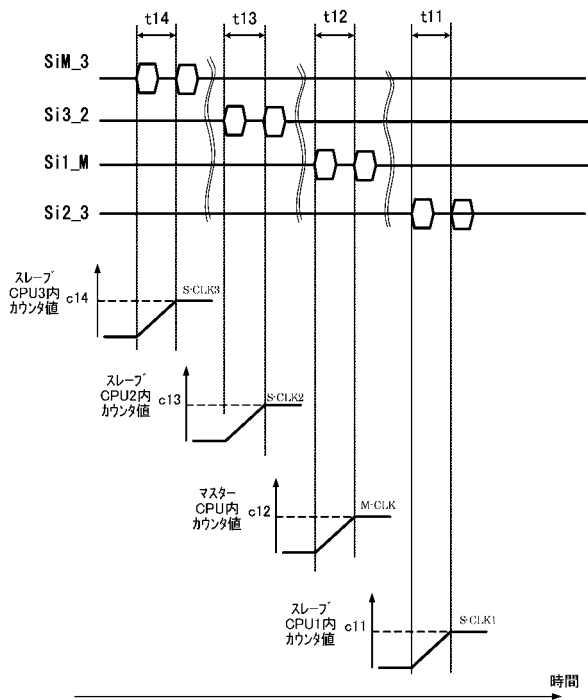


図12

【図13】



$S-CLK3 = c14/t14[Hz]$

$S-CLK2 = c13/t13[Hz]$

$S-CLK2 = c12/t12[Hz]$

$S-CLK1 = c11/t11[Hz]$

図13

【図14】

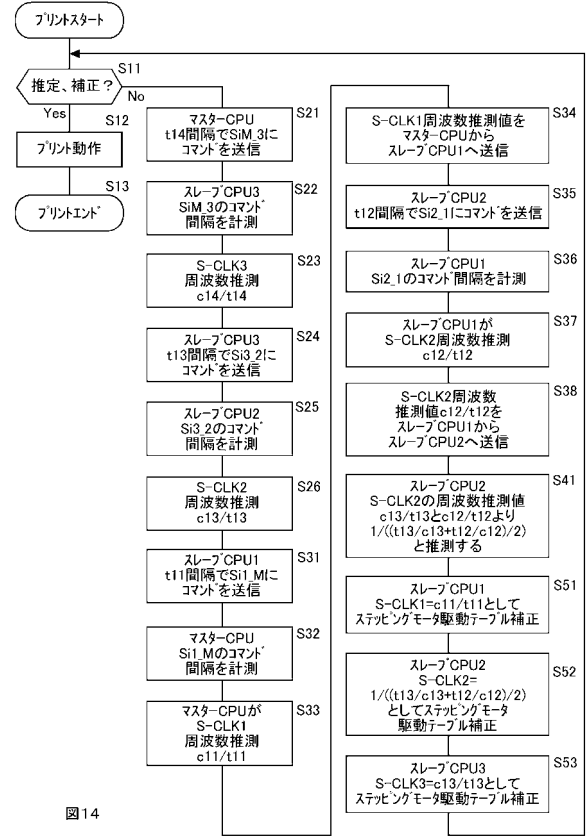
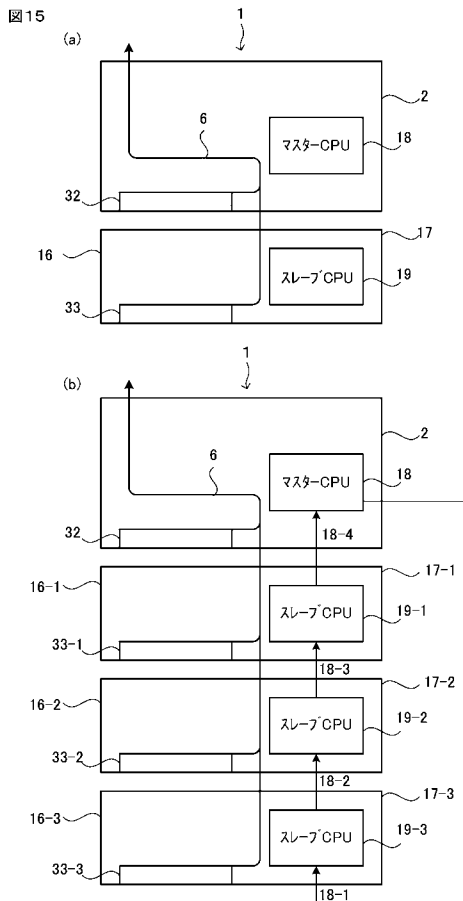


図14

【図15】



【図16】

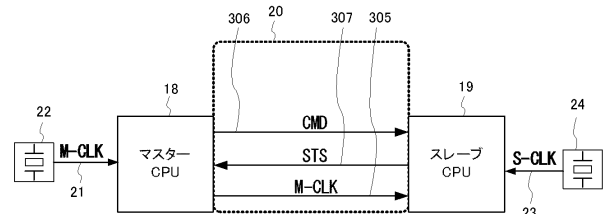


図16

【 図 17 】

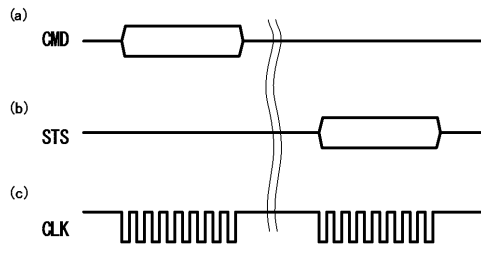


図17

フロントページの続き

- (56)参考文献 特開2010-139792(JP,A)
特開2006-215869(JP,A)
特開2009-271569(JP,A)
特開2002-287578(JP,A)
特開2009-175267(JP,A)
特開2003-080796(JP,A)
特開平09-039341(JP,A)

(58)調査した分野(Int.Cl., DB名)

G03G 21/14
B41J 29/38