

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5746771号
(P5746771)

(45) 発行日 平成27年7月8日(2015.7.8)

(24) 登録日 平成27年5月15日(2015.5.15)

(51) Int. Cl.		F I	
G06F 1/26	(2006.01)	G06F 1/00	334Q
H04M 1/73	(2006.01)	H04M 1/73	
G06F 15/78	(2006.01)	G06F 15/78	510P
G06F 1/32	(2006.01)	G06F 1/00	332B

請求項の数 17 (全 12 頁)

(21) 出願番号	特願2013-552707 (P2013-552707)	(73) 特許権者	504441048
(86) (22) 出願日	平成24年2月6日(2012.2.6)		シリコン イメージ, インコーポレイテッド
(65) 公表番号	特表2014-510964 (P2014-510964A)		ド
(43) 公表日	平成26年5月1日(2014.5.1)		アメリカ合衆国 カリフォルニア州 94
(86) 国際出願番号	PCT/US2012/023940		085 サニーベイル イースト アーク
(87) 国際公開番号	W02012/109128		ス アベニュー 1140
(87) 国際公開日	平成24年8月16日(2012.8.16)	(74) 代理人	100110928
審査請求日	平成27年1月27日(2015.1.27)		弁理士 速水 進治
(31) 優先権主張番号	13/362, 930	(74) 代理人	100127236
(32) 優先日	平成24年1月31日(2012.1.31)		弁理士 天城 聡
(33) 優先権主張国	米国 (US)	(74) 代理人	100149696
(31) 優先権主張番号	61/440, 131		弁理士 田中 俊夫
(32) 優先日	平成23年2月7日(2011.2.7)		
(33) 優先権主張国	米国 (US)		
早期審査対象出願			最終頁に続く

(54) 【発明の名称】 低電力スタンバイモード制御回路用装置

(57) 【特許請求の範囲】

【請求項 1】

プロセッサと、

第2の装置とケーブル接続するためのインタフェースと、

前記インタフェースにおいて前記第2の装置とケーブル接続されたことを検出する検出要素と、

演算回路と、

を備えた装置であって、前記プロセッサが、スタンバイモードにおいて前記演算回路への1つ又はそれ以上の電源接続部をディスエーブルにするものであり、

前記装置が更に、

スタンバイ電力源を用いて作動するスタンバイモード制御回路を備え、

該スタンバイモード制御回路が、前記第2の装置からのステイミュラス信号を検出し、該ステイミュラス信号に回答して前記プロセッサに信号を送り、前記プロセッサが前記演算回路の1つ又はそれ以上の電源接続部をイネーブルにするようにし、

前記ステイミュラス信号は、前記検出要素が前記ケーブル接続を検出したことに関連して、前記演算回路と結合されている制御バス上で受信される、装置。

【請求項 2】

前記演算回路が、レシーパチップである、請求項1に記載の装置。

【請求項 3】

前記装置が、MHL(モバイル・ハイデフニション・リンク)互換デバイスである、請

求項 1 に記載の装置。

【請求項 4】

前記演算回路が、複数のトランジスタ素子を含み、前記 1 つ又はそれ以上の電源接続部がディスエーブルにされたときに前記トランジスタ素子がディスエーブルにされる、請求項 1 に記載の装置。

【請求項 5】

前記演算回路が、スタンバイモードにおいて電源ダウン状態にされる、請求項 1 に記載の装置。

【請求項 6】

前記制御バスと前記演算回路とを接続する第 1 のスイッチを備え、
前記第 1 のスイッチは、前記検出要素が前記ケーブル接続を検出したことに応じて有効となる、請求項 1 に記載の装置。

10

【請求項 7】

前記ステイミュラス信号は、前記制御バス上における電圧レベルの変化である、請求項 1 に記載の装置。

【請求項 8】

装置又はシステムをスタンバイモードに移行させる段階と、
演算回路への 1 つ又はそれ以上の電源接続部をプロセッサによってディスエーブルにする段階と、
スタンバイモード制御回路をスタンバイ電力源により作動させる段階と、
検出要素にて、第 2 の装置又は第 2 のシステムとケーブル接続されたことを検出する段階と、

20

前記スタンバイモード制御回路にて前記第 2 の装置又は第 2 のシステムからステイミュラス信号を受け取る段階と、

前記ステイミュラス信号に応答して、前記スタンバイモード制御回路から前記プロセッサへの信号を生成し、前記スタンバイモード制御回路からの信号に応答して、前記プロセッサが前記 1 つ又はそれ以上の電源接続部をイネーブルにする段階と、を含み、

前記ステイミュラス信号は、前記検出要素が前記ケーブル接続を検出したことに関連して、前記演算回路と結合されている制御バス上で受信される、方法。

【請求項 9】

前記 1 つ又はそれ以上の電源接続部をディスエーブルにすることにより、前記演算回路が電源オフモードになる、請求項 8 に記載の方法。

30

【請求項 10】

スタンバイモードの前記演算回路の複数のトランジスタをディスエーブルにすることにより、前記装置又はシステムの漏洩電流消費量を低減する段階を更に含む、請求項 8 に記載の方法。

【請求項 11】

前記演算回路がレシーパチップである、請求項 8 に記載の方法。

【請求項 12】

前記装置又はシステムが MHL (モバイル・ハイデフニション・リンク) 互換装置又はシステムである、請求項 8 に記載の方法。

40

【請求項 13】

一連の命令を表すデータを格納させた非一時的コンピュータ可読記憶媒体であって、前記命令が、プロセッサによって実行されたときに、

装置又はシステムをスタンバイモードに移行させる段階と、
演算回路への 1 つ又はそれ以上の電源接続部をプロセッサによってディスエーブルにする段階と、

スタンバイモード制御回路をスタンバイ電力源により作動させる段階と、

検出要素にて、第 2 の装置又は第 2 のシステムとケーブル接続されたことを検出する段階と、

50

前記スタンバイモード制御回路にて前記第2の装置又は第2のシステムからステイミュラス信号を受け取る段階と、

前記ステイミュラス信号に応答して、前記スタンバイモード制御回路から前記プロセッサへの信号を生成し、前記スタンバイモード制御回路からの信号に応答して、前記プロセッサが前記1つ又はそれ以上の電源接続部をイネーブルにする段階と、を含む動作を前記プロセッサに実施させ、

前記ステイミュラス信号は、前記検出要素が前記ケーブル接続を検出したことに関連して、前記演算回路と結合されている制御バス上で受信される、媒体。

【請求項14】

前記1つ又はそれ以上の電源接続部をディスエーブルにすることにより、前記演算回路が電源オフモードになる、請求項13に記載の媒体。

10

【請求項15】

前記プロセッサによって実行されたときに、スタンバイモードの前記演算回路の複数のトランジスタをディスエーブルにすることにより、前記装置又はシステムの漏洩電流消費量を低減する段階を含む動作を前記プロセッサに実施させる命令を更に含む、請求項13に記載の媒体。

【請求項16】

前記演算回路がレシーバチップである、請求項13に記載の媒体。

【請求項17】

前記装置又はシステムがMHL（モバイル・ハイデフニション・リンク）互換装置又はシステムである、請求項13に記載の媒体。

20

【発明の詳細な説明】

【技術分野】

【0001】

（関連出願）

本出願は、2011年2月7日に提出された米国仮出願61/440,131の関連出願であり、当該仮出願に対する優先権を主張し、かかる仮出願は引用により本明細書に組み込まれる。

（技術分野）

本発明の実施形態は全体的に、電子デバイスの分野に関し、より詳細には、低電力スタンバイモード制御回路用装置に関する。

30

【背景技術】

【0002】

テレビ及び他の民生用電子デバイスなどの電子デバイスの作動において、電力消費量の低減は、依然として最優先事項である。電力消費量を最小限にすることは、モバイル作動におけるバッテリー寿命の延長に役立ち、また、デバイスが電源出力から電力を受ける際の電力生産に関する経済的及び環境的コストの低減に役立つ。

【0003】

電力消費量を低減する一般的な手法のうちの1つは、デバイスが能動的作動状態にないときにデバイスをスタンバイモード又は他の低電力状態に移行させることであり、ここでデバイスは、電源オフ状態と比べてデバイスをより迅速に能動作状態に移行させるのに役立つスタンバイモードにされる。しかしながら、デバイスは、スタンバイモードにおいても引き続き電力を消費している。テレビセットに関する新しい規格では、電力消費量の大幅な低減が要求され、特にスタンバイモードでのテレビの電力消費量に取り組んでいる。

40

【0004】

他の課題の中でも特に、電子デバイスは、スタンバイモード時に一定量の漏洩電流を消費するトランジスタデバイスを含む。従って、チップは、スタンバイモードに設定された場合でもターンオフされたチップのトランジスタ素子を通じて漏洩電流を消費する。

【0005】

50

その結果、従来の電子デバイスは、スタンバイモードの間に有意な量の電力を消費し続ける可能性があり、このことは、デバイス密度が増大し、従って、より多くのトランジスタが漏洩電流を消費しデバイスのスタンバイ電力消費量を増大させるので、今後益々大きな問題となる。

【発明の概要】

【0006】

本発明の実施形態は、全体的に、低電力スタンバイモード制御回路に関する。本発明の第1の態様において、装置の1つの実施形態は、プロセッサ、第2の装置と接続するためのインタフェースと、プロセッサがスタンバイモードにおいて1つ又はそれ以上の電源接続部をディスエーブルにする演算回路と、スタンバイモード制御回路と、を含む。スタンバイモード制御回路は、スタンバイ電力源を用いて作動するものであり、該スタンバイモード制御回路は、第2の装置からのスティミュラス信号を検出し、該スティミュラス信号に応答してプロセッサに信号を送り、プロセッサが演算回路の1つ又はそれ以上の電源接続部をイネーブルにするようにする。

10

【0007】

本発明の第2の態様において、方法は、装置又はシステムをスタンバイモードに移行させる段階と、演算回路への1つ又はそれ以上の電源接続部をプロセッサによってディスエーブルにする段階と、スタンバイモード制御回路をスタンバイ電力源により作動させる段階と、を含む。本方法は更に、スタンバイモード制御回路にて第2の装置又はシステムからウェークアップ信号を受け取る段階と、ウェークアップ信号に応答して、スタンバイモード制御回路からプロセッサへの信号を生成し、スタンバイモード制御回路からの信号に応答して、プロセッサが前記1つ又はそれ以上の電源接続部をイネーブルにする段階と、を含む。

20

【0008】

同じ参照符号が同じ要素を示す添付図面において、限定ではなく例証として本発明の実施形態が示される。

【図面の簡単な説明】

【0009】

【図1】低電力スタンバイモード制御装置を含むシステムの1つの実施形態を示す図である。

30

【図2】低電力スタンバイモード制御装置を提供する装置又はシステムの1つの実施形態を示す図である。

【図3】装置又はシステムのスタンバイ制御ブロックの1つの実施形態を示す図である。

【図4】本発明の実施形態を実施することができるデバイス又はコンピュータシステムを示す図である。

【発明を実施するための形態】

【0010】

本発明の実施形態は、全体的に、低電力スタンバイモード制御回路用装置に関する。

【0011】

幾つかの実施形態において、低電力スタンバイモード制御回路を利用して、通常作動の起動を可能にする低電力供給電圧を維持しながら通常電力ピン電圧をディスエーブルにすることによりデバイスの漏洩電流消費量を低減する装置、システム、又は方法が提供される。

40

【0012】

幾つかの実施形態において、装置又はシステムは、追加のピンを導入し、該追加ピンを介して電力の追加を可能にすると同時に、他のピンからの電力を低下させることにより、スタンバイモード状態でのチップの漏洩電流消費量を最小限にするものである。

【0013】

幾つかの実施形態において、装置又はシステムは、モバイルレシーバチップ又は他の演算回路を電源ダウン状態並びにシンク（受信側）スタンバイモードに維持し、プロセッサ

50

がモバイルシンクにおけるモバイルレシーバチップの電源をオンにしてモバイルレシーバチップを能動的電力状態にすることを可能にするものであり、この電源オンは、ウェークアップ（起動）コールに応答して実施される。幾つかの実施形態において、モバイルレシーバチップは、MHL（モバイル・ハイデフニション・リンク）互換のレシーバチップである。

【0014】

幾つかの実施形態において、チップがスタンバイモードにあるときにチップの漏洩電流消費量を最小限にするため、チップの他の電源ピンを電源ダウンにできるように追加の電源ピン（低電力供給電源ピン（LP5BV）と呼ぶことができる）を導入する。一例として、MHL互換シンクデバイスでのディープスタンバイモード状態の低電力作動が提供される。

10

【0015】

コンピュータチップは、チップがスタンバイモードに設定されている場合でもターンオフされたトランジスタを通じて漏洩電流を消費している。幾つかの実施形態において、電力消費量を低減し、最大スタンバイパッシブモードの電力消費量に関する米カリフォルニア州エネルギー委員会（California Energy Commission）の法規のような特定要件を満たすために、チップがスタンバイモードにある間に消費される漏洩電流が低減される。1つの実施形態において、低電力消費要件（テレビセットの消費量要件など）は、MHLシンクがスタンバイモードにあるときのMHLシンクに対して取り組まれている。

20

【0016】

幾つかの実施形態において、チップのスタンバイモードでの電流消費量を低減するために、低電力スタンバイ回路を可能にする電力ピンとして単一の電力ピン（LP5BVと呼ばれる）が割り当てられる。幾つかの実施形態において、スタンバイモードでは、LP5BVがチップに電力を供給し、他の電力ピンはディスエーブルにされて電力を供給しない。幾つかの実施形態において、制御バス（CBUS）が、チップをスタンバイモードからウェークアップさせるためのスティミュラスとしての機能を果たす、lowからhighに移行すると、スタンバイ回路がCBUSレベルの変化を検出し、チップがウェークアップ信号を検出したことをプロセッサ又は制御要素（MICOMと呼ばれる）に通知し、MICOMは、通常作動のための電力をチップに供給する。幾つかの実施形態において、装置又はシステムは、電界効果トランジスタ（FET）、抵抗、ダイオード、及びマイクロプロセッサを用いて実施することができる。

30

【0017】

図1は、低電力スタンバイモード制御を含むシステムの1つの実施形態の図である。幾つかの実施形態において、MHLシンク100のようなシンクデバイスは、MHLケーブル115として示されるケーブルを介して、MHLトランスミッタ110を含むソースデバイス（スマートフォンなど）と結合される。この図において、MHLシンク100は、ソースデバイスの接続を検出するケーブル検出要素120を含む。この接続は、RPWR（電圧バス、又はV-バス）及び制御バス（CBUS）を含み、ここでRPWRは、この実施例では5Vの500mA安定化電圧源を提供する電圧レギュレータ105と結合される。

40

【0018】

幾つかの実施形態において、安定化電圧はメインマイクロプロセッサ125に提供され、他方、メインマイクロプロセッサに結合されたスタンバイモードマイクロプロセッサ130は、スタンバイ電圧を受け取り、これによりスタンバイマイクロプロセッサはスタンバイモード制御回路の一部とすることができる。MHLシンク100は、RPWRと結合され、更にFET2を介してCBUSへの接続部と結合されたMHLレシーバ135を含み、ここでFET5を介した信号は、FET2をオンに切り換え（CBUSをMHLレシーバ135に提供する）、或いは、FET1をオンに切り換えて抵抗Rを通る接地へのプルダウン経路を形成する。CBUSは、FET4を切り換える信号を提供し、スタンバイ

50

電圧に対する接地経路を提供する。

【0019】

幾つかの実施形態において、RPWR、SBVCC5（5ボルト）、及びMICOMVDD33（3.3ボルト）などの低電力スタンバイピン以外の電力ピンは、スタンバイモードにおいて電力を受け取らない。装置がスタンバイモード状態にあるときには、レギュレータ電力供給装置が電力を消費しないよう電源接続部はディスエーブルにされるが、低電力供給電力ピンはアクティブにされ、チップの外部からスティミュラスを受け取ったときに通常作動を起動できるようにする。従って、スタンバイモードでは、チップの低電力供給電力ピンだけが電力を消費しており、結果として生じる電流消費量は、MICOMVDD33の静的漏洩電流よりも遙かに少なくすることができる。

10

【0020】

図1に示すように、動作は以下のことを含む。

【0021】

(1) MHLシンク100のスタンバイモードにおいて、MHLシンク内のMHLレシーバチップ135は、電源ダウン条件（例えば、電力が供給されない状態）にされ、この間電力は消費されない。

【0022】

(2) MHLケーブル115がMHLシンク100に接続され、スマートフォン又は他のデバイス内に含まれるMHLトランスミッタ110が、MHLシンクを能動的電力モードにすることが必要となると、トランスミッタは、スタンバイ回路又はマイクロプロセッサ130とMHLレシーバ135の両方にMHLケーブルを介してMHL CBUS上に「ウェークアップ」パルスを送信する。しかしながら、実施形態は、例示のウェークアップパルスに限定されず、受信されるあらゆるスティミュラス信号を含むことができる。

20

【0023】

(3) MHLレシーバチップ135が電源ダウンモードにあるので、スタンバイマイクロプロセッサ130は、MHL CBUS上のウェークアップパルスを受け取り検出する。

【0024】

(4) ウェークアップパルスが有効であることをスタンバイマイクロプロセッサが判定した場合、スタンバイマイクロプロセッサは、MHLシンクのメインマイクロプロセッサ125をイネーブルにするよう動作する。

30

【0025】

(5) MHLシンク100のメインマイクロプロセッサ125は、MHLシンク内のMHLレシーバチップ135に対する電源をオンにする。

【0026】

(6) 上記プロセス(5)は、MHLシンク100を能動的電力状態にし、次いで、スマートフォン又は他のコンピュータデバイスに含まれるMHLトランスミッタ110とMHLシンク100との間でMHL信号により通常のMHL接続が確立される。

【0027】

図2及び3は、低電力スタンバイモードの動作を示している。図2は、低電力スタンバイモード制御を提供する装置又はシステムの1つの実施形態の図である。この図では、装置又はシステムは、n個のCBUS__HPDドライバとして示された、電圧Vccを受ける複数のドライバ要素205を含み、各ドライバは、電圧LPCBVを受けるスタンバイ制御装置210と結合されている。幾つかの実施形態において、各スタンバイ制御要素210は、LPSB__POC215（LPCBVにより電源供給される）と結合され、各スタンバイ制御装置は、スティミュラス信号CBUS__HPD（CBUS__HPD0～CBUS__HPDnとして図示）用のパッドへの接続部を含み、また低電力制御装置（LPCRTL）ラインに接続されている。

40

【0028】

図3は、装置又はシステムのスタンバイ制御ブロックの1つの実施形態を示している。

50

スタンバイ制御ブロック300は、2つのインバータ要素を介してLP_POC信号を受け取ってlp sb (低電力スタンバイ)信号を生成するサブブロック305を含む。この図では、スタンバイ制御ブロック300は、iCBUS_HP Dを受け取ってステイミュラス信号CBUS_HP Dを生成し、ここで回路分岐310は、抵抗と、ゲートにてLP SB Vを受け取る第1のトランジスタ(FET)と、ゲートにてlp sbを受け取る第2のFETとに結合される。スタンバイ制御ブロック300は、LPCNT RL (低電力制御装置)を提供する。

【0029】

幾つかの実施形態において、プロセスは以下を含む。

(1) チップがスタンバイモードに入り、すなわち、Vccが0Vに移行し、LP SB Vは3.3Vである。 10

(2) CBUS_HP Dパッド(図2及び3を参照)にてステイミュラス信号を受け取るまでスタンバイモードで待機し、以下の動作を行う。

(a) LP_POCがhighになり、次いでLP SB がhighになる。

(b) CBUS_HP Dはlowであり、LPCNT RLをhighにし、INTをlowにする(回路315)。

(3) CBUS_HP Dがlowからhighに移行すると、

(a) LPCNT RLがlowになり、INTがlowからhighになる。

(b) システム基板上のMICOMがこの信号を検出し、チップで通常電力を生成するコマンドを提供する。 20

(c) RPWR、SBVCC5、Vccが通常動作値に移行し、LP_POCがlowになる。

(4) 図2に示すように、LPCNT RLは全てのポートにおいてワイヤードOR回路であるので、ポートの1つがスタンバイモードからのウェークアップステイミュラス信号を検出した場合、チップは、ウェークアップ手順を開始する。

【0030】

本明細書で使用される「ネットワーク」又は「通信ネットワーク」は、デバイス間でデジタルメディアコンテンツを配信する相互接続ネットワークを意味する。ネットワークは、家庭内ネットワークのような個人用エンターテイメントネットワーク、ビジネスシーンでのネットワーク、又はデバイス及び/又は構成要素の他の何れかのネットワークを含むことができる。ネットワークにおいて、特定のネットワークデバイスは、デジタルテレビチューナ、ケーブルセットトップボックス、ビデオ記憶サーバ、及び他のソースデバイスのような、メディアコンテンツのソースとすることができる。デジタルテレビ、ホームシアターシステム、オーディオシステム、ゲームシステム、又はブラウザ内でインターネットを介して提示されるもの、及び他のデバイスなど、他のデバイスがメディアコンテンツを表示し、又は使用することができる。更に、ビデオ及びオーディオ記憶サーバのような特定のデバイスは、メディアコンテンツを記憶又は転送することを目的とすることができる。特定のデバイスは、複数のメディア機能を実施することができる。幾つかの実施形態において、ネットワークデバイスは、単一のローカルエリアネットワーク内に同一場所に配置することができる。他の実施形態では、ネットワークデバイスは、複数のローカルエリアネットワーク間をトンネリングするような、複数のネットワークセグメントにわたることができる。ネットワークは、複数のデータエンコーディング及び暗号化プロセスを含むことができる。 30

【0031】

図4は、本発明の実施形態を実施することができるデバイス又はコンピュータシステム400を示す。幾つかの実施形態において、デバイス又はコンピュータシステム400は、図1~3に示すような低電力スタンバイモード制御回路を含み、該スタンバイ制御回路は、スタンバイモードでの電力消費量を低減するために設けられる。デバイス又はコンピュータシステム400は、情報を伝達するためのシステムバス420と、バス420に結合され、情報を処理するためのプロセッサ410とを含む。1つの実施形態によれば、プ 40 50

ロセッサ 410 は、多数のマイクロプロセッサのうちの 1 つを用いて実施される。それでも尚、他のプロセッサを用いてもよい点は当業者には理解されるであろう。

【0032】

コンピュータシステム 400 は更に、情報及びプロセッサ 410 によって実行されることになる命令を記憶するため、バス 420 に結合されたランダムアクセスメモリ (RAM) 又は他の動的記憶デバイス 425 (本明細書ではメインメモリと呼ばれる) を含む。メインメモリ 425 はまた、プロセッサ 410 による命令の実行中に一時変数又は他の中間情報を記憶するのに用いることができる。コンピュータシステム 400 はまた、プロセッサ 410 が使用する静的情報及び命令を記憶するためバス 420 に結合された、リードオンリーメモリ (ROM) 及び / 又は他の静的記憶デバイス 426 を含むことができる。

10

【0033】

磁気ディスク又は光ディスクのようなデータ記憶装置 427 及びその対応するデバイスはまた、情報及び命令を記憶するためコンピュータシステム 400 に結合することができる。コンピュータシステム 400 はまた、I/O インタフェース 430 を介して第 2 の入力 / 出力 (I/O) バス 450 に結合することができる。ディスプレイデバイス 424、入力デバイス (例えば、英数字入力デバイス 423 及び / 又はカーソル制御デバイス 422) を含む、複数の I/O デバイスは、I/O バス 450 に結合することができる。通信デバイス 421 は、外部データネットワークを介して他のコンピュータ (サーバ又はクライアント) にアクセスすることを目的としている。通信デバイス 421 は、Ethernet (登録商標)、トークンリング、又は他のタイプのネットワークに結合するのに使用するもののような、モデム、ネットワークインタフェースカード、又は他の周知のインタフェースデバイスを含むことができる。コンピュータシステム 400 は、限定ではないが、ネットワークコンピュータデバイス、携帯電話、パーソナルデータアシスタント (PDA)、その他を含む。

20

【0034】

コンピュータシステム 400 は、クライアント / サーバネットワークシステムにおいて相互接続することができる。ネットワークは、ローカルエリアネットワーク (LAN)、広域エリアネットワーク (WAN)、都市規模ネットワーク (MAN)、イントラネット、インターネット、その他を含むことができる。幾つかのネットワークデバイスは、ネットワーク内でネットワーク機構を形成するポートマルチプライヤと相互接続されるようにカスケード接続することができる。ネットワークを介して接続されるあらゆる数のデバイスが存在することができることが企図される。デバイスは、本明細書で記載されるプロトコルを含む幾つかの標準的及び非標準のプロトコルを介してネットワークシステム内の他のデバイスにストリーミングメディアデータのようなデータストリームを転送することができる。

30

【0035】

上記の記載において、多数の特定の詳細事項は、説明の目的で本発明の理解を完全にするために記載されている。しかしながら、これらの特定の詳細事項の一部が無くとも、本発明を実施できることは、当業者には理解されるであろう。場合によっては、周知の構造及びデバイスは、ブロック図の形態で図示されている。例示の構成要素の間に中間の構造が存在してもよい。本明細書で記載し例示した構成要素は、例示又は記載されていない追加の入力又は出力を有することができる。

40

【0036】

本発明の種々の実施形態は様々なプロセスを含むことができる。これらのプロセスは、ハードウェア構成要素によって実行することができ、又は命令によってプログラムされた汎用又は専用プロセッサ又は論理回路に処理を実行させるために使用することができるコンピュータプログラム又は機械実行可能命令に具現化することができる。代替的に、本プロセスは、ハードウェア及びソフトウェアの組み合わせによって実行することができる。

【0037】

ポートマルチプライヤ拡張機構の実施形態内に示され又はこれに関連付けられるような

50

、本明細書を通して説明する1つ又はそれ以上のモジュール、構成要素、又は要素は、ハードウェア、ソフトウェア、及び/又はこれらの組み合わせを含むことができる。モジュールがソフトウェアを含む場合、ソフトウェアデータ、命令、及び/又は構成は、機械/電子デバイス/ハードウェアにより製造物品を通じて提供することができる。製造物品は、命令、データ、その他を提供するためのコンテンツを有する非一時的なコンピュータ可読記憶媒体を含むことができる。コンテンツは、電子デバイス、例えば、本明細書で記載され、説明される様々な作動又は実行を行うファイラ、ディスク、又はディスクコントローラをもたらしすることができる。

【0038】

本発明の様々な実施形態の一部分は、本発明の実施形態によるプロセスを実行するためのコンピュータ(又は他の電子デバイス)をプログラムするのに使用できるコンピュータプログラム命令を格納した非一時的なコンピュータ可読媒体を含むことができるコンピュータプログラム製品として提供することができる。機械可読媒体は、以下に限定されるものではないが、フロッピー(登録商標)ディスク、光学ディスク、コンパクトディスクリードオンリーメモリ(CD-ROM)、及び磁気光学ディスク、リードオンリーメモリ(ROM)、ランダムアクセスメモリ(RAM)、消去可能プログラマブルリードオンリーメモリ(EPROM)、電氣的EPROM(EEPROM)、磁力又は光カード、フラッシュメモリ、又は電子命令を格納するのに好適な他の種類の媒体/機械可読媒体を含むことができる。更に、本発明はまた、コンピュータプログラム製品としてダウンロードすることができ、リモートコンピュータから要求側コンピュータにプログラムを転送することができる。

【0039】

本方法の多くはその最も基本的な形式で説明したが、本発明の基本的範囲から逸脱することなく本方法の何れかにプロセスを追加することができ、又は本方法の何れかから削除することができ、記載したメッセージの何れかに情報を追加することができ、又は記載したメッセージの何れかから取り除くことができる。更に別の多くの修正及び適応を実施できることは当業者には明らかであろう。特定の実施形態は本発明を限定ではなく例示するために提供されている。本発明の実施形態の範囲は、上記に提供した具体的な実施例によってではなく特許請求の範囲によってのみ判断されるものとする。

【0040】

要素「A」が、要素「B」に結合されるか、又はこれと結合されているとされる場合、要素Aは、要素Bに直接に結合されてもよく、或いは、例えば要素「C」を通じて間接的に結合されてもよい。構成要素、特徴、構造、プロセス、又は特性「A」が、構成要素、特徴、構造、プロセス、又は特性Bを「引き起こす」と本明細書又は特許請求の範囲に記載する場合、これは、「A」が「B」の少なくとも部分的な原因ではあるが、「B」を引き起こすのに役立つ少なくとも1つの他の構成要素、特徴、構造、プロセス、又は特性が存在する場合があることを意味する。構成要素、特徴、構造、プロセス、又は特性を含めることが「できる場合がある」、「できる場合があると考えられる」、又は「できると考えられる」ことを本明細書が示す場合、その特定の構成要素、特徴、構造、プロセス、又は特性を含めることは必須ではない。本明細書又は特許請求の範囲が「a」又は「an」の要素に言及する場合、これは、記載の要素が1つだけ存在することを意味するものではない。

【0041】

実施形態は、本発明の実施構成又は実施例である。本明細書における「実施形態」、「1つの実施形態」、「幾つかの実施形態」、又は「他の実施形態」への言及は、実施形態に関して説明された特定の特徵、構造、又は特性が、少なくとも幾つかの実施形態に含まれるが、必ずしも全ての実施形態に含まれる訳ではないことを意味する。「実施形態」、「1つの実施形態」、又は「幾つかの実施形態」の種々の出現は、必ずしも全て同じ実施形態を示すものではない。本発明の例示的な実施形態の前述の説明において、本開示を簡素化し、本発明の種々の態様のうちの1つ又はそれ以上の理解を助ける目的で、本発明の

10

20

30

40

50

種々の特徴は、本発明の単一の実施形態、図面、又は説明において互いにグループ化されることもあることを理解されたい。しかしながら、本開示の方法は、各請求項において明示的に記載されるより多くの特徴を請求項に記載された発明が要求する意図を反映するように解釈すべきではない。むしろ、特許請求の範囲が反映するように、本発明の態様は、上記で開示した単一の実施形態の全ての特徴に満たないものにある。従って、特許請求の範囲は、これによって本明細書に明示的に組み込まれ、各特許請求の範囲は、本発明の個別の実施形態として成り立っている。

【符号の説明】

【 0 0 4 2 】

- 1 0 5 : レギュレータ
- 1 0 0 : MHLシンク
- 1 1 0 : MHLトランスミッタ
- 1 1 5 : MHLケーブル
- 1 2 0 : MHLケーブル検出
- 1 2 5 : メインプロセッサ
- 1 3 0 : スタンバイプロセッサ
- 1 3 5 : MHL抵抗

【 図 1 】

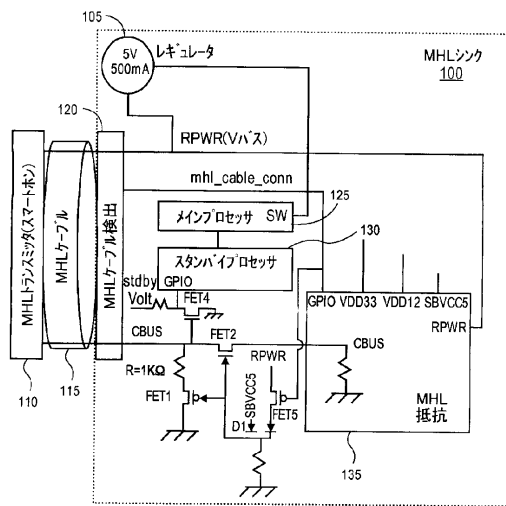


FIG. 1

【 図 2 】

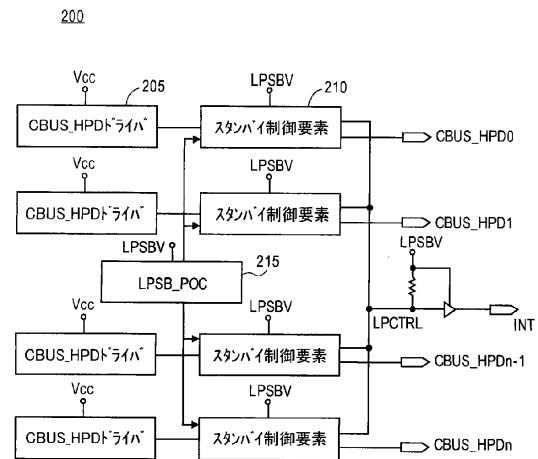


FIG. 2

【 図 3 】

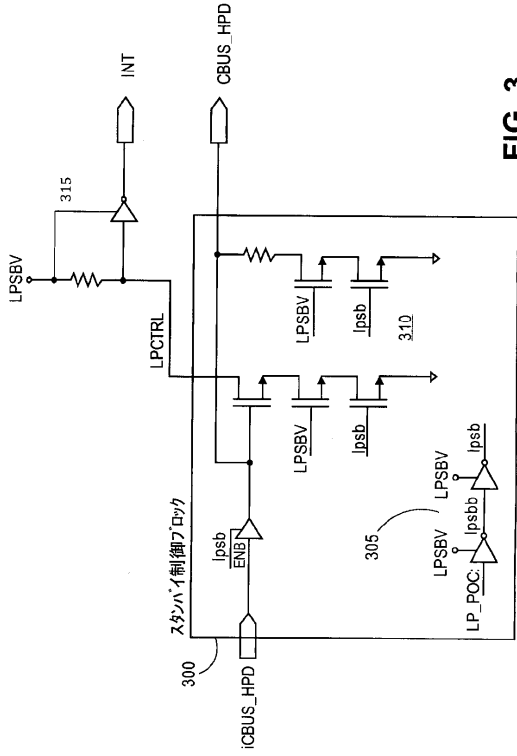


FIG. 3

【 図 4 】

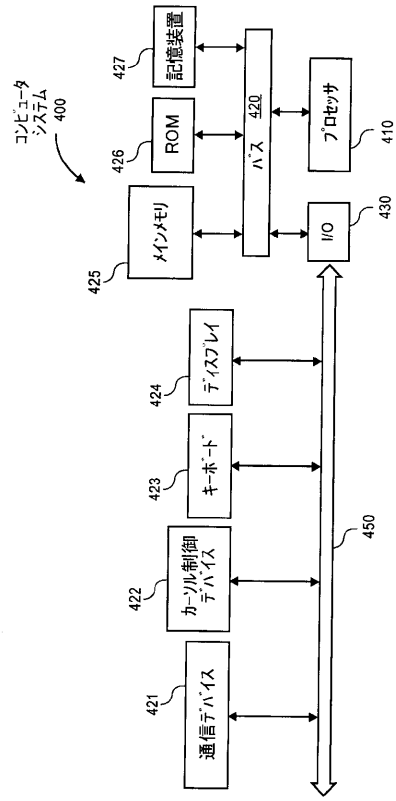


FIG. 4

フロントページの続き

- (72)発明者 キム ギュドン
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0
- (72)発明者 キム ユング
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0
- (72)発明者 キム ミン - キュ
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0
- (72)発明者 シム デユン
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0
- (72)発明者 シャルマ ラヴィ
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0
- (72)発明者 キム ミュンフワン
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0
- (72)発明者 リー ジェリョン
 アメリカ合衆国 カリフォルニア州 9 4 0 8 5 サニーヴェイル イースト アークス アベニ
 ユー 1 1 4 0

審査官 野村 和史

- (56)参考文献 特開2010 - 140291 (JP, A)
 特開2008 - 204267 (JP, A)
 特開2008 - 67024 (JP, A)
 特開2006 - 295825 (JP, A)
 特開2011 - 250409 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 6 F 1 / 1 8
 G 0 6 F 1 / 2 6
 G 0 6 F 1 / 3 2
 G 0 6 F 1 3 / 3 8
 G 0 6 F 1 5 / 7 8
 H 0 4 M 1 / 7 3
 H 0 4 N 7 / 1 7 3
 H 0 4 N 2 1 / 4 3 6
 H 0 4 N