

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/14 (2006.01)

G01T 1/24 (2006.01)



# [12] 发明专利说明书

专利号 ZL 03801755.5

[45] 授权公告日 2008 年 4 月 30 日

[11] 授权公告号 CN 100385673C

[22] 申请日 2003.3.10 [21] 申请号 03801755.5

[30] 优先权

[32] 2002.3.8 [33] JP [31] 064227/2002

[86] 国际申请 PCT/JP2003/002803 2003.3.10

[87] 国际公布 WO2003/077318 日 2003.9.18

[85] 进入国家阶段日期 2004.6.14

[73] 专利权人 滨松光子学株式会社

地址 日本国静冈县滨松市

[72] 发明人 柴山胜己

[56] 参考文献

JP4-35474A 1992.2.6

JP5-90554A 1993.4.9

JP5-268535A 1993.10.15

JP9-288184A 1997.11.4

JP2001-339057A 2001.12.7

JP7-333348A 1995.12.22

审查员 王丹

[74] 专利代理机构 上海市华诚律师事务所

代理人 徐申民

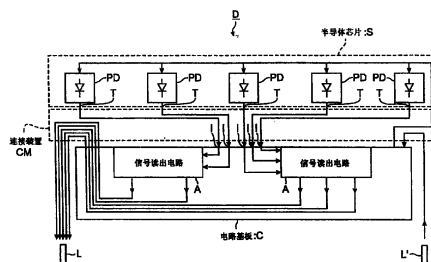
权利要求书 2 页 说明书 13 页 附图 11 页

[54] 发明名称

检测器

[57] 摘要

本发明提供的检测器中，半导体芯片(S)形成有多个光电二极管(PD)、且表面具有光检测元件的多个输出端子(T)。电路基板(C)包括输入半导体芯片(S)的输出端子所输出信号输入的多个输入端子(I)。连接装置(CM)将各输出端子(T)与各自的输入端子(I)连接，但输入端子(I)间的间隔设定为比输出端子(T)间的间隔窄。该检测器可将信号读出电路(A)形成于电路基板(C)的输入端子形成区域(R<sub>I</sub>)的外侧区域，因而可使电路基板(C)的尺寸比半导体芯片(S)小，所以，排列多个检测器(D)时，可使半导体芯片(S)彼此接近或接触来配置，从而可抑制检测器连接部分分辨率降低。



1. 一种检测器，包括：形成有多个光检测元件、且表面具有所述光检测元件的多个输出端子的半导体芯片；具有输入所述输出端子所输出信号的多个输入端子的电路基板；以及将各所述输出端子与各自所述输入端子连接的连接装置，其特征在于，

所述输入端子间的间隔设定为比所述输出端子间的间隔窄，

所述电路基板，在所述输入端子的形成区域的外侧区域具有读出所述输入端子所输出信号的信号读出电路。

2. 如权利要求1所述的检测器，其特征在于，

所述连接装置，进一步对所述电路基板输出至外部引线进行转接或对外部引线输入至所述电路基板进行转接。

3. 如权利要求1所述的检测器，其特征在于，

所述连接装置，构成所述半导体芯片的支持基板。

4. 如权利要求3所述的检测器，其特征在于，

所述支持基板，具有容纳所述电路基板的凹部。

5. 如权利要求3所述的检测器，其特征在于，

所述连接装置，在陶瓷基体内埋入金属布线，所述金属布线将所述输出端子和所述输入端子两者连接。

6. 如权利要求1所述的检测器，其特征在于，

具有形成于所述半导体芯片受光面一侧的荧光体。

7. 如权利要求1所述的检测器，其特征在于，

所述连接装置，由多层布线基板构成，所述半导体芯片的所述输出端子与所述多层布线基板的某一侧面通过凸块连接，而所述多层布线基板的另一侧面与所述电路基板的所述输入端子通过凸块连接。

8. 如权利要求1所述的检测器，其特征在于，

所述连接装置，是形成于所述半导体芯片某一侧面的薄膜多层布线，所述薄膜多层布线与所述电路基板的所述输入端子通过凸块连接。

9. 一种检测器，其特征在于，包括：形成有多个光检测元件的半导体芯片；输入所述半导体芯片所输出信号的电路基板；以及支持所述半导体芯片和所述电路基板的支持基板，

---

在从特定的一个侧面观察的情况下，与所述支持基板厚度方向相垂直方向的尺寸，小于或等于与所述半导体芯片厚度方向相垂直方向的尺寸。

10. 如权利要求 9 所述的检测器，其特征在于，

所述支持基板，容纳所述电路基板，并构成其封装结构。

11. 如权利要求 10 所述的检测器，其特征在于，

在从特定的一个侧面观察的情况下，与所述电路基板厚度方向相垂直方向的尺寸，小于与所述半导体芯片厚度方向相垂直方向的尺寸。

## 检测器

### 技术领域

本发明涉及一种用于 X 射线摄像装置等的检测器。

### 背景技术

下列日本专利文献记载了可用于现有 X 射线摄像装置的检测器。

#### ① 特开平 4-254377 号公报

该公报披露了光检测装置的安装结构。该安装结构中，使背面入射型光电二极管阵列通过凸块与信号处理部连接。由于将光信号的取出电极设置于受光基板背面一侧，因此可将表面一侧几乎全部作为受光面，使开通率比以往大大提高。此外，受光部可采用 PIN 型光电二极管，用 I 层高效率吸收入射光，利用 I 层的存在减小结电容，可通过加上高电压缩短载流子的耗尽层迁移时间，而且可使机械强度提高。按每一像素取出的信号电荷便可输入到信号处理电路基板。

#### ② 特开平 9-288184 号公报

该公报披露的放射线检测装置，将光检测部、布线基板、驱动集成电路及信号处理集成电路形成为迭层结构，以保护集成电路免受放射线的影响。

#### ③ 特开平 7-333348 号公报

该公报披露了一种 X 射线 CT (Computed Tomography 计算机断层摄影) 装置。该 X 射线 CT 装置是通过形成于 X 射线入射侧相反一侧的凸块来输出光电二极管阵列输出的，因而可在不至于使各放射线检测元件的检测灵敏度下降的情况下将上述放射线检测元件高密度排列在二维方向上，这样便可通过 1 次 X 射线照射获得大范围的 X 射线数据。

#### ④ 特开平 5-90554 号公报

该公报披露的检测器，为了用 Si-CCD 读出 HgCdTe-光电二极管阵列的输出，对它们进行凸块连接。对光电二极管阵列进行驱动的直流电源驱动电压可通过 Si-CCD 上的布线加上。具体来说，Si-CCD 一侧表面形成为 2 重布线结构，第 1 布线使每一光电二极管的输出通过凸块输出给 CCD 的各像素（读出区域），而第 2 布线则形成为将直流电源的电压

提供给光电二极管阵列用的布线。

### 发明内容

但无论哪一种检测器，支持基板都比半导体芯片大，所以，无法没有间隙地相邻配置多个检测器。当然，通过减小支持基板将电路配置于一侧的话，可将检测器配置成2行2列的矩阵，但在例如3行3列情形时，便没有将中央检测器输出取出的空间。

本发明正是针对这样的课题，其目的在于提供一种在多个检测器并排时可使各半导体芯片彼此非常接近或者接触的检测器。

为了实现上述目的，本发明的检测器，包括：形成有多个光检测元件、且表面具有所述光检测元件的多个输出端子的半导体芯片；具有输入所述输出端子所输出信号的多个输入端子的电路基板；以及将各所述输出端子与各自所述输入端子连接的连接装置，其特征在于，所述输入端子间的间隔设定为比所述输出端子间的间隔窄，所述电路基板在所述输入端子的形成区域的外侧区域具有读出所述输入端子所输出信号的信号读出电路。

利用这种检测器，电路基板中输入端子间的间隔设定为比半导体芯片输出端子间的间隔窄，可在输入端子形成区域的外侧区域形成信号读出电路，因此、可将电路基板的尺寸做成比半导体芯片小，这样，多个检测器并排时便可使半导体芯片彼此接近或接触配置。由于位于半导体芯片最外周的像素与位于邻接的半导体芯片最外周的像素（光电二极管）间的间隙极小，因而可抑制无感区域，能够很方便地进行大面积摄像。

此外，连接装置进一步对所述电路基板输出至外部引线进行转接，或对外部引线输入至所述电路基板进行转接。此时，可使电路构成简洁。

此外，连接装置也可以作为半导体芯片的支持基板。也就是说，使连接装置支持半导体芯片的话，便可使检测器的机械强度提高。

此外，支持基板也可具有容纳电路基板的凹部，此时可用支持基板保护电路基板。

此外，连接装置也可将金属布线埋入陶瓷基体内，而金属布线则将半导体芯片的输出端子和电路基板的输入端子两者电连接。陶瓷绝缘性优异，因而金属布线间可通过陶瓷基体形成电气分离，在基体内部形成多层布线结构。

此外，本发明的检测器，也可具有形成于半导体芯片受光面一侧的荧光体。荧光体随X射线等放射线的入射而有荧光产生。该荧光可通过半导体芯片检测。

此外，连接装置也可以由多层布线基板构成，半导体芯片的输出端子与多层布线基板其中某一面通过凸块连接，而多层布线基板其中另一面则与电路基板的输入端子通过凸块连接。此时，可独立形成半导体芯片、多层布线基板、电路基板，可使制造效率提高，同时可通过采用相对较薄的多层布线基板使整体厚度做薄。

此外，连接装置也可以是形成于半导体芯片其中某一面的薄膜多层布线，薄膜多层布线设置于电路基板一侧的端子与电路基板的输入端子通过凸块连接。薄膜多层布线其厚度非常薄，因此可将整体厚度做得格外薄。

此外，本发明的检测器，其特征在于，包括：形成有多个光检测元件的半导体芯片；输入所述半导体芯片所输出信号的电路基板；以及支持所述半导体芯片和所述电路基板的支持基板，在从特定的一个侧面观察的情况下，与所述支持基板厚度方向相垂直方向的尺寸，小于或等于与所述半导体芯片厚度方向相垂直方向的尺寸。

也就是说，本检测器中，在从特定的一个侧面观察的情况下，与厚度方向垂直的方向的支持基板的尺寸小于或等于半导体芯片尺寸，因而可使多个半导体芯片彼此非常接近或者接触并排。另外，电路基板是形成有信号读出电路的基板。

此外，该支持基板构成容纳电路基板的部分封装时，可用封装保护电路基板。

此外，此时，在从特定的一个侧面观察的情况下，与电路基板厚度方向相垂直方向的尺寸，小于与半导体芯片厚度方向相垂直方向的尺寸。

也就是说，本发明的检测器，其特征在于，包括：形成有多个光检测元件的半导体芯片；以及将所述半导体芯片所输出信号全部输入的电路基板，在从特定的一个侧面观察的情况下，与所述电路基板厚度方向相垂直方向的尺寸，小于与所述半导体芯片厚度方向相垂直方向的尺寸。将半导体芯片所输出信号全部输入的电路基板由于较小，因而可以使多个半导体芯片彼此非常接近或者接触并排。

#### 附图说明

图 1 是示出实施方式检测器 D 侧面构成的框图；

图 2 是检测器侧向剖面的说明图；

图 3 是多个检测器构成的摄像装置的平面图；

图 4 是摄像装置的侧面图；

图 5 是作为图 1 所示检测器 D 的一例优选检测器 D 的纵向剖面图；

图 6 是 PN 结附近检测器 D 的剖面图；

图 7 是作为图 1 所示检测器 D 的另一例优选检测器 D 的纵向剖面图；

图 8 是作为图 1 所示检测器 D 的又一例优选检测器 D 的纵向剖面图；

图 9 图示的是具有薄型半导体芯片的检测器 D 的侧面构成；

图 10 图示的是所具有的半导体芯片在光入射侧有凹凸部的检测器 D 的侧面构成；

图 11 图示的是所具有的半导体芯片在电路板侧有凹凸部的检测器 D 的侧面构成；

图 12 图示的是所具有的半导体芯片在光入射侧及电路板侧均有凹凸部的检测器 D 的侧面构成；

图 13 是作为图 1 所示检测器 D 的另一例优选检测器 D 的纵向剖面图。

### 具体实施方式

以下说明实施方式涉及的检测器。另外，同一组成部分用同一标号，说明从略。

图 1 是示出实施方式检测器 D 的侧面构成的框图。图 2 是检测器侧向剖面的说明图。本检测器 D 具有半导体芯片 S、电路板 C、以及对它们进行连接的连接装置 CM。半导体芯片 S 按一维或二维形状形成有多个光检测元件（光电二极管）PD，并在其表面具有光检测元件 PD 的多个输出端子 T。该输出端子 T 与电路板 C 一侧直接对置，但结构随光检测元件的种类有所不同。

半导体芯片 S 为背面照射型光电二极管时，输出端子 T 原本处于半导体芯片 S 靠电路板 C 一侧，因而按原样与电路板 C 连接即可。半导体芯片 S 为表面照射型光电二极管时，输出端子 T 原本处于光入射面一侧、即半导体芯片 S 与电路板 C 相对一侧面，因而通过在半导体芯片 S 的内部形成通孔等，使输出端子 T 延伸至背面一侧，与电路板 C 连接。

电路板 C 具有输入半导体芯片 S 的输出端子 T 所输出信号的多个输入端子 I。

连接装置 CM 则将各输出端子 T 与各自的输入端子 I 电连接。

这里，输入端子 I 间的间隔设定为比输出端子 T 间的间隔窄。因此，电路板 C 可在输入端子 I 的形成区域  $R_1$  的外侧区域具有读出输入端子 I 所输出信号的信号读出电路 A。

该检测器中，电路板 C 中输入端子 I 的形成区域  $R_1$  设定为比半导体芯片 S 中输出端子 T 的形成区域小，可在输入端子形成区域  $R_1$  的外侧区域形成信号读出电路 A，因此可将电路板 C 的尺寸做得比半导体芯片 S 小，因而并排多个检测器 D 时，可使半导体芯

片 S 彼此接近或者接触配置，位于半导体芯片最外周的像素和位于邻接的半导体芯片最外周的光检测元件 PD 两者其间隙极小，故而可抑制无感区域，可方便实现大面积摄像。

连接装置 CM，进一步对电路板 C 向外部引线 L 输出电信号进行转接，或者对外部引线 L' 向电路板 C 输入电信号进行转接。此时，除了连接装置 CM 以外不必另外引入电气布线，因而可使电路构成简洁。

经外部引线 L' 加到电路板 C 的部分电压，经连接装置 CM 传送到半导体芯片 S 用于光检测元件 PD 的驱动，而另一部分则用于信号读出电路 A 的驱动。此外，各光检测元件 PD 的输出信号，可经输出端子 T、输入端子 I 由信号读出电路 A 处理，经引线 L 取出至外部。另外，本例的信号读出电路 A，是由开关、移位寄存器等扫描电路、电荷放大器、或积分电路等分立或混合构成的电路。还可根据需要具有相关双取样（CDS）电路、A/D 变换器。信号的读出可以串行，也可以并行。

此外，本例的检测器 D，可根据需要在半导体芯片 S 的表面包括荧光体，此时可用作 X 射线 CT 装置等 X 射线摄像装置用的检测器。X 射线 CT 装置，摄取 X 射线源所发出 X 射线的待检体透过像，将多个检测器 D 并排使用。

图 3 是从多个检测器所组成的光入射面观察时摄像装置的平面图，图 4 是摄像装置的侧面图。在表面一侧矩形半导体芯片 S 无间隙地邻接。本例中给出的是 4 行 5 列检测器组合所组成的摄像装置。这里，构成摄像装置的检测器 D 顺着轴方向排列，从图 4 所示的横截面图（侧面图）来看，构成与 X 射线源的距离相等。总之，检测器 D 按距 X 射线源等距离地配置。此外，也可以将检测器 D 配置为使摄像元件其摄像面平整。

图 5 是作为图 1 所示检测器 D 的一例优选检测器 D 的纵向剖面图。半导体芯片 S 构成表面入射型光检测元件（光电二极管）阵列，各光检测元件 PD 都具有 PN 结。

作为构成 PN 结其中一方阳极的 P 型半导体（P），位于半导体芯片表面一侧，通过在厚度方向上贯通半导体芯片的通孔内所埋设的金属布线 ML 与设置于背面的输出端子 T 连接。金属布线 ML 不限于金属，即便是掺杂质的低电阻半导体也可以。该 P 型半导体（P）的 P 型杂质浓度为高浓度。此外，位于附图右端的光检测元件 PD，经向纸面深处延伸的金属布线 ML 与别的光检测元件 PD 一起同样与背面侧输出端子连接，但未图示。

此外，虽未图示，也可以在半导体芯片 S 各检测元件 PD 间进行 N 型高浓度杂质扩散（分离层）用于分离像素。此外，虽未图示阴极，也可将表面的上述分离层、N 型高浓度杂质区域设置于适当位置作为阴极，与阳极同样通过通孔在电路板一侧设置电极。

或者，也可在半导体芯片 S 靠电路板一侧面适当位置形成经过 N 型高浓度杂质扩散的结构，从电路板一侧面取出阴极。不管怎样，阴极也可通过凸块与连接装置 CM 连接。

本例中，连接装置 CM 构成半导体芯片 S 的支持基板，检测器 D 的机械强度有所增加。该支持基板 CM 具有容纳电路板 C 的凹部 DP，可由充当封装的支持基板 CM 保护电路板 C。支持基板 CM 将金属布线 ML2 埋设于陶瓷基体 CR 内，金属布线 ML2 连接输出端子 T 和输入端子 I 两者。由于陶瓷绝缘性优异，因而金属布线 ML2 间可通过陶瓷基体 CR 形成电气隔离，在基体内部形成有多层布线结构。

半导体芯片 S 的输出端子 T 与支持基板 CM 其中某一面通过凸块 B1 连接，而支持基板 CM 其中另一面则与电路板 C 的输入端子 I 通过凸块 B2 连接。

此外，埋设于支持基板 CM 内部的金属布线 ML3，通过凸块 B3 与外部引线 L、L' 和电路板 C 连接。此外，外部引线 L、L' 也可以是金属引脚或金属球或将聚酰亚胺等有机薄膜用作基板的布线薄膜（挠性基板）、TAB 带等制成的物体。用布线薄膜时，布线薄膜与连接装置 CM 相反侧端子也可设置接头等。

本检测器 D 包括：形成有多个光检测元件 PD 的半导体芯片 S；输入半导体芯片 S 所输出信号的电路板 C；以及支持半导体芯片 S 和电路板 C 的支持基板 CM（或者为下文述及的 SB），在从特定的一个侧面观察的情况下，与支持基板厚度方向（Z 方向）相垂直方向（X、Y 方向）的尺寸，小于或等于与半导体芯片厚度方向（Z 方向）相垂直方向（X、Y 方向）的尺寸。支持基板不论在 X 方向还是 Y 方向上都较小。

本检测器中，支持基板 CM 的尺寸小于或等于半导体芯片 S 的尺寸，因而可使多个半导体芯片 S 彼此非常接近或者接触并排。此外，电路板 C 是形成有电路的基板。该支持基板 CM 构成容纳电路板 C 的部分封装，因而可由封装保护电路板 C，但此时、在从特定的一个侧面观察的情况下，与电路板 C 厚度方向（Z 方向）相垂直方向（X、Y 方向）的尺寸，小于与半导体芯片 S 厚度方向（Z 方向）相垂直方向（X、Y 方向）的尺寸。电路板 C 不论在 X 方向还是 Y 方向上都较小。

具体来说，本检测器包括：形成有多个光检测元件 PD 的半导体芯片 S；以及将半导体芯片 S 所输出信号全部输入的电路板 C，在从特定的一个侧面观察的情况下，与电路板 C 厚度方向相垂直方向的尺寸，小于与半导体芯片厚度方向相垂直方向的尺寸。将半导体芯片 S 所输出信号全部输入的电路板 C 较小，故而可使多个半导体芯片 S 彼此非常接近或者接触并排。

此外，上述通孔的侧壁和半导体芯片 S 的表面以及背面上形成有绝缘膜 IF，成为金属布线 ML 未与 P 型半导体 (P) 以外部位电气接触的构成。此外，绝缘膜 IF 可以是单层膜，也可以是多层膜。半导体芯片 S 的表面上通过粘接剂 AD 设有荧光体 SC。荧光体 SC 与半导体芯片 S 的受光面一侧光学结合。X 射线等放射线一旦入射到荧光体 SC 便有荧光产生。该荧光可通过半导体芯片 S 所设置的多个光检测元件 PD 检测。该荧光与 X 射线像同样，因此该摄像装置可摄取 X 射线像。本例中荧光体 SC 的材料是 CW0: CdWO<sub>4</sub> (钨酸镉) 或 Gd<sub>2</sub>O<sub>2</sub>S，也可以用其他材料。

Gd<sub>2</sub>O<sub>2</sub>S 中也可添加激活剂元素 (Eu)。可通过使结晶 (Gd<sub>2</sub>O<sub>2</sub>S) 中所添加的激活剂元素 (Eu) 的浓度调整至最佳值，来相对于 X 线按红、绿、蓝这种 3 原色发光，并可以使动态范围可变。这种荧光体，也可以作为半导体芯片，以将光检测元件作为组成像素的 CCD 图像传感器进行应对。作为添加材料可采用 Tb 等。另外，荧光体 SC 覆盖多个光电变换元件 PD，也可覆盖多个半导体芯片 S。

这里先对作为光电二极管的光检测元件 PD 的功能作若干说明。

图 6 是 PN 结附近检测器 D 的剖面图。X 射线一旦入射到荧光体 SC，荧光体 SC 便产生荧光，该荧光一旦入射到 PN 结时，半导体耗尽层内便有载流子产生，载流子一方面经金属布线 ML 取出至外部。金属布线 ML 则由与 P 型半导体 (P) 接触的表面电极部 ML (A) 以及通过通孔内的贯通电极部 ML (B) 所构成。

表面电极部 ML (A) 用 Al 制成，而贯通电极部 ML (B) 则用多晶 Si 制成。可在 Si 制成的半导体芯片 S 形成了通孔后，通过进行热氧化在半导体芯片 S 以及通孔的露出面上形成热氧化膜 (SiO<sub>2</sub>)。所形成的氧化膜可用适当的光刻技术加工，此外，还可根据需要形成基于 CVD (化学气相成长) 法、溅射法所形成的绝缘膜。

图 13 是作为图 1 所示检测器 D 的另一例优选检测器 D 的纵向剖面图。该检测器 D 与图 5 示出的检测器仅有一部分不同。具体来说，采取的是排除连接装置 CM 的凹部 DP 的构成。按照本实施方式，不必形成凹部，因而可以低成本制作连接装置 CM，同时可使连接装置 CM 安装电路板 C 的面其平整精度比设置凹部时提高，所以可减少电路板 C 的凸块 B2、B3 的连接不良。

此外，本实施例中给出的是将薄膜布线 (挠性布线基板) 用于外部引线 L、L' 的例子。薄膜布线，是在聚酰亚胺等有机薄膜上或内部形成电气布线，在连接装置 CM 侧端露出布线电极，用导电性材料 C' 与连接装置 CM 的金属布线 ML3 的端子连接。导电性

连接材料 C' 除了使用焊锡外,也可以是凸块所用的材料,或凸块与各向异性的导电性薄膜 ACF、各向异性的导电性树脂 ACP、非导电性树脂 NCP 相组合而成。作为外部引线 L、L' 的薄膜布线的其他端则可设置连接外部设备用的接头 CC。可通过将薄膜用于外部引线 L、L', 使与外部设备连接的位置关系灵活应对。外部引线 L、L' 除此以外也可以是带锡的金属引脚或金属球、TAB 带等。

图 7 是作为图 1 所示检测器 D 的另一例优选检测器 D 的纵向剖面图。该检测器 D 与图 5 示出的检测器仅有一部分不同。

具体来说,连接装置 CM 由多层布线基板构成,半导体芯片 S 的输出端子 T 与多层布线基板 CM 其中一面通过凸块 B1 连接,而多层布线基板 CM 其中另一面则与电路板 C 的输入端子 I 通过凸块 B2 连接。

此外,电路板 C 容纳在有凹部的支持基板 SB 内,支持基板 SB 构成封装,设置在其开口端面的凸块 B4 经多层布线基板 CM 及凸块 B3 与电路板 C 连接,电路板 C 的输出依次经过凸块 B3、多层布线基板 CM、凸块 B4 以及形成于由陶瓷基体构成的支持基板 SB 内部的金属布线 ML3,从外部引线 L 取出。此外,来自外部引线 L' 的输入,经过金属布线 ML3、凸块 B4、多层布线基板 CM 以及凸块 B3 传送至电路板 C。

其他构成均与图 5 中示出的相同。

本例结构场合其优点在于,由于可独立形成半导体芯片 S、多层布线基板 CM、电路板 C,故而可使制造效率提高,同时,与陶瓷基体比较,可通过采用较薄的多层布线基板 CM,将整体厚度做薄。

这里,电路板 C 与支持基板 SB 接触。此时,由于电路板 C 所产生的热直接传递到支持基板 SB,因此,只要在支持基板 SB 用散热材料(金、铜系合金(CuBe、CuW)的散热体),便可提高电路板 C 的冷却效率,可抑制电路的误动作、噪声。

此外,使电路板 C 与支持基板 SB 接触时,该元件制造时,可将电路板 C 装到支持基板 SB 后,通过凸块 B2、B3、B4 将连接装置 CM 装到电路板 C 上,进而通过凸块 B1 将半导体芯片 S 装到连接装置 CM 上。也就是说,用到凸块的装配工序有 2 道。

此外,还可使电路板 C 与支持基板 SB 隔离。此时,通过凸块 B2、B3 将连接装置 CM 其中一面装配到电路板 C 上,然后通过凸块 B1 将半导体芯片 S 装到连接装置 CM 的另一面。接着,通过凸块 B4 将连接装置 CM 其中一面装配到支持基板 SB。此时,电路板 C 处于悬浮状态,因而,不需要对支持基板 SB 的凹部进行电路板 C 高度的调整。

图 8 是作为图 1 所示检测器 D 的又一例优选检测器 D 的纵向剖面图。该检测器 D 与图 7 示出的检测器仅有一部分不同。具体来说, 连接装置 CM 是形成于半导体芯片 S 背面一侧的薄膜多层布线, 薄膜多层布线 CM 与电路板 C 的输入端子 I 经凸块 B2 连接。

其他构成均与图 7 的相同。

薄膜多层布线其厚度非常薄(为 2mm 或以下), 所以整体厚度可以做得格外薄。此外, 本例场合的半导体芯片 S 的输出端子 T, 位于薄膜多层布线 CM 和半导体芯片 S 两者的边界, 如上所述, 输入端子 I 间的间隔设定为比输出端子 T 间的间隔窄。

本例中也使电路板 C 与支持基板 SB 接触。此时、由于电路板 C 所产生的热直接传递到支持基板 SB, 因此, 只要在支持基板 SB 上使用散热材料(金、铜系合金(CuBe、CuW)的散热体), 便可提高电路板 C 的冷却效率, 可抑制电路的误动作、噪声。

此外, 使电路板 C 与支持基板 SB 接触时, 该元件制造时, 可将电路板 C 装到支持基板 SB 后, 通过凸块 B2、B3、B4 仅将连接装置 CM 装到电路板 C 上, 便可以使半导体芯片 S 与电路板 C 电气连接。也就是说, 用到凸块的装配工序是 1 道。

此外, 还可使电路板 C 与支持基板 SB 隔离。此时, 通过凸块 B2、B3 将连接装置 CM 其中一面装配到电路板 C, 然后通过凸块 B4 将连接装置 CM 其中一面装配到支持基板 SB。此时、电路板 C 处于悬浮状态, 因而不需要对支持基板 SB 的凹部进行电路板 C 高度的调整。

如上所述, 按照上述各检测器 D, 由于能在电路板 C 上的输入端子形成区域的外侧区域  $R_1$  形成信号处理电路 A, 因此、可将电路板 C 的尺寸做得比半导体芯片 S 小, 所以并排多个检测器 D 时, 可使半导体芯片彼此接近或者接触配置, 位于半导体芯片 S 最外周的像素和位于邻接的半导体芯片 S 最外周的像素两者其间隙极小, 可抑制无感区域, 可方便实现大面积摄像。

另外, 上述连接装置 CM, 除了将陶瓷作为母体的连接装置以外, 也可采用玻璃、聚酰亚胺、或环氧树脂等有机材料或其复合材料。此外, 最好使连接半导体芯片 S 的凸块 B1 与凸块 B2、B3、或 B4 的熔点不一样。作为凸块的材料, 可列举的有: 可用金属丝形成的 Au 或可电镀的 Ni、Ni 与 Au 的迭层, 或者含焊锡、导电性填料的树脂等。焊锡可通过调整所用的金属材料及组成来改变熔点。例如为 PbSn 系、SnAg 系、AuSn 系等有代表性的焊锡, 可通过变更各自的组成或添加 Cu、Ag、Bi、In 等来改变熔点, 选择适合安装的焊锡材料。这些焊锡可以共晶, 也可以不共晶。此外, 凸块 B1、B2、B3、B4 的熔点最

好依次由低至高，此时，按熔点由低至高的顺序组装，所以组装很方便。

用凸块进行安装，通常是基于热压接或超声波的倒装焊接法。

本实施例中，使凸块直接与半导体芯片 S 或连接装置、电路基板连接，但实装方式不限于此，也可以是采用凸块和各向异性的导电性薄膜 ACF、各向异性的导电性树脂 ACP、非导电性树脂 NCP 等方法。采用这些方法时，不需要在凸块连接后进行未充满树脂的充填作业（用于安装强度补强，但未图示）。

此外，上述光检测元件，不限于表面入射型元件，也可以使用在半导体基板靠连接装置一侧（背面一侧）具有 PN 结、经过薄片化加工处理的背面入射型元件（光电二极管阵列）。

图 9 图示的是具有薄型半导体芯片 S 的检测器 D 的侧面构成。

此半导体芯片 S 具有分别取出多个光检测元件输出的输出端子 T，这些输出端子 T 可通过上述任一连接装置 CM 与电路基板 C 的输入端子 I 相连接。

以下例子说明的检测器 D 中，除了半导体芯片 S 以外其构成均与上述实施方式构成相同，以下仅说明半导体芯片 S 的构成。另外，以下例子说明的检测器 D 中均可在半导体芯片 S 的光入射面上配置荧光体。

本例的半导体芯片 S，在 Si 制成的薄型 n 型半导体基板 1n 的光入射侧表面具有作为积累层的高浓度杂质层 1n'，而连接装置 CM 一侧具有多个 p 型半导体区域 1p（硼扩散）。n 型半导体基板 1n 与 p 型半导体区域 1p 两者构成 pn 结（光检测元件：光电二极管）。此 pn 结组成的光检测元件，随着从半导体芯片 S 背面一侧所入射光产生电子/阳空穴对（载流子）。可根据需要对光检测元件加上反向偏压。这样，便可使耗尽层扩大，检测灵敏度提高，光响应速度提高。

半导体基板 1n 的表面侧形成、设置有与 n 型分离区域 1n'' 电阻性接触的阴极用布线电极 1E1'，并与阴极 1E1 连接，此外，设置有与 p 型半导体区域 1p 电阻性接触的阳极用布线电极 1E2'，并与阳极 1E2 连接。这些阴极 1E1 和阳极 1E2 均形成有凸块电极 B，通过凸块电极 B 加上反向偏压。

各 pn 结起到像素的作用，在像素间构成分离像素用的 n 型分离区域 1n''，pn 结中产生的某一种载流子，每一 pn 结（像素）通过连接装置 CM 一侧电极输入到电路基板 C 的输入端子 I。半导体芯片 S 的电极 1E2 通过凸块电极 B 与连接装置 CM 连接。

另外，半导体基板 1n 的背面形成有兼作保护膜和防反射膜（AR）的绝缘膜 1I1，该

绝缘膜 1I1 由热氧化膜 ( $\text{SiO}_2$ ) 或  $\text{SiN}$ 、 $\text{SiON}$  的单层或迭层膜所构成。此外, 形成了用以保护使  $1n''$  及  $1p$  扩散的基板  $1n$  表面的绝缘膜 1I2'、以及仅在阴极 1E1 和阳极 1E2 形成部位开通的绝缘膜 1I2。绝缘膜也可以是  $\text{SiO}_2$  或  $\text{SiN}$ 、 $\text{SiO}_2$ 、聚酰亚胺的单层或迭层膜。

此外, 半导体基板  $1n$  的电阻率为  $50 \Omega \text{ cm} \sim 10 \text{ k} \Omega \text{ cm}$  量级。背面一侧高浓度杂质层  $1n'$  其深度为  $0.1 \sim$  数  $\mu \text{ m}$  量级, 可通过磷或砷的热扩散或离子注入形成, 具有至少  $1 \times 10^{17} \text{ cm}^{-3}$  或以上的载流子浓度。

半导体基板  $1n$  的表面一侧形成  $1p$ 、 $1n''$  后, 可通过研磨、腐蚀使背面一侧变薄, 通过累积处理获得例如数  $10 \mu \text{ m} \sim 250 \mu \text{ m}$  量级厚度的半导体芯片  $S$ 。较佳厚度为  $50 \mu \text{ m} \sim 100 \mu \text{ m}$  量级。该半导体芯片  $S$ , 由于半导体基板  $1n$  薄, 也就是说背面的入射面至  $pn$  结面的距离短, 因而光入射生成的载流子的迁移距离变短, 因此具有高灵敏度、高响应速度、且像素间交互干扰小的特征。

另外, 位于附图右端的像素 ( $p$  型半导体区域  $1p$ ), 通过向纸面深处延伸的阳极用布线 1E2'、与其他像素 ( $p$  型半导体区域  $1p$ ) 同样与阳极 1E2 (T) 连接, 但未图示。

图 10 图示的是所具有的半导体芯片  $S$  在光入射侧有凹凸部的检测器  $D$  的侧面构成。

此例说明的检测器  $D$  中, 除半导体芯片  $S$  外其构成均与上述实施方式构成相同, 因此下面仅说明半导体芯片  $S$  的构成。另外, 以下例子说明的检测器  $D$  中均可在半导体芯片  $S$  的光入射面上配置荧光体。

该半导体芯片  $S$  与图 9 中所示半导体芯片  $S$  不同处在于: ①半导体基板  $1n$  厚度的最大值为  $150 \mu \text{ m} \sim 600 \mu \text{ m}$  量级,  $pn$  结组成的光检测元件部分 (光电二极管) 的基板厚度薄; ②基板背面一侧的厚壁部设置  $n$  型高浓度杂质区域  $1N$ ; 以及③在各光电二极管的分离区域  $1n''$  上通过绝缘膜 1I2' 配置阳极 1E2 (即输出端子 T)。但该配置不一定限于在  $1n''$  上。

半导体基板  $1n$  的薄壁部  $TN$  其厚度为  $50 \mu \text{ m} \sim 300 \mu \text{ m}$  量级, 厚壁部  $TK$  其厚度为  $150 \mu \text{ m} \sim 600 \mu \text{ m}$  量级, 薄壁部  $TN$  可设定为比厚壁部  $TK$  薄。多个薄壁部  $TN$  与多个厚壁部  $TK$  一起构成凹凸部, 厚壁部  $TK$  可设定成格子状。

此外, 高浓度杂质区域  $1N$  的杂质浓度为  $1 \times 10^{15} \sim 1 \times 10^{20} \text{ cm}^{-3}$  量级, 深度为  $2 \sim 200 \mu \text{ m}$  量级。此外, 起到累积层作用的高浓度杂质层  $1n'$  形成于整个基板背面, 其深度为  $0.1 \mu \text{ m} \sim$  数  $\mu \text{ m}$ 。基板背面上形成有绝缘膜 1I1, 而基板表面上形成有绝缘层 1I2'。绝缘膜 1I2' 上形成有阴极用布线电极 1E1' 和阳极用布线电极 1E2'。各个布线电极 1E1' 和 1E2' 可通过绝缘膜 1I2' 所形成的连接孔与  $1n''$  和  $1p$  电连接。

各光电二极管的分离区域  $1n''$  上通过绝缘膜  $1I2'$  配置有阳极  $1E2$  (即输出端子 T)。阳极  $1E2$  和分离区域  $1n''$  与厚壁部 TK 相对应设定。阳极  $1E2$  通过凸块电极 B 对连接装置 CM 紧压, 但阳极  $1E2$  位于厚壁部 TK 上, 所以可以抑制紧压时基板破坏的情形。布线电极  $1E1'$  和  $1E2'$  上均形成有绝缘膜  $1I2$ , 可通过设置于绝缘膜  $1I2$  的连接孔分别与阴极  $1E1$  和阳极  $1E2$  电连接。

该半导体芯片 S, 由于薄壁部 TN 处半导体基板  $1n$  薄, 也就是说, 背面的入射面至 pn 结面的距离短, 使光入射生成的载流子的迁移距离变短, 因此具有高灵敏度、高响应速度、且像素间交互干扰小的特征。此外, 由于在厚壁部 TK 形成高浓度的半导体区域  $1N$ , 因此可进一步抑制像素间的交互干扰。另外, 可通过在基板背面上形成格子状掩模, 对基板进行腐蚀, 形成薄壁部 TN。

图 11 图示的是所具有的半导体芯片 S 在电路板一侧有凹凸部的检测器 D 的侧面构成。

此例说明的检测器 D 中, 除半导体芯片 S 外其构成均与上述实施方式构成相同, 因此下面仅说明半导体芯片 S 的构成。另外, 以下例子说明的检测器 D 中均可在半导体芯片 S 的光入射面配置荧光体。

该半导体芯片 S 与图 10 中所示半导体芯片 S 不同处在于, 基板其光入射面平整, 在连接装置 CM 一侧表面形成有凹凸。也就是说, p 型半导体区域  $1p$  位于薄壁部 TN 的底面, 分离区域  $1n''$  则形成于厚壁部 TK。

另外, 本例的薄壁部 TN, 可通过在基板表面 (连接装置 CM 一侧) 上形成格子状掩模, 对基板进行腐蚀来形成。该半导体芯片 S 均在薄壁部形成光电二极管, 使光入射生成的载流子的迁移距离变短, 因此具有高灵敏度、高响应速度、且像素间交互干扰小的特征。

图 12 图示的是所具有的半导体芯片 S 在光入射侧及电路板侧均有凹凸部的检测器 D 的侧面构成。

此例说明的检测器 D 中, 除半导体芯片 S 外其构成均与上述实施方式构成相同, 因此下面仅说明半导体芯片 S 的构成。另外, 以下例子说明的检测器 D 中均可在半导体芯片 S 的光入射面上配置荧光体。

该半导体芯片 S 与图 11 中所示半导体芯片 S 不同处如图 10 所示, 基板光入射面也有凹凸, 在厚壁部 TK 形成有抑制交互干扰用的高浓度杂质区域  $1N$ 。本例的薄壁部 TN, 可

通过在基板的两面上形成格子状掩模，对基板进行腐蚀来形成。

在基板厚度方向的延长线上排列掩模的开口中心。通过腐蚀形成的凹部其前部小。因此，从基板两面进行腐蚀其优点在于，凹部的底部面积比仅从单一面腐蚀时大。另外，这种半导体芯片 S 均在薄壁部形成光电二极管，使光入射生成的载流子的迁移距离变短，因此具有高灵敏度、高响应速度、且像素间交互干扰小的特征。

#### 产业实用性

本发明的检测器可用于 X 射线摄像装置等。

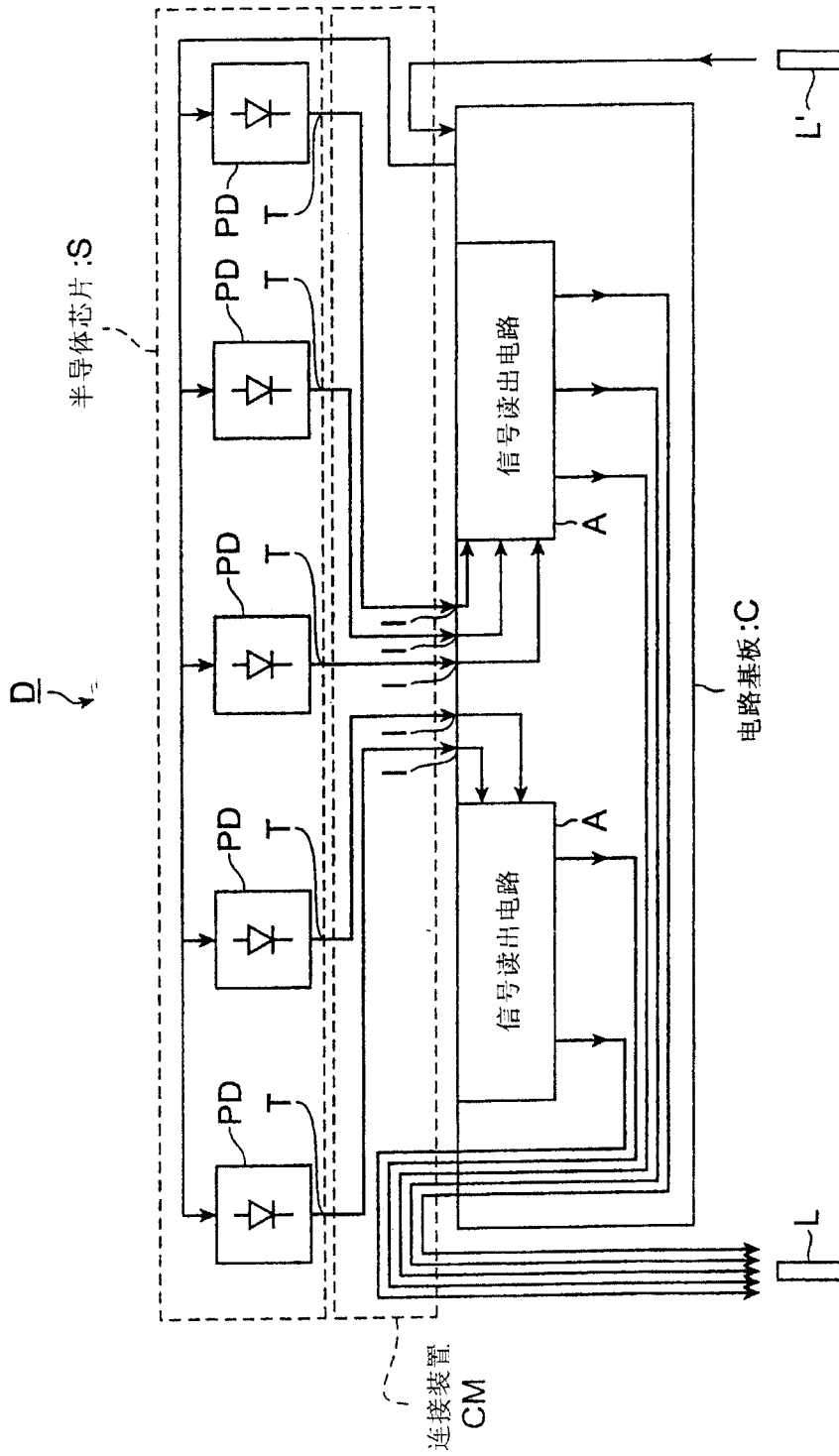


图 1

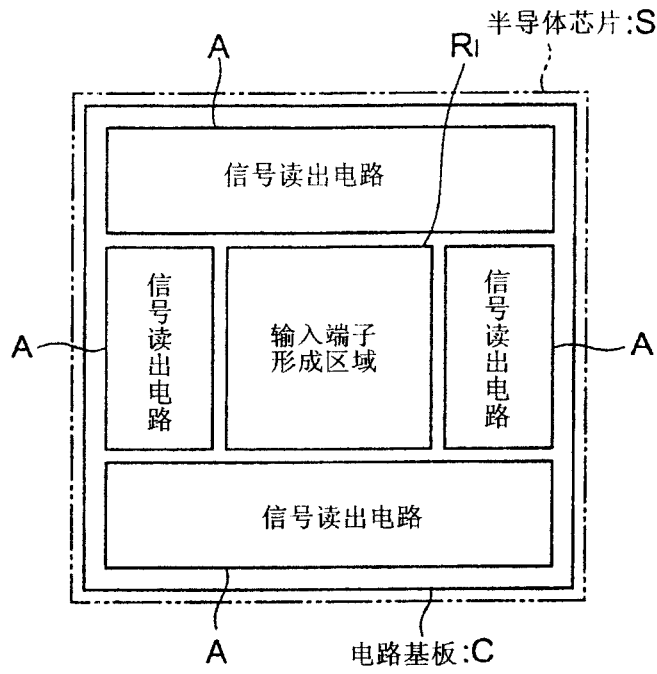


图 2

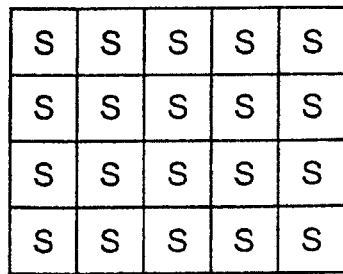


图 3

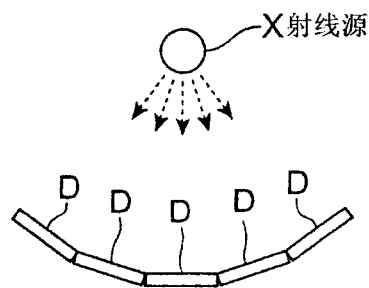


图 4



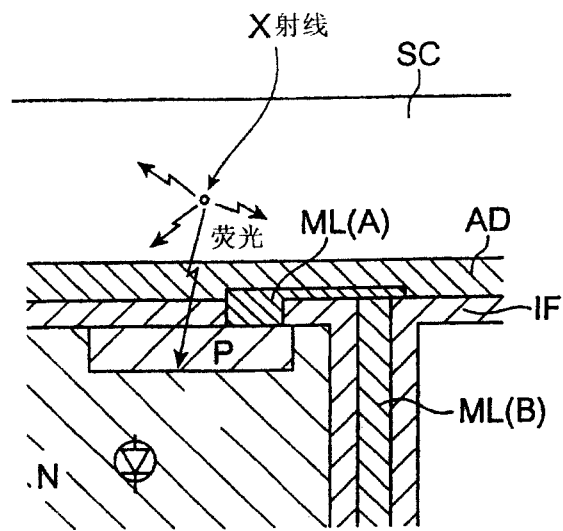


图 6







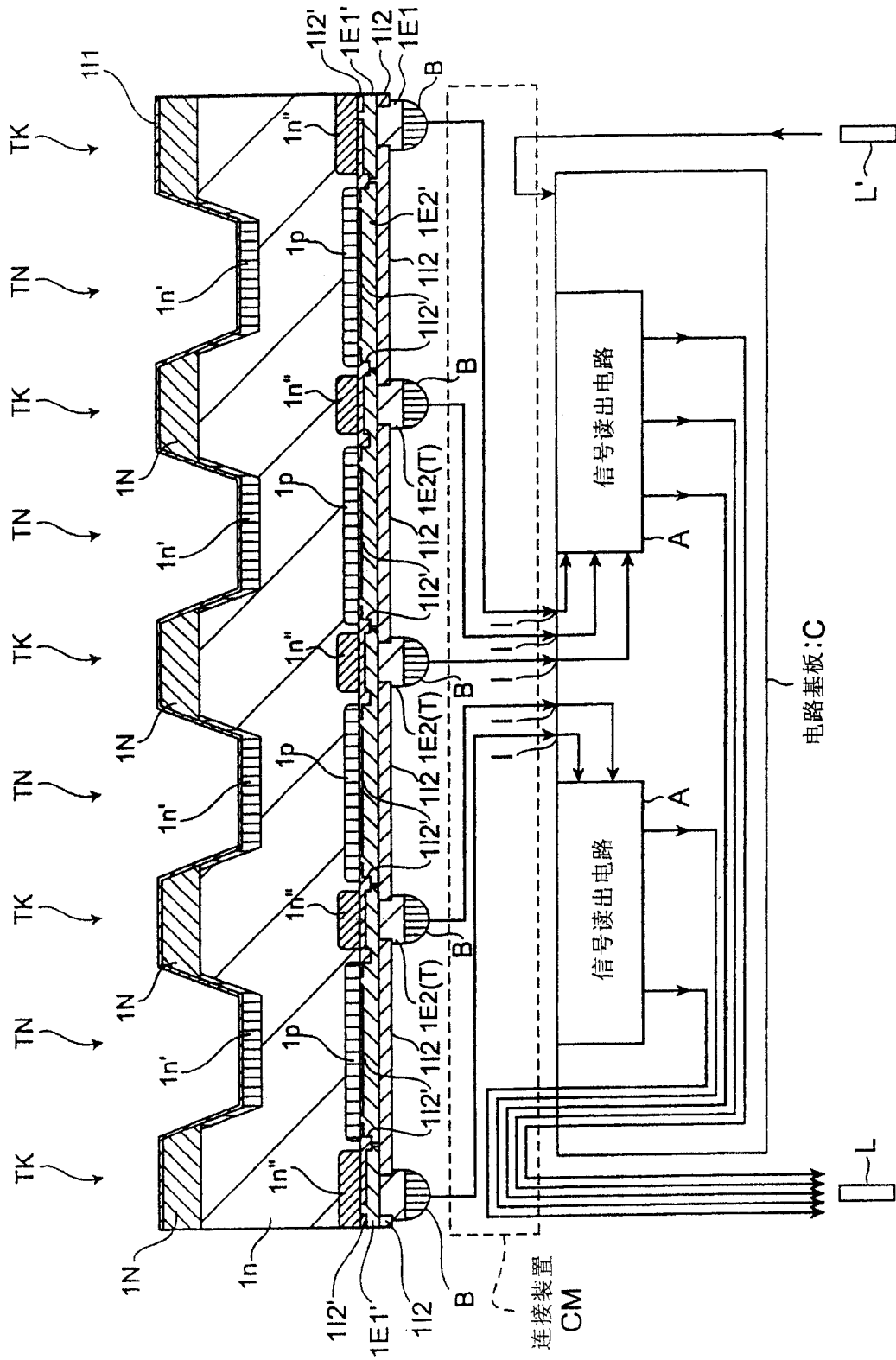


图 10

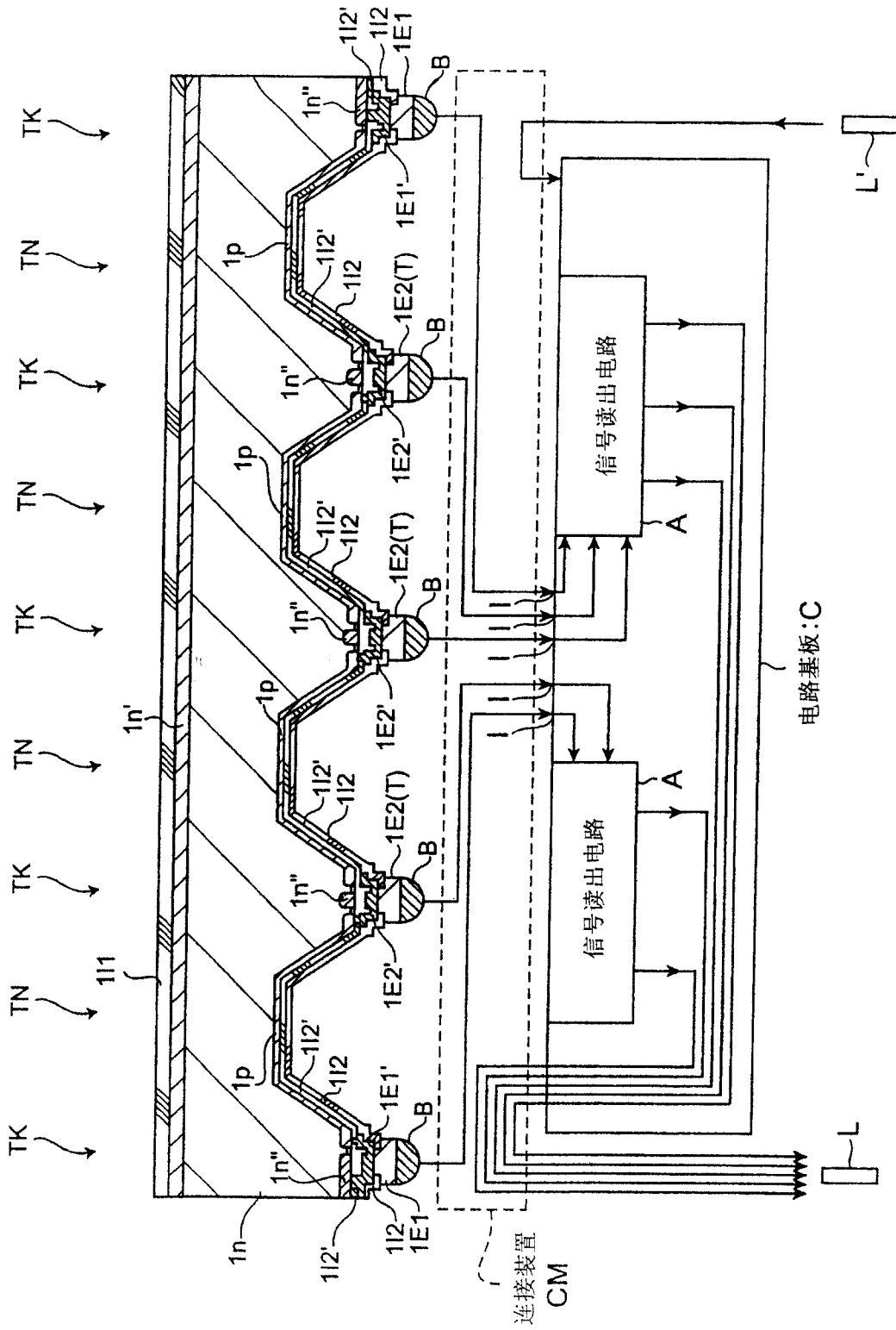


图 11



