



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0101042  
(43) 공개일자 2016년08월24일

(51) 국제특허분류(Int. Cl.)  
H04B 1/26 (2006.01) H03H 19/00 (2006.01)  
H03H 7/01 (2006.01) H04B 1/00 (2006.01)  
(52) CPC특허분류  
H04B 1/26 (2013.01)  
H03H 19/008 (2013.01)  
(21) 출원번호 10-2016-7019079  
(22) 출원일자(국제) 2014년12월18일  
심사청구일자 없음  
(85) 번역문제출일자 2016년07월14일  
(86) 국제출원번호 PCT/US2014/071086  
(87) 국제공개번호 WO 2015/095482  
국제공개일자 2015년06월25일  
(30) 우선권주장  
14/136,893 2013년12월20일 미국(US)

(71) 출원인  
퀄컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
(72) 발명자  
타식, 알렉산다르 미오드라그  
미국 92121 캘리포니아 샌 디에고 모어하우스 드라이브 5775  
차링, 클라스 반  
미국 92121 캘리포니아 샌 디에고 모어하우스 드라이브 5775  
(뒷면에 계속)  
(74) 대리인  
특허법인 남앤드남

전체 청구항 수 : 총 20 항

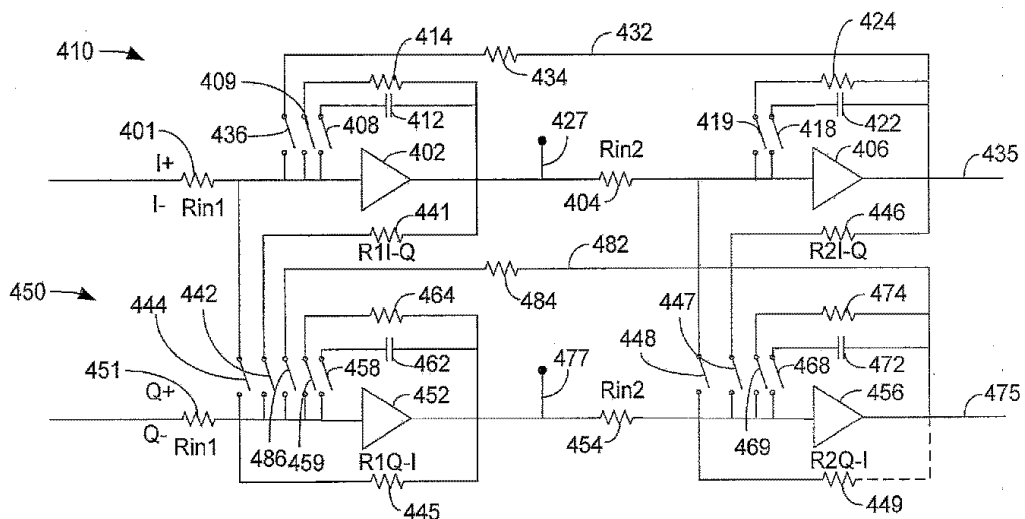
(54) 발명의 명칭 재구성가능 캐리어-어그리게이션 수신기 및 필터

(57) 요약

디바이스는, 제 1 캐리어 및 제 2 캐리어를 갖는 통신 신호를 수신하도록 구성되는 재구성가능 기저대역 필터 - 제 1 캐리어 및 제 2 캐리어는 비-인접한 개별적인 주파수들을 갖고, 재구성가능 기저대역 필터는 제 1 필터 부분 및 제 2 필터 부분을 가지며, 제 1 필터 부분 및 제 2 필터 부분 각각은 개별적인 제 1 및 제 2 증폭 스테이지들을 포함함 -, 및 제 1 필터 부분 및 제 2 필터 부분과 연관된 복수의 스위치들을 포함하며, 복수의 스위치들은 재구성가능 기저대역 필터를 복수의 서브-필터들로 구성하기 위한 것이고, 복수의 서브-필터들 각각은, 저역통과 필터 출력 및 대역통과 필터 출력 중 적어도 하나를 생성하도록 구성된다.

대표도

400 →



(52) CPC특허분류

*H03H 7/0161* (2013.01)

*H04B 1/0057* (2013.01)

*H04B 1/006* (2013.01)

(72) 발명자

**사호타, 구르칸알 싱흐**

미국 92121 캘리포니아 샌 디에고 모어하우스 드라  
이브 5775

---

**던워쓰, 제레미 대런**

미국 92121 캘리포니아 샌 디에고 모어하우스 드라  
이브 5775

## 명세서

### 청구범위

#### 청구항 1

디바이스로서,

제 1 캐리어 및 제 2 캐리어를 갖는 통신 신호를 수신하도록 구성되는 재구성가능 기저대역 필터 — 상기 재구성가능 기저대역 필터는 제 1 필터 부분 및 제 2 필터 부분을 갖고, 상기 제 1 필터 부분 및 상기 제 2 필터 부분 각각은, 개별적인 제 1 및 제 2 증폭 스테이지들을 포함함 —; 및

상기 제 1 필터 부분 및 상기 제 2 필터 부분과 연관된 복수의 스위치들을 포함하며,

상기 복수의 스위치들은 상기 재구성가능 기저대역 필터를 복수의 서브-필터들로 구성하기 위한 것이고, 상기 복수의 서브-필터들 각각은, 저역통과 필터 출력 및 대역통과 필터 출력 중 적어도 하나를 생성하도록 구성되는, 디바이스.

#### 청구항 2

제 1 항에 있어서,

상기 재구성가능 기저대역 필터는, 실수 필터(real filter)로서 구성되고, 스위칭가능한 저항성/용량성(resistive/capacitive)(RC) 피드백을 적어도 상기 제 1 증폭 스테이지들에 제공하도록 구성되는, 디바이스.

#### 청구항 3

제 1 항에 있어서,

상기 재구성가능 기저대역 필터는, 실수 극(real pole)들 및 복소수 극(complex pole)들을 갖는 실수 필터로서 구성되고, 스위칭가능한 용량성/저항성(RC) 피드백을 상기 제 1 및 제 2 증폭 스테이지들에 제공하도록 구성되고, 그리고 스위칭가능한 저항성(R) 피드백을 상기 제 1 및 제 2 증폭 스테이지들의 결합에 제공하도록 구성되는, 디바이스.

#### 청구항 4

제 1 항에 있어서,

상기 재구성가능 기저대역 필터는, 복소 대역통과 필터(complex bandpass filter)로서 구성되고, 스위칭가능한 저항성/용량성(RC) 피드백을 상기 제 1 및 제 2 증폭 스테이지들에 제공하도록 구성되고, 그리고 상기 재구성가능 기저대역 필터는 포지티브(positive) 및 네거티브(negative) 주파수들 둘 모두를 필터링하도록 구성되는, 디바이스.

#### 청구항 5

제 1 항에 있어서,

상기 재구성가능 기저대역 필터는, 실수 대역통과 필터를 포함하고, 스위칭가능한 저항성/용량성(RC) 피드백을 상기 제 1 및 제 2 증폭 스테이지들에 제공하도록 구성되고, 그리고 스위칭가능한 저항성(R) 피드백을 상기 제 1 및 제 2 증폭 스테이지들의 결합에 제공하도록 구성되는, 디바이스.

#### 청구항 6

제 4 항에 있어서,

상기 제 1 캐리어 및 상기 제 2 캐리어는 상기 재구성가능 기저대역 필터의 2개의 인스턴스(instance)들에 의해 프로세싱되며, 제 1 재구성가능 기저대역 필터는 상기 제 1 캐리어를 프로세싱하고 그리고 제 2 재구성가능 기저대역 필터는 상기 제 2 캐리어를 프로세싱하는, 디바이스.

## 청구항 7

제 1 항에 있어서,

상기 제 1 캐리어 및 상기 제 2 캐리어를 하향변환하기 위한 단일 로컬 오실레이터(local oscillator)(LO)를 더 포함하며, 상기 단일 로컬 오실레이터(LO)의 신호는, 상기 제 1 캐리어의 주파수와 상기 제 2 캐리어의 주파수 사이의 실질적으로 중간에 있는 주파수를 갖는, 디바이스.

## 청구항 8

방법으로서,

제 1 캐리어 및 제 2 캐리어를 갖는 통신 신호를 수신하는 단계;

제 1 및 제 2 캐리어 주파수들을 추출하기 위해 상기 제 1 캐리어 및 상기 제 2 캐리어를 프로세싱하는 단계; 및

추출된 제 1 및 제 2 캐리어 주파수들을 사용하여 저역통과 필터 출력 및 대역통과 필터 출력 중 적어도 하나를 생성하는 단계를 포함하는, 방법.

## 청구항 9

제 8 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어 및 상기 제 2 캐리어의 진폭보다 더 낮은 진폭을 갖는 간섭 신호를 프로세싱하는 단계를 더 포함하는, 방법.

## 청구항 10

제 8 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어와 상기 제 2 캐리어 사이에 로케이팅(locate)되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어 중 임의의 캐리어의 진폭보다 더 낮은 진폭을 갖는 제 1 간섭 신호를 프로세싱하는 단계; 및

상기 통신 신호, 및 상기 제 1 캐리어 및 상기 제 2 캐리어를 갖는 대역 외부에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어의 진폭보다 더 높은 진폭을 갖는 제 2 간섭 신호를 프로세싱하는 단계를 더 포함하는, 방법.

## 청구항 11

제 8 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어와 상기 제 2 캐리어 사이에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어 중 임의의 캐리어의 진폭보다 더 높은 진폭을 갖는 간섭 신호를 프로세싱하는 단계를 더 포함하며,

상기 제 1 캐리어는, 상기 제 2 캐리어의 진폭과 상이한 진폭을 갖는, 방법.

## 청구항 12

제 8 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어와 상기 제 2 캐리어 사이에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어 중 임의의 캐리어의 진폭보다 더 높은 진폭을 갖는 간섭 신호를 프로세싱하는 단계를 더 포함하며,

상기 제 1 캐리어는, 상기 제 2 캐리어의 진폭과 실질적으로 유사한 진폭을 갖는, 방법.

## 청구항 13

제 11 항에 있어서,

상기 제 1 캐리어 및 상기 제 2 캐리어를 개별적으로 프로세싱하는 단계를 더 포함하는, 방법.

#### 청구항 14

제 8 항에 있어서,

단일 로컬 오실레이터(L0)를 사용하여 상기 제 1 캐리어 및 상기 제 2 캐리어를 하향변환하는 단계를 더 포함하며, 상기 단일 로컬 오실레이터(L0)의 신호는, 상기 제 1 캐리어의 주파수와 상기 제 2 캐리어의 주파수 사이의 실질적으로 중간에 있는 주파수를 갖는, 방법.

#### 청구항 15

디바이스로서,

제 1 캐리어 및 제 2 캐리어를 갖는 통신 신호를 수신하기 위한 수단;

제 1 및 제 2 캐리어 주파수들을 추출하기 위해 상기 제 1 캐리어 및 상기 제 2 캐리어를 프로세싱하기 위한 수단; 및

추출된 제 1 및 제 2 캐리어 주파수들을 사용하여 저역통과 필터 출력 및 대역통과 필터 출력 중 적어도 하나를 생성하기 위한 수단을 포함하는, 디바이스.

#### 청구항 16

제 15 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어 및 상기 제 2 캐리어의 진폭보다 더 낮은 진폭을 갖는 간섭 신호를 프로세싱하기 위한 수단을 더 포함하는, 디바이스.

#### 청구항 17

제 15 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어와 상기 제 2 캐리어 사이에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어 중 임의의 캐리어의 진폭보다 더 낮은 진폭을 갖는 제 1 간섭 신호를 프로세싱하기 위한 수단; 및

상기 통신 신호, 및 상기 제 1 캐리어 및 상기 제 2 캐리어를 갖는 대역 외부에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어의 진폭보다 더 높은 진폭을 갖는 제 2 간섭 신호를 프로세싱하기 위한 수단을 더 포함하는, 디바이스.

#### 청구항 18

제 15 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어와 상기 제 2 캐리어 사이에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어 중 임의의 캐리어의 진폭보다 더 높은 진폭을 갖는 간섭 신호를 프로세싱하기 위한 수단을 더 포함하며,

상기 제 1 캐리어는, 상기 제 2 캐리어의 진폭과 상이한 진폭을 갖는, 디바이스.

#### 청구항 19

제 15 항에 있어서,

상기 통신 신호, 및 상기 제 1 캐리어와 상기 제 2 캐리어 사이에 로케이팅되고 그리고 상기 제 1 캐리어 및 상기 제 2 캐리어 중 임의의 캐리어의 진폭보다 더 높은 진폭을 갖는 간섭 신호를 프로세싱하기 위한 수단을 더 포함하며,

상기 제 1 캐리어는, 상기 제 2 캐리어의 진폭과 실질적으로 유사한 진폭을 갖는, 디바이스.

#### 청구항 20

제 15 항에 있어서,

단일 로컬 오실레이터(LO)를 사용하여 상기 제 1 캐리어 및 상기 제 2 캐리어를 하향변환하기 위한 수단을 더 포함하며,

상기 단일 로컬 오실레이터(LO)의 신호는, 상기 제 1 캐리어의 주파수와 상기 제 2 캐리어의 주파수 사이의 실질적으로 중간에 있는 주파수를 갖는, 디바이스.

## 발명의 설명

## 기술 분야

[0001] [0001] 본 개시내용은 일반적으로 전자분야에 관한 것으로, 더 구체적으로는, 송신기들 및 수신기들에 관한 것이다.

## 배경 기술

[0002] 라디오 주파수(RF) 트랜시버에서, 통신 신호는 통상적으로, 종종 수신 체인(chain)으로서 지칭되는 수신 회로에 의해 수신 및 하향변환된다. 수신 체인은 통상적으로, 통신 신호에 포함된 정보를 복원하기 위해, 수신 필터, 저 잡음 증폭기(LNA; low noise amplifier), 믹서, 로컬 오실레이터(LO; local oscillator), 전압 제어형 오실레이터(VCO; voltage controlled oscillator), 기저대역 필터, 및 다른 컴포넌트들을 포함한다. 트랜시버는 또한, 다른 트랜시버 내의 수신기로의 통신 신호의 송신을 가능하게 하는 회로를 포함한다. 트랜시버는, 통상적으로 주파수 대역들로 지칭되는 다수의 주파수 범위들에 걸쳐 동작하는 것이 가능할 수 있다. 또한, 동일한 주파수 대역에서 발생할 수 있지만 실제 주파수가 중첩하지 않을 수 있는 다수의 캐리어 신호들(비-인접(non-contiguous) 캐리어들로 지칭되는 어레이지먼트(arrangement))를 사용하여 동작하도록 단일 트랜시버가 구성될 수 있다.

[0003] 몇몇 예시들에서, 다수의 송신 주파수들 및/또는 다수의 수신 주파수들을 사용하여 동작하도록 구성되는 단일 송신기 또는 수신기를 갖는 것이 바람직하다. 수신기가 2개 또는 그 초과인 수신 신호들을 동시에 수신할 수 있기 위해, 2개 또는 그 초과인 수신 경로들의 동시적인 동작이 요구된다. 그러한 시스템들은 종종 "캐리어-어그리게이션(carrier-aggregation)" 시스템들로서 지칭된다. 용어 "캐리어-어그리게이션"은, 인터-대역(inter-band) 캐리어 어그리게이션 및 인트라-대역(intra-band) 캐리어 어그리게이션을 포함하는 시스템들을 지칭할 수 있다. 인트라-대역 캐리어 어그리게이션은, 동일한 통신 대역에서 발생하는 2개의 별개인 비-인접 캐리어 신호들의 프로세싱을 지칭한다. 현재, 이들 비-인접 캐리어들이 함께 근접하게 있을 수 있다 하더라도, 별개의 수신 체인은 통상적으로 각각의 캐리어를 프로세싱하도록 요구된다. 불운하게도, 비-인접 캐리어들을 프로세싱하기 위해 별개의 수신 체인을 사용하는 것은, 전력 집중적(power intensive)이며, 수신기가 제조되는 매체 상의 쓸모있는(valuable) 공간을 소모한다.

[0004] 따라서, 다수의 비-인접 캐리어들을 하향변환하는데 있어 위에-언급된 제한들을 극복하는 방법을 갖는 것이 바람직할 것이다.

[0005] 도면들에서, 동일한 참조 번호들은 달리 표시되지 않으면 다양한 뷰들 전체에 걸쳐 동일한 부분들을 지칭한다. "102a" 또는 "102b"와 같은 문자 기호 지정들을 갖는 참조 번호들에 대해, 문자 기호 지정들은 동일한 도면에 존재하는 2개의 동일한 부분들 또는 엘리먼트들을 구별할 수 있다. 참조 번호들에 대한 문자 기호 지정들은, 참조 번호가 모든 도면들에서 동일한 참조 번호를 갖는 부분들 전부를 포괄하는 것으로 의도되는 경우에는 생략될 수 있다.

## 도면의 간단한 설명

[0006] [0008] 도 1은 무선 통신 시스템과 통신하는 무선 디바이스를 도시하는 도면이다.

[0009] 도 2a는 인접 인트라-대역 캐리어-어그리게이션(CA)의 예를 도시하는 그래픽 도면이다.

[0010] 도 2b는 비-인접 인트라-대역 CA의 예를 도시하는 그래픽 도면이다.

[0011] 도 2c는 동일한 대역 그룹에서의 인터-대역 CA의 예를 도시하는 그래픽 도면이다.

[0012] 도 2d는 상이한 대역 그룹들에서의 인터-대역 CA의 예를 도시하는 그래픽 도면이다.

[0013] 도 3은, 도 1의 무선 디바이스의 예시적인 설계의 블록도이다.

[0012] 도 4는, 수신된 신호를 단일 로컬 오실레이터(L0) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 기저대역 필터의 예시적인 실시예를 예시하는 개략적인 도면이다.

[0013] 도 5는, 수신된 신호를 단일 로컬 오실레이터(L0) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 수신기 및 저역통과 필터로서 구성되는 기저대역 필터의 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 수신 체인이 수신 신호를 프로세싱한다.

[0014] 도 6은, 수신된 신호를 단일 로컬 오실레이터(L0) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 수신기 및 저역통과 필터로서 구성되는 기저대역 필터의 다른 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 수신 체인이 수신 신호를 프로세싱한다.

[0015] 도 7은, 수신된 신호를 단일 로컬 오실레이터(L0) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 수신기 및 기저대역 필터의 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 LNA가 수신 신호를 2개의 별개의 출력들로서 2개의 별개의 수신 체인들에 제공한다.

[0016] 도 8은, 수신된 신호를 단일 로컬 오실레이터(L0) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 수신기 및 대역통과(bandpass) 필터로서 구성되는 기저대역 필터의 다른 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 수신 체인이 수신 신호를 프로세싱한다.

[0017] 도 9는, 비-인접 캐리어들을 프로세싱하기 위해 사용될 수 있는 재구성가능 캐리어-어그리게이션 수신기 및 필터의 예시적인 실시예의 동작을 설명하는 흐름도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0007] [0018] 단어 "예시적인"은, "예, 예시, 또는 예증으로서 기능하는 것"을 의미하도록 본원에서 사용된다. "예시적인" 것으로서 본원에서 설명되는 어떠한 양상도 다른 양상들에 비해 바람직하거나 또는 유리한 것으로서 해석될 필요는 없다.
- [0008] [0019] 본 설명에서, 용어 "애플리케이션"은, 오브젝트 코드, 스크립트들, 바이트 코드, 마크업 언어 파일들, 및 패치(patch)들과 같은, 실행가능한 콘텐츠를 갖는 파일들을 또한 포함할 수 있다. 부가하여, 본원에서 지칭되는 "애플리케이션"은 또한, 열릴 필요가 있을 수 있는 문서들 또는 액세스될 필요가 있는 다른 데이터 파일들과 같이, 본래 실행가능하지 않은 파일들을 포함할 수 있다.
- [0009] [0020] 용어 "콘텐츠"는 또한, 오브젝트 코드, 스크립트들, 바이트 코드, 마크업 언어 파일들, 및 패치들과 같은, 실행가능한 콘텐츠를 갖는 파일들을 포함할 수 있다. 부가하여, 본원에서 지칭되는 "콘텐츠"는 또한, 열릴 필요가 있을 수 있는 문서들 또는 액세스될 필요가 있는 다른 데이터 파일들과 같이, 본래 실행가능하지 않은 파일들을 포함할 수 있다.
- [0010] [0021] 본원에서 사용되는 바와 같이, 용어들 "간접 신호", "잼머(jammer)", "잼머 신호" 및 "TX 잼머"는, 원하는 수신 신호를 검출하고 하향변환함에 있어 수신기의 성능을 열화(degrade)시킬 수 있는, 수신기에 존재하는 신호를 설명하기 위해 사용된다.
- [0011] [0022] 본 개시내용의 예시적인 실시예들은, 단일 로컬 오실레이터(L0) 경로, 단일 전압 제어형 오실레이터(VCO), 및 단일 위상 고정 루프(PLL)를 이용하여 인트라-대역 캐리어 어그리게이션 모드에서 비-인접 캐리어들을 하향변환하는 것을 허용하는 재구성가능 캐리어-어그리게이션 수신기 및 필터를 지향하며, 그에 의해, 수신기의 복잡도가 감소되고 인트라-대역 캐리어 어그리게이션 모드에서 수신기의 전류 소모가 감소된다. 2개의 비-인접 캐리어들 사이의 실질적으로 중간에 L0 주파수가 로케이팅되는 경우, 2개의 비-인접 캐리어들을 하향변환하는데 단일 L0/VCO/PLL 경로가 사용될 수 있다.
- [0012] [0023] 기저대역에서의 복소 신호(complex signal) 프로세싱을 사용하여, 아날로그-디지털 변환(analog-to-digital conversion)에 앞서 개별적인 기저대역 정보 신호를 추출하기 위해 둘 모두의 캐리어들((하향변환 이전에 L0 주파수 위의) 포지티브(positive) 주파수의 하나의 캐리어, 및 (하향변환 이전에 L0 주파수 아래의) 네거티브(negative) 주파수의 하나의 캐리어)이 필터링된다. 인트라-대역 캐리어 어그리게이션 수신을 위한 하나의

LO/VCO/PLL 경로를 제거함으로써, 스푸리어스(spurious) 성능이 개선된다.

- [0013] [0024] 재구성가능 캐리어-어그리게이션 수신기 및 필터의 예시적인 실시예들은, (샤프(sharp)한 필터링을 제공하는) 복소수 극(complex pole)들 또는 실수 극(real pole)들(보통의(modest) 필터링을 갖춘 하나 또는 2개의 스테이지)로 구성될 수 있으며, 포지티브 및 네거티브 주파수들을 구분할 수 있는 복소 필터(complex filter)로서 구성될 수 있다.
- [0014] [0025] 예시적인 실시예에서, 재구성가능 캐리어-어그리게이션 수신기 및 필터는, 각각의 캐리어마다 하나씩 2개의 필터 인스턴스(instance)들을 사용하여 복소 필터를 형성할 수 있으며, 단일 LO를 사용하여 기저대역에서 캐리어들을 추출하는데 사용될 수 있다.
- [0015] [0026] 도 1은 무선 통신 시스템(120)과 통신하는 무선 디바이스(110)를 도시하는 도면이다. 무선 통신 시스템(120)은, 롱 텀 에볼루션(Long Term Evolution)(LTE) 시스템, 코드 분할 다중 액세스(CDMA) 시스템, GSM(Global System for Mobile Communications) 시스템, 무선 로컬 영역 네트워크(WLAN) 시스템, 또는 몇몇 다른 무선 시스템일 수 있다. CDMA 시스템은 광대역 CDMA(WCDMA), CDMA 1X, EVDO(Evolution-Data Optimized), 시간 분할 동기식 CDMA(TD-SCDMA), 또는 몇몇 다른 버전의 CDMA를 구현할 수 있다. 간략화를 위해, 도 1은, 2개의 기지국들(130 및 132) 및 하나의 시스템 제어기(140)를 포함하는 무선 통신 시스템(120)을 도시한다. 일반적으로, 무선 통신 시스템은 임의의 개수의 기지국들 및 임의의 세트의 네트워크 엔티티(entity)들을 포함할 수 있다.
- [0016] [0027] 무선 디바이스(110)는, 사용자 장비(UE), 모바일 스테이션, 단말, 액세스 단말, 가입자 유닛, 스테이션 등으로서 또한 지칭될 수 있다. 무선 디바이스(110)는, 셀룰러 폰, 스마트폰, 태블릿, 무선 모뎀, 개인 휴대 정보 단말(PDA), 핸드헬드(handheld) 디바이스, 랩톱 컴퓨터, 스마트북, 넷북, 태블릿, 코드리스(cordless) 폰, 무선 로컬 루프(WLL) 스테이션, Bluetooth 디바이스 등일 수 있다. 무선 디바이스(110)는 무선 통신 시스템(120)과 통신할 수 있다. 무선 디바이스(110)는 또한, 브로드캐스트 스테이션들(예컨대, 브로드캐스트 스테이션(134))로부터의 신호들, 하나 또는 그 초과와 글로벌 내비게이션 위성 시스템들(GNSS)에서의 위성들(예를 들어, 위성(150))로부터의 신호들 등을 수신할 수 있다. 무선 디바이스(110)는, LTE, WCDMA, CDMA 1X, EVDO TD-SCDMA, GSM, 802.11 등과 같은 무선 통신을 위한 하나 또는 그 초과와 라디오 기술들을 지원할 수 있다.
- [0017] [0028] 무선 디바이스(110)는 다수의 캐리어들 상의 동작인 캐리어 어그리게이션을 지원할 수 있다. 캐리어 어그리게이션은 또한 멀티-캐리어 동작으로 지칭될 수 있다. 무선 디바이스(110)는 1000 메가헤르츠(MHz) 보다 낮은 주파수들을 커버하는 저-대역(LB), 1000 MHz 내지 2300 MHz의 주파수들을 커버하는 중간-대역(MB) 및/또는 2300 MHz보다 높은 주파수들을 커버하는 고-대역(HB)에서 동작하는 것이 가능할 수 있다. 예를 들어, 저-대역은 698 MHz 내지 960 MHz를 커버할 수 있고, 중간-대역은 1475 MHz 내지 2170 MHz를 커버할 수 있고, 고-대역은 2300 MHz 내지 2690 MHz 및 3400 MHz 내지 3800 MHz를 커버할 수 있다. 저-대역, 중간-대역 및 고-대역은 대역들의 3개의 그룹들(또는 대역 그룹들)을 지칭하며, 각각의 대역 그룹은 다수의 주파수 대역들(또는 단순히 "대역들")을 포함한다. 각각의 대역은 200 MHz까지 커버할 수도 있고 하나 또는 그 초과와 캐리어들을 포함할 수 있다. 각각의 캐리어는 LTE에서 20 MHz까지 커버할 수 있다. LTE 릴리즈 11은, LTE/UMTS 대역들로서 지칭되고 3GPP TS 36.101에서 열거되는 35개의 대역들을 지원한다. 무선 디바이스(110)는, LTE 릴리즈 11에서의 하나 또는 2개의 대역들에서 5개까지의 캐리어들을 갖도록 구성될 수 있다.
- [0018] [0029] 일반적으로, 캐리어 어그리게이션(CA)은 2개의 타입들, 즉 인트라-대역 CA 및 인터-대역 CA로 카테고리화될 수 있다. 인트라-대역 CA는 동일한 대역 내의 다수의 캐리어들 상의 동작을 지칭한다. 인터-대역 CA는 상이한 대역들의 다수의 캐리어들 상의 동작을 지칭한다.
- [0019] [0030] 도 2a는 인접 인트라-대역 캐리어-어그리게이션(CA)의 예를 도시하는 그래픽 도면이다. 도 2a에 도시된 예에서, 무선 디바이스(110)는, 저-대역의 하나의 대역에서 4개의 인접 캐리어들을 갖도록 구성된다. 무선 디바이스(110)는, 동일한 대역 내의 4개의 인접 캐리어들을 통해 송신들을 전송하고 그리고/또는 수신할 수 있다.
- [0020] [0031] 도 2b는 비-인접 인트라-대역 CA의 예를 도시하는 그래픽 도면이다. 도 2b에 도시된 예에서, 무선 디바이스(110)는, 저-대역의 하나의 대역에서 4개의 비-인접 캐리어들을 갖도록 구성된다. 캐리어들은 5 MHz, 10 MHz, 또는 몇몇 다른 양만큼 분리될 수 있다. 무선 디바이스(110)는, 동일한 대역 내의 4개의 비-인접 캐리어들을 통해 송신들을 전송하고 그리고/또는 수신할 수 있다.
- [0021] [0032] 도 2c는 동일한 대역 그룹에서의 인터-대역 CA의 예를 도시하는 그래픽 도면이다. 도 2c에 도시된 예에서, 무선 디바이스(110)는, 저-대역의 2개의 대역에서 4개의 캐리어들을 갖도록 구성된다. 무선 디바이스(11



0)는, 동일한 대역 그룹에서의 상이한 대역들 내의 4개의 캐리어들을 통해 송신들을 전송하고 그리고/또는 수신할 수 있다.

[0022] [0033] 도 2d는 상이한 대역 그룹들에서의 인터-대역 CA의 예를 도시하는 그래픽 도면이다. 도 2d에 도시된 예에서, 무선 디바이스(110)는, 저-대역의 하나의 대역 내의 2개의 캐리어들 및 중간-대역의 다른 대역 내의 2개의 캐리어들을 포함하는, 상이한 대역 그룹들에서의 2개의 대역들 내의 4개의 캐리어들을 갖도록 구성된다. 무선 디바이스(110)는, 상이한 대역 그룹들에서의 상이한 대역들 내의 4개의 캐리어들을 통해 송신들을 전송하고 그리고/또는 수신할 수 있다.

[0023] [0034] 도 2a 내지 도 2d는 캐리어 어그리게이션의 4개의 예들을 도시한다. 캐리어 어그리게이션은 또한, 대역들 및 대역 그룹들의 다른 결합들에 대해 지원될 수 있다.

[0024] [0035] 도 3은, 본 개시내용의 예시적인 기술들이 구현될 수 있는 무선 통신 디바이스(300)를 도시하는 블록도이다. 도 3은 트랜시버(300)의 예를 도시한다. 일반적으로, 송신기(330) 및 수신기(350)에서 신호들을 컨디셔닝(conditioning)하는 것은, 증폭기, 필터, 상향변환기, 하향변환기 등의 하나 또는 그 초과 스테이지들에 의해 수행될 수 있다. 이들 회로 블록들은 도 3에 도시된 구성과 상이하게 배열될 수 있다. 또한, 도 3에 도시되지 않은 다른 회로 블록들이 또한 송신기 및 수신기에서 신호들을 컨디셔닝하는데 사용될 수 있다. 달리 언급되지 않으면, 도 3, 또는 도면들에서의 임의의 다른 도해에서의 임의의 신호는, 싱글-엔드형(single-ended) 또는 차동형(differential) 중 어느 하나일 수 있다. 또한, 도 3에서의 일부 회로 블록들은 생략될 수 있다.

[0025] [0036] 도 3에 도시된 예에서, 무선 디바이스(300)는 일반적으로, 트랜시버(320) 및 데이터 프로세서(310)를 포함한다. 데이터 프로세서(310)는, 데이터 및 프로그램 코드들을 저장하기 위한 메모리(도시되지 않음)를 포함할 수 있고, 일반적으로, 아날로그 및 디지털 프로세싱 엘리먼트들을 포함할 수 있다. 트랜시버(320)는, 양-방향 통신을 지원하는 송신기(330) 및 수신기(350)를 포함한다. 일반적으로, 무선 디바이스(300)는, 임의의 개수의 통신 시스템들 및 주파수 대역들에 대한 임의의 개수의 송신기들 및/또는 수신기들을 포함할 수 있다. 트랜시버(320)의 일부 또는 그 전부는, 하나 또는 그 초과 아날로그 집적 회로(IC)들, RF IC(RFIC)들, 믹싱된-신호 IC들 등 상에 구현될 수 있다.

[0026] [0037] 송신기 또는 수신기는, 슈퍼-헤테로다인(super-heterodyne) 아키텍처 또는 직접-변환 아키텍처로 구현될 수 있다. 슈퍼-헤테로다인 아키텍처에서, 신호는 다수의 스테이지들에서 라디오 주파수(RF)와 기저대역 사이에서 주파수-변환되는데, 예를 들어, 수신기의 경우, 하나의 스테이지에서 RF로부터 중간 주파수(IF)로, 그리고 그 후 다른 스테이지에서 IF로부터 기저대역으로 주파수-변환된다. 직접-변환 아키텍처에서, 신호는 하나의 스테이지에서 RF와 기저대역 사이에서 주파수 변환된다. 슈퍼-헤테로다인 및 직접-변환 아키텍처들은, 상이한 회로 블록들을 사용하고 그리고/또는 상이한 조건들을 가질 수 있다. 도 3에 도시된 예에서, 송신기(330) 및 수신기(350)는 직접-변환 아키텍처를 이용하여 구현된다.

[0027] [0038] 송신 경로에서, 데이터 프로세서(310)는 송신될 데이터를 프로세싱하고, 동상(in-phase)(I) 및 직교위상(quadrature)(Q) 아날로그 출력 신호들을 송신기(330)에 제공한다. 예시적인 실시예에서, 데이터 프로세서(310)는, 데이터 프로세서(310)에 의해 생성된 디지털 신호들을 I 및 Q 아날로그 출력 신호들, 예컨대, 추가적인 프로세싱을 위해 I 및 Q 출력 전류들로 변환하기 위한 디지털-아날로그-변환기(DAC; digital-to-analog-converter)들(314a 및 314b)을 포함한다.

[0028] [0039] 송신기(330) 내에서, 기저대역 필터들(332a 및 332b)은 I 및 Q 아날로그 송신 신호들을 각각 필터링하여 앞선 디지털-아날로그 변환에 의해 야기된 원하지 않은 이미지들을 제거한다. 기저대역 필터들(332a 및 332b)은 구현에 의존하여 저역통과 필터들 또는 대역통과 필터들일 수 있다. 증폭기(Amp)들(334a 및 334b)은, 각각 기저대역 필터들(332a 및 332b)로부터의 신호들을 증폭하고, I 및 Q 기저대역 신호들을 제공한다. 상향변환기(340)는, 송신(TX) 로컬 오실레이터(LO) 신호 생성기(390)로부터의 I 및 Q TX LO 신호들을 이용하여 I 및 Q 기저대역 신호들을 상향변환하고, 상향변환된 신호를 제공한다. 필터(342)는, 상향변환된 신호를 필터링하여, 주파수 상향변환에 의해 야기된 원하지 않은 이미지들 뿐만 아니라 수신 주파수 대역 내의 잡음을 제거한다. 전력 증폭기(PA)(344)는, 필터(342)로부터의 신호를 증폭하여 원하는 출력 전력 레벨을 획득하고, 송신 RF 신호를 제공한다. 송신 RF 신호는, 듀플렉서 또는 스위치(346)를 통해 라우팅(route)되고, 안테나(348)를 통해 송신된다.

[0029] [0040] 수신 경로에서, 안테나(348)는 통신 신호들을 수신하고, 수신된 RF 신호를 제공하며, 그 신호는 듀플렉서 또는 스위치(346)를 통해 라우팅되어 저 잡음 증폭기(LNA)(352)에 제공된다. 듀플렉서(346)는, RX 신호들이

TX 신호들과 격리되도록, 특정한 RX-TX(RX-to-TX) 듀플렉서 주파수 분리를 이용해 동작하도록 설계된다. 수신된 RF 신호가 LNA(352)에 의해 증폭되고 필터(354)에 의해 필터링되어, 원하는 RF 입력 신호가 획득된다. 하향 변환 믹서들(361a 및 361b)은, 필터(354)의 출력을, 수신(RX) LO 신호 생성기(380)로부터의 I 및 Q RX LO 신호들(즉, LO\_I 및 LO\_Q)과 믹싱하여, I 및 Q 기저대역 신호들을 생성한다. I 및 Q 기저대역 신호들이 증폭기들(362a 및 362b)에 의해 증폭되고 기저대역 필터들(364a 및 364b)에 의해 추가로 필터링되어 I 및 Q 아날로그 입력 신호들이 획득되며, 이 신호들은 데이터 프로세서(310)에 제공된다. 기저대역 필터들(364a 및 364b)은, 구현에 의존하여 저역통과 필터들 또는 대역통과 필터들일 수 있다. 도시된 예시적인 실시예에서, 데이터 프로세서(310)는, 아날로그 입력 신호들을 데이터 프로세서(310)에 의해 추가로 프로세싱될 디지털 신호들로 변환하기 위한 아날로그-디지털-변환기(ADC; analog-to-digital-converter)들(316a 및 316b)을 포함한다.

[0030] [0041] 도 3에서, TX LO 신호 생성기(390)는 주파수 상향변환에 사용되는 I 및 Q TX LO 신호들을 생성하지만, RX LO 신호 생성기(380)는 주파수 하향변환에 사용되는 I 및 Q RX LO 신호들을 생성한다. 각각의 LO 신호는 특정한 기본 주파수를 갖는 주기적 신호이다. 위상 고정 루프(PLL)(392)는 데이터 프로세서(310)로부터 타이밍 정보를 수신하고, LO 신호 생성기(390)로부터의 TX LO 신호들의 주파수 및/또는 위상을 조정하는데 사용되는 제어 신호를 생성한다. 유사하게, PLL(382)은 데이터 프로세서(310)로부터 타이밍 정보를 수신하고, LO 신호 생성기(380)로부터의 RX LO 신호들의 주파수 및/또는 위상을 조정하는데 사용되는 제어 신호를 생성한다.

[0031] [0042] 무선 디바이스(300)는 CA를 지원할 수 있고, (i) 상이한 주파수들에서 다수의 다운링크 캐리어들을 통해 하나 또는 그 초과 셀들에 의해 송신되는 다수의 다운링크 신호들을 수신하고 그리고/또는 (ii) 다수의 업링크 캐리어들을 통해 하나 또는 그 초과 셀들에 다수의 업링크 신호들을 송신할 수 있다. 예시적인 실시예에서, 무선 디바이스(300)는 인트라-캐리어 어그리게이션을 지원하며, 다수의 인트라-CA 수신 신호들을 하향 변환하는데 단일 LO 신호를 사용할 수 있다.

[0032] [0043] 도 4는, 수신된 신호를 단일 로컬 오실레이터(LO) 경로를 사용하여 필터링하기 위해 재구성가능 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 기저대역 필터(400)의 예시적인 실시예를 예시하는 개략적인 도면이다. 기저대역 필터(400)는, 도 3에 도시된 기저대역 필터(364a) 및 기저대역 필터(364b)의 일 예시적인 실시예이다. 예시적인 실시예에서, 필터(400)는 싱글-엔드형 실시예로 도시되지만, 저잡음 증폭기(LNA, 도 3), 믹서(361a 및 361b)(도 3) 및 증폭기들(362a 및 362b)(도 3)에 의해 제공되는 수신된 신호의 차동 동상(I+, I-) 및 차동 직교위상(Q+, Q-) 컴포넌트들을 수신하도록 구성된다. 예시적인 실시예에서, 차동 동상(I+, I-) 컴포넌트들은 제 1 필터 부분(410)에 의해 프로세싱되고, 차동 직교위상(Q+, Q-) 컴포넌트들은 제 2 필터 부분(450)에 의해 프로세싱된다.

[0033] [0044] 필터(400)는, 다수의 서브-필터들을 형성할 수 있는 다수의 모드들에서 동작하도록 구성될 수 있다. 다수의 모드들은 필터(400) 내의 상이한 컴포넌트들을 활용한다. 예를 들어, 제 1 필터 부분(410)을 참조하면, 제 1 모드는, 제 1 입력 저항(401), 제 1 동상(I) 증폭기 스테이지(402), 제 2 입력 저항(404), 및 제 2 I 증폭기 스테이지(406)를 사용하는 것을 포함한다. 예시적인 실시예에서, 제 1 I 증폭기 스테이지(402)는 트랜스 임피던스 증폭기(TIA; transimpedance amplifier) 스테이지를 포함할 수 있고, 제 2 I 증폭기 스테이지(406)는 의사-밸런스형 증폭기(PBA; pseudo-balanced amplifier) 스테이지를 포함할 수 있다. 그러나, 다른 증폭 기술들 및 아키텍처들이 가능하다. 제 1 I 증폭기 스테이지(402)는, 스위치(408)를 통해 제 1 I 증폭기 스테이지(402)의 입력과 출력 사이에 연결되는 커패시턴스(412) 및 스위치(409)를 통해 제 1 I 증폭기 스테이지(402)의 입력과 출력 사이에 연결되는 저항(414)을 포함하는 저항성/용량성(resistive/capacitive)(RC) 피드백 네트워크를 포함한다. 제 2 I 증폭기 스테이지(406)는, 스위치(418)를 통해 제 2 I 증폭기 스테이지(406)의 입력과 출력 사이에 연결되는 커패시턴스(422) 및 스위치(419)를 통해 제 2 I 증폭기 스테이지(406)의 입력과 출력 사이에 연결되는 저항(424)을 포함하는 저항성/용량성(RC) 피드백 네트워크를 포함한다. 스위치들(408, 409, 418, 및 419)은, 다양한 트랜지스터 디바이스들 및 기술들 중 임의의 트랜지스터 디바이스 및 기술을 사용하여 제조될 수 있으며, 제어 로직(도시되지 않음)을 사용하여 전도성이 되게 또는 비-전도성이 되게 제어될 수 있다.

[0034] [0045] 제 2 필터 부분(450)을 참조하면, 제 1 모드는, 제 1 입력 저항(451), 제 1 직교위상(Q) 증폭기 스테이지(452), 제 2 입력 저항(454), 및 제 2 Q 증폭기 스테이지(456)를 사용하는 것을 포함한다. 예시적인 실시예에서, 제 1 Q 증폭기 스테이지(452)는 트랜스임피던스 증폭기(TIA) 스테이지를 포함할 수 있고, 제 2 증폭기 스테이지(456)는 의사-밸런스형 증폭기(PBA) 스테이지를 포함할 수 있다. 그러나, 다른 증폭 기술들 및 아키텍처들이 가능하다. 제 1 Q 증폭기 스테이지(452)는, 스위치(458)를 통해 제 1 Q 증폭기 스테이지(452)의 입력과 출력 사이에 연결되는 커패시턴스(462) 및 스위치(459)를 통해 제 1 Q 증폭기 스테이지(452)의 입력과 출력 사

이에 연결되는 저항(464)을 포함하는 저항성/용량성(RC) 피드백 네트워크를 포함한다.

- [0035] [0046] 제 2 Q 증폭기 스테이지(456)는, 스위치(468)를 통해 제 2 Q 증폭기 스테이지(456)의 입력과 출력 사이에 연결되는 커패시턴스(472) 및 스위치(469)를 통해 제 2 Q 증폭기 스테이지(456)의 입력과 출력 사이에 연결되는 저항(474)을 포함하는 저항성/용량성(RC) 피드백 네트워크를 포함한다. 스위치들(458, 459, 468, 및 469)은, 다양한 트랜지스터 디바이스들 중 임의의 트랜지스터 디바이스를 사용하여 제조될 수 있으며, 제어 로직(도시되지 않음)을 사용하여 전도성이 되게 또는 비-전도성이 되게 제어될 수 있다.
- [0036] [0047] 스위치들(408, 409, 458, 및 459)이 전도성인 경우, (제 1 I 증폭기 스테이지(402) 및 제 1 Q 증폭기 스테이지(452)에 대한 RC 피드백으로) 실수 극들을 갖는 1-스테이지 필터가 구성될 수 있다. 스위치들(408, 409, 418, 419, 458, 459, 468, 및 469)이 전도성인 경우, (제 1 I 증폭기 스테이지(402), 제 1 Q 증폭기 스테이지(452)에 대한 RC 피드백, 및 제 2 I 증폭기 스테이지(406) 및 제 2 Q 증폭기 스테이지(456)에 대한 RC 피드백으로) 실수 극들을 갖는 2-스테이지 필터가 구성될 수 있다. 실수 극들을 갖는 실수 필터는, 감소된 복잡도로 보통의 필터링을 제공한다.
- [0037] [0048] 위에 언급된 바와 같이, 필터(400)는, 다수의 모드들에서 동작하도록 구성될 수 있다. 다수의 모드들은, 필터(400) 내의 상이한 컴포넌트들을 활용한다. 제 1 필터 부분(410)을 계속 참조하면, 제 2 모드는, 제 2 I 증폭기(406)의 출력으로부터 저항(434)을 통과하고, 그리고 제 1 I 증폭기 스테이지(402)에 대한 입력과 저항(434) 사이에 커플링되는 스위치(436)를 통과하는 제 1 네거티브 피드백 경로(432)를 부가한다. 차동 애플리케이션에서, 피드백 경로(432)는, 제 2 I 증폭기 스테이지(406)의 포지티브 출력으로부터 제 1 I 증폭기 스테이지(402)의 네거티브 입력으로 그리고 제 2 I 증폭기 스테이지(406)의 네거티브 출력으로부터 제 1 I 증폭기 스테이지(402)의 포지티브 입력으로의 네거티브 피드백을 제공한다.
- [0038] [0049] 유사하게, 제 2 필터 부분(450)을 계속 참조하면, 제 2 모드는, 제 2 Q 증폭기 스테이지(456)의 출력으로부터 저항(484)을 통과하고, 그리고 제 1 Q 증폭기 스테이지(452)에 대한 입력과 저항(484) 사이에 커플링되는 스위치(486)를 통과하는 제 2 네거티브 피드백 경로(482)를 부가한다. 차동 애플리케이션에서, 피드백 경로(482)는, 제 2 Q 증폭기 스테이지(456)의 포지티브 출력으로부터 제 1 Q 증폭기 스테이지(452)의 네거티브 입력으로 그리고 제 2 Q 증폭기 스테이지(456)의 네거티브 출력으로부터 제 1 Q 증폭기 스테이지(452)의 포지티브 입력으로의 네거티브 피드백을 제공한다. 스위치들(436 및 486)은 다양한 트랜지스터 디바이스들 중 임의의 트랜지스터 디바이스를 사용하여 제조될 수 있으며, 제어 로직(도시되지 않음)을 사용하여 전도성이 되게 또는 비-전도성이 되게 제어될 수 있다.
- [0039] [0050] 스위치들(408, 409, 418, 419, 458, 459, 468, 및 469)이 전도성이면서 스위치들(436 및 486)이 전도성인 경우, 복소수 극들을 갖는 실수 필터가 구성될 수 있다(제 1 I 증폭기 스테이지(402) 및 제 1 Q 증폭기 스테이지(452)에 대한 RC 피드백, 및 제 2 I 증폭기 스테이지(406) 및 제 2 Q 증폭기 스테이지(456)에 대한 RC 피드백과 함께, 제 1 네거티브 피드백 경로(432) 및 제 2 네거티브 피드백 경로(482)에 걸친 전체 네거티브 피드백을 포함함). 이러한 예시적인 실시예에서, 지역통과 필터 출력들은, 연결(435)을 통해 제 2 I 증폭기 스테이지(406)의 출력으로부터 그리고 연결(475)을 통해 제 2 Q 증폭기 스테이지(456)의 출력으로부터 취해진다. 이러한 필터 모드는, 증가된 복잡도의 대가로 샤프한 필터링을 제공한다.
- [0040] [0051] 제 3 모드는 제 1 필터 부분(410)을 제 2 필터 부분(450)에 커플링시킨다. 제 1 I 증폭기 스테이지(402)의 출력은 저항(441)을 통해 스위치(442)를 거쳐 제 1 Q 증폭기 스테이지(452)의 입력에 커플링된다. 제 1 Q 증폭기 스테이지(452)의 출력은 저항(445)을 통해 스위치(444)를 거쳐 제 1 I 증폭기 스테이지(402)의 입력에 커플링된다. 이것은, 제 1 증폭기 스테이지(402)가 또한 제 1 Q 증폭기 스테이지(452)의 Q 출력을 통해 동작하게 하고, 그리고 제 1 Q 증폭기 스테이지(452)가 제 1 I 증폭기 스테이지(402)의 I 출력을 통해 동작하게 한다.
- [0041] [0052] 제 2 I 증폭기 스테이지(406)의 출력은 저항(446)을 통해 스위치(447)를 거쳐 제 2 Q 증폭기 스테이지(456)의 입력에 커플링된다. 제 2 Q 증폭기 스테이지(456)의 출력은 저항(449)을 통해 스위치(448)를 거쳐 제 2 I 증폭기 스테이지(406)의 입력에 커플링된다. 이것은, 제 2 I 증폭기 스테이지(406)가 또한 제 2 Q 증폭기 스테이지(456)의 Q 출력을 통해 동작하게 하고, 그리고 제 2 Q 증폭기 스테이지(456)가 제 2 I 증폭기 스테이지(406)의 I 출력을 통해 동작하게 한다. 스위치들(442, 444, 447, 및 448)은, 다양한 트랜지스터 디바이스들 및 기술들 중 임의의 트랜지스터 디바이스 및 기술을 사용하여 제조될 수 있으며, 제어 로직(도시되지 않음)을 사용하여 전도성이 되게 또는 비-전도성이 되게 제어될 수 있다.

- [0042] [0053] (스위치들(408, 409, 418, 419, 458, 459, 468, 및 469)이 전도성이고 그리고 스위치들(436 및 486)이 비-전도성이면서) 스위치들(442, 444, 447, 및 448)이 전도성인 경우, 복소 대역통과 필터가 구성될 수 있다. 대역통과 필터 출력들은, 연결(427)을 통해 제 1 I 증폭기 스테이지(402)의 출력으로부터 그리고 연결(477)을 통해 제 1 Q 증폭기 스테이지(452)의 출력으로부터 취해진다. 이러한 필터는, 보통의 이미지 제거(image rejection)를 통해 (I/Q 어레인지먼트에 의존하여) 포지티브 또는 네거티브 주파수들의 필터링을 제공한다.
- [0043] [0054] 도 5는, 수신된 신호를 단일 로컬 오실레이터(LO) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 수신기 및 저역통과 필터로서 구성되는 기저대역 필터의 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 수신 체인이 수신 신호를 프로세싱한다. 수신기(500)는, 2개의 비-인접 캐리어들 CA1 및 CA2를 수신하고 그리고 캐리어들 CA1 및 CA2를 믹서(504)에 제공하도록 구성되는 저 잡음 증폭기(LNA)(502)를 포함한다. 믹서(504)는 동상(I) 믹서(505a) 및 직교위상(Q) 믹서(505b)를 포함한다. 믹서(504)는, 수신 LO 신호 생성기(전압 제어형 오실레이터(VCO)(510)로 지칭됨)에 의해 생성되는 단일 로컬 오실레이터(LO) 신호를 수신한다. VCO(510)는, 위상 고정 루프(PLL)(간략화를 위해 도시되지 않음)를 포함한다.
- [0044] [0055] 기저대역 필터(525)는, 제 1 I 증폭기 스테이지(502), 제 2 I 증폭기 스테이지(506), 제 1 Q 증폭기 스테이지(552), 및 제 2 Q 증폭기 스테이지(556)를 포함한다. 필터(525)의 능동 및 수동 엘리먼트들이 도 4에서 설명된 기저대역 필터(400)의 능동 및 수동 엘리먼트들과 동일하기 때문에, 기저대역 필터(525)에 대한 스위치들의 상태만이 상세히 설명될 것이다. 수동 저항들 및 커패시턴스들에 대한 참조 번호들은 예시의 용이성을 위해 생략되었다. 예시적인 실시예에서, 기저대역 필터(525)는 실수 극들을 갖는 실수 필터로서 구성될 수 있다. 캐리어들 사이의 간섭 신호들("잼머들"로서 또한 지칭됨)이 작은 상황에서, 간섭 신호의 진폭 또는 전력이 비-인접 캐리어들 CA1 및 CA2의 진폭 또는 전력보다 더 낮다는 점에서, 실수 극들을 갖는 실수 저역통과 필터는 비-인접 캐리어들 CA1 및 CA2를 하향변환하기에 충분할 개연성이 있다. 제 1 모드와 연관된 스위치들(508, 509, 518, 519, 558, 559, 568, 및 569)이 전도성인 경우, 그리고 제 2 모드와 연관된 스위치들(536 및 586)이 비-전도성이고, 제 3 모드와 연관된 스위치들(542, 544, 547, 및 548)이 비-전도성인 경우, 실수 극들을 갖는 실수 필터가 구성될 수 있다.
- [0045] [0056] 이러한 예시적인 실시예에서, 2개의 비-인접 캐리어들 CA1 및 CA2를 하향변환하는데 단일 LO 주파수가 사용될 수 있다. 비-인접 캐리어들 CA1과 CA2 사이의 간섭 신호들이 캐리어들 CA1 및 CA2에 비해 작은 것으로 가정되기 때문에, 단일 LNA(502) 및 믹서(504)가 사용된다. 2개의 캐리어들 CA1 및 CA2의 각각의 주파수들(fCA1 및 fCA2) 사이의 실질적으로 중간에 있는 주파수에 로케이팅되는 단일 LO(단일 fLO를 생성함)는, 둘 모두의 캐리어들을, 하나의 캐리어는 포지티브 주파수로 그리고 다른 캐리어는 네거티브 주파수로 하향변환하는데 사용될 수 있다. 이러한 예시적인 실시예에서, 작은 간섭 신호의 존재로 인해 아날로그 도메인에서 복소 필터링이 필요하지 않으며, 그에 따라, 캐리어들이 디지털 도메인에서 추출되게 된다. 저역통과 필터 출력들은, 연결(535)을 통해 제 2 I 증폭기 스테이지(506)의 출력으로부터 그리고 연결(575)을 통해 제 2 Q 증폭기 스테이지(556)의 출력으로부터 취해진다.
- [0046] [0057] 도 6은, 수신된 신호를 단일 로컬 오실레이터(LO) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는, 재구성가능 수신기 및 저역통과 필터로서 구성되는 기저대역 필터의 다른 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 수신 체인이 수신 신호를 프로세싱한다. 수신기(600)는, 2개의 비-인접 캐리어들 CA1 및 CA2를 수신하고 그리고 캐리어들 CA1 및 CA2를 믹서(604)에 제공하도록 구성되는 저 잡음 증폭기(LNA)(602)를 포함한다. 믹서(604)는 동상(I) 믹서(605a) 및 직교위상(Q) 믹서(605b)를 포함한다. 믹서(604)는, 수신 LO 신호 생성기(전압 제어형 오실레이터(VCO)(610)로 지칭됨)에 의해 생성되는 단일 로컬 오실레이터(LO) 신호를 수신한다. VCO(610)는, 위상 고정 루프(PLL)(간략화를 위해 도시되지 않음)를 포함한다.
- [0047] [0058] 기저대역 필터(625)는, 제 1 I 증폭기 스테이지(602), 제 2 I 증폭기 스테이지(606), 제 1 Q 증폭기 스테이지(652), 및 제 2 Q 증폭기 스테이지(656)를 포함한다. 필터(625)의 능동 및 수동 엘리먼트들이 도 4에서 설명된 기저대역 필터(400)의 능동 및 수동 엘리먼트들과 동일하기 때문에, 기저대역 필터(625)에 대한 스위치들의 상태만이 상세히 설명될 것이다. 수동 저항들 및 커패시턴스들에 대한 참조 번호들은 예시의 용이성을 위해 생략되었다. 예시적인 실시예에서, 기저대역 필터(625)는 실수 및/또는 복소수 극들을 갖는 실수 필터로서 구성될 수 있다. 캐리어들 CA1과 CA2 사이에 로케이팅되는 간섭 신호들("잼머들"로서 또한 지칭됨)이 비교적 작은 상황에서, 간섭 신호의 진폭 또는 전력이 비-인접 캐리어들 CA1 및 CA2의 진폭 또는 전력보다 더 낮지만 캐리어들 CA1 및 CA2가 로케이팅되는 대역의 외부에 로케이팅되는 간섭 신호의 진폭 또는 전력이 캐리어들 CA1



및 CA2보다 더 높은 진폭 또는 전력이라는 점에서, 위에 설명된 제 1 및 제 2 모드들이 활성화되어 실수 및/또는 복소수 극들을 갖는 실수 저역통과 필터를 생성할 수 있다. 복소 필터링은, 간섭 신호들이 캐리어들 CA1 및 CA2보다 진폭이 더 높은 경우, 및 캐리어들이 로케이팅되는 주파수 대역 외부에 간섭 신호들이 로케이팅되는 경우 특히 바람직하다. 제 1 모드와 연관된 스위치들(608, 609, 618, 619, 658, 659, 668, 및 669)이 전도성인 경우, 그리고 제 2 모드와 연관된 스위치들(636 및 686)이 비-전도성인 경우(그리고 제 3 모드와 연관된 스위치들(642, 644, 647, 및 648)은 비-전도성임), 실수 및/또는 복소수 극들을 갖는 실수 필터가 구성될 수 있다.

[0048] [0059] 이러한 예시적인 실시예에서, 2개의 비-인접 캐리어들 CA1 및 CA2를 하향변환하는데 단일 LO 주파수가 사용될 수 있다. 비-인접 캐리어들 CA1과 CA2 사이에 로케이팅된 간섭 신호들이 비교적 작기 때문에, 단일 LNA(602) 및 믹서(604)가 사용된다. 2개의 캐리어들 CA1 및 CA2의 각각의 주파수들(fCA1 및 fCA2) 사이의 실질적으로 중간에 있는 주파수에 로케이팅되는 단일 LO(단일 fLO를 생성함)는 둘 모두의 캐리어들, 즉 포지티브 주파수에 대한 하나의 캐리어 및 네거티브 주파수에 대한 다른 캐리어를 하향변환하는데 사용될 수 있다. 저역통과 필터 출력들은, 연결(635)을 통해 제 2 I 증폭기 스테이지(606)의 출력으로부터 그리고 연결(675)을 통해 제 2 Q 증폭기 스테이지(656)의 출력으로부터 취해진다. 이러한 예시적인 실시예에서, 캐리어들 CA1과 CA2 사이의 작은 간섭 신호의 존재로 인해 아날로그 도메인에서 복소 필터링이 필요하지 않지만, 복소수 극들은, 캐리어들 CA1 및 CA2가 로케이팅되는 대역 또는 대역들의 외부에 로케이팅되는 큰 간섭 신호를 제거하기 위해 샤프한 필터 응답을 생성할 것이 요구되며, 그에 따라, 캐리어들이 디지털 도메인에서 추출되게 된다.

[0049] [0060] 도 7은, 수신된 신호를 단일 로컬 오실레이터(LO) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 기저대역 필터의 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 LNA가 수신 신호를 2개의 별개의 출력들로서 2개의 별개의 수신 체인들에 제공한다. 수신기(700)는, 2개의 비-인접 캐리어들 CA1 및 CA2를 수신하고 그리고 캐리어들 CA1 및 CA2를 별개의 출력들로서 LNA 부분들(703a 및 703b)을 통해 제 1 믹서(704a) 및 제 2 믹서(704b)에 제공하도록 구성되는 저 잡음 증폭기(LNA)(702)를 포함한다. 제 1 믹서(704a)는 동상(I) 믹서(705a) 및 직교위상(Q) 믹서(705b)를 포함한다. 제 2 믹서(704b)는 동상(I) 믹서(707a) 및 직교위상(Q) 믹서(707b)를 포함한다. 믹서들(704a 및 704b)은, 수신 LO 신호 생성기(전압 제어형 오실레이터(VCO)(710)로 지칭됨)에 의해 생성되는 단일 로컬 오실레이터(LO) 신호를 수신한다. VCO(710)는, 위상 고정 루프(PLL)(간략화를 위해 도시되지 않음)를 포함한다.

[0050] [0061] 수신기(700)는, 2개의 기저대역 필터들, 즉, 캐리어 CA1의 I 및 Q 컴포넌트들을 프로세싱하도록 구성되는 제 1 기저대역 필터(725) 및 캐리어 CA2의 I 및 Q 컴포넌트들을 프로세싱하도록 구성되는 제 2 기저대역 필터(735)를 포함한다. 기저대역 필터(725)는, 제 1 I 증폭기 스테이지(702), 제 2 I 증폭기 스테이지(706), 제 1 Q 증폭기 스테이지(752), 및 제 2 Q 증폭기 스테이지(756)를 포함한다. 기저대역 필터(735)는, 제 1 Q 증폭기 스테이지(762), 제 2 Q 증폭기 스테이지(766), 제 1 I 증폭기 스테이지(772), 및 제 2 I 증폭기 스테이지(776)를 포함한다. 수동 저항들 및 커패시턴스들에 대한 참조 번호들은 예시의 용이성을 위해 생략되었다. 예시적인 실시예에서, 기저대역 필터들(725 및 735)은 복소 대역통과 필터로서 구성될 수 있는데, 여기서, 캐리어들 CA1 및 CA2는 LNA(702)에 의해 분할되어 2개의 하향변환 경로들에 의해 프로세싱된다. 2개의 캐리어들로부터 정보를 추출하기 위해 복소 필터링이 사용된다. 예를 들어, 제 1 기저대역 필터(725)는 캐리어 CA1을 포지티브 주파수로 추출할 수 있고, 제 2 기저대역 필터(735)는 캐리어 CA2를 네거티브 주파수로 추출할 수 있다. 이러한 포지티브 및 네거티브 주파수 프로세싱은, 2개의 기저대역 필터들(725 및 735) 내의 필터의 I 및 Q 연결을 스와핑(swapping)시킴으로써 달성될 수 있다(기저대역 필터(725)에 대해, 스위치들(742, 744, 747, 및 748)을 통해 I 출력은 Q 입력으로 지향되고 Q 출력은 I 입력으로 지향되며, 기저대역 필터(735)에 대해, 스위치들(731, 733, 734, 및 737)을 통해 Q 출력은 I 입력으로 지향되고 I 출력은 Q 입력으로 지향되는 것으로 예시되는 I/Q 및 Q/I 필터 피드백에 의해 달성됨). 포지티브 및 네거티브 주파수 추출은 또한, 직교위상 믹서들(704a 또는 704b) 중 하나에서 I 및 Q 연결들을 스와핑시킴으로써 LO 경로에서 수행될 수 있다.

[0051] [0062] 제 3 동작 모드와 연관된 제 1 대역통과 필터(725)의 스위치들(742, 744, 747 및 748) 및 제 2 대역통과 필터(735)의 스위치들(731, 733, 734, 및 737)이 전도성인 경우(그와 함께, 제 1 모드와 연관된 제 1 대역통과 필터(725)의 스위치들(708, 709, 718, 719, 758, 759, 768, 및 769) 및 제 2 대역통과 필터(735)의 스위치들(711, 713, 716, 717, 721, 723, 726 및 727)이 전도성이고, 제 2 모드와 연관된 제 1 대역통과 필터(725)의 스위치들(736 및 786) 및 제 2 대역통과 필터(735)의 스위치들(728 및 729)이 비-전도성임), 복소 대역통과 필터가 구성될 수 있다. 예시적인 실시예에서, 기저대역 필터(725)의 대역통과 필터 출력들은, 연결(767)을 통해 제 1 I 증폭기 스테이지(702)의 출력으로부터 그리고 연결(777)을 통해 제 1 Q 증폭기 스테이지(752)의 출력으로부터 취해진다. 기저대역 필터(735)의 대역통과 필터 출력들은, 연결(787)을 통해 제 1 Q 증폭기 스테이지

(762)의 출력으로부터 그리고 연결(789)을 통해 제 1 I 증폭기 스테이지(772)의 출력으로부터 취해진다.

- [0052] [0063] 그러한 복소 대역통과 필터는, 보통의 이미지 제거를 통한 (I/Q 어레인지먼트에 의존하여) 포지티브 또는 네거티브 주파수들의 필터링을 제공하며, 이는, 캐리어들 사이의 간섭 신호의 진폭 또는 전력 상당한 상황들에서는 간섭 신호의 진폭 또는 전력이 제 1 캐리어 CA1 또는 제 2 캐리어 CA2의 진폭 또는 전력보다 더 높을 수 있다는 점에서 유용하며, 캐리어들 CA1 또는 CA2 중 하나의 진폭 또는 전력이 다른 캐리어보다 더 높을 수 있는 상황들에서 유용하다. 캐리어들 CA1 또는 CA2 중 하나가 다른 캐리어보다 진폭 또는 전력이 더 높으면, 더 높은 전력 캐리어의 이미지는 더 낮은 전력 캐리어를 손상시킬 수 있다. 그러한 예시에서, 복소 필터들(725 및 735)에 의해 증가된 이미지 제거가 제공된다. 단일 LO(fLO)로 2개의 비-인접 캐리어들을 하향변환하기 위해, 단일 LO/VC0에 대한 듀얼(dual) 수신 경로(각각이 믹서 및 PLL을 가짐)가 사용될 수 있다. 이러한 예시적인 실시예에서, 2개의 캐리어들은, LNA(702)에서 분할되고, 2개의 직교위상 믹서들(704a 및 704b) 및 2개의 기저대역 필터들(725 및 735)을 포함하는 2개의 하향변환 경로들에 분배된다.
- [0053] [0064] 2개의 캐리어들 CA1 및 CA2의 주파수들(fCA1 및 fCA2) 사이의 실질적으로 중간에 있는 주파수에 로케이팅되는 단일 LO(단일 fLO를 생성함)는, 둘 모두의 캐리어들을, 하나의 캐리어는 포지티브 주파수로 그리고 다른 캐리어는 네거티브 주파수로 하향변환하는데 사용될 수 있다. 이러한 예시적인 실시예에서, 필터들(725 및 735)은, 둘 모두의 캐리어들을 추출하는데 사용되는 복소 필터를 형성한다. 예시적인 실시예에서, 제 1 대역통과 필터(725)는 제 1 비-인접 캐리어 CA1을 추출하여 그것을 포지티브 주파수로 하향변환할 수 있고, 제 2 대역통과 필터(735)는 제 2 비-인접 캐리어 CA2를 추출하여 그것을 네거티브 주파수로 하향변환할 수 있다.
- [0054] [0065] 필터들(725 및 735)은 포지티브 및 네거티브 복소 필터링을 제공하며, 이는, 스위치들(742, 744, 747, 748) 및 스위치들(731, 733, 734, 및 737)의 동작에 의해 2개의 필터들 내의 필터의 I/Q 연결을 스와핑시킴으로써(I/Q vs. Q/I 필터 피드백) 달성된다. 도 7에서 캐리어 CA1은 기저대역 필터(725)에 의해 프로세싱되고 캐리어 CA2는 기저대역 필터(735)에 의해 프로세싱되는 것으로 도시되었지만, 캐리어들 CA1 및 CA2를 그들이 다른 기저대역 필터에 의해 프로세싱되도록 스와핑시키는 것이 가능하다. 추가로, 기저대역 필터(725) 또는 기저대역 필터(735) 중 어느 하나를 통해 I 또는 Q 신호들을 지연시킴으로써, 캐리어들 CA1 및 CA2를 어느 캐리어가 포지티브 주파수로 변환되는지 그리고 어느 캐리어가 네거티브 주파수로 변환되는지에 관해 상호교환하는 것이 가능하다.
- [0055] [0066] 도 8은, 수신된 신호를 단일 로컬 오실레이터(LO) 경로를 사용하여 필터링하기 위해 인트라-대역 캐리어 어그리게이션 수신기에서 사용될 수 있는 재구성가능 수신기 및 대역통과 필터로서 구성되는 기저대역 필터의 다른 예시적인 실시예를 예시하는 개략적인 도면이고, 여기서, 단일 수신 체인이 수신 신호를 프로세싱한다.
- [0056] [0067] 수신기(800)는, 2개의 비-인접 캐리어들 CA1 및 CA2를 수신하고 그리고 비-인접 캐리어들 CA1 및 CA2를 믹서(804)에 제공하도록 구성되는 저 잡음 증폭기(LNA)(802)를 포함한다. 믹서(804)는 동상(I) 믹서(805a) 및 직교위상(Q) 믹서(805b)를 포함한다. 믹서(804)는, 수신 LO 신호 생성기(전압 제어형 오실레이터(VC0)(810)로 지칭됨)에 의해 생성되는 단일 로컬 오실레이터(LO) 신호를 수신한다. VC0(810)는, 위상 고정 루프(PLL)(간략화를 위해 도시되지 않음)를 포함한다. 기저대역 필터(825)는, 제 1 I 증폭기 스테이지(802), 제 2 I 증폭기 스테이지(806), 제 1 Q 증폭기 스테이지(852), 및 제 2 Q 증폭기 스테이지(856)를 포함한다.
- [0057] [0068] 기저대역 필터(825)는, 대역통과 출력들이 연결(827)을 통해 제 1 I 증폭기 스테이지(802)의 출력으로부터 그리고 연결(877)을 통해 제 1 Q 증폭기 스테이지(852)의 출력으로부터 취해지도록 구성된다. 수동 저항들 및 커패시턴스들에 대한 참조 번호들은 예시의 용이성을 위해 생략되었다. 기저대역 필터(825)는, 실수 및/또는 복소수 극들을 갖는 실수 필터로서 구성될 수 있다. 캐리어들 사이의 간섭 신호들("잼머들"로서 또한 지칭됨)이 상당한 상황에서, 제 1 캐리어 CA1 또는 제 2 캐리어 CA2의 진폭 또는 전력보다 더 높은 진폭 또는 전력을 간섭 신호들이 가질 수 있고, 그리고 여기서, 캐리어들 CA1 및 CA2의 상대적인 전력이 유사하다는 점에서, 위에 설명된 제 1 및 제 2 모드들이 활성화되어 실수 대역통과 필터를 생성할 수 있다. 제 1 모드와 연관된 스위치들(808, 809, 818, 819, 858, 859, 868 및 869)이 전도성인 경우 그리고 제 2 모드와 연관된 스위치들(836 및 886) 전도성인 경우(그리고, 제 3 모드와 연관된 스위치들(842, 844, 847 및 848)이 비-전도성임), 실수 극들을 갖는 실수 필터가 구성될 수 있다.
- [0058] [0069] 이러한 예시적인 실시예에서, 2개의 비-인접 캐리어들 CA1 및 CA2를 하향변환하는데 단일 LO 주파수가 사용될 수 있다. 2개의 캐리어들 CA1 및 CA2의 각각의 주파수들(fCA1 및 fCA2) 사이의 실질적으로 중간에 있는 주파수에 로케이팅되는 단일 LO(단일 fLO를 생성함)는, 둘 모두의 캐리어들을, 하나의 캐리어는 포지티브 주파수로 그리고 다른 캐리어는 네거티브 주파수로 하향변환하는데 사용될 수 있다. 이러한 예시적인 실시예에서,

대역통과 필터는, 비교적 큰 간섭 신호가 캐리어들 CA1과 CA2 사이에 로케이팅된다 하더라도, 캐리어들 CA1 및 CA2가 하향변환되게 한다.

- [0059] [0070] 대역통과 필터를 생성하기 위해, 제 1 I 증폭기 스테이지(802) 및 제 1 Q 증폭기 스테이지(852)의 출력에서 I 및 Q 신호들에 액세스할 수 있는 것이 바람직하다. 연결(827)을 통한 제 1 I 증폭기 스테이지(802)의 출력 및 연결(877)을 통한 제 1 Q 증폭기 스테이지(852)의 출력은, 기저대역 필터(825)의 실수 대역통과 출력이다.
- [0060] [0071] 도 9는 비-인접 캐리어들을 프로세싱하기 위해 사용될 수 있는 재구성가능 캐리어-어그리게이션 수신기 및 필터의 예시적인 실시예의 동작을 설명하는 흐름도(900)이다. 흐름도(900)의 블록들은 도시된 순서로 또는 도시된 순서와 다르게 수행될 수 있으며, 몇몇 실시예들에서는, 적어도 부분적으로 병렬로 수행될 수 있다.
- [0061] [0072] 블록(902)에서, 재구성가능 기저대역 필터를 갖는 수신기는, 제 1 및 제 2 캐리어들을 수신하도록 구성된다. 예시적인 실시예에서, 제 1 및 제 2 캐리어들은 비-인접 주파수들을 가질 수 있다.
- [0062] [0073] 블록(904)에서, 제 1 및 제 2 캐리어들은, 제 1 및 제 2 캐리어 주파수들 각각을 추출하기 위해, 수신기 및 재구성가능 기저대역 필터에 의해 프로세싱된다.
- [0063] [0074] 블록(906)에서, 추출된 제 1 및 제 2 캐리어 주파수들 각각을 사용하여, 저역통과 필터 출력 및 대역통과 필터 출력 중 적어도 하나가 생성된다.
- [0064] [0075] 본원에 설명된 재구성가능 수신기 및 필터 회로는, 하나 또는 그 초과 IC들, 아날로그 IC들, RFIC들, 믹싱된-신호(mixed-signal) IC들, AISC들, 인쇄 회로 보드(PCB)들, 전자 디바이스들 등 상에 구현될 수 있다. 재구성가능 수신기 및 필터 회로는 또한, 상보형 금속 산화물 반도체(CMOS), N-채널 MOS(NMOS), P-채널 MOS(PMOS), 바이폴라 접합 트랜지스터(BJT), 바이폴라-CMOS(BiCMOS), 실리콘-게르마늄(SiGe), 갈륨 비소(GaAs), 헤테로접합 바이폴라 트랜지스터(HBT)들, 고 전자 이동도 트랜지스터(high electron mobility transistor)(HEMT)들, SOI(silicon-on-insulator) 등과 같은 다양한 IC 프로세스 기술들을 이용하여 제조될 수 있다.
- [0065] [0076] 본원에 설명된 수신기 및 필터 회로를 구현하는 장치는, 독립형(stand-alone) 디바이스일 수 있거나 또는 더 큰 디바이스의 일부일 수 있다. 디바이스는 (i) 독립형 IC, (ii) 데이터 및/또는 명령들을 저장하기 위한 메모리 IC들을 포함할 수 있는 하나 또는 그 초과 IC들의 세트, (iii) RF 수신기(RFR) 또는 RF 송신기/수신기(RTR)와 같은 RFIC, (iv) 모바일 스테이션 모뎀(MSM)과 같은 ASIC, (v) 다른 디바이스들 내에 임베딩(embed)될 수 있는 모듈, (vi) 수신기, 셀룰러 폰, 무선 디바이스, 핸드셋, 또는 모바일 유닛, (vii) 기타 등등일 수 있다.
- [0066] [0077] 하나 또는 그 초과 예시적인 설계들에서, 설명된 기능들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 결합으로 구현될 수 있다. 소프트웨어로 구현되면, 기능들은 컴퓨터-판독가능 매체 상에 하나 또는 그 초과 명령들 또는 코드로서 저장되거나 이들을 통해 송신될 수 있다. 컴퓨터-판독가능 매체들은, 일 장소에서 다른 장소로의 컴퓨터 프로그램의 전달을 용이하게 하는 임의의 매체를 포함한 통신 매체들 및 컴퓨터 저장 매체들 양자 모두를 포함한다. 저장 매체들은 컴퓨터에 의해 액세스될 수 있는 임의의 이용가능한 매체들일 수 있다. 제한이 아닌 예로서, 그러한 컴퓨터-판독가능 매체들은 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장부, 자기 디스크 저장 또는 다른 자기 저장 디바이스들, 또는 명령들 또는 데이터 구조들의 형태로 원하는 프로그램 코드를 반송 또는 저장하는데 사용될 수 있고, 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 접속수단(connection)이 컴퓨터-판독가능 매체로 적절히 지칭된다. 예를 들어, 소프트웨어가 동축 케이블, 광섬유 케이블, 연선(twisted pair), 디지털 가입자 라인(DSL), 또는 (적외선, 라디오, 및 마이크로파와 같은) 무선 기술들을 사용하여 웹사이트, 서버, 또는 다른 원격 소스로부터 송신되면, 동축 케이블, 광섬유 케이블, 연선, DSL, 또는 (적외선, 라디오, 및 마이크로파와 같은) 무선 기술들이 매체의 정의에 포함된다. 본 명세서에 사용되는 바와 같이, 디스크(disk) 및 디스크(disc)는 컴팩트 디스크(disc)(CD), 레이저 디스크(disc), 광학 디스크(disc), 디지털 다목적 디스크(digital versatile disc)(DVD), 플로피 디스크(disk) 및 blu-Ray 디스크(disc)를 포함하며, 여기서 디스크(disk)들은 일반적으로 데이터를 자기적으로 재생하지만, 디스크(disc)들은 레이저들을 이용하여 광학적으로 데이터를 재생한다. 또한, 상기의 것들의 결합들은 컴퓨터-판독가능 매체들의 범위 내에 포함되어야 한다.
- [0067] [0078] 본 설명에서 사용되는 바와 같이, 용어들 "컴포넌트", "데이터베이스", "모듈", "시스템" 등은, 컴퓨터 관련 엔티티, 즉 하드웨어, 펌웨어, 하드웨어 및 소프트웨어의 결합, 소프트웨어 또는 실행 소프트웨어 중 어느

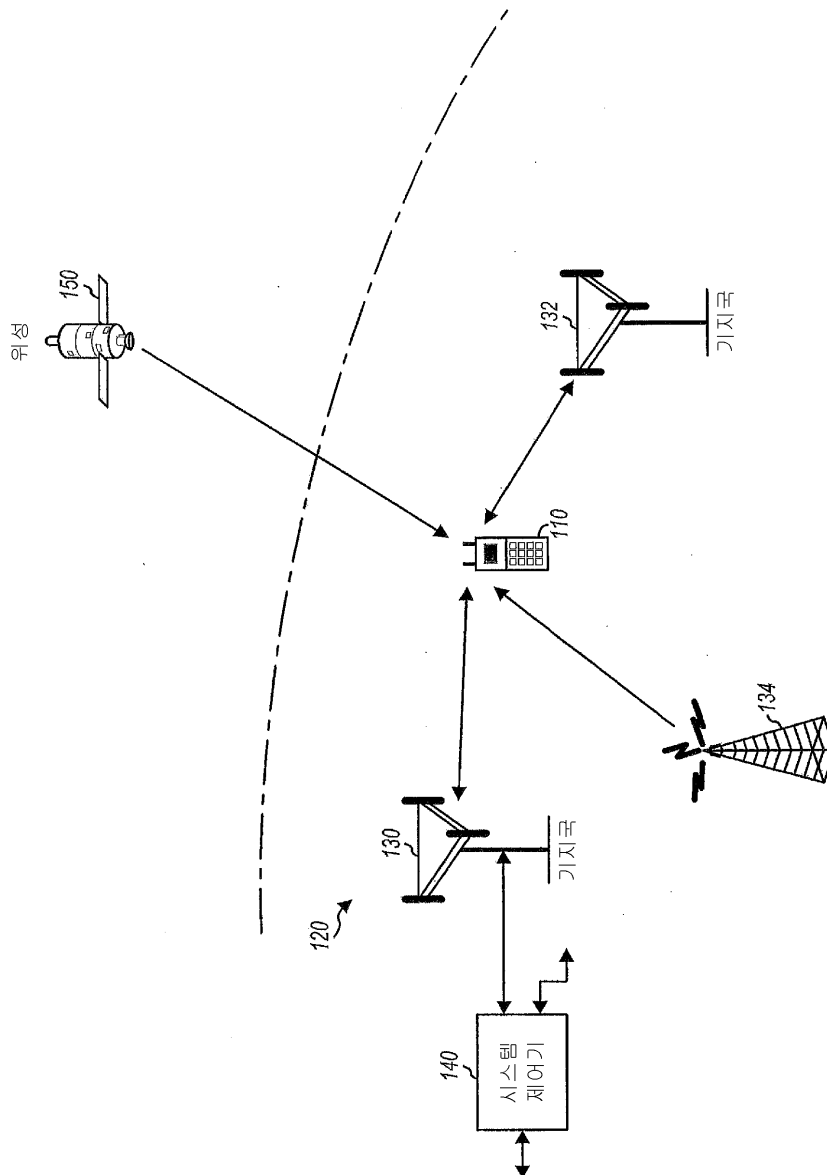
하나를 지칭하도록 의도된다. 예를 들어, 컴포넌트는, 프로세서 상에서 실행되는 프로세스, 프로세서, 오브젝트, 실행가능한 것, 실행 스레드, 프로그램 및/또는 컴퓨터일 수 있지만 이들로 제한되는 것은 아니다. 예시로서, 컴퓨팅 디바이스 상에서 실행되는 애플리케이션 및 컴퓨팅 디바이스 둘 모두가 컴포넌트일 수 있다. 하나 또는 그 초과 컴포넌트들은 프로세스 및/또는 실행 스레드 내에 상주할 수 있고, 컴포넌트는 하나의 컴퓨터 상에 로컬화될 수도 있고 그리고/또는 둘 또는 그 초과 컴퓨터들 사이에 분산될 수 있다. 부가적으로, 이들 컴포넌트들은, 다양한 데이터 구조들이 저장된 다양한 컴퓨터 판독가능 매체들로부터 실행할 수 있다. 컴포넌트들은, 이를테면 하나 또는 그 초과 데이터 패킷들(예컨대, 로컬 시스템에서, 분산 시스템에서 및/또는 신호에 의한 다른 시스템들과의 네트워크(이를테면, 인터넷)를 통해 다른 컴포넌트와 상호 작용하는 하나의 컴포넌트로부터의 데이터)을 갖는 신호에 따라 로컬 및/또는 원격 프로세스들을 통해 통신할 수 있다.

[0068]

[0079] 선택된 양상들이 상세히 예시되고 설명되었지만, 다음의 청구항들에 의해 정의되는 바와 같은 본 발명의 사상 및 범위를 벗어나지 않으면서 선택된 양상들에서 다양한 치환들 및 변경들이 이루어질 수 있음이 이해될 것이다.

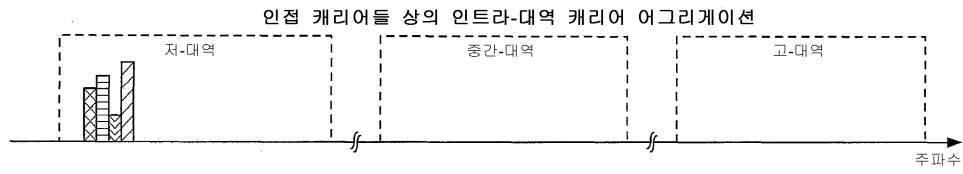
## 도면

### 도면1

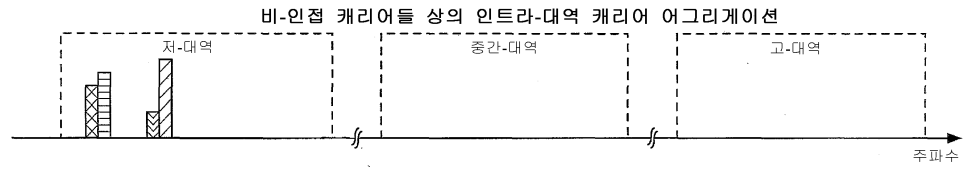




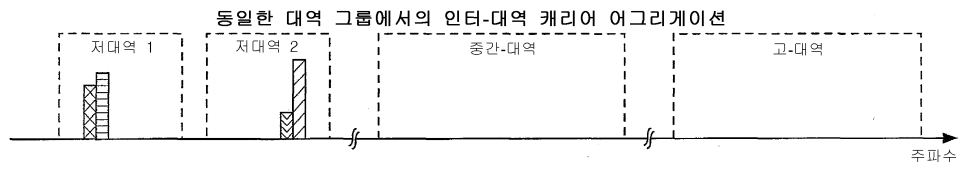
도면2a



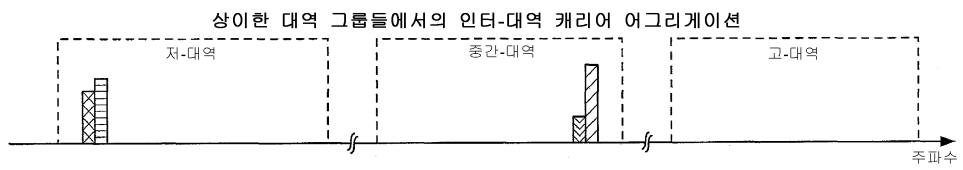
도면2b



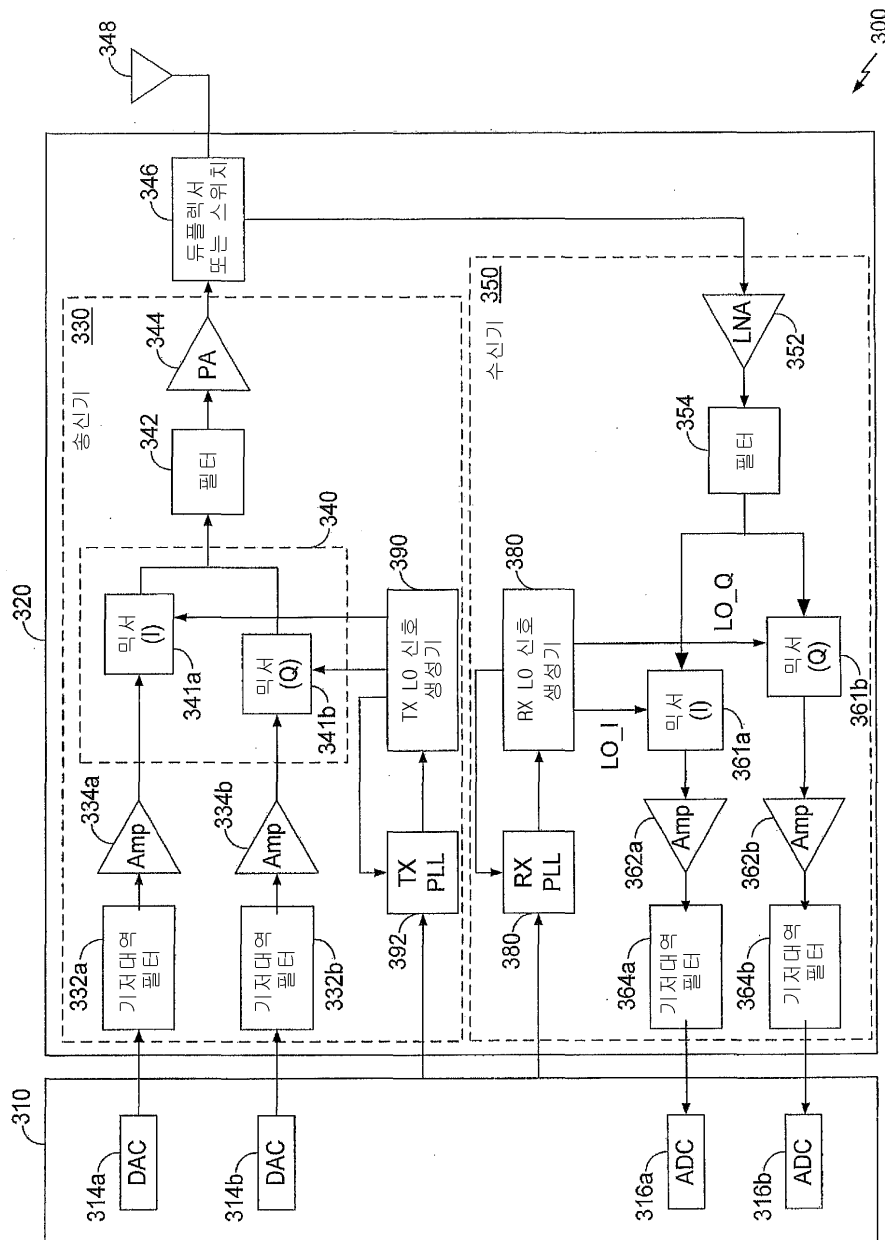
도면2c



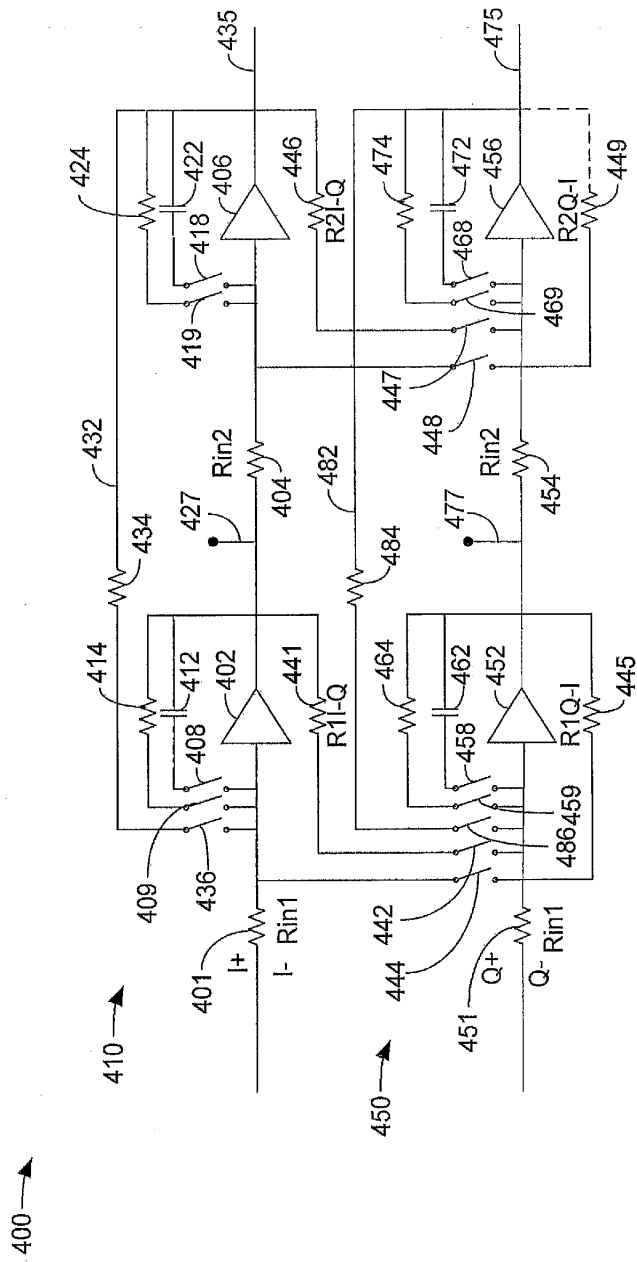
도면2d



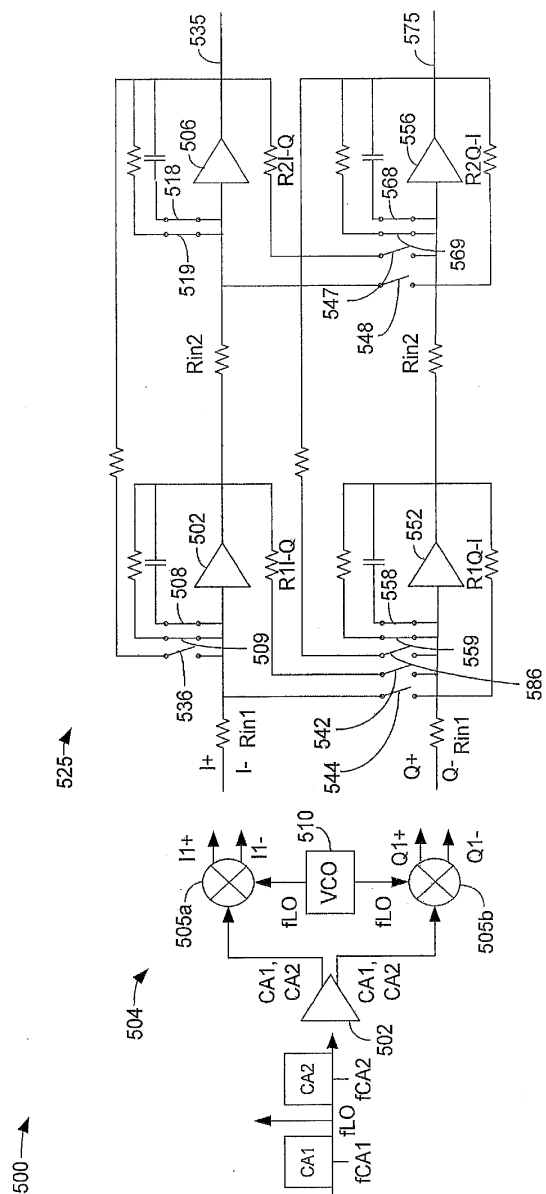
도면3



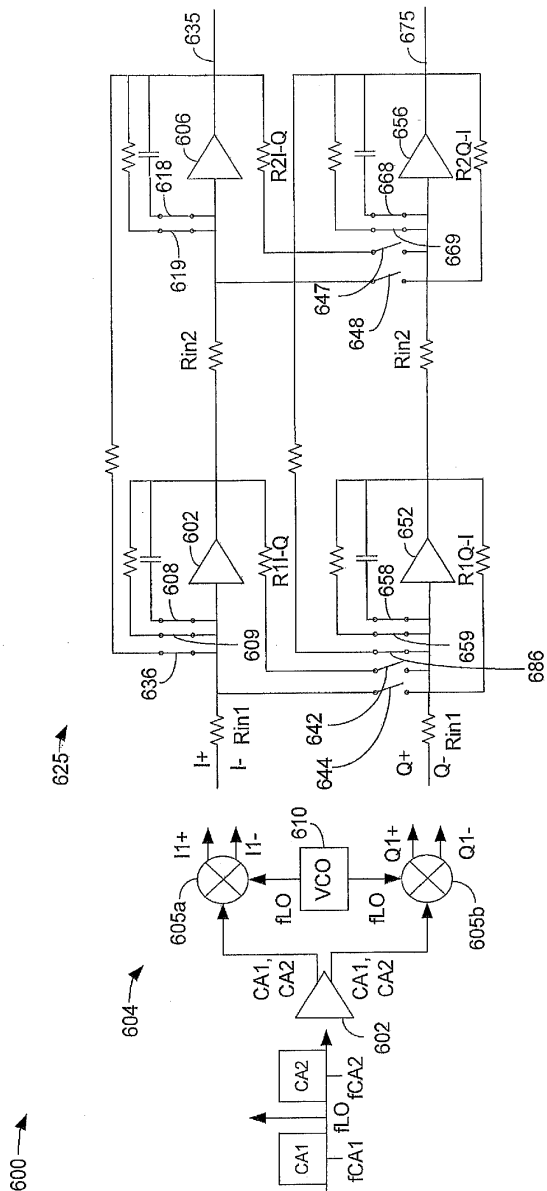
도면4



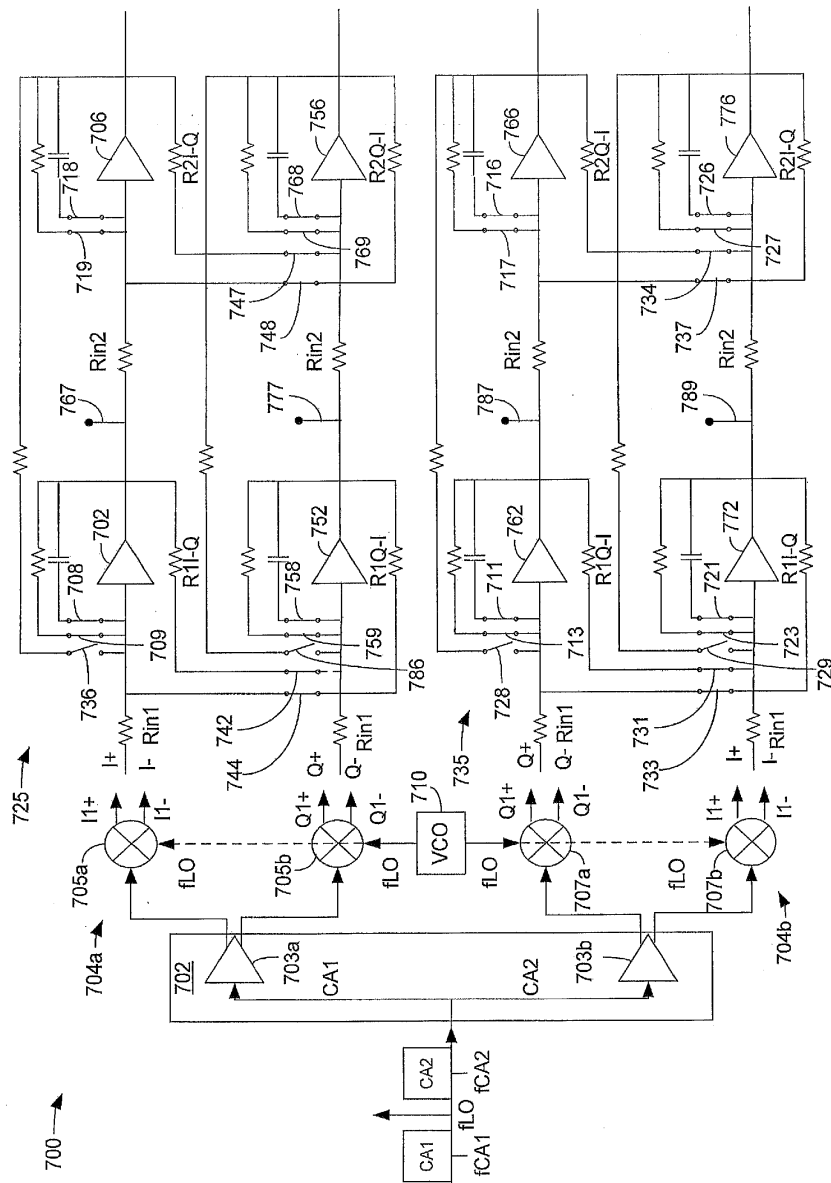
도면5



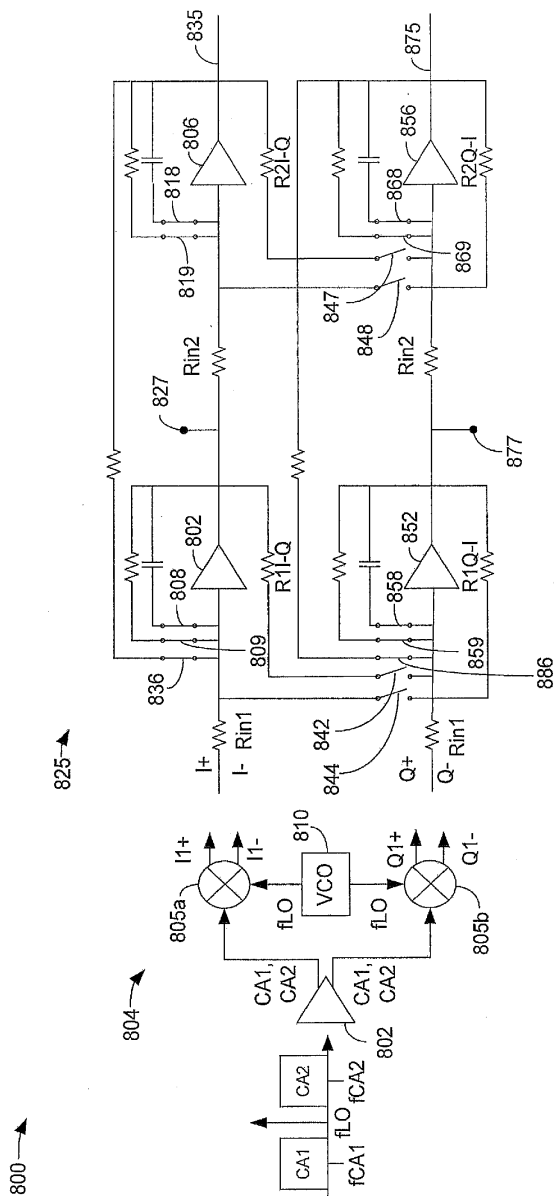
도면6



도면7



도면8



도면9

