



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

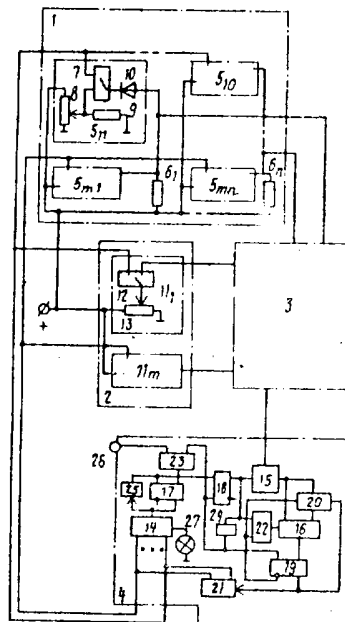
(21) 4418037/24-24
(22) 22.03.88
(46) 23.10.89. Бюл. № 39
(72) О.Г.Алексеев, С.А.Васильковский,
В.А.Шалимов и Н.И.Ячкула
(53) 681.325(088.8)

(56) Авторское свидетельство СССР
№ 947871, кл. G 06 G 7/48, 1982.

Авторское свидетельство СССР
№ 1265800, кл. G 06 G 7/122, 1985.

(54) УСТРОЙСТВО ДЛЯ ОПТИМИЗАЦИИ МНО-
ГОМЕРНЫХ ПАРАМЕТРИЧЕСКИХ РЯДОВ

(57) Изобретение относится к вычисли-
тельной технике и может быть исполь-
зовано для решения задач оптимизации
многомерных параметрических рядов.
Цель изобретения - повышение точности
работы устройства. Устройство позво-
ляет получить точное решение оптими-
зации многомерных параметрических
рядов. Устройство содержит блок 4
управления, блок 1 производственно-
эксплуатационных затрат, блок 2 на-
чальных затрат, блок 3 сумматоров.
1 ил.



Изобретение относится к вычислительной технике и может быть использовано для решения задач оптимизации многомерных параметрических рядов. Эти задачи возникают при необходимости определения оптимального набора из исходного множества $\{l = 1, 2, \dots, m\}$ типов изделий, обладающих ограниченной взаимозаменяемостью по удовлетворению потребностей из заданного множества их видов $J = \{1, 2, \dots, p\}$.

Математически одна из наиболее общих задач стандартизации - задача оптимизации многомерных параметрических рядов - формулируется следующим образом:

Определить $\alpha \in I$ такое, что

$$f(\alpha) = \min \{f(\omega) / \omega \in I\},$$

где

$$f(\omega) = \sum_{i \in \omega} C_i^0 + \sum_{j \in J} \min_{i \in \omega} C_{ij};$$

C_i^0 - начальные затраты, связанные с использованием изделий i -го типа и не зависящие от числа этих изделий;
 C_{ij} - производственно-эксплуатационные затраты на удовлетворение изделиями i -го типа потребностей j -го вида.

Цель изобретения - повышение точности работы устройства.

Функциональная схема устройства представлена на чертеже.

Устройство содержит блок 1 производственно-эксплуатационных затрат, блок 2 начальных затрат, блок 3 сумматоров, блок 4 управления.

Блок 1 производственно-эксплуатационных затрат содержит матрицу ячеек задания затрат 5_{ij} , $i = \overline{1, m}$, $j = \overline{1, p}$ и шунтирующих резисторов 6_j , $j = \overline{1, p}$. Ячейки 5 задания затрат предназначены для задания величин C_{ij} производственно-эксплуатационных затрат и каждая из них содержит ключ 7, задатчик 8, нагрузочный резистор 9 и диод 10.

Блок 2 начальных затрат содержит m ячеек задания начальных затрат $11_1, \dots, 11_m$, каждая из которых предназначена для задания величины C_i^0 , $i = \overline{1, m}$ и содержит ключ 12 и задатчик 13.

Блок 4 управления предназначен для задания варианта используемых изделий ($\omega \in I$), подачи сигнала начала

решения, определения наилучшего варианта $\alpha \in I$ и содержит счетчик 14, аналого-цифровой преобразователь 15, схему 16 сравнения, триггеры 17 - 19, регистры 20 и 21, элемент И 22, элемент ИЛИ 23, элементы 24 и 25 задержки, вход 26 запуска устройства, транспарант 27.

Устройство реализует алгоритм решения задачи оптимизации многомерных параметрических рядов, сущность которого заключается в последовательном переборе всех возможных вариантов и выборе из них наилучшего, т.е. позволяет найти точное решение задачи.

Устройство работает следующим образом.

Перед началом решения на шины питания подается напряжение и задатчиками 8 ячеек задания затрат 5_{ij} , $i = \overline{1, m}$, $j = \overline{1, p}$ устанавливаются напряжения U_{ij} , пропорциональные величинам C_{ij} производственно-эксплуатационных затрат, а задатчиками 13 ячеек задания начальных затрат 11_i , $i = \overline{1, m}$ устанавливаются напряжения, пропорциональные величинам C_i^0 начальных затрат.

Кроме того, счетчик 14, регистр 21 обнуляются, в регистр 20 записывается максимально-возможное двоичное число $(111\dots 1')$, триггеры 17 - 19 устанавливаются в состояние "0".

Решение задачи начинается подачей кратковременного импульса на вход запуска устройства (продолжительность импульса должна быть меньше времени задержки импульса в элементе 25 задержки). Поданный импульс поступает на первый вход элемента ИЛИ 23, с выхода которого сигнал поступит на вход установки триггера 17, переводя его в состояние "1". С выхода триггера 17 сигнал поступает на вход элемента 25 задержки, где задерживается на время, необходимое для вычисления величины $f(\omega)$ в блоке сумматоров, и на счетный вход счетчика 14, на выходах которого образуется двоичная комбинация $000\dots 01$, т.е. задается вариант $\omega = \{1\}$, включающий только изделия первого типа.

С выходов счетчика 14 двоичная комбинация $000\dots 01$ поступит на вход регистра 21 и на управляющие входы блоков 1 и 2, замыкая ключи 7 первой строки ячеек задания затрат $5_{11}, \dots$

..., 5, n блока 1 и ключ 12 ячейки 11, блока 2.

В блоке 1 производственно-эксплуатационных затрат для каждого из $j = \overline{1, n}$ столбцов ячеек задания затрат S_{ij} , $i = \overline{1, m}$ нагрузочные резисторы 9, диоды 10 ячеек столбца и резистор 6 образуют схему выбора минимального напряжения, на выходе которой всегда поддерживается напряжение, равное минимальному из напряжений на задатчиках, подключенных ячеек столбца, т.е. на резисторах 6_j , $j = \overline{1, n}$ всегда будет поддерживаться напряжение, пропорциональное $\min_{i \in \omega} C_{ij}$, $j = \overline{1, n}$, которое поступает на первые входы блока сумматоров, на вторые входы которого с подключенных ячеек задания затрат поступит напряжение, пропорциональное величинам C_i^0 , $i \in \omega$.

В блоке 3 сумматоров определяется величина

$$f(\omega) = \sum_{i \in \omega} C_i^0 + \sum_{j \in J} \min_{i \in \omega} C_{ij},$$

которая поступает на вход аналого-цифрового преобразователя 15.

После определения величины $f(\omega)$ сигнал, задержанный элементом 25 задержки, поступает на вход сброса триггера 17, переводя его в "0" - состояние и на вход установки триггера 18, единичный сигнал с выхода которого поступает на вход элемента 24 задержки, где задерживается на время, необходимое для завершения сравнения чисел в схеме 16 сравнения, на управляющий вход аналого-цифрового преобразователя 15, с выхода которого число, равное $f(\omega)$, поступает на первый вход схемы 16 сравнения и на вход регистра 20. Одновременно сигнал с выхода триггера 18 поступит на первый вход элемента И 22, на втором входе которого поддерживается сигнал логической единицы, с инверсного выхода триггера 19, который также поступает на вход считывания регистра 20, обеспечивая поступление числа f^* на второй вход схемы 16 сравнения.

Сигнал с выхода элемента И 22 поступает на управляющий вход схемы 16 сравнения, разрешая осуществить сравнение чисел $f(\omega)$ и f^* , поданных на его входы.

Если выполняется условие $f(\omega) < f^*$, то сигнал с выхода схемы сравнения

поступит на вход установки триггера 19, переводя его в состояние "1". При этом сигнал с инверсного выхода триггера 19 становится равным "0", что закрывает элемент И 22, не разрешая осуществлять сравнение чисел, и запрещает считывание числа f^* из регистра 20 в устройство 16 сравнения.

Одновременно сигнал с выхода триггера 19 поступает на вход записи регистра 20, в который записывается новое значение $f^* = f(\omega)$, а также на вход записи регистра 21, в который записывается комбинация ω , давшая лучшее значение $f(\omega)$.

После осуществления этих операций сигнал, задержанный в элементе 24 задержки, поступает на входы сброса триггеров 18 и 19, переводя их в состояние "0". При этом сигнал с инверсного выхода триггера 19 разрешит подачу нового числа из регистра 20 на второй вход схемы 16 сравнения и на второй вход элемента И 22, фиксируя тем самым готовность к осуществлению нового сравнения чисел.

В том случае, если $f^* \geq f(\omega)$, то сигнала на выходе схемы 16 сравнения нет и сигнал с выхода элемента 24 задержки переведет триггер 18 в состояние "0", снимая управляющий сигнал с аналого-цифрового преобразователя 15 и прекращая подачу числа $f(\omega)$ на устройство 16 сравнения и регистр 20.

И в первом и во втором случае сигнал с выхода элемента 24 задержки поступает так же на второй вход элемента ИЛИ 23 сигнал с выхода которого переводит триггер 17 в состояние "1", сигнал с выхода которого поступает на счетный вход счетчика 14, на выходах которого образуется новая комбинация 000...10, что соответствует новому варианту использования изделий, и, одновременно, на вход элемента задатчика 25, обеспечивая дальнейшую работу устройства по аналогии с рассмотренным.

Далее весь описанный процесс повторяется многократно до тех пор, пока не будут перебраны все возможные комбинации используемых изделий (при этом счетчик 14 каждый раз изменяет свое состояние на единицу и общее количество комбинаций равно 2^m). После того, как проанализирован последний вариант '111...11' на следующем шаге на выходе счетчика 14 появится

сигнал переполнения, который поступит на транспарант 27, сигнализируя об окончании решения. При этом в регистре 21 хранится оптимальный вариант используемых изделий ($\alpha \leq 1$), а в регистре 20 - величина минимальных затрат ($f(\alpha)$), соответствующих этому варианту.

При этом задача решена точно, ибо просмотрены все возможные комбинации изделий.

При этом время решения задачи размерности ($m \cdot n$) может быть оценено величиной $t_{\text{реш}} \approx 2^n (\tau_1 + \tau_2)$, где τ_1, τ_2 - время задержки в элементах 24 и 25 задержки, т.е. не зависит от величины n , что существенно для задач большой размерности.

Ф о р м у л а и з о б р е т е н и я

Устройство для оптимизации многомерных параметрических рядов, содержащее блок производственно-эксплуатационных затрат, блок сумматоров и блок управления, отличающееся тем, что, с целью повышения точности работы устройства, блок управления содержит устройство сравнения, аналого-цифровой преобразователь, первый, второй и третий триггеры, первый и второй регистры, первый и второй элементы задержки, элемент И, элемент ИЛИ, счетчик и транспарант, первый вывод которого заземлен, второй вывод подключен к выходу переполнения счетчика, выход которого поразрядно объединен с информационным входом второго регистра и является выходом блока управления, счетный вход счетчика соединен с выходом первого триггера и входом второго элемента задержки, выход которого соединен с входом сброса первого триггера и с входом установки второго триггера, выход которого соединен с входом первого элемента задержки, первым входом элемента И и с управляющим входом аналого-цифрового преобразователя, информационный вход которого является информационным входом блока управления, а выход соединен с первым входом схемы сравнения и с информационным входом первого регистра, выход которого соединен с вторым входом схемы сравнения, вход разрешения считывания первого регистра соединен с вторым входом элемента И и инверсным выходом

третьего триггера, прямой выход которого соединен с входами разрешения записи первого и второго регистров, вход установки третьего триггера соединен с выходом схемы сравнения, вход разрешения осуществления сравнения которой соединен с выходом элемента И, а вход сброса третьего триггера соединен с выходом первого элемента задержки, с входом сброса второго триггера и с первым входом элемента ИЛИ, выход которого соединен с входом установки первого триггера, второй вход элемента ИЛИ является входом запуска устройства, информационный вход блока управления соединен с выходом блока сумматоров, первая группа из входов которого соединена с группой выходов блока производственно-эксплуатационных затрат, который содержит группу шунтирующих резисторов, матрицу ячеек задания затрат, каждая из которых содержит ключ, задатчик, нагрузочный резистор, и диод, анод которого является выходом ячейки задания затрат, а катод соединен с выходом ключа, управляющий вход которого является управляющим выходом ячейки задания затрат, информационный вход ключа соединен с выводом подвижного контакта задатчика и первым выводом нагрузочного резистора, вторые выводы которых заземлены, а первый вывод задатчика образует задающий вход ячейки задания затрат, выходы ячеек задания затрат каждого столбца матрицы объединены и образуют соответствующий выход группы выходов блока производственно-эксплуатационных затрат и соединены с первым выводом соответствующего шунтирующего резистора, вторые входы которых соединены с объединенными задающими входами ячеек задания затрат и соединены с общей шиной питания устройства, управляющие входы ячеек задания затрат каждой строки матрицы объединены и образуют i -й вход группы входов блока производственно-эксплуатационных затрат, который соединен с соответствующим разрядом выхода блока управления и соответствующим i -входом блока начальных затрат, состоящего из m ячеек задания начальных затрат, каждая из которых состоит из ключа и задатчика, первый вывод которого заземлен, а вывод подвижного контакта соединен с информационным входом ключа, выход ключа ячейки задания начальных затрат является

выходом блока начальных затрат и соединен с соответствующим входом второй группы блока сумматоров, управляющие входы ключей ячеек задания на-

5 чальных затрат образуют входы блока начальных затрат, вторые выходы датчиков ячеек задания начальных затрат соединены с шиной питания.

Редактор В.Бугренкова Составитель А.Ушаков
Техред Л.Олийник Корректор О.Ципле

Заказ 6392/52 Тираж 668 Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г.Ужгород, ул. Гагарина, 101