

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 5 月 31 日 (31.05.2019)



(10) 国际公布号
WO 2019/100428 A1

(51) 国际专利分类号:
H01L 21/84 (2006.01) **H01L 27/12** (2006.01)

(21) 国际申请号: PCT/CN2017/113698

(22) 国际申请日: 2017 年 11 月 30 日 (30.11.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201711171967.6 2017 年 11 月 22 日 (22.11.2017) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 徐洪远(XU, Hongyuan); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙)(ESSEN PATENT & TRADEMARK AGENCY);

中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: ARRAY SUBSTRATE AND PREPARATION METHOD THEREFOR

(54) 发明名称: 一种阵列基板及其制备方法

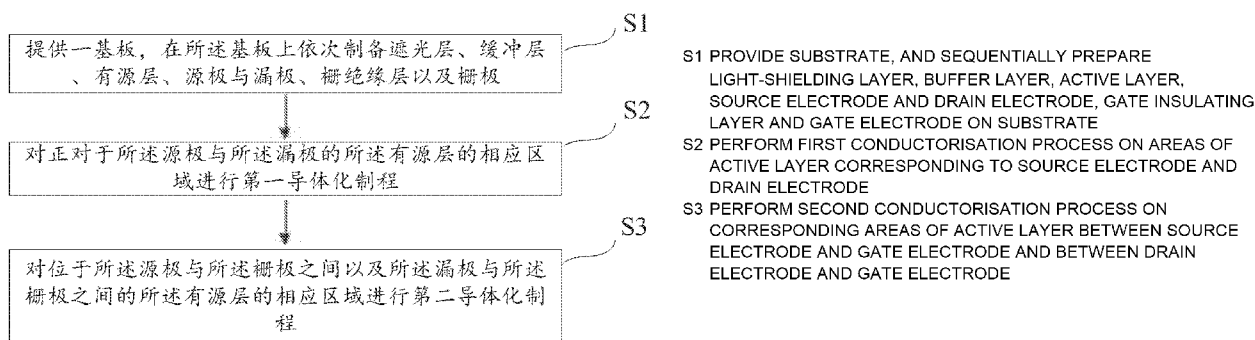


图 1

(57) Abstract: Provided are an array substrate and a preparation method therefor. The preparation method comprises: providing a substrate (210), and sequentially preparing a light-shielding layer (211), a buffer layer (222), an active layer (223), a source electrode (225) and a drain electrode (224), a gate insulating layer (234) and a gate electrode (235) on the substrate; performing a first conductorisation process on areas (238) of the active layer corresponding to the source electrode and the drain electrode; performing a second conductorisation process on corresponding areas (239) of the active layer between the source electrode and the gate electrode and between the drain electrode and the gate electrode.

(57) 摘要: 提供一种阵列基板及其制备方法。制备方法包括: 提供一基板 (210), 在基板上依次制备遮光层 (211)、缓冲层 (222)、有源层 (223)、源极 (225) 与漏极 (224)、栅绝缘层 (234) 以及栅极 (235); 对正对于源极与漏极的有源层的相应区域 (238) 进行第一导体化制程; 对位于源极与栅极之间以及漏极与栅极之间的所述有源层的相应区域 (239) 进行第二导体化制程。

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

一种阵列基板及其制备方法

技术领域

- [1] 本发明涉及显示技术领域，尤其涉及一种阵列基板及其制备方法。

背景技术

- [2] 氧化物半导体（oxide semiconductor）是具有半导体特性的一类氧化物，作为'新一代电子的基础材料'而备受全球显示器技术人员关注的就是氧化物半导体 TFT。因为氧化物半导体 TFT 是驱动超高精细液晶面板、有机 EL 面板以及电子纸等新一代显示器的 TFT 材料最佳候选之一。
- [3] IGZO(indium gallium zinc oxide) 为铟镓锌氧化物的缩写，非晶 IGZO 材料是用于新一代薄膜晶体管技术中的沟道层材料，是金属氧化物 (Oxied) 面板技术的一种。IGZO 载流子迁移率是非晶硅的 20~30 倍，可以大大提高 TFT 对像素电极的充放电速率，实现更快的刷新率，同时更快的响应也大大提高了像素的行扫描速率，使得超高分辨率在 TFT-LCD 中成为可能。另外，由于晶体管数量减少和提高了每个像素的透光率，IGZO 显示器具有更高的能效水平，而且效率更高。
- [4] IGZO-TFT 的器件结构一般分为 ESL、BCE、TG 等几种类型，其中 ESL、BCE 结构因 Gate 电极和 S/D 电极之间存在较大覆盖面积（overlap）导致较大的寄生电容，不适合应用于高解析度的 OLED 面板。近几年发展起来的 Top-Gate 结构的 IGZO 可以解决寄生电容较大的问题，但目前主流的 TG-IGZO TFT 器件工艺比较复杂，一般需要 7 道左右的光罩数量来完成阵列基板工艺。
- [5] 综上所述，现有技术的 TG-IGZO TFT 器件的制作方法，工艺比较复杂，成本较高。

对发明的公开

技术问题

- [6] 本发明提供一种阵列基板及其制备方法，能够缩减 TG-IGZO TFT 器件的光罩制程，从而降低成本。

问题的解决方案

技术解决方案

- [7] 为解决上述问题，本发明提供的技术方案如下：
- [8] 本发明提供一种阵列基板的制作方法，所述方法包括以下步骤：
- [9] 步骤 S1、提供一基板，在所述基板上依次制备遮光层、缓冲层、有源层、源极与漏极、栅绝缘层以及栅极；其中，所述缓冲层上连续沉积铟镓锌氧化物层与第二金属层，通过半色调光罩使所述铟镓锌氧化物形成有源层，以及同时使所述第二金属层形成源极与漏极；
- [10] 步骤 S2、对正对于所述源极与所述漏极的所述有源层的相应区域进行第一导体化制程；
- [11] 步骤 S3、对位于所述源极与所述栅极之间以及所述漏极与所述栅极之间的所述有源层的相应区域进行第二导体化制程。
- [12] 根据本发明一优选实施例，所述第一导体化制程包括对所述阵列基板进行退火制程，所述第二导体化制程包括对所述阵列基板进行镭射制程。
- [13] 根据本发明一优选实施例，所述退火制程的温度为 200~300 摄氏度，以使所述有源层中正对于所述源极和所述漏极的相应区域实现导体化。
- [14] 根据本发明一优选实施例，所述镭射制程中用波长处于 300 纳米 ~315 纳米范围内的准分子镭射光照射所述阵列基板表面，使对位于所述源极与所述栅极之间以及所述漏极与所述栅极之间的所述有源层的相应区域实现导体化。
- [15] 根据本发明一优选实施例，所述退火制程中，所述源极与所述漏极材料中的钛或铝掺杂于所述有源层中。
- [16] 本发明还提供一种阵列基板，包括：
- [17] 基板；
- [18] 薄膜晶体管，制备于所述基板上；
- [19] 所述薄膜晶体管包括有源层以及位于所述有源层两端上方的源极与漏极；
- [20] 栅绝缘层，制备于所述薄膜晶体管表面；
- [21] 栅极，制备于所述栅绝缘层上；
- [22] 其中，所述有源层为铟镓锌氧化物材料，所述有源层对应所述栅极的区域为非

导体化区域，所述有源层除所述非导体化区域外的其他区域为导体化区域；对应所述源极一侧的所述导体化区域为源区，对应所述漏极一侧的所述导体化区域为漏区；所述阵列基板包括用以形成载流子的沟道区，位于所述非导体化区域的所述有源层为所述沟道区的主动层；所述主动层延伸至所述源区以及所述漏区正对的所述有源层的相应部分。

[23] 根据本发明一优选实施例，所述有源层的所述源区与所述漏区是通过对所述基板进行 200~300 摄氏度的退火，以及用波长处于 300 纳米 ~315 纳米范围内的准分子镭射光照射来实现导体化的。

[24] 本发明还提供一种阵列基板，包括：

[25] 基板；

[26] 薄膜晶体管，制备于所述基板上；

[27] 所述薄膜晶体管包括有源层以及位于所述有源层两端上方的源极与漏极；

[28] 栅绝缘层，制备于所述薄膜晶体管表面；

[29] 栅极，制备于所述栅绝缘层上；

[30] 其中，所述有源层为铟镓锌氧化物材料，所述有源层对应所述栅极的区域为非导体化区域，所述有源层除所述非导体化区域外的其他区域为导体化区域；对应所述源极一侧的所述导体化区域为源区，对应所述漏极一侧的所述导体化区域为漏区。

[31] 根据本发明一优选实施例，所述有源层的所述源区与所述漏区是通过对所述基板进行 200~300 摄氏度的退火，以及用波长处于 300 纳米 ~315 纳米范围内的准分子镭射光照射来实现导体化的。

发明的有益效果

有益效果

[32] 本发明的有益效果为：相较于现有技术的 TG-IGZO TFT 器件的制作方法，本发明的阵列基板的制作方法通过在缓冲层上连续沉积铟镓锌氧化物层与第二金属层，采用同一道半色调光罩使铟镓锌氧化物层形成有源层，同时使第二金属层形成源极与漏极；通过对基板进行退火，使源极与漏极下方对应的铟镓锌氧化物层的相应区域实现导体化；再通过准分子镭射照射基板使栅极与源极 / 漏

极之间的间隙处对应的铟镓锌氧化物层的相应区域实现导体化。如此减少了两道光罩制程，通过五道光罩完成显示器件的制作，从而缩减了制程，降低了成本。

对附图的简要说明

附图说明

[33] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[34] 图 1 为本发明实施例提供的阵列基板的制备方法流程图；

[35] 图 2 为本发明实施例提供的阵列基板的制备过程图中的不同阶段的结构示意图；

[36] 图 3 为本发明实施例提供的阵列基板结构示意图。

实施该发明的最佳实施例

本发明的最佳实施方式

[37] 以下各实施例的说明是参考附加的图示，用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语，例如〔上〕、〔下〕、〔前〕、〔后〕、〔左〕、〔右〕、〔内〕、〔外〕、〔侧面〕等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。在图中，结构相似的单元是用以相同标号表示。

[38] 本发明针对现有技术的 TG-IGZO TFT 器件的制作方法，工艺比较复杂，成本较高的技术问题，本实施例能够解决该缺陷。

[39] 下面结合附图详细介绍本发明具体实施例提供的阵列基板的制作方法。

[40] 如图 1 所示，本发明具体实施例提供了一种阵列基板的制作方法，所述方法包括以下步骤：

[41] 步骤 S1、提供一基板，在所述基板上依次制备遮光层、缓冲层、有源层、源极与漏极、栅绝缘层以及栅极；

[42] 步骤 S2、对正对于所述源极与所述漏极的所述有源层的相应区域进行第一导

体化制程；

[43] 步骤 S3、对位于所述源极与所述栅极之间以及所述漏极与所述栅极之间的所述有源层的相应区域进行第二导体化制程。

[44] 具体地，所述阵列基板的制作方法可包括以下步骤：

[45] 步骤 S101、在基板上依次制备第一金属层、缓冲层，将所述第一金属层通过第一道光罩形成遮光层；

[46] 步骤 S102、在所述缓冲层上连续沉积铟镓锌氧化物层与第二金属层，通过第二道半色调光罩使所述铟镓锌氧化物层形成有源层，以及同时使所述第二金属层形成源极与漏极；

[47] 步骤 S103、依次制备栅绝缘层、第三金属层，并用第三道光罩使所述第三金属层形成栅极；

[48] 步骤 S104、对所述有源层中除所述栅极所对应的第一区域之外的其他区域做导体化；其中包括：对正对于所述源极与所述漏极的所述有源层的相应区域进行第一导体化制程；对位于所述源极与所述栅极之间以及所述漏极与所述栅极之间的所述有源层的相应区域进行第二导体化制程；

[49] 步骤 S105、在所述栅极上覆盖一层所述钝化层，并用第四道光罩在所述钝化层中形成过孔；

[50] 步骤 S106、在所述钝化层上沉积像素电极层，并用第五道光罩形成像素电极。

[51] 下面结合附图详细介绍本发明具体实施例提供的阵列基板的制作过程。

[52] 如图 2a 所示，先提供一基板 210，在所述基板 210 上制备一层第一金属层；通过第一道光罩图案化所述第一金属层形成间隔分布于所述基板 210 上的遮光层 211。

[53] 如图 2b 所示，接着在基板 220 上沉积一层缓冲层 222，所述缓冲层 222 覆盖遮光层 221，在所述缓冲层 222 上连续沉积铟镓锌氧化物（IGZO）与第二金属层，通过第二道半色调光罩使所述铟镓锌氧化物与所述第二金属层同时进行图案化，使所述铟镓锌氧化物形成铟镓锌氧化物图案，即有源层 223，所述第二金属层形成源极 225 与漏极 224；所述源极 225 与所述漏极 224 分别位于所述

有源层 223 的两端，且所述源极 225 与所述漏极 224 之间存在间隙；所述源极 225 与所述漏极 224 以及所述有源层 223 在所述基板 220 上的投影均位于所述遮光层 221 在所述基板 220 上的投影的范围内。

[54] 优选的，所述第二金属层的材料为钛或铝中的一种或一种以上，若所述第二金属层为所述钛和所述铝的复合材料，则所述第二金属层为所述钛和所述铝的层叠结构。所述缓冲层 222 的材料为氮化硅或二氧化硅。

[55] 如图 2c 所示，接着在缓冲层 231 上沉积栅绝缘层 234，所述栅绝缘层 234 覆盖图案化后的源极 236 与漏极 233 以及有源层 232；再在所述栅绝缘层 234 上沉积第三金属层，所述第三金属层通过第三道光罩形成栅极 235。所述栅极 235 对应位于所述源极 236 与所述漏极 233 之间。在所述有源层 232 中，对应所述栅极 235 的相应区域为第一区域 237，对应所述源极 236 与所述漏极 233 的相应区域为第二区域 238，与所述栅极 235 与所述源极 236/ 所述漏极 233 之间的间隙对应的区域为第三区域 239。所述栅绝缘层 234 的材料为氮化硅或二氧化硅。

[56] 如图 2d 所示，对所述阵列基板进行第一导体化制程，所述第一导体化制程包括退火制程，具体地，对基板 241 进行 200~300 摄氏度的退火，维持一定时间，使有源层 244 中位于源极 242 与漏极 243 下方的第二区域 2441 进行导体化；在此过程中，所述源极 242 与所述漏极 243 中的材料钛或铝会掺杂于所述有源层 244 中，待钛或铝元素扩散趋于均匀分布后缓冷，以实现所述第二区域 2441 的导体化。

[57] 如图 2e 所示，对所述阵列基板进行第二导体化制程，所述第二导体化制程包括镭射制程，具体地，有源层 252 中对应栅极 251 的相应区域为第一区域（如图 2c 中所示），所述栅极 251 与源极 254/ 漏极 253 之间的间隙对应的区域为第三区域 2521，沿着照射方向 255，用波长处于 300 纳米~315 纳米范围内的准分子镭射照射基板的所述栅极 251 一侧的表面，所述有源层 252 中对应所述栅极 251 与所述源极 254/ 所述漏极 253 之间的所述第三区域 2521 可以被镭射照射而实现导体化，而所述有源层 252 被所述栅极 251 遮挡住的所述第一区域为非导体化区域，可以避免导体化而作为沟道区的主动层，通过上述所述退火制程

以及所述镭射制程后，使所述有源层 252 实现自对准式导体化。

[58] 如图 2f 所示，在形成有栅极 267 的基板表面上覆盖一层钝化层 265，并用第四道光罩在所述钝化层 265 上形成第二过孔 264，以及在所述栅绝缘层 261 上形成对应所述第二过孔 264 的第一过孔 263；然后再沉积一层像素电极层，并用第五道光罩形成像素电极 266；所述像素电极 266 通过所述第二过孔 264 与所述第一过孔 263 连接到漏极 262。至此，用五道光罩完成顶栅结构的阵列基板的工艺流程。

[59] 本发明还提供一种阵列基板，包括：基板；薄膜晶体管，制备于所述基板上；所述薄膜晶体管包括有源层以及位于所述有源层两端上方的源极与漏极；栅绝缘层，制备于所述薄膜晶体管表面；栅极，制备于所述栅绝缘层上；其中，所述有源层为铟镓锌氧化物材料，所述有源层对应所述栅极的区域为非导体化区域，所述有源层除所述非导体化区域外的其他区域为导体化区域；对应所述源极一侧的所述导体化区域为源区，对应所述漏极一侧的所述导体化区域为漏区。

[60] 具体地，如图 3 所示，为本发明提供的阵列基板结构示意图，所述阵列基板包括：基板 301；第一金属层，制备于所述基板 301 表面，所述第一金属层形成间隔设置的遮光层 302；缓冲层 303，制备于所述第一金属层表面；铟镓锌氧化物，沉积于所述缓冲层 303 的表面，所述铟镓锌氧化物经过图案化后形成有源层 304；第二金属层，沉积于所述铟镓锌氧化物的表面，所述第二金属层图案化后形成源极 305 与漏极 306；栅绝缘层 307，制备于所述第二金属层表面；第三金属层，制备于所述栅绝缘层 307 表面，图案化后形成栅极 308；钝化层 309，制备于所述第三金属层表面；像素电极层，制备于所述钝化层 309 表面；所述像素电极层图案化后形成像素电极 310。

[61] 其中，所述有源层 304 包括导体化区域与非导体化区域，所述导体化区域包括第一导体化区域 3042 与第二导体化区域 3041。所述铟镓锌氧化物与所述第二金属层通过一道半色调光罩同时进行图案化，所述有源层 304 对应所述源极 305 一侧的所述第一导体化区域 3042 为所述有源层 304 的源区，对应所述漏极 306 一侧的所述第二导体化区域 3041 为所述有源层 304 的漏区。其中，所述源区与

所述漏区是通过对所述基板 301 进行 200~300 摄氏度的退火，以及用波长处于 300 纳米 ~315 纳米范围内的准分子镭射照射来实现导体化的。所述阵列基板包括用以形成载流子的 沟道区，位于所述非导体化区域的所述有源层为所述 沟道区的主动层；所述主动层延伸至所述源区以及所述漏区正对的所述有源层 304 的相应部分。所述栅绝缘层 307 形成有第一过孔 3071，所述钝化层 309 形成有对应于所述第一过孔 3071 的第二过孔 3091，所述像素电极 310 通过所述第二过孔 3091 以及所述第一过孔 3071 连接到所述漏极 306。

[62] 相较于 现有技术的 TG-IGZO TFT 器件的制作方法，本发明的 阵列基板的制作方法 通过在 缓冲层上连续沉积铟镓锌氧化物层与第二金属层，采用同一道半色调光罩使铟镓锌氧化物层形成有源层，同时使第二金属层形成源极与漏极；通过对基板进行退火，使源极与漏极下方对应的铟镓锌氧化物层的相应区域实现导体化；再通过准分子镭射照射基板使栅极与源极 / 漏极之间的间隙处对应的铟镓锌氧化物层的相应区域实现导体化。如此减少了两道光罩制程，通过五道光罩完成 显示器件的制作，从而缩减了制程，降低了成本。

[63] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种阵列基板的制备方法，其中，所述方法包括以下步骤：
- 步骤 S1、提供一基板，在所述基板上依次制备遮光层、缓冲层、有源层、源极与漏极、栅绝缘层以及栅极；其中，所述缓冲层上连续沉积镓锌氧化物层与第二金属层，通过半色调光罩使所述镓锌氧化物形成有源层，以及同时使所述第二金属层形成源极与漏极；
- 步骤 S2、对正对于所述源极与所述漏极的所述有源层的相应区域进行第一导体化制程；
- 步骤 S3、对位于所述源极与所述栅极之间以及所述漏极与所述栅极之间的所述有源层的相应区域进行第二导体化制程。
- [权利要求 2] 根据权利要求 1 所述的方法，其中，所述第一导体化制程包括对所述阵列基板进行退火制程，所述第二导体化制程包括对所述阵列基板进行镭射制程。
- [权利要求 3] 根据权利要求 2 所述的方法，其中，所述退火制程的温度为 200~300 摄氏度，以使所述有源层中正对于所述源极和所述漏极的相应区域实现导体化。
- [权利要求 4] 根据权利要求 2 所述的方法，其中，所述镭射制程中用波长处于 300 纳米 ~315 纳米范围内的准分子镭射光照射所述阵列基板表面，使对位于所述源极与所述栅极之间以及所述漏极与所述栅极之间的所述有源层的相应区域实现导体化。
- [权利要求 5] 根据权利要求 3 所述的方法，其中，所述退火制程中，所述源极与所述漏极材料中的钛或铝掺杂于所述有源层中。
- [权利要求 6] 一种阵列基板，其包括：
- 基板；
- 薄膜晶体管，制备于所述基板上；
- 所述薄膜晶体管包括有源层以及位于所述有源层两端上方的源极与漏极；
- 栅绝缘层，制备于所述薄膜晶体管表面；

栅极，制备于所述栅绝缘层上；

其中，所述有源层为铟镓锌氧化物材料，所述有源层对应所述栅极的区域为非导体化区域，所述有源层除所述非导体化区域外的其他区域为导体化区域；对应所述源极一侧的所述导体化区域为源区，对应所述漏极一侧的所述导体化区域为漏区；所述阵列基板包括用以形成载流子的沟道区，位于所述非导体化区域的所述有源层为所述沟道区的主动层；所述主动层延伸至所述源区以及所述漏区正对的所述有源层的相应部分。

[权利要求 7] 根据权利要求 6 所述的阵列基板，其中，所述有源层的所述源区与所述漏区是通过对所述基板进行 200~300 摄氏度的退火，以及用波长处于 300 纳米 ~315 纳米范围内的准分子镭射光照射来实现导体化的。

[权利要求 8] 一种阵列基板，其包括：

基板；

薄膜晶体管，制备于所述基板上；

所述薄膜晶体管包括有源层以及位于所述有源层两端上方的源极与漏极；

栅绝缘层，制备于所述薄膜晶体管表面；

栅极，制备于所述栅绝缘层上；

其中，所述有源层为铟镓锌氧化物材料，所述有源层对应所述栅极的区域为非导体化区域，所述有源层除所述非导体化区域外的其他区域为导体化区域；对应所述源极一侧的所述导体化区域为源区，对应所述漏极一侧的所述导体化区域为漏区。

[权利要求 9] 根据权利要求 8 所述的阵列基板，其中，所述有源层的所述源区与所述漏区是通过对所述基板进行 200~300 摄氏度的退火，以及用波长处于 300 纳米 ~315 纳米范围内的准分子镭射光照射来实现导体化的。

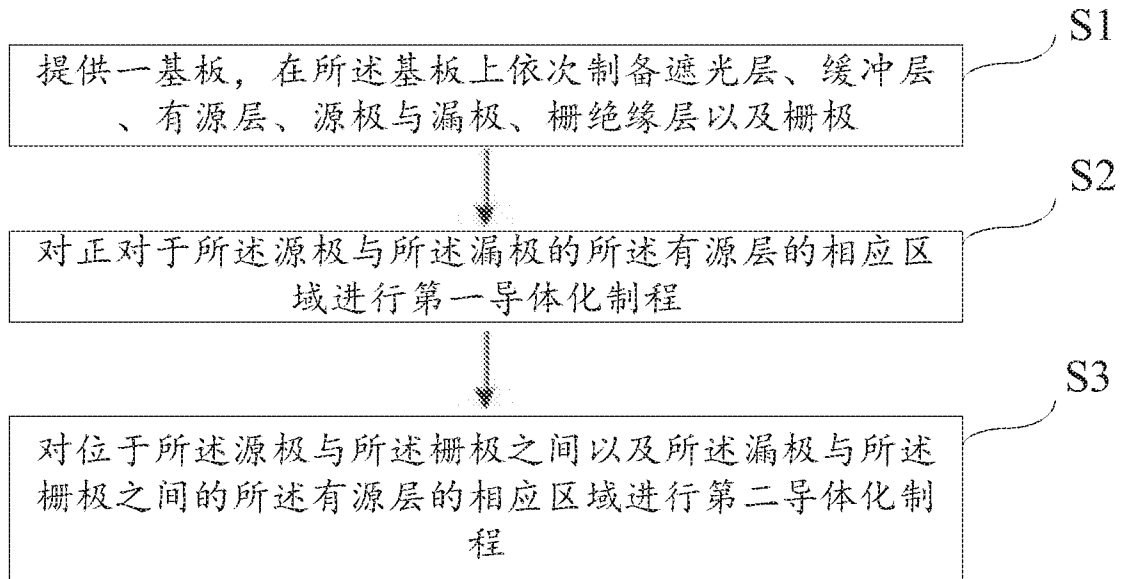


图 1

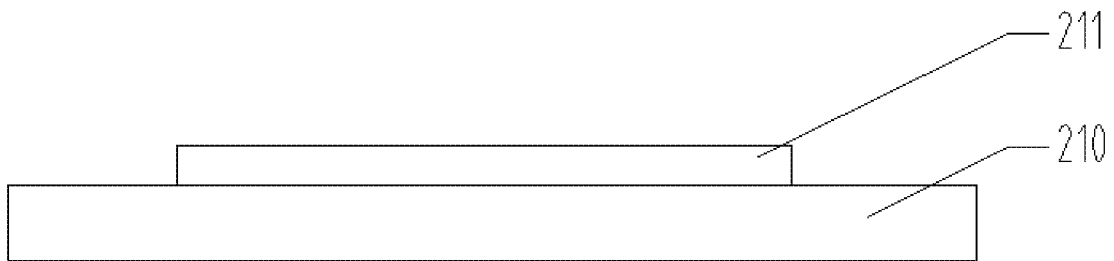


图 2a

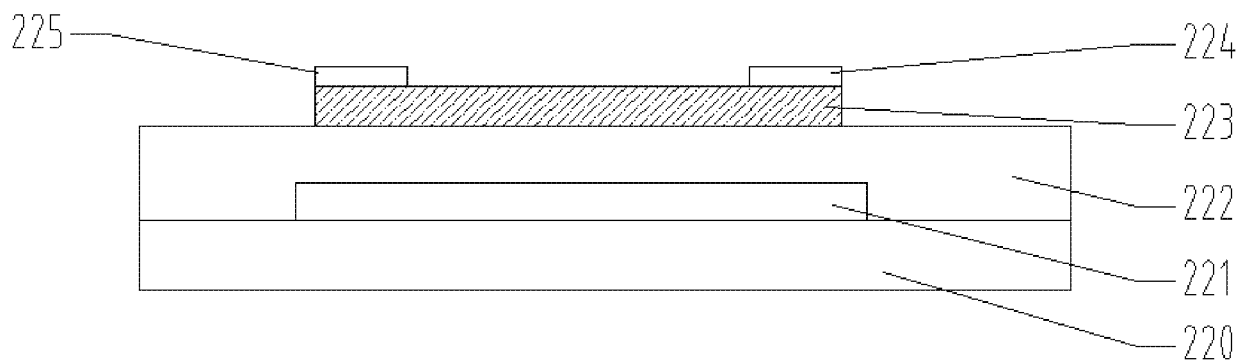


图 2b

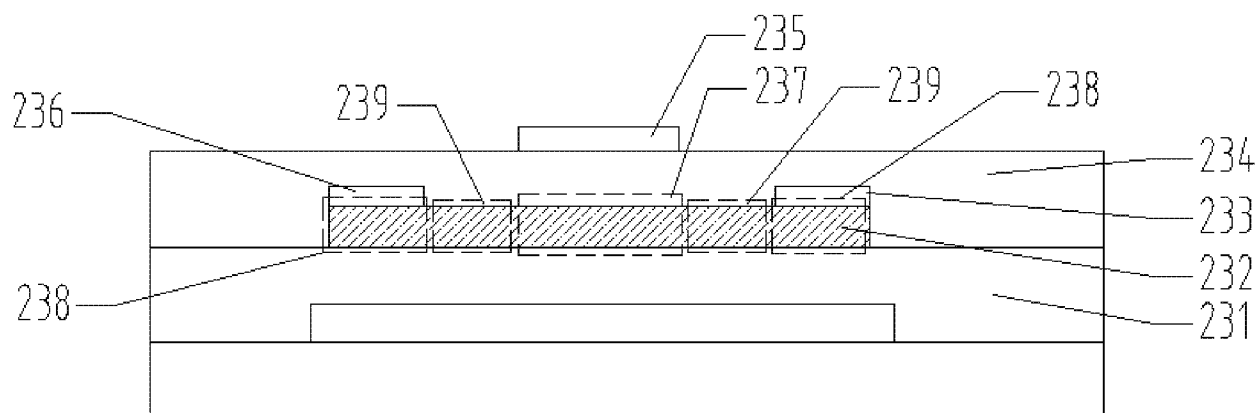


图 2c

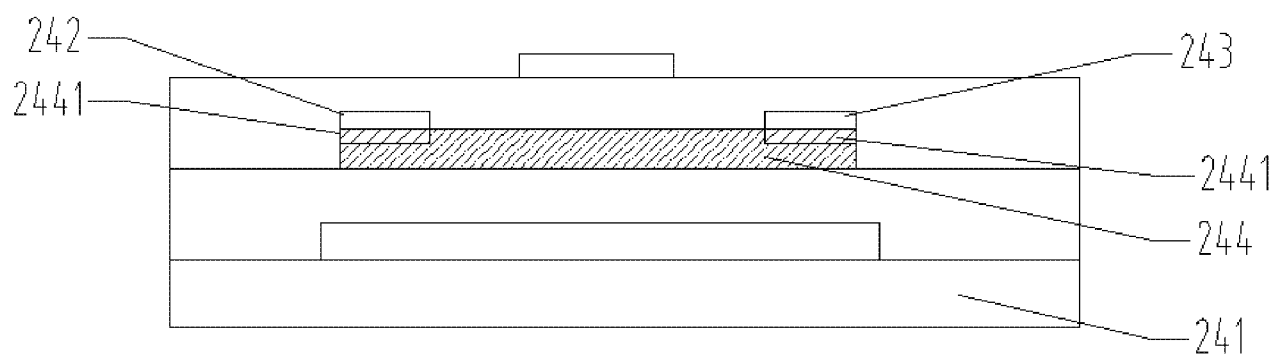


图 2d

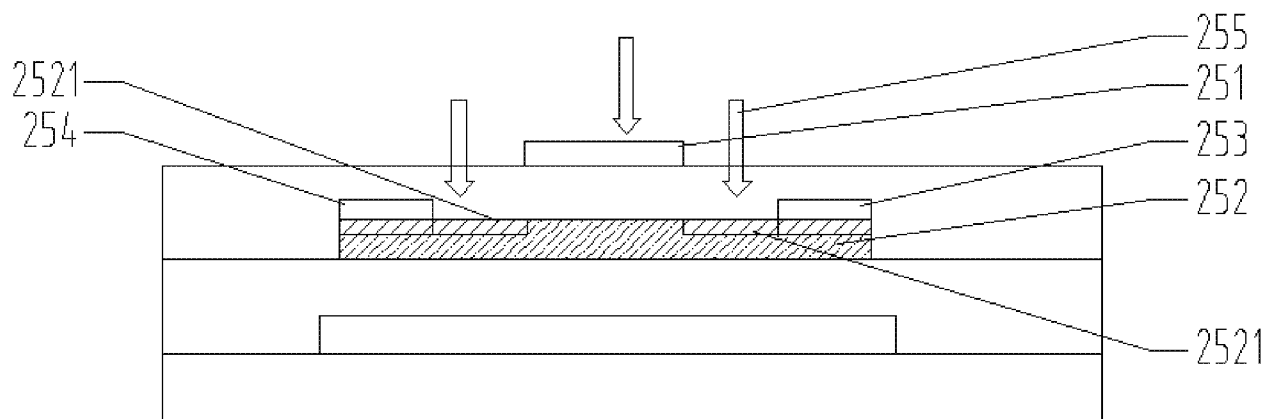


图 2e

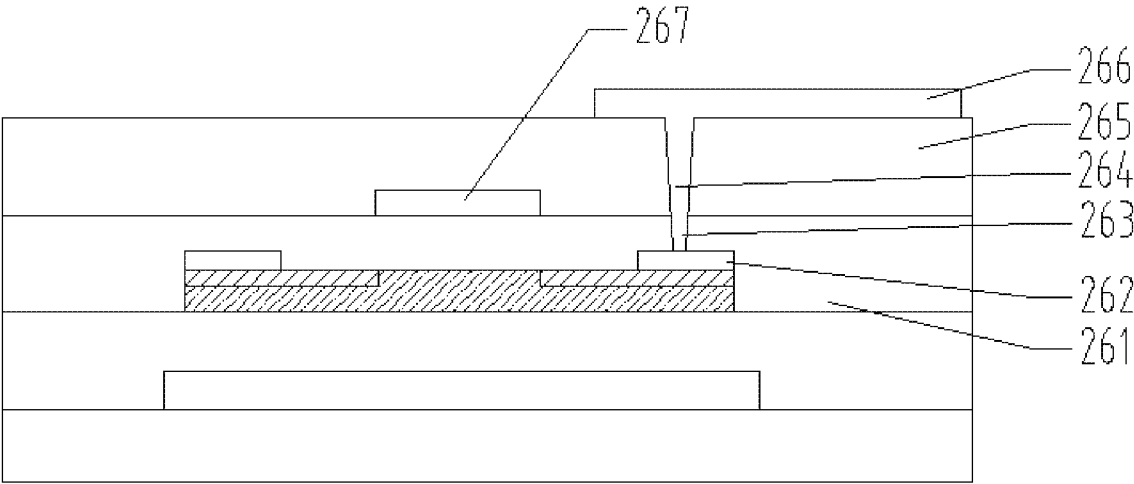


图 2f

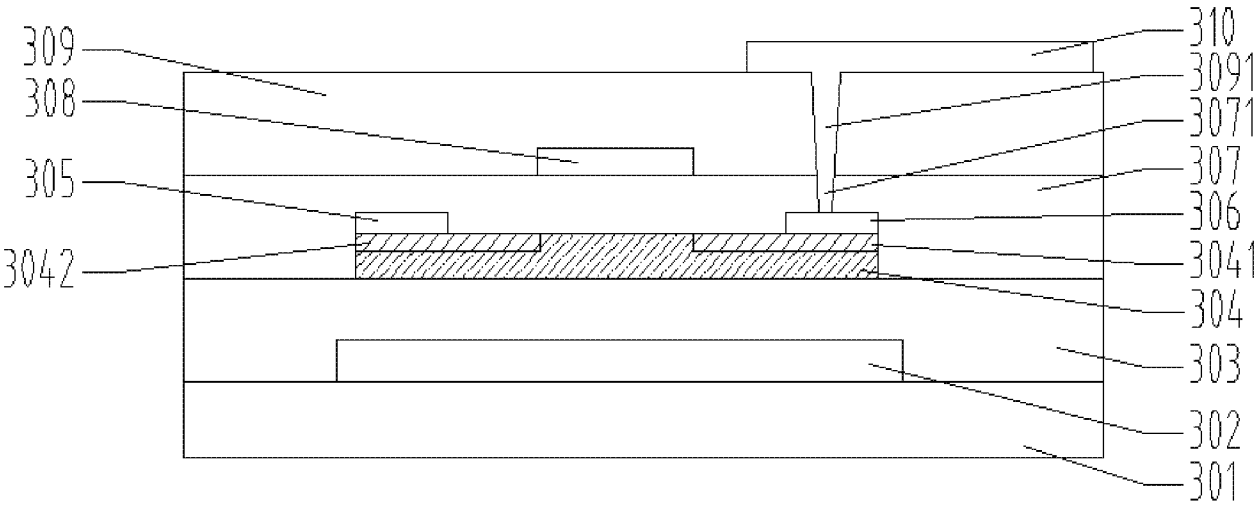


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/113698

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/84(2006.01)i; H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; SIPOABS; SWPI; CNKI; IEEE: 灰色调, 半色调, 灰调, 半调, 阶梯, 灰度, 掩模, 薄膜晶体管, 栅, 基板, 图案化, 漏, 源, 半导体化, 导体化, 掺杂, 退火, 辐射, 辐射, 有源层, halftone, gray, step, mask, TFT, array, gate, source, drain, semiconductor+, conduct+, dop+, anneal, laser, radiat+.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102280488 A (SAMSUNG MOBILE DISPLAY CO., LTD.) 14 December 2011 (2011-12-14) description, paragraphs 22-24, and figures 1A-1G	1-9
A	CN 101043025 A (QUNKANG TECHNOLOGY (SHENZHEN) CO., LTD. ET AL.) 26 September 2007 (2007-09-26) entire document	1-9
A	CN 106384714 A (BOE TECHNOLOGY GROUP CO., LTD.) 08 February 2017 (2017-02-08) entire document	1-9
A	CN 106129122 A (BOE TECHNOLOGY GROUP CO., LTD.) 16 November 2016 (2016-11-16) entire document	1-9

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

06 August 2018

Date of mailing of the international search report

17 August 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/113698

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	102280488	A	14 December 2011	US	8674359	B2	18 March 2014
				KR	101108175	B1	31 January 2012
				CN	102280488	B	01 June 2016
				KR	20110134752	A	15 December 2011
				US	2011303923	A1	15 December 2011
CN	101043025	A	26 September 2007	None			
CN	106384714	A	08 February 2017	US	2018108759	A1	19 April 2018
CN	106129122	A	16 November 2016	WO	2018040608	A1	08 March 2018

国际检索报告

国际申请号

PCT/CN2017/113698

A. 主题的分类 H01L 21/84(2006.01)i; H01L 27/12(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT;SIPOABS;SWPI;CNKI;IEEE:灰色调, 半色调, 灰调, 半调, 阶梯, 灰度, 掩模, 薄膜晶体管, 栅, 基板, 图案化, 漏, 源, 半导体化, 导体化, 掺杂, 退火, 辐射, 镭射, 有源层, halftone, gray, step, mask, TFT, array, gate, source, drain, semiconduct+, conduct+, dop+, anneal, laser, radiat+.																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 102280488 A (三星移动显示器株式会社) 2011年 12月 14日 (2011 - 12 - 14) 说明书第22-44段, 图1A-1G</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 101043025 A (群康科技深圳有限公司 等) 2007年 9月 26日 (2007 - 09 - 26) 全文</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 106384714 A (京东方科技集团股份有限公司) 2017年 2月 8日 (2017 - 02 - 08) 全文</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 106129122 A (京东方科技集团股份有限公司) 2016年 11月 16日 (2016 - 11 - 16) 全文</td> <td>1-9</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 102280488 A (三星移动显示器株式会社) 2011年 12月 14日 (2011 - 12 - 14) 说明书第22-44段, 图1A-1G	1-9	A	CN 101043025 A (群康科技深圳有限公司 等) 2007年 9月 26日 (2007 - 09 - 26) 全文	1-9	A	CN 106384714 A (京东方科技集团股份有限公司) 2017年 2月 8日 (2017 - 02 - 08) 全文	1-9	A	CN 106129122 A (京东方科技集团股份有限公司) 2016年 11月 16日 (2016 - 11 - 16) 全文	1-9
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 102280488 A (三星移动显示器株式会社) 2011年 12月 14日 (2011 - 12 - 14) 说明书第22-44段, 图1A-1G	1-9															
A	CN 101043025 A (群康科技深圳有限公司 等) 2007年 9月 26日 (2007 - 09 - 26) 全文	1-9															
A	CN 106384714 A (京东方科技集团股份有限公司) 2017年 2月 8日 (2017 - 02 - 08) 全文	1-9															
A	CN 106129122 A (京东方科技集团股份有限公司) 2016年 11月 16日 (2016 - 11 - 16) 全文	1-9															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2018年 8月 6日		国际检索报告邮寄日期 2018年 8月 17日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 甄丽娟 电话号码 62411856															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/113698

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102280488	A	2011年 12月 14日	US	8674359	B2	2014年 3月 18日
				KR	101108175	B1	2012年 1月 31日
				CN	102280488	B	2016年 6月 1日
				KR	20110134752	A	2011年 12月 15日
				US	2011303923	A1	2011年 12月 15日
CN	101043025	A	2007年 9月 26日	无			
CN	106384714	A	2017年 2月 8日	US	2018108759	A1	2018年 4月 19日
CN	106129122	A	2016年 11月 16日	WO	2018040608	A1	2018年 3月 8日