

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H01L 21/76

(11) 공개번호 특1998-077231
(43) 공개일자 1998년11월 16일

(21) 출원번호	특1997-014257
(22) 출원일자	1997년04월 17일
(71) 출원인	엘지반도체 주식회사 문정환 충청북도 청주시 흥덕구 향정동 1번지
(72) 발명자	임준희
(74) 대리인	서울특별시 강서구 화곡7동 368-18 강용복, 김용인

심사청구 : 있음

(54) 반도체소자의 격리막 및 그 형성방법

요약

반도체소자의 격리막 및 그 형성방법에 관한 것으로 특히, 소자의 콘택 형성 위치에 관계없이 안정적인 유효 격리 거리를 확보할 수 있는 반도체소자의 격리막 및 그 형성방법에 관한 것으로 그와 같은 반도체소자의 격리막 및 그 형성방법은 격리영역 및 활성영역으로 정의된 반도체기판의 격리영역에 형성된 하부 격리절연막과, 상기 하부 격리절연막상에 형성된 상부 격리절연막을 포함한다.

대표도

도2

명세서

도면의 간단한 설명

도 1a 내지 도 1e는 종래 반도체소자의 격리막 형성공정 단면도
도 2는 본 발명 반도체소자의 격리막 단면구조도
도 3a 내지 도 3f는 본 발명 반도체소자의 격리막 형성공정 단면도
도면의 주요부분에 대한 부호의 설명

11 : 반도체기판	12 : 산화막
13 : 질화막	14 : 하부 격리절연막
15 : 상부 격리절연막	16 : 불순물 영역
17 : 층간산화막	18 : 콘택홀
19 : 전도성막	

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반도체소자의 격리막 및 그 형성방법에 관한 것으로 특히, 소자의 콘택 형성 위치에 관계없이 안정적인 유효 격리 거리를 확보할 수 있는 반도체소자의 격리막 및 그 형성방법에 관한 것이다.

반도체 소자가 점차로 고집적화함에 따라 그에 따른 여러가지 고집적화 방법중 소자격리영역(Field Region)과, 소자형성영역인 활성영역(Active Region)의 크기를 축소하는 방법들이 제안되고 있다. 일반적인 소자격리영역의 형성기술로는 로코스(LOCOS : Local Oxidation of Silicon) 공정을 사용하였다. 이러한 로코스 공정을 이용한 격리영역 형성공정은 그 공정이 간단하고 재현성이 우수하다는 장점이 있어 많이 사용되고 있다.

이와 같은 종래 반도체소자의 격리막 형성방법을 첨부된 도면을 참조하여 설명하기로 한다.

도 1a 내지 도 1e는 종래 반도체소자의 격리막 형성공정 단면도이다.

먼저, 도 1a에 나타난 바와 같이, 반도체기판(1)상에 산화막(2)과 질화막(3)을 차례로 형성한다.

이어서, 격리영역(F) 및 활성영역(A)을 정의하여 상기 격리영역(F)의 질화막(3) 및 산화막(2)을 선택적으로 패터닝(포토리소그래피공정 + 식각공정)하여 격리영역(F)의 반도체기판(1) 상면을 노출시킨다.

도 1b에 나타난 바와 같이, 상기 노출된 반도체기판(1)을 열산화하여 필드산화막(4)을 형성한다. 이때, 상기 질화막(3)이 형성된 부분은 산소의 확산이 거의 안되므로 필드산화막(4)이 형성되지 않는다.

도 1c에 나타난 바와 같이, 상기 질화막(3) 및 산화막(2)을 제거한다. 이어서, 상기 활성영역(A)으로 정의된 반도체기판(1)상에 게이트전극(도시하지 않음)을 형성한후 상기 게이트 전극 양측면의 반도체기판(1)에 소오스/드레인으로 사용할 불순물 영역(5)을 형성한다.

도 1d에 나타난 바와 같이, 상기 불순물 영역(5) 및 필드산화막(4) 전면에 층간산화막(6)을 형성한다. 이어서, 콘택홀 형성영역을 정의하여 상기 층간산화막(6)을 선택적으로 제거하여 콘택홀(7)을 형성한다. 이때, 반도체소자가 고집적화함에 따라 발생하기 쉬운 미스얼라인으로 층간산화막(6)과 식각선택비가 동일한 필드산화막(4)도 소정 간격 식각되었다. 이때, 전체적인 격리영역(F)의 폭은 F'정도가 된다.

도 1e에 나타난 바와 같이, 상기 콘택홀(7)을 포함한 층간산화막(6)전면에 전도성막(8)을 형성한후 상기 콘택홀(7) 및 콘택홀(7)에 인접한 층간산화막(6)상에만 남도록 선택적으로 패터닝한다.

발명이 이루고자 하는 기술적 과제

종래 반도체소자의 격리막 형성방법에 있어서는 반도체소자의 고집적화가 진행됨에 따라 소자 형성시의 격리영역 폭인 F가 미스얼라인등이 발생하였을 경우 F'으로 축소되어 최종적인 유효 격리거리가 짧아져 반도체소자의 격리영역으로서의 신뢰도를 저하시키는 문제점이 발생하였다. 또한, 상기한 바와 같은 문제를 해결하기 위하여는 적정 유효 격리거리인 F를 크게하여야 하는데, 그와 같은 경우는 필드산화막을 처음부터 넓게 형성하여야 하므로 반도체소자의 고집적화에 문제가 발생하였다.

본 발명은 상기한 바와 같은 종래 반도체소자의 격리막 형성방법의 문제점을 해결하기 위하여 안출한 것으로 층간산화막과 식각선택비가 다른 절연막을 필드산화막 상층에 형성하여 콘택홀 형성을 위한 식각공정시 유효 격리거리를 확보하기에 적당한 반도체소자의 격리막 및 그 형성방법을 제공하는데 그 목적이 있다

발명의 구성 및 작용

본 발명에 따른 반도체소자의 격리막은 격리영역 및 활성영역으로 정의된 반도체기판의 격리영역에 형성된 하부 격리절연막과, 상기 하부 격리절연막상에 형성된 상부 격리절연막을 포함한다. 그리고, 상기한 바와 같은 반도체소자의 격리막 형성방법은 반도체기판상에 제 1 및 제 2 절연막을 차례로 형성하는 단계, 격리영역을 정의하여 상기 격리영역의 제 2 및 제 1 절연막을 제거하는 단계, 상기 격리영역의 상기 반도체기판을 열산화하여 필드산화막을 형성하는 단계, 상기 필드산화막을 포함한 제 2 절연막 전면에 불순물 이온을 주입하고 열처리하여 상기 필드산화막 표면에 상부 격리절연막을 형성하는 단계, 상기 제 2 및 제 1 절연막을 제거하는 단계를 포함한다.

이와 같은 본 발명 반도체소자의 격리막 및 그 형성방법을 첨부된 도면을 참조하여 설명하기로 한다.

도 2는 본 발명 반도체소자의 격리막 단면구조도이다.

본 발명에 따른 반도체소자의 격리막은 도 2에 나타난 바와 같이, 격리영역(F) 및 활성영역(A)으로 정의된 반도체기판(11)의 격리영역(F)에 형성된 하부 격리절연막(14)과, 상기 하부 격리절연막(14)상에 형성된 상부 격리절연막(15)을 포함한다.

이때, 상기 상부 격리절연막(15)은 상기 하부 격리절연막(14)과 식각선택비가 다른 물질을 사용하여 형성하며 바람직하게는 상기 하부 격리절연막(14)은 산화막으로 형성하며, 상기 상부 격리절연막(15)은 질화막으로 형성한다.

이와 같은 본 발명 반도체소자의 격리막 형성방법을 첨부된 도면을 참조하여 설명하기로 한다.

도 3a 내지 도 3f는 본 발명 반도체소자의 격리막 형성공정 단면도이다.

먼저, 도 3a에 나타난 바와 같이, 반도체기판(11)상에 산화막(12)과 질화막(13)을 차례로 형성한다. 이어서, 격리영역(F) 및 활성영역(A)을 정의하여 상기 격리영역의 질화막(13) 및 산화막(12)을 선택적으로 패터닝(포토리소그래피공정 + 식각공정)하여 격리영역(F)의 반도체기판(11) 상면을 노출시킨다.

도 3b에 나타난 바와 같이, 상기 노출된 반도체기판(11)을 열산화하여 격리영역(F)에 필드산화막인 하부 격리절연막(14)을 형성한다. 이때, 상기 질화막(13)이 형성된 부분은 산소의 확산이 거의 안되므로 필드산화막이 형성되지 않는다.

도 3c에 나타난 바와 같이, 상기 하부 격리절연막(14)을 포함한 질화막(13) 전면에 질소이온을 주입하여 상기 하부 격리절연막(14)의 표면에 질화막화(化)($\text{Si}_3\text{N}_4\text{O}_2$)한 상부 격리절연막(15)을 형성한다. 즉, 필드산화막인 하부 격리절연막(14)에 $10^{15} \sim 10^{16}/\text{cm}^2$ 의 질소이온을 주입한후 900 ~950℃로 20 ~ 40분간 열처리하면, 상기 하부 격리절연막(14)의 상층 표면에 질화막층인 상부 격리절연막(15)이 형성되는 것이다.

도 3d에 나타난 바와 같이, 상기 질화막(13) 및 산화막(12)을 제거한다. 이어서, 상기 활성영역(A)으로 정의된 반도체기판(11)상에 게이트전극(도시하지 않음)을 형성한후 상기 게이트 전극 양측면의 반도체기판(11)에 소오스/드레인으로 사용할 불순물 영역(16)을 형성한다.

도 3e에 나타난 바와 같이, 상기 불순물 영역(16) 및 필드산화막(14) 전면에 층간산화막(17)을 형성한다. 이어서, 콘택홀 형성영역을 정의하여 상기 층간산화막(17)을 선택적으로 패터닝(포토리소그래피공정 + 식각공정)하여 콘택홀(18)을 형성한다. 이때, 반도체소자가 고집적화함에따른 미스얼라인이 발생하였으나, 상기 상부 격리절연막(15)은 질화막층으로 형성되어 있으므로 상기 층간산화막(17)과 식각선택비가 달라

층간산화막(17)에 대한 콘택홀(18) 형성공정시 상기 격리영역(F)의 폭은 거의 줄어들지 않았음을 보여준다. 즉, 상기 상부 격리절연막(15)이 층간산화막(17)에 대한 콘택홀(18) 형성공정중 하부 격리절연막(14)에 대한 에치-스토퍼층으로 작용한 것이다.

도 3f에 나타난 바와 같이, 상기 콘택홀(18)을 포함한 층간산화막(17)전면에 전도성막(19)을 형성한후 상기 콘택홀(18) 및 콘택홀(18)에 인접한 층간산화막(17)상에만 남도록 상기 전도성막(19)을 선택적으로 패터닝한다.

발명의 효과

본 발명에 따른 반도체소자의 격리막 및 그 형성방법에 있어서는 격리영역에 격리절연막을 형성할 때 일반적으로 층간절연막을 형성하는 물질인 산화막과 식각선택비가 다른 질화막층을 필드산화막의 상부에 격리절연막으로 형성하여, 콘택홀 형성시 고집적화에 따른 미스얼라인이 발생하였을 경우에도 안정적인 유효 격리거리를 확보하여 신뢰도 높은 반도체소자의 격리막 및 그 제조방법을 제공할 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1

격리영역 및 활성영역으로 정의된 반도체기판의 격리영역에 형성된 하부 격리절연막과;

상기 하부 격리절연막상에 형성된 상부 격리절연막을 포함하는 것을 특징으로 하는 반도체소자의 격리막.

청구항 2

제 1 항에 있어서, 상기 하부 격리절연막과 상부 격리절연막은 식각선택비가 다른 물질로 형성됨을 특징으로 하는 반도체소자의 격리막.

청구항 3

제 1 항에 있어서, 상기 상부 격리절연막은 질화막으로 형성되고, 상기 하부 격리절연막은 산화막으로 형성됨을 특징으로 하는 반도체소자의 격리막.

청구항 4

반도체기판상에 제 1 및 제 2 절연막을 차례로 형성하는 단계;

격리영역을 정의하여 상기 격리영역의 제 2 및 제 1 절연막을 제거하는 단계;

상기 격리영역의 상기 반도체기판을 열산화하여 필드산화막을 형성하는 단계;

상기 필드산화막을 포함한 제 2 절연막 전면에 불순물 이온을 주입하고 열처리하여 상기 필드산화막 표면에 상부 격리절연막을 형성하는 단계;

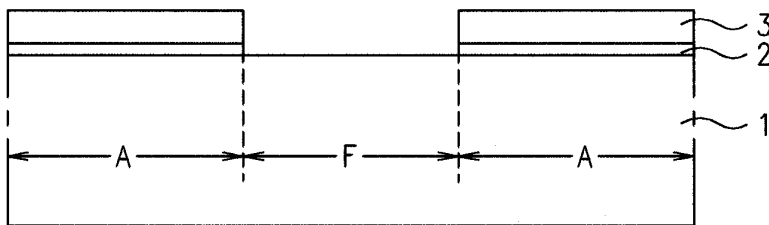
상기 제 2 및 제 1 절연막을 제거하는 단계를 포함하여 이루어지는 것을 특징으로 하는 반도체소자의 격리막 형성방법.

청구항 5

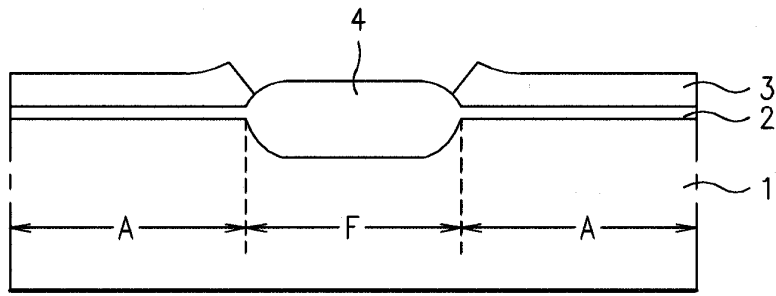
제 1 항에 있어서, 상기 불순물 이온은 질소이온인 것을 특징으로 하는 반도체소자의 격리막 형성방법.

도면

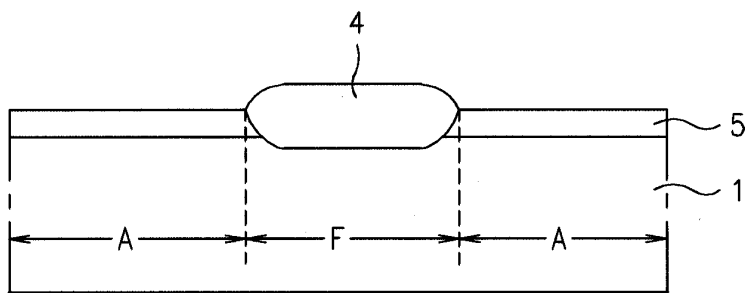
도면 1a



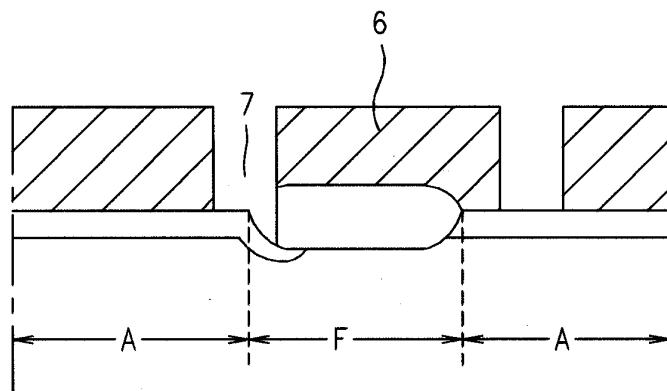
도면 1b



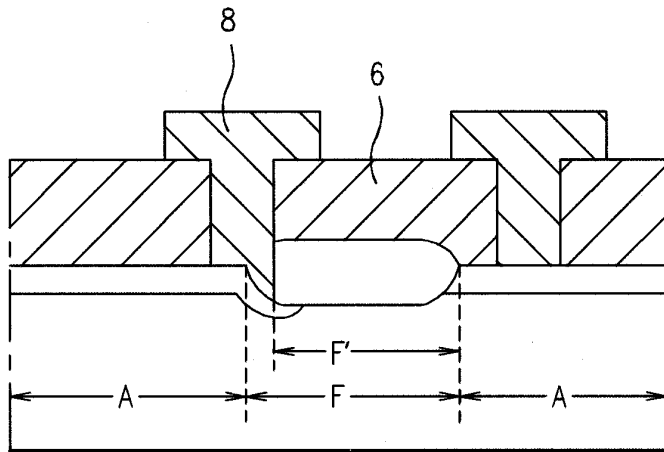
도면 1c



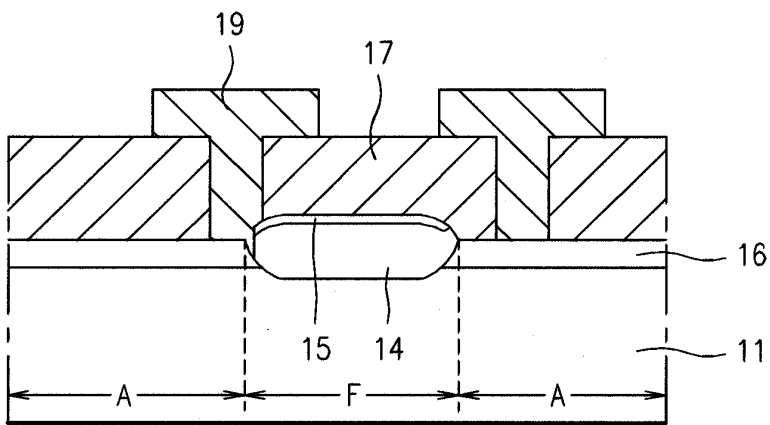
도면 1d



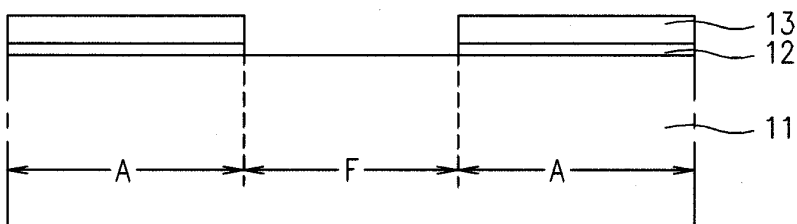
도면 1e



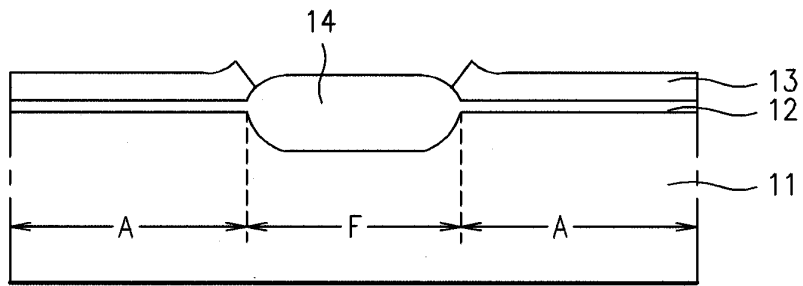
도면 2



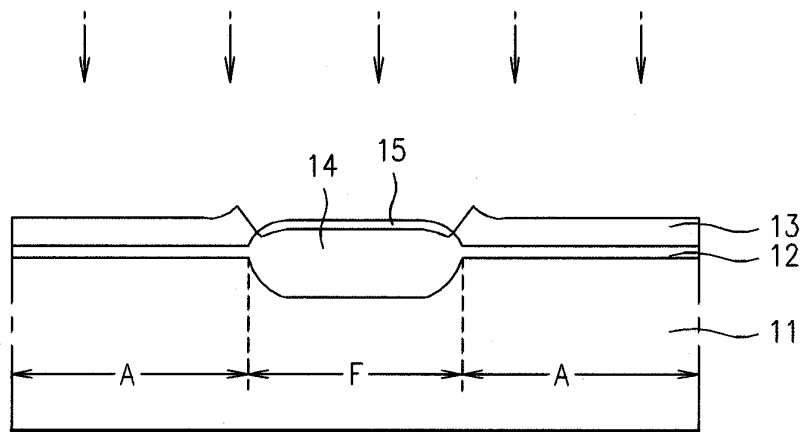
도면 3a



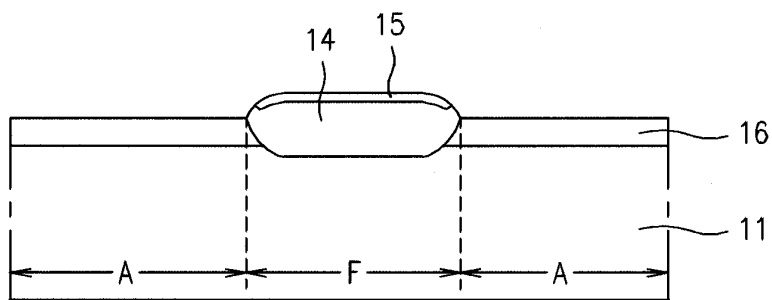
도면3b



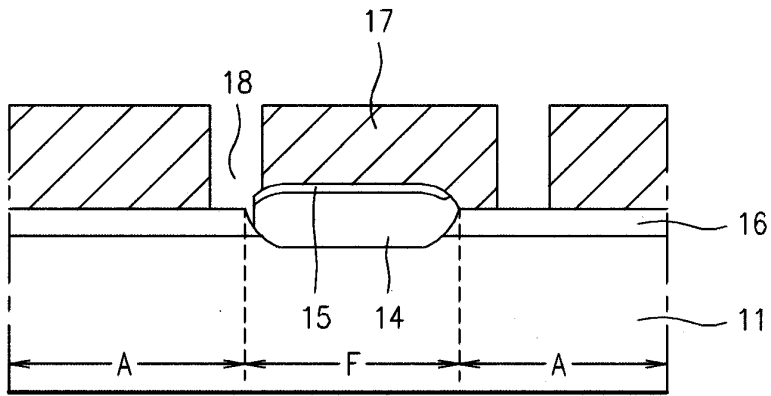
도면3c



도면3d



도면3e



도면3f

