



A OBJEVY

239 867

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 23 01 84
(21) PV 507-84

(51) Int. Cl.³

G 06 F 9/28

(40) Zveřejněno 13 06 85

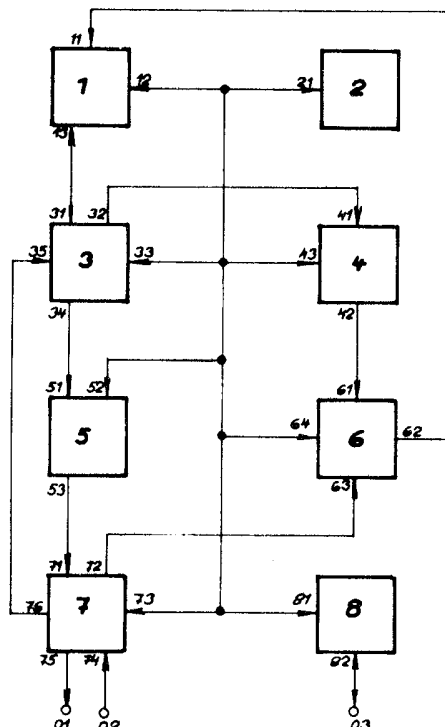
(45) Vydáno 01 07 87

DVORSKÝ PAVEL ing.;
STAŇKA KAREL ing.;
JANŮ KAREL ing. CSc., PRAHA

(54)

Zapojení univerzálního komunikačního řadiče

Zapojení se týká zapojení univerzálního komunikačního řadiče. V závislosti na požadavcích na telemechanizační systém či na časovém nebo vnějším povelu může pružně programově změnit typ komunikace komunikačního bloku se systémovou pamětí, která může být součástí komunikačního řadiče nebo může být vně komunikačního řadiče. Ukončení přenosu dat se mikroprocesorovému bloku hlásí buď přímo z řidičeho paměťového bloku, nebo prostřednictvím přerušovacího signálu. Vyžádání komunikace se systémovou pamětí může komunikační blok provést buď přímým vyžádáním, nebo opět signálem přerušování. Zapojení se využije v automatizační technice při stavbě výkonných telemechanizačních systémů řízených mikropočítači.



Vynález se týká zapojení univerzálního komunikačního řadiče pro výkonné telemechanizační systémy.

Současné telemechanizační systémy, určené pro přenosy povelů signálů a měřených hodnot v rámci různě uspořádaných telemechanizačních sítí, se vesměs řeší tak, že s danou časovou periodou se do řídicí stanice telemechanizační sítě trvale dodávají všechny informace z jednotlivých podřízených stanic bez ohledu na typ těchto informací a jejich změny. Nevýhodou tohoto řešení je, že centrální stanice se tak trvale zahlcuje mnohdy nezajímavými informacemi a pro zpracování těchto informací musí mít objemné a drahé technické vybavení. Také čas zpracování všech daných informací je relativně dlouhý. Nejmodernější telemechanizační systémy využívají v jednotlivých stanicích telemechanizační sítě mikropočítače pro řízení provozu. Pro rychlé přenosy velkých objemů dat se používá technika přímé komunikace s pamětí. Pro občasné přenosy malých objemů dat se používá technika přerušení. Pokud mikropočítač ve stanici telemechanizační sítě provádí mimo řízení telekomunikace ještě další jiné úkoly, spojené např. s výpočty a zpracováním naměřených hodnot, je s ohledem na úsporu strojního času vhodné použít kombinaci obou těchto způsobů, tj. přímé komunikace s pamětí s technikou přerušení. Společnou nevýhodou všech dosavadních způsobů řešení komunikačních řadičů je, že neumožňují programový výběr způsobu komunikace a jejich kombinování.

Tyto nedostatky odstraňuje zapojení univerzálního komunikačního řadiče podle vynálezu. Podstata vynálezu spočívá v tom, že obousměrná skupinová styková svorka zapojení je spojena se skupinovým stykovým vstupem/výstupem přířizpůsobovacího bloku. Skupinová obousměrná styková svorka přířizpůsobovacího bloku je spojena se skupinovou obousměrnou stykovou svorkou přerušovacího bloku, s řídicím vstupem časovače, s obousměrnou skupinovou svorkou systémové paměti, s obousměrnou sdruženou stykovou svorkou mikroprocesorového bloku, s obousměrnou stykovou sdruženou svorkou řídicího paměťového bloku, se druhým sdruženým řídicím vstupem přepínače a se skupinovou obousměrnou stykovou svorkou komunikačního bloku. Sériový informační vstup komunikačního bloku je spojen s komunikačním vstupem zapojení. Komunikační vstup zapojení je spojen se sériovým informačním výstupem komunikačního bloku, jehož skupinový řídicí vstup je spojen se sdruženým řídicím výstupem přepínače. První sdružený řídicí vstup přepínače je spojen se sdruženým řídicím výstupem řídicího paměťového bloku, jehož blokovací vstup/výstup je spojen s blokovacím vstupem/výstupem mikroprocesorového bloku. Přerušovací vstup mikroprocesorového bloku je spojen s přerušovacím výstupem přerušovacího bloku, jehož první přerušovací vstup je spojen s výstupem časovače. Pulsní vstup časovače je spojen s pulsním výstupem řídicího paměťového bloku, jehož vyžadovací vstup je spojen s vyžadovacím výstupem komunikačního bloku. Přerušovací výstup komunikačního bloku je spojen se druhým přerušovacím vstupem přerušovacího bloku.

Výhodou uspořádání podle vynálezu je, že dává předpoklady pro vytvoření telemechanizační sítě, jejíž parametry a výkon mohou být optimálně přizpůsobeny požadavkům. Řídicí mikropočítač může programově užívat buď techniku přímé komunikace s pamětí, nebo techniku přerušování, případně kombinaci obou způsobů. Maximálně se šetří strojní čas počítače. Zapojení používá běžně dostupné a levné součásti, takže celková cena je nízká. Jednoduchost zapojení příznivě ovlivňuje provozní spolehlivost.

Příklad uspořádání podle vynálezu je znázorněn v blokovém schématu na připojeném výkresu.

Jednotlivé bloky zapojení v příkladu konkrétního provedení vynálezu je možno charakterizovat takto. Mikroprocesorový blok 1 je vytvořen jako mikroprocesor běžného typu s příslušnými podpůrnými obvody. Slouží k řízení činnosti univerzálního komunikačního řadiče, případně k dalším účelům. Systémová paměť 2 je vytvořena jako datová a programová paměť z paměťových obvodů. Slouží k uchování programu mikropočítače a ke přechodnému ukládání dat. Řídicí paměťový blok 3 je vytvořen jako blok čítačů a logických obvodů. Slouží ke generaci adres paměti a k řízení komunikace s pamětí. Časovač 4 je vytvořen jako klopný obvod. Slouží k zapamatování signálu o ukončení komunikace s pamětí na potřebnou dobu. Přepínač 5 je vytvořen jako síť logických hradel. Slouží k přejímání řídicích signálů pro komunikační blok 7. Přerušovací blok 6 je vytvořen jako registr a logickými obvody. Slouží ke zpracování přerušovacích signálů. Komunikační blok 7 je vytvořen jako sériový vysílač a přijímač. Slouží k zakódování a ochraně vysílaných informací i k rozpoznání a ke kontrole přijatých informací. Přizpůsobovací blok 7 je vytvořen jako síť obou-

směrných přizpůsobovacích obvodů. Slouží k oddělení vnitřních signálů komunikačního řadiče od signálů jiných částí systému.

Zapojení jednotlivých bloků a svorek univerzálního komunikačního řadiče je provedeno takto. Obousměrná skupinová styková svorka 03 zapojení je spojena se skupinovým stykovým vstupem/výstupem 82 přizpůsobovacího bloku 8. Skupinová obousměrná styková svorka 81 přizpůsobovacího bloku 8 je spojena se skupinovou obousměrnou stykovou svorkou 64 přerušovacího bloku 6, s řídicím vstupem 43 časovače 4, s obousměrnou skupinovou svorkou 21 systémové paměti 2, s obousměrnou sdruženou stykovou svorkou 12 mikroprocesorového bloku 1, s obousměrnou stykovou sdruženou svorkou 33 řídicího paměťového bloku 3, se druhým sdruženým řídicím vstupem 52 přepínače 5 a se skupinovou obousměrnou stykovou svorkou 73 komunikačního bloku 7. Sériový informační vstup 74 komunikačního bloku 7 je spojen s komunikačním vstupem 02 zapojení. Komunikační výstup 01 zapojení je spojen se sériovým informačním výstupem 75 komunikačního bloku 7. Skupinový řídicí vstup 71 komunikačního bloku 7 je spojen se sdruženým řídicím výstupem 53 přepínače 5. První sdružený řídicí vstup 51 přepínače 5 je spojen se sdruženým řídicím výstupem 34 řídicího paměťového bloku 3. Blokovací vstup/výstup 31 paměťového bloku 3 je spojen s blokovacím vstupem/výstupem 13 mikroprocesorového bloku 1. Přerušovací vstup 11 mikroprocesorového bloku 1 je spojen s přerušovacím výstupem 62 přerušovacího bloku 6. První přerušovací vstup 61 přerušovacího bloku 6 je spojen s výstupem 42 časovače 4. Pulsní vstup 41 časovače 4 je spojen s pulsním výstupem 32 řídicího paměťového bloku 3, jehož vyžadovací vstup 35 je spojen s vyžadovacím výstupem 76 komunikačního bloku 7.

Prerušovací výstup 72 komunikačního bloku 7 je spojen se druhým prerušovacím vstupem 63 prerušovacího bloku 6.

Zapojení univerzálního komunikačního řadiče pracuje takto. Komunikační blok 7, který přijme nebo má vyslat informaci, může podle naprogramování příslušných parametrů buď vydat na svém prerušovacím výstupu 72 signál, který přes prerušovací blok 6 preruší chod programu a vyžádá příslušnou obsluhu. Nebo si komunikační blok 7 ze svého vyžadovacího výstupu 76 vyžádá přímou komunikaci se systémovou pamětí 2. Komunikaci bude řídit řídicí paměťový blok 3. Po přečtení přijaté informace nebo po dodání informace k vyslání pokračuje komunikační blok 7 dále v činnosti. Informace se může ze systémové paměti 2 přesunout do komunikačního bloku 7 nebo opačně přes skupinovou obousměrnou svorku 73 komunikačního bloku 7, a to buď programově, případně bez zásahu programu, a to působením řídicích signálů na skupinovém řídicím vstupu 71 komunikačního bloku 7. Příslušné řídicí signály se na skupinový řídicí vstup 71 komunikačního bloku 7 popouštějí přepínačem 5, a to buď z řídicího paměťového bloku 3 nebo ze druhého sdruženého řídicího vstupu 52 přepínače 5 od mikroprocesorového bloku 1. Typ vnitřní komunikace komunikačního bloku 7 a systémové paměti 2 je tak libovolně volitelný programem mikroprocesorového bloku 1, přičemž změna typu komunikace se může vyvolávat časově, vnější, dálkově přijatou informací z komunikačního vstupu 02 zapojení, nebo povelům z obousměrné skupinové stykové svorky 03 zapojení. Ukončení komunikace, kterou řídí řídicí paměťový blok 3, se může mikroprocesorovému bloku 1 hlásit přes jeho blokovací vstup/výstup 13. Prerušování komunikace se může též mikroprocesorovému bloku ohlásit pulsem, který se zapamatuje v časovači 4 a předá se přes první prerušovací vstup 61 do

přerušovacího bloku 6, ve kterém se zpracuje a vydá se jako povel k přerušení na přerušovací vstup 11 mikroprocesorového bloku 1. Opět záleží pouze na programové volbě a na nastavení příslušných parametrů. Po ukončení obsluhy se časovač 4 nuluje přes svůj řídicí vstup 43. Není-li datová část systémové paměti 2 dostatečná pro přenášené objemy dat, lze k obousměrné skupinové stykové svorce 03 zapojení připojit další datovou paměť, přičemž popsané možné typy činnosti komunikačního řadiče se zachovávají.

Vynálezu se využije v automatizační technice při stavbě výkonných, počítači řízených, telemechanizačních systémů a v případech, kde je třeba pružně měnit řízení komunikace za účelem úspory strojního času počítače.

PŘEDMĚT VYNÁLEZU

239 867

Zapojení univerzálního komunikačního řadiče, vyznačující se tím, že obousměrná skupinová styková svorka (03) zapojení je spojena se skupinovým stykovým vstupem/výstupem (82) přizpůsobovacího bloku (8), jehož skupinová obousměrná styková svorka (81) je spojena se skupinovou obousměrnou stykovou svorkou (64) přerušovacího bloku (6), s řídicím vstupem (43) časovače (4), s obousměrnou skupinovou svorkou (21) systémové paměti (2), s obousměrnou sdruženou stykovou svorkou (12) mikroprocesorového bloku (1), s obousměrnou stykovou sdruženou svorkou (33) řídicího paměťového bloku (3), se druhým sdruženým řídicím vstupem (52) přepínače (5) a se skupinovou obousměrnou stykovou svorkou (73) komunikačního bloku (7), jehož sériový informační vstup (74) je spojen s komunikačním vstupem (02) zapojení, jehož komunikační výstup (01) je spojen se sériovým informačním výstupem (75) komunikačního bloku (7), jehož skupinový řídicí vstup (71) je spojen se sdruženým řídicím výstupem (53) přepínače (5), jehož první sdružený řídicí vstup (51) je spojen se sdruženým řídicím výstupem (34) řídicího paměťového bloku (3), jehož blokovací vstup/výstup (31) je spojen s blokovacím vstupem/výstupem (13) mikroprocesorového bloku (1), jehož přerušovací vstup (11) je spojen s přerušovacím výstupem (62) přerušovacího bloku (6), jehož první přerušovací vstup (61) je spojen s výstupem (42) časovače (4), jehož pulsní vstup (41) je spojen s pulsním výstupem (32) řídicího paměťového bloku (3), jehož vyžadovací vstup (35) je spojen s vyžadovacím výstupem (76) komunikačního bloku (7), jehož přerušovací výstup (72) je spojen se druhým přerušovacím vstupem (63) přerušovacího bloku (6).

1 výkres

