

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

265 075

(11)

(13) B1

(51) Int. Cl.⁴
H 02 M 3/135

(21) PV 967-87.Z
(22) Přihlášeno 13 02 87

(40) Zveřejněno 12 01 89
(45) Vydáno 15 01 90

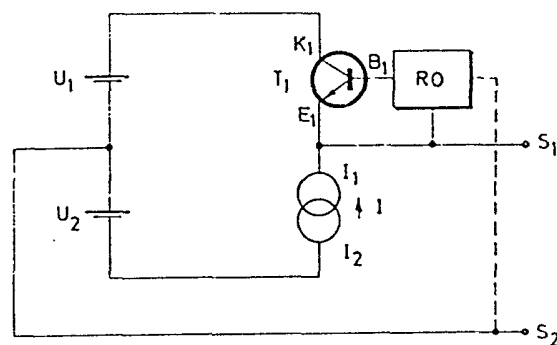
(75)
Autor vynálezu

GRÝGERA LADISLAV ing., PRAHA

(54)

Zapojení výstupního obvodu stabilizátoru napětí
nebo proudu

(57) Řešení se týká obvodu výstupního obvodu stabilizátoru napětí nebo proudu. Lze předpokládat, že pro své výhodné možnosti, nastavení výstupních veličin od maximální hodnoty kladné polarizace do maximální hodnoty záporné polarizace, naleznou uplatnění zvláště jako vysokonapěťový zdroj v laboratorních a zkušebních, především pro účely, kde účinnost stabilizátoru není podstatná. Podstata spočívá ve spojení kolektoru řídicího tranzistoru vodičností NPN s kladným pólem prvního zdroje a spojení báze řídicího tranzistoru pro ovládání kladné polarizace výstupní veličiny s výstupem řídicího obvodu. Emitor řídicího tranzistoru je spojen současně s prvním přívodem zdroje proudu, k jehož druhému přívodu je připojen záporný pól druhého zdroje, a dále s první výstupní svorkou, mezi níž a druhou výstupní svorkou, zapojenou mezi oba zdroje, se odebírá výstupní stabilizovaná veličina.



Vynález se týká zapojení výstupního obvodu stabilizátoru napětí nebo proudu určeného pro vyšší napětí, s možností nastavení výstupní veličiny od maximální hodnoty jedné polaroty do maximální hodnoty druhé polaroty.

Dosud známá zapojení výstupního obvodu stabilizátoru napětí nebo proudu určená pro vyšší napětí používají kombinaci vysokonapěťového tranzistoru PNP a vysokonapěťového tranzistoru NPN, nebo kombinaci sériově řazených tranzistorů PNP v záporné větvi výstupního obvodu a v kladné větvi vysokonapěťového tranzistoru NPN, nebo v záporné větvi jako koncový tranzistor tranzistor NPN s budícím vysokonapěťovým tranzistorem PNP a v kladné větvi vysokonapěťový tranzistor NPN.

Nevýhodou dosavadních řešení výstupního obvodu určeného pro vyšší napětí je nutnost používat vysokonapěťové tranzistory PNP, které jsou u nás těžko dostupné, přičemž současná úroveň technologie umožňuje výrobu tranzistorů NPN se závěrným napětím téměř o jeden řád vyšším než tranzistorů PNP.

Uvedené nevýhody odstraňuje zapojení výstupního obvodu stabilizátoru napětí nebo proudu podle vynálezu, jehož podstatou je, že kolektor řídicího tranzistoru vodivosti NPN je spojen s kladným pólem prvního zdroje, báze řídicího tranzistoru je spojena s výstupem řídicího obvodu, zatímco emitor řídicího tranzistoru je současně spojen s prvním přívodem zdroje proudu, k jehož druhému přívodu je připojen záporný pól druhého zdroje, dále s první výstupní svorkou, přičemž je druhá výstupní svorka zapojena mezi první zdroj a druhý zdroj.

Výhodou zapojení výstupního obvodu stabilizátoru podle vynálezu je možnost nastavení napětí kladné nebo záporné polaroty, jehož maximální velikost v obou polaritách je určena mezním napětím tranzistorů NPN, které je běžně o řád vyšší než mezní napětí tranzistorů PNP a jeho použití je proto zvláště výhodné pro vysokonapěťové stabilizátory, především v případech, kde není podstatná jejich účinnost neboť účelně nahrazuje vysokonapěťové tranzistory PNP snáze dostupnými a pro tento účel výhodnějšími tranzistory NPN.

Zapojení výstupního obvodu stabilizátoru napětí nebo proudu podle vynálezu bude blíže popsáno s pomocí připojených vyobrazení, kde na obr. 1 je základní zapojení výstupního obvodu stabilizátoru napětí nebo proudu a na obr. 2 je příklad konkrétního zapojení výstupního obvodu stabilizátoru se dvěma tranzistory NPN.

V základním zapojení výstupního obvodu stabilizátoru napětí nebo proudu znázorněném na obr. 1 je kolektor K_1 řídicího tranzistoru T_1 vodivosti NPN spojen s kladným pólem prvního zdroje U_1 . Báze B_1 řídicího tranzistoru T_1 pro ovládání výstupní veličiny kladné polarity je spojena s výstupem řídicího obvodu RO . Emitor E_1 řídicího tranzistoru T_1 je současně spojen s prvním přívodem I_1 zdroje I proudu, zařazeného do výstupního stabilizačního obvodu pro ovládání výstupní veličiny záporné polarity, a s první výstupní svorkou S_1 . Druhý přívod I_2 zdroje I proudu je připojen k zápornému pólu druhého zdroje U_2 . Druhá výstupní svorka S_2 je zapojena mezi první zdroj U_1 a druhý zdroj U_2 . Mezi výstupními svorkami S_1 a S_2 se odebírá výstupní stabilizovaná veličina.

V příkladu konkrétního zapojení výstupního obvodu stabilizátoru na obr. 2 je zdroj proudu pro ovládání výstupní veličiny záporné polarity tvořen druhým tranzistorem T_2 vodivosti NPN. Jeho emitor E_2 je spojen s ochranným odporem R_2 , jehož druhý přívod je spojen se stabilizační diodou D_1 . Kolektor K_2 řídicího tranzistoru T_1 vodivosti NPN je spojen s kladným pólem prvního zdroje U_1 a současně s napájecím odporem R_1 kolektoru E_1 řídicího tranzistoru T_1 . Druhý přívod napájecího odporu R_1 je spojen se stabilizační diodou D_1 a sází B_2 druhého tranzistoru T_2 .

Funkce zapojení výstupního obvodu stabilizátoru bude blíže popsána podle obr. 1. Pokud je v zapojení řídicí tranzistor T_1 vodivosti NPN v nevodivém stavu, je na první výstupní svorce S_1 napětí záporné polarity ze druhého zdroje U_2 rovné téměř maximální hodnotě druhého zdroje U_2 a odebíraný proud může dosáhnout maximální hodnoty proudu zdroje I proudu. Změnou velikosti výstupního proudu regulačního obvodu RO přivedeného na bází B_1

řídícího tranzistoru T_1 lze na výstupních svorkách S_1 a S_2 dosáhnout napětí výstupní veličiny nastavitelné v rozmezí téměř od maximální hodnoty jedné polaroty do maximální hodnoty druhé polaroty.

V příkladu konkrétního zapojení obvodu podle obr. 2 vytvoří proud procházející napájecím odporem R_1 na stabilizační diodě D_1 konstantní úbytek napětí a tranzistor T_2 vodivosti NPN dodává na výstupní svorky S_1 a S_2 konstantní proud, určený velikostí ochranného odporu R_2 , pokud je splněna podmínka dostatečné zátěže výstupního stabilizačního obvodu. Pokud uvedená podmínka není splněna, je na první výstupní svorce S_1 téměř plné záporné napětí druhého zdroje U_2 , které lze změnou vodivosti řídícího tranzistoru T_1 měnit prakticky až na opačné maximální kladné napětí prvního zdroje U_1 .

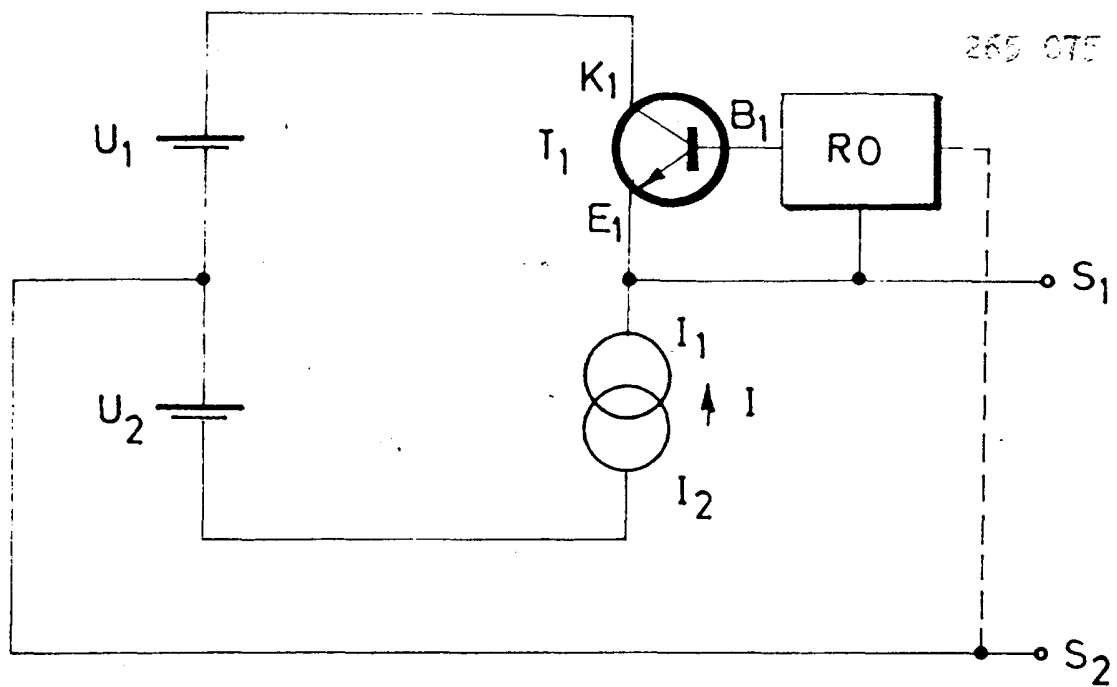
Zapojení výstupního obvodu stabilizátoru podle vynálezu může pro své výhodné možnosti, nastavení výstupních veličin od maximální hodnoty kladné polaroty do maximální hodnoty záporné polaroty, nalézt uplatnění zvláště jako vysokonapěťový stabilizátor, především pro účely, kde jeho účinnost není podstatná. Výhoda jeho použití pro vysokonapěťové stabilizátory spočívá v tom, že účelně nahrazuje vysokonapěťové tranzistory PNP snáze dostupnými vysokonapěťovými tranzistory NPN, jejichž dosažitelné mezní napětí je o řád vyšší než stabilizátorů PNP.

PŘEDMĚT VYNÁLEZU

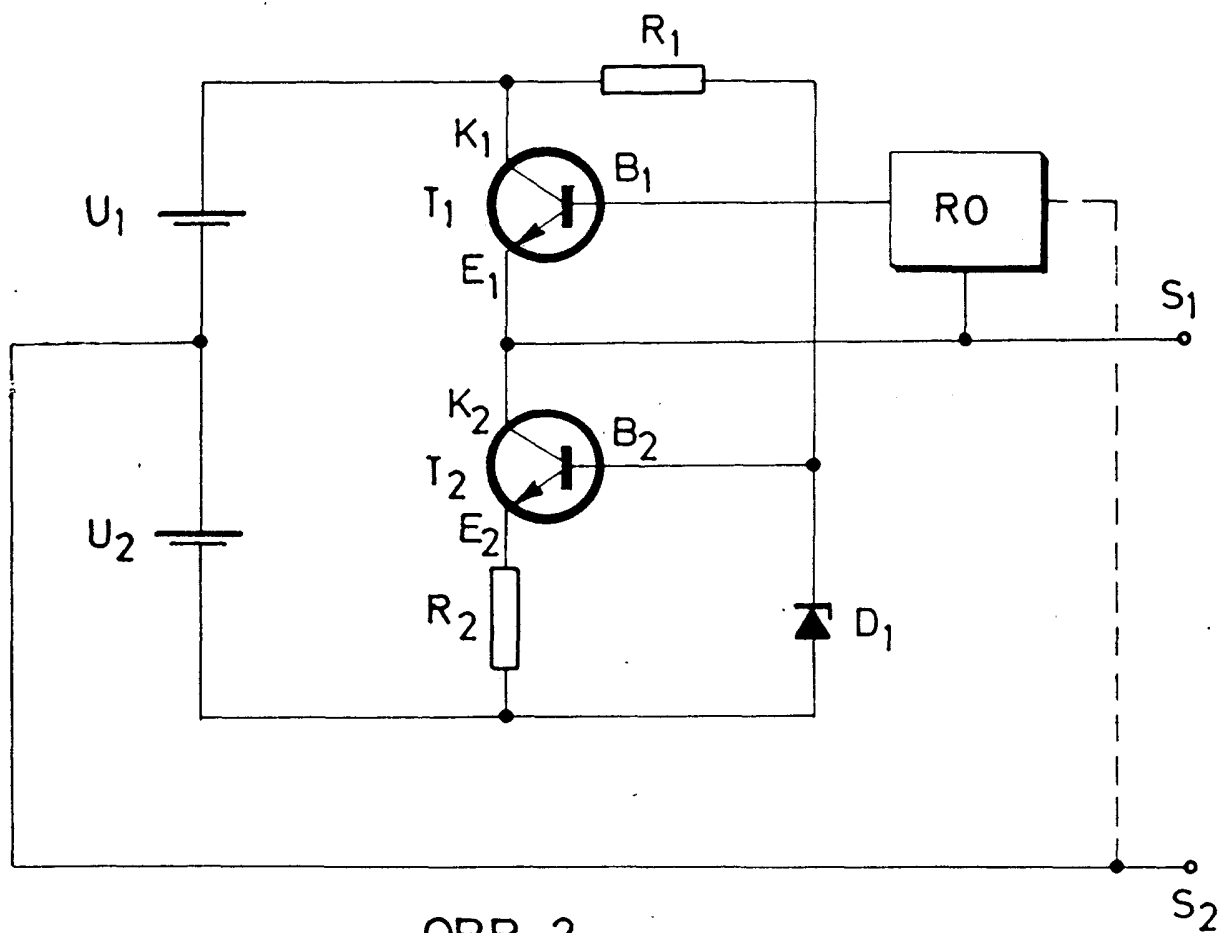
265 075

Zapojení výstupního obvodu stabilizátoru napětí nebo proudu s možností nastavení výstupní veličiny od maximální hodnoty jedné polaroty do maximální hodnoty druhé polaroty, vyznačující se tím, že kolektor (K_1) řídicího tranzistoru (T_1) vodivosti NPN je spojen s kladným pólem prvního zdroje (U_1), báze (B_1) řídicího tranzistoru (T_1) je spojena s výstupem řídicího obvodu (R0), zatímco emitor (E_1) řídicího tranzistoru (T_1) je současně spojen s prvním přívodem (I_1) zdroje (I) proudu, k jehož druhému přívodu (I_2) je připojen záporný pól druhého zdroje (U_2), a dále s první výstupní svorkou (S_1), a druhá výstupní svorka (S_2) je zapojena mezi první zdroj (U_1) a druhý zdroj (U_2).

1 výkres



OBR. 1



OBR. 2