

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-509458

(P2006-509458A)

(43) 公表日 平成18年3月16日(2006.3.16)

(51) Int. Cl.

H03F 3/21 (2006.01)

F I

H03F 3/21

テーマコード (参考)

5J500

審査請求 未請求 予備審査請求 未請求 (全 9 頁)

(21) 出願番号 特願2004-558905 (P2004-558905)
 (86) (22) 出願日 平成15年11月25日 (2003.11.25)
 (85) 翻訳文提出日 平成17年6月7日 (2005.6.7)
 (86) 国際出願番号 PCT/IB2003/005395
 (87) 国際公開番号 W02004/054094
 (87) 国際公開日 平成16年6月24日 (2004.6.24)
 (31) 優先権主張番号 60/431,842
 (32) 優先日 平成14年12月9日 (2002.12.9)
 (33) 優先権主張国 米国 (US)

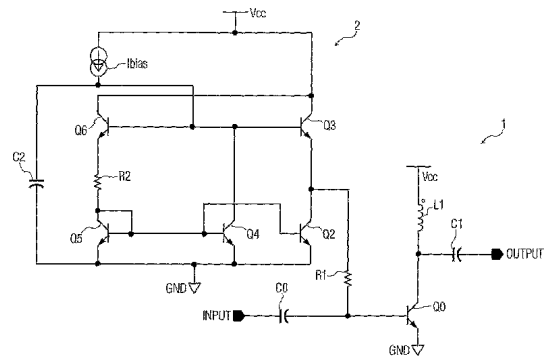
(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アイン
 ドーフェン フルーネヴァウツウェッハ
 1
 Groenewoudseweg 1, 5
 621 BA Eindhoven, The Netherlands
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100088889
 弁理士 橋谷 英俊

最終頁に続く

(54) 【発明の名称】 拡張ウィルソン電流ミラー自己バイアス昇圧回路を有する増幅回路

(57) 【要約】

増幅回路 (1) は、増幅トランジスタ (QO) と、少なくとも約180度の導電角度を得るため増幅トランジスタ (QO) をバイアスする直流バイアス回路 (2) とを有する。直流バイアス回路 (2) は、ウィルソン電流ミラー (Q4、Q5、Q6) を有する自己バイアス昇圧回路を備えており、ウィルソン電流ミラーは拡張ウィルソン電流ミラー回路 (Q2~Q6) を形成するためにカスコード電流ミラー回路 (Q2、Q3) に統合され、拡張ウィルソン電流ミラーはレジスタ (R1) およびキャパシタ (C2) により増幅トランジスタ (QO) の制御回路に結合される出力を有し、キャパシタは拡張ウィルソン電流ミラー (Q2~Q6) から共通端子 (Gnd) へと結合されている。



【特許請求の範囲】

【請求項 1】

入力信号を増幅すると共に、少なくとも約 180 度の導電角度を有する増幅回路であって、前記増幅回路は、増幅トランジスタと、前記導電角度を得るために前記増幅トランジスタをバイアスする直流バイアス回路とを備え、前記直流バイアス回路は、ウィルソン電流ミラーを有する自己バイアス昇圧回路を備え、前記ウィルソン電流ミラーは、拡張ウィルソン電流ミラー回路を形成するためにカスコード電流ミラー回路に統合され、前記拡張ウィルソン電流ミラーは、抵抗および前記拡張ウィルソン電流ミラーから共通端子へと結合されているキャパシタにより前記増幅トランジスタの制御回路に結合される出力を有する増幅回路。

10

【請求項 2】

前記増幅回路は A B 級増幅回路である請求項 1 に記載の増幅回路。

【請求項 3】

前記カスコード電流ミラー回路は、直列に接続された主電流経路を有する第 1 トランジスタ対と、前記直列接続共通点から取り出される前記出力と、直列に接続された主電流経路を有する第 2 トランジスタ対とをバイアス電流源と共に備え、このバイアス電流源は、前記増幅回路の電流供給端子から、前記第 1 トランジスタ対の第 1 トランジスタの制御電極および前記第 2 トランジスタ対の第 1 トランジスタの制御電極との間に結合されている請求項 1 に記載の増幅回路。

【請求項 4】

前記第 2 トランジスタ対の間に直列に結合された抵抗をさらに備える請求項 3 に記載の増幅回路。

20

【請求項 5】

前記第 1 トランジスタ対の第 2 トランジスタと、前記第 2 トランジスタ対の第 2 トランジスタとは、前記共通端子へ結合された主電流経路をそれぞれ有する請求項 4 に記載の増幅回路。

【請求項 6】

前記ウィルソン電流ミラー回路の一部分を形成すると共に前記第 1 対の前記第 2 トランジスタの制御電極に結合された制御電極を有する更なるトランジスタをさらに備えると共に、前記共通端子と前記第 1 対の前記第 1 トランジスタと前記第 2 対の前記第 1 トランジスタの両方の制御電極との間に第 1 接続点で結合された主電流経路を有する請求項 5 に記載の増幅回路。

30

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、トランジスタ増幅回路の分野のものであり、特に、拡張ウィルソン電流ミラー自己バイアス昇圧回路を有する電力増幅回路に関する。

【背景技術】

【0002】

この一般的なタイプの増幅器は、音響増幅器およびその他の適用例と同様に例えば遠隔通信の適用例のような、高周波数 R F 増幅器にしばしば用いられている。線形の入力ー出力関係および高い動作効率を得るために、このような増幅器は典型的には、横断歪みを避けるために、約 180 度 (B 級) で、または、それより少し大きい角度 (A B 級) の導電角度で動作させられている。

40

【0003】

典型的には、このタイプの増幅器は、B 級または A B 級のモードでの動作を確実にするために増幅器回路内の静止バイアス電流へと安定させるための直流バイアス回路を必要とする。従来技術において、バイアスは、米国特許第 5, 844, 443 号に示されるように、固定の電流源により、またはそうでなければ、米国特許第 5, 548, 248 号に示されるように、所望のモードで動作させるのに必要な静止電流を確実にするための所望の

50

一定値に設定可能な外部電源により典型的に与えられる。

【0004】

しかしながら、上述したタイプの増幅器において電源から引き出された平均電流は入力信号レベルに依存している。出力電力が増大するにつれて、電力トランジスタのエミッタとベースの両方における平均電流も増大する。この増加された平均電流は、バイアス回路構成およびバラスト抵抗における電圧降下を増加させる（バラスト抵抗は互いに組み込まれた設計を使用するトランジスタにおける部分的な加温 [hot-spotting] および温度の上昇 [thermal runaway] を避けるために用いられる）。これは、順番に、導電角度（すなわち、増幅器が導通する360度以外の多数の角度）を減らすと共に、B級またはC級にまで増幅器の動作を深くさせて、これにより最大電力の出力を低減させることになる。この電力低減を避けるために、増幅器はより大きな静止バイアスを持たなければならない。従来の回路構成においては、これは、低電力出力レベルでのより高い電力浪費を必然的に導いており、そのため、動作特性における望ましくない交換条件 [trade-off] を導いている。

【0005】

この技術分野における最近の改善は、電力増幅器用動的バイアス昇圧回路と題されて、共同して譲渡された米国特許第6,300,837号公報に開示されている。この特許は上述した問題への解決方法を説明しており、増幅器への入力電圧を感知すると共にこの信号の振幅の機能として動的バイアス昇圧を生成する回路を用いることにより、出力電圧が増加するのに連れて、電力トランジスタのバイアスを動的に増加させるための動的バイアス昇圧回路付き電力増幅回路を提供する。この解決方法の欠点は、これが多数のアクティブおよびパッシブ構成要素を用いることであり、このため、簡単さ、小型化および製造の経済性を最大限にすることができない。

【0006】

この技術分野における最近の他の改善は、2000年12月6日に出願され、電力増幅器用自己昇圧回路と題された、米国特許連続番号No. 09/730,657に同時係属され共同して譲渡された米国特許出願に開示されている。この出願は、一般的な直流バイアス回路を用いながら直流バイアスと増幅トランジスタとの間にRC結合ネットワークを有する改善された自己バイアス昇圧回路を提供する。カスコード電流ミラーバイアス昇圧回路に関連する同様のRC結合ネットワークは、共同して譲渡された米国特許第6,414,553号公報に示されている。この解決法はその線形性を維持しながら高い電力付加された効率を達成できるとはいえ、これはむしろ複雑な回路を用いており、出力ステージに対する雑音の顕著なレベルの一因となる。

【0007】

上述した全ての文献は、それらがそっくりそのまま参考文献としてこの明細書に組み入れられる。

【0008】

したがって、比較的低い増幅ステージの理想的な電流を保持しながら最適な最大出力およびゲインの長所を提供する電力増幅回路を有することは好ましいことであろう。したがって、この回路は、自己バイアス昇圧の量を確立可能であるべきなので、電力トランジスタ内の静止電流を制御しながら、昇圧キャパシタを使用しないで、電力出力が増加するに連れて、高い電力出力と線形性のために、電力トランジスタが適切にバイアス可能である。最後に、このような回路にとって、設計における簡単さと小型化と、製造に対して経済的であることが望ましいであろう。

【発明の開示】

【発明が解決しようとする課題】

【0009】

それゆえに、この発明の目的は、相対的に低い増幅ステージのアイドル電流を保持しながら改善された最大出力電力およびゲインを提供する増幅回路を提供することにある。この発明の更なる目的は、増幅トランジスタにおけるアイドル電流を制御している間に、電

10

20

30

40

50

力出力を増加させながら増幅トランジスタが高い電力出力と線形性のために適切にバイアスされることが可能であるように自己バイアス昇圧を確立することが可能な回路を提供することにある。この発明のなお更なる目的は、設計のために簡単で小型化の両方を有して製造のためには経済的な回路を提供することにある。

【課題を解決するための手段】

【0010】

この発明によれば、これらの目的は、入力信号を増幅すると共に少なくとも約180度の導電角度を有する新たな増幅回路により達成されており、この増幅回路は、増幅トランジスタと、所望の導電角度を得るために増幅トランジスタをバイアスするための直流バイアス回路とを備えている。直流バイアス回路は、抵抗と、カスコード電流ミラー回路と共通端子との間に結合されたキャパシタとにより、増幅トランジスタの制御端子に結合された出力を有する拡張ウィルソン電流ミラー回路を形成するためにカスコード電流ミラー回路に統合されたウィルソン電流ミラーを有する自己バイアス昇圧回路を備える。

10

【0011】

この発明の好適な実施形態において、カスコード電流ミラー回路は、直列に接続された主電流経路を有すると共にこの直列接続の接続点から取り出される電流ミラー回路の出力を有する第1トランジスタ対と、直列に接続された主電流経路を有すると共に増幅器の電力供給端子と拡張ウィルソン電流ミラーとの間に結合されたバイアス電流源とを有する第2トランジスタ対と、を備えている。

【0012】

20

この発明に係る増幅回路は、増加された最大の出力電力およびゲイン、選択可能な自己昇圧レベル、制御可能な静止電流および低減されたアイドル電流を含む特に有利な特徴の結合が単純、簡単かつ経済的な構成の中で得られることが可能となる。

【0013】

この発明のこれらおよびその他のアスペクトは、以下に説明される実施形態にしたがって明白となり明瞭とされるであろう。

【発明を実施するための最良の形態】

【0014】

この発明は、単一の図面がこの発明の好適な実施形態にしたがった電力増幅回路の簡略化された概略図を示している、添付の図面に関連付けて読み取られるべき、以下の説明を参照しながらより完全に理解されるであろう。

30

【0015】

増幅回路1の簡略化された概略図が、図面の単一図に示される。増幅回路は、増幅用トランジスタQOと、抵抗R1によりこの増幅用トランジスタQOのベースに結合された直流バイアス回路2とを備える。バイアス回路2は、 V_{cc} と共通端子(Gnd)との間に直列に結合され、抵抗R1によりトランジスタQOのベースに結合されるトランジスタとの共通点を有するバイポーラトランジスタQ2とQ3を備える。基本的な回路構成は、増幅用トランジスタQOのベースへの入力Inputに結合するための入力結合用キャパシタC0によって完成され、トランジスタQOは共通エミッタ構成で接続されると共にインダクタ1により V_{cc} と共通端子Gndとの間に結合されている。電力増幅回路1の出力Outputは、キャパシタC1を介してトランジスタQOのコレクタから取り出される。

40

【0016】

示された回路に関連して、図示の目的のためにアクティブ構成要素がバイポーラトランジスタとして示されているが、この発明の範囲内で電界効果トランジスタまたはバイポーラと電界効果トランジスタの結合の何れかが択一的に用いられても良いことは理解されるべきである。さらに、電力増幅回路1およびバイアス回路2は、図面に示された簡略化されて図示的な描写からは形状および詳細において異なっても良いことも理解されるべきことである。さらにまた、バイアス電源は、この増幅回路がB級またはAB級の何れのモードでも動作することを許容するように構成され調整されていても良いことも理解されるべきことである。

50

【0017】

バイアス回路2は、トランジスタQ4、Q5およびQ6と、電流源Ibiasと、抵抗R2とを備え、トランジスタQ2とQ3と迂回用のキャパシタであるキャパシタC2を含むカスコード電流ミラーと共に集積化されたウィルソン電流ミラーを備えている。トランジスタQ2～Q6は、拡張ウィルソン電流ミラーを形成する。QOのコレクタは、出力ノードであると共に、外部のプルアップインダクタL1を介して電源電圧に接続されている。入力Inputは、駆動ステージに対するマッチング回路の一部となり得る交流結合キャパシタCOを介してトランジスタQOのベースへと供給される。

【0018】

バイアス回路における電流源Ibiasは、バイアスステージの出力駆動電流と増幅用トランジスタの静止電流との両方を制御する。流源Ibiasが出力駆動電流を制御することによるメカニズムは、このバイアス回路がカスコード電流ミラー回路であるので、率直明瞭なものである。トランジスタQOの静止電流を制御するメカニズムは、以下のように説明されることができる。回路内の全てのトランジスタが全く同一で完全に調和されるものと仮定する。キルヒホッフの法則は直流電圧 $V_{be}(QO) + V(R1) + V_{be}(Q3)$ が $V_{be}(Q2) + V(R2) + V_{be}(Q6)$ と等しくなるべきであることを述べている。 $V_{be}(Q3)$ は $V_{be}(Q2)$ と略々等しいので、それゆえに、抵抗値を適切に選択することにより $V(R1)$ が $V(R2)$ と等しく設定されるときに、 $V_{be}(QO)$ は $V_{be}(Q6)$ に略々等しくなる。それゆえに、電流源Ibiasは、Q2およびQ3における駆動電流と同じようにQO内の静止電流であるとされる。

10

20

【0019】

トランジスタ対の間のエミッタ領域の比率を適切にスケールリングすることにより、QO内の静止電流およびQ2とQ3内の駆動電流は、電流源Ibiasの値に正比例させることができる。ここで与えられた例では、64対1(QO対Q6)、8対1(Q2およびQ4対Q5、Q3対Q6)が用いられ得る。

【0020】

図に示されたバイアス回路の自己バイアスの昇圧メカニズムが以下に説明され得る。抵抗R1を介してQ3がQOを充電させると共にQ2がQOを放電させる。Q2の放電レートは、入力電力が低いとき、Q3の充電レートに等しいかそれよりも速い。入力電力が増加するに連れて、Q2の放電レートはQ3の充電レートよりも緩やかになる。それゆえにQOのフォワードバイアスされたPN接合の間の平均電圧は、増加する。

30

【0021】

前述のようにして、この発明は、比較的低い増幅ステージのアイドル電流を維持している間に、改善された最大の出力電力およびゲインを供給する自己バイアス昇圧回路を伴う増幅回路を提供する。さらに、増幅回路は、自己バイアス昇圧の量を設定することができるので、増幅用トランジスタは、この増幅用トランジスタ内のアイドル電流を制御している間に、電力出力が増加するのに連れて線形的に、高電力出力のために適切にバイアスされ得る。回路は、設計上は単純で簡単な両方であり、製造に対しては経済的である。

【0022】

この発明は、その好適な実施形態にしたがって、特に示されて説明されているが、この発明の要旨または範囲を逸脱することなく、その幾つかが上述された、形状および詳細における種々の変更がなされても良いことは、この技術分野の熟練者により、理解されるであろう。したがって、例えば、異なるタイプのトランジスタが用いられても良いし、回路構成に対する代替は、特定の設計上の要求に適するようになされても良い。

40

【図面の簡単な説明】

【0023】

【図1】増幅回路1の簡略化された概略図である。

【図 1】

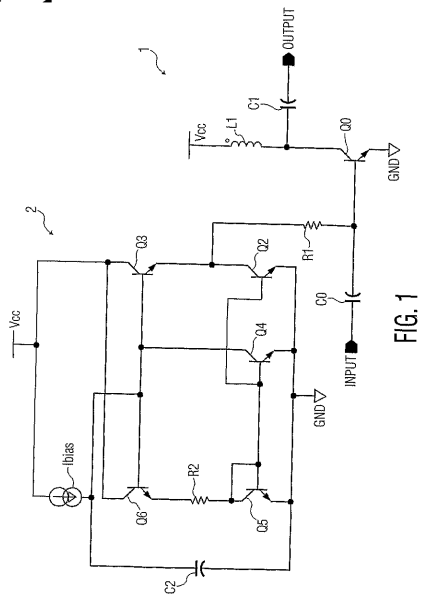


FIG. 1

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International Application No. PCT/IB 03/05395
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H03F1/30.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H03F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 589 800 A (PETERSON KIRK D) 31 December 1996 (1996-12-31) column 5, line 27 -column 6, line 59; figure 4	1,3,6
A	US 6 486 739 B1 (LUO SIFEN) 26 November 2002 (2002-11-26) the whole document	1,4
A	US 6 064 268 A (FELPS JIMMIE D) 16 May 2000 (2000-05-16) column 2, line 27 -column 4, line 7; figures 2,3	1,3,5,6
☐ Further documents are listed in the continuation of box C. ☒ Patent family members are listed in annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 February 2004		Date of mailing of the international search report 19/02/2004
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Kurzbaumer, W

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/IB 03/05395

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5589800	A	31-12-1996	US 5515010 A	07-05-1996
US 6486739	B1	26-11-2002	NONE	
US 6064268	A	16-05-2000	NONE	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(74)代理人 100082991
弁理士 佐藤 泰和

(74)代理人 100096921
弁理士 吉元 弘

(74)代理人 100103263
弁理士 川崎 康

(72)発明者 シフエン、ルオ
アメリカ合衆国ニューヨーク州、ブライアークリフ、マナー、ピー. オー. ボックス、3001
Fターム(参考) 5J500 AA01 AA41 AA58 AA63 AA64 AA65 AC21 AC32 AC36 AF10
AH02 AH25 AH29 AH33 AK05 AK09 AM04 AM17 AS13 WU08