



(12) 发明专利申请



(10) 申请公布号 CN 118613903 A

(43) 申请公布日 2024. 09. 06

(21) 申请号 202380019045.0

(22) 申请日 2023.01.30

(30) 优先权数据

FR2200850 2022.01.31 FR

(85) PCT国际申请进入国家阶段日

2024.07.26

(86) PCT国际申请的申请数据

PCT/FR2023/050115 2023.01.30

(87) PCT国际申请的公布数据

W02023/144495 FR 2023.08.03

(71) 申请人 索泰克公司

地址 法国伯尔宁

(72) 发明人 卡里纳·杜雷特

卢多维克·埃卡尔诺 C·波特

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

专利代理师 刘爱勤 王小东

(51) Int.Cl.

H01L 21/762 (2006.01)

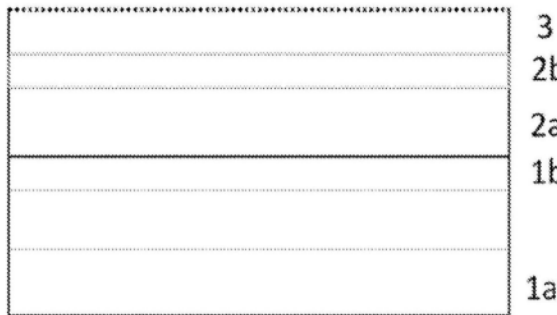
权利要求书2页 说明书8页 附图4页

(54) 发明名称

用于制造双绝缘体上半导体结构的方法

(57) 摘要

本发明涉及一种用于制造双绝缘体上半导体结构的方法,该结构从结构的背面到正面包括:处理衬底、第一电绝缘层(1b)、第一单晶半导体层(2)、第二电绝缘层(2b)和第二单晶半导体层(3),该方法的特征在于它包括:-在处理衬底的正面和背面上形成氧化物层的第一步骤,以形成第一电绝缘层(1b)和在处理衬底的背面上的氧化物层(1a')-第一层转移步骤,以转移第一单晶半导体层(2),-形成氧化物层的第二步骤,以形成第二电绝缘层(2b),-第二层转移步骤,以转移第二单晶半导体层(3)。



1. 一种用于制造双绝缘体上半导体结构的方法,所述双绝缘体上半导体结构从所述结构的背面到正面依次包括:处理衬底(1)、第一电绝缘层(1b)、第一单晶半导体层(2)、第二电绝缘层(2b)和第二单晶半导体层(3),所述方法的特征在于,所述方法包括以下步骤:

-在所述处理衬底(1)的正面和背面上形成氧化物层的第一步骤,以在所述处理衬底的所述正面上形成所述第一电绝缘层(1b)并且在所述处理衬底的所述背面上形成氧化物层(1a),

-第一层转移步骤,以将所述第一单晶半导体层(2)从第一供体衬底转移到所述第一电绝缘层(1b),以形成第一绝缘体上半导体衬底,所述第一绝缘体上半导体衬底从所述第一绝缘体上半导体衬底的背面到正面依次包括所述氧化物层(1a)、所述处理衬底(1)、所述第一电绝缘层(1b)和所述第一单晶半导体层(2),

-在所述第一绝缘体上半导体衬底的所述正面上形成氧化物层的第二步骤,以形成所述第二电绝缘层(2b)并使所述氧化物层(1a)变厚,

-第二层转移步骤,以将所述第二单晶半导体层(3)从第二供体衬底转移到所述第二电绝缘层(2b),以形成双绝缘体上半导体衬底,

所述氧化物层(1a)有助于在第一转移步骤和第二转移步骤期间保持所述处理衬底的平坦度。

2. 根据权利要求1所述的方法,其中,所述第一电绝缘层(1b)的厚度介于100nm至3000nm之间。

3. 根据权利要求1和2中的任一项所述的方法,所述方法使得在获得的最终双绝缘体上半导体结构中,所述第一单晶半导体层(2)的厚度介于50nm至500nm之间。

4. 根据权利要求1至3中的任一项所述的方法,所述方法使得在所获得的最终双绝缘体上半导体结构中,所述第二电绝缘层(2b)的厚度介于100nm至1100nm之间。

5. 根据权利要求1至4中的任一项所述的方法,所述方法使得在获得的最终双绝缘体上半导体结构中,所述第二单晶半导体层(3)的厚度介于50nm至500nm之间。

6. 根据权利要求1至5中的任一项所述的方法,其中,将所述第一单晶半导体层(2)从第一供体衬底转移到所述第一电绝缘层(1b)的步骤使用依次包括以下步骤的方法来执行:注入原子粒种,以在所述第一供体衬底内产生界定了所述第一单晶半导体层(2)的弱化区;将所述第一单晶半导体层(2)的所述第一供体衬底的经历了注入的一侧接合到所述第一电绝缘层(1b);以及与所述弱化区齐平地分离所述第一供体衬底。

7. 根据权利要求6所述的方法,其中,使用由分离产生的所述第一供体衬底的剩余部分来形成所述第二供体衬底。

8. 根据权利要求6和7中的任一项所述的方法,其中,将所述第一单晶半导体层(2)从第一供体衬底转移到所述第一电绝缘层(1b)的方法进一步包括在所述第一供体衬底内注入原子粒种之前氧化所述第一供体衬底的表面,从而形成第一保护性氧化物层,使得所述原子粒种通过所述第一保护性氧化物层注入。

9. 根据权利要求8所述的方法,其中,在已经注入所述原子粒种之后并且在所述第一供体衬底接合到所述第一电绝缘层(1b)之前,去除形成在所述第一供体衬底的所述表面上的所述第一保护性氧化物层。

10. 根据权利要求1至9中的任一项所述的方法,其中,将所述第二单晶半导体层(3)从

第二供体衬底转移到所述第二电绝缘层 (2b) 的步骤使用依次包括以下步骤的方法来执行: 注入原子粒种, 以在所述第二供体衬底内产生界定了所述第二单晶半导体层 (3) 的弱化区; 将所述第二单晶半导体层 (3) 的所述第二供体衬底的经历了注入的一侧接合到所述第二电绝缘层 (2b); 以及与所述弱化区齐平地分离所述第二供体衬底。

11. 根据权利要求10所述的方法, 其中, 将所述第二单晶半导体层 (3) 从第二供体衬底转移到所述第二电绝缘层 (2b) 的方法进一步包括在所述第二供体衬底内注入原子粒种之前氧化所述第二供体衬底的表面, 从而形成第二保护性氧化物层, 使得所述原子粒种通过所述第二保护性氧化物层注入。

12. 根据权利要求11所述的方法, 其中, 在已经注入所述原子粒种之后并且在所述第二供体衬底接合到所述第二电绝缘层 (2b) 之前, 去除形成在所述第二供体衬底的所述表面上的所述第二保护性氧化物层。

13. 根据权利要求1至12中的任一项所述的方法, 所述方法进一步包括在第一单个绝缘体上半导体衬底的表面上形成氧化物层的第二步骤之前执行该第一单个绝缘体上半导体衬底的表面处理的方法的步骤, 该表面处理方法的特征在于:

- 快速热退火的第一步骤,

- 热氧化随后去氧化的第二步骤,

- 长持续时间热处理的第三步骤或快速热退火的第三步骤, 所述长持续时间热处理和所述快速热退火在非氧化气氛下在高于1000°C的温度下执行,

- 化学机械抛光的第四步骤。

14. 根据权利要求1至13中的一项所述的方法, 其中, 所述处理衬底和各个供体衬底采取直径为300mm的晶片的形式。

用于制造双绝缘体上半导体结构的方法

技术领域

[0001] 本发明涉及一种用于制造双绝缘体上半导体结构的方法。

背景技术

[0002] 绝缘体上半导体结构是多层结构,该多层结构包括通常由诸如硅的半导体制成的处理衬底、布置在处理衬底上的电绝缘层(其通常是诸如硅氧化物层的氧化物层)以及布置在绝缘层上的半导体层(通常是硅层)。这种结构被称为SeOI结构(SeOI代表绝缘体上半导体),或者更具体地,当半导体是硅时被称为SOI结构(SOI代表绝缘体上硅)。氧化物层位于衬底与半导体层之间。因此,氧化物层被称为“掩埋”,并且被称为“BOX”(BOX代表掩埋氧化物)。在本文的其余部分中,术语“SOI”通常将用于指定绝缘体上半导体结构。

[0003] 除了包括一个BOX层和布置在BOX层上的一个半导体层的SOI结构之外,还产生了“双SOI”结构。被称为“双SOI”结构的结构包括处理衬底、布置在处理衬底上的第一氧化物层或下掩埋氧化物层、布置在第一氧化物层上的第一半导体层或下半导体层、布置在第一半导体层上的第二氧化物层或上掩埋氧化物层以及布置在第二氧化物层上的第二半导体层或上半导体层。在该双SOI结构中,第一氧化物层和第一半导体层形成布置在该结构的下部中的第一SOI,而第二氧化物层和第二半导体层形成布置在该结构的上部中的第二SOI。

[0004] 一种已知的用于制造SOI结构的方法是称为Smart Cut™的工艺。Smart Cut™工艺包括注入原子粒种,例如氢(H)和/或氦(He),以在供体衬底内产生弱化区,将供体衬底接合到受体衬底,然后与弱化区齐平地分离供体衬底,以将薄层从供体衬底转移到受体衬底。供体衬底和受体衬底优选地采用直径为300mm的晶片的形式。供体衬底是半导体衬底,其表面预先已被氧化:H原子和/或He原子通过氧化物层被注入到半导体主体中的给定深度。接合是在受体衬底的表面与供体衬底的氧化物层的表面之间。

[0005] 一种提出的获得双SOI结构的方式是实施两个连续的Smart Cut™工艺,其在第二个Smart Cut™工艺中使用在第一Smart Cut™工艺之后获得的SOI作为受体衬底并使用其表面已经被预先氧化的第二半导体衬底作为供体衬底。在最终的双SOI结构中,在第一Smart Cut™工艺之后获得的第一SOI的氧化物层和半导体层分别形成下氧化物层和下半导体层。在第二Smart Cut™工艺之后由第二供体衬底产生的氧化物层和半导体层分别形成所获得的双SOI的上氧化物层和上半导体层。

[0006] 对于供体衬底内的弱化区的给定深度,旨在被转移的半导体层的厚度受到供体衬底表面上存在的氧化物层的厚度的限制。具体地,氢原子和/或氦原子能够穿透到由氧化物层覆盖的供体衬底中的最大厚度由注入装置的最大能量设定。该厚度取决于注入原子穿过的氧化物的厚度。它通常保持约几百纳米的硅。因此,上述“双Smart Cut™”工艺不允许针对半导体层和氧化物层两者都获得大厚度。然而,在某些应用中,特别是在光子学中,令人感兴趣的是具有大厚度(例如每个约几百纳米)的氧化物层和半导体层的双SeOI结构。

[0007] 此外,在第二Smart Cut™工艺中形成的接合的有效性由用作受体衬底的SOI的表面的质量确定。可以在接合第二供体衬底之前执行表面处理,例如诸如热处理,以特别地降

低用作受体衬底的SOI表面的粗糙度。然而,在这种热处理结束时,可以在由第一SOI和/或双SOI形成的晶片中观察到变形(或卷曲)。晶片都对变形更敏感,因为它们具有大的直径,特别是在有利的应用中直径为300mm。用于制造和处理半导体晶片的工业设备被设计成处理平面晶片。此外,在与第二供体衬底形成第二接合时使用应变变形(或卷曲)晶片作为受体衬底可导致在此第二接合操作期间产生缺陷,且因此导致较差的接合质量。

发明内容

[0008] 本发明的一个目的是生产双绝缘体上半导体类型的多层结构,使得半导体层和电绝缘层的厚度足以用于光子学中的某些应用。

[0009] 本发明的另一个目的是限制在用于制造所述双绝缘体上半导体类型的多层结构的过程中执行的任何热处理(特别是表面处理)之后晶片的变形(或卷曲)。

[0010] 为此,本发明提供了一种用于制造双绝缘体上半导体结构的方法,所述双绝缘体上半导体结构从所述结构的背面到正面依次包括:处理衬底、第一电绝缘层、第一单晶半导体层、第二电绝缘层和第二单晶半导体层,所述方法的特征在于,所述方法包括以下步骤:

[0011] -在所述处理衬底的正面和背面上形成氧化物层的第一步骤,以在所述处理衬底的所述正面上形成所述第一电绝缘层并且在所述处理衬底的所述背面上形成氧化物层,

[0012] -第一层转移步骤,以将所述第一单晶半导体层从第一供体衬底转移到所述第一电绝缘层,以形成第一绝缘体上半导体衬底,所述第一绝缘体上半导体衬底从所述第一绝缘体上半导体衬底的背面到正面依次包括所述氧化物层、所述处理衬底、所述第一电绝缘层和所述第一单晶半导体层,

[0013] -在所述第一绝缘体上半导体衬底的所述正面上形成氧化物层的第二步骤,以形成所述第二电绝缘层并使所述氧化物层变厚,

[0014] -第二层转移步骤,以将所述第二单晶半导体层从第二供体衬底转移到所述第二电绝缘层,以形成双绝缘体上半导体衬底,

[0015] 所述氧化物层有助于在第一转移步骤和第二转移步骤期间保持所述处理衬底的平坦度。

[0016] 由于双SOI结构的各层具有不同的热膨胀系数,因此这种结构可能会发生变形。这种变形尤其出现在冷却所述结构期间可施加到该结构的各种热处理结束时。在根据本发明在双SOI结构的背面上形成氧化物层有利地允许实现结构平衡,使得热膨胀的影响在整个结构中抵消,因此极大地限制了其遭受的变形。

[0017] 根据本发明的其它特征,这些其它特征是可选的,并且可以单独或以技术上可行的组合来实施:

[0018] -所述第一电绝缘层的厚度介于100nm至3000nm之间,

[0019] -在获得的最终双绝缘体上半导体结构中,所述第一单晶半导体层的厚度介于50nm至500nm之间,

[0020] -在所获得的最终双绝缘体上半导体结构中,所述第二电绝缘层的厚度介于100nm至1100nm之间,

[0021] -在获得的最终双绝缘体上半导体结构中,所述第二单晶半导体层的厚度介于50nm至500nm之间,

[0022] -将所述第一单晶半导体层从第一供体衬底转移到所述第一电绝缘层的步骤使用依次包括以下步骤的方法来执行:注入原子粒种,以在所述第一供体衬底内产生界定了所述第一单晶半导体层的弱化区;将所述第一单晶半导体层的所述第一供体衬底的经历了注入的一侧接合到所述第一电绝缘层;以及与所述弱化区齐平地分离所述第一供体衬底,

[0023] -使用由分离产生的所述第一供体衬底的剩余部分来形成所述第二供体衬底,

[0024] -将所述第一单晶半导体层从第一供体衬底转移到所述第一电绝缘层的方法进一步包括在所述第一供体衬底内注入原子粒种之前氧化所述第一供体衬底的表面,从而形成第一保护性氧化物层,使得所述原子粒种通过所述第一保护性氧化物层注入,

[0025] -在已经注入所述原子粒种之后并且在第一供体衬底接合到所述第一电绝缘层之前,去除形成在所述第一供体衬底的表面上的所述第一保护性氧化物层,

[0026] -将所述第二单晶半导体层从第二供体衬底转移到所述第二电绝缘层的步骤使用依次包括以下步骤的方法来执行:注入原子粒种,以在所述第二供体衬底内产生界定了所述第二单晶半导体层的弱化区;将所述第二单晶半导体层的所述第二供体衬底的经历了注入的一侧接合到所述第二电绝缘层;以及与所述弱化区齐平地分离所述第二供体衬底,

[0027] -将所述第二单晶半导体层从第二供体衬底转移到所述第二电绝缘层的方法进一步包括在所述第二供体衬底内注入原子粒种之前氧化所述第二供体衬底的表面,从而形成第二保护性氧化物层,使得所述原子粒种通过所述第二保护性氧化物层注入,

[0028] -在已经注入所述原子粒种之后并且在所述第二供体衬底接合到所述第二电绝缘层之前,去除形成在所述第二供体衬底的表面上的所述第二保护性氧化物层,

[0029] 所述方法进一步包括在第一单个绝缘体上半导体衬底的表面上形成氧化物层的第二步骤之前执行该第一单个绝缘体上半导体衬底的表面处理的方法的步骤,该表面处理方法的特征在于:

[0030] -快速热退火的第一步骤,

[0031] -热氧化随后去氧化的第二步骤,

[0032] -长持续时间热处理的第三步骤或快速热退火的第三步骤,所述长持续时间热处理和所述快速热退火在非氧化气氛下在高于1000°C的温度下执行,

[0033] -化学机械抛光的第四步骤,

[0034] -所述处理衬底和各个供体衬底优选地采取直径为300mm的晶片的形式。

附图说明

[0035] 本发明的其它特征和优点将从以下参照附图的详细描述中显现出来,在附图中:

[0036] -图1示出了处理衬底的截面图;

[0037] -图2示出了在处理衬底的正面和背面的第一氧化步骤之后的处理衬底的截面图;

[0038] -图3示出了从第一供体衬底到处理衬底的正面的第一层转移的截面图;

[0039] -图4示出了在接合第一供体衬底之后获得的中间结构的截面图;

[0040] -图5示出了在第一层转移之后获得的中间绝缘体上半导体结构的截面图;

[0041] -图6示出了在图5的绝缘体上半导体衬底的正面和背面上的第二氧化步骤之后获得的中间结构的截面图;

[0042] -图7示出了从第二供体衬底到图6的中间结构的正面的第二层转移的截面图;

- [0043] -图8示出了接合第二供体衬底后的结构的剖视图；
- [0044] -图9示出了在第二层转移之后获得的最终双绝缘体上半导体结构。
- [0045] 为了易读性,附图不一定按比例绘制。

具体实施方式

[0046] 本发明提供了一种用于制造双绝缘体上半导体衬底结构的方法,该结构从背面到正面包括:处理衬底、对应于第一电绝缘层的第一掩埋氧化物层、第一单晶半导体层、对应于第二电绝缘层的第二掩埋氧化物层和第二单晶半导体层。

[0047] 第一电绝缘层和第一单晶半导体层一起形成称为下SOI结构的第一绝缘体上半导体结构。第二电绝缘层和第二单晶半导体层一起形成称为上SOI结构的第二绝缘体上半导体结构。此外,处理衬底有利地在其背面上包括氧化物层,该氧化物层允许在实施作为本发明的主题的方法期间在处理中产生的变形受到限制。

[0048] 形成使用作为本发明的主题的方法获得的双绝缘体上半导体衬底结构的层的厚度总和是高的。具体地:

- [0049] -第一电绝缘层的厚度优选地大于100nm,
- [0050] -第一单晶半导体层的厚度优选地大于50nm且小于500nm,
- [0051] -第二电绝缘层的厚度优选地大于100nm且小于1100nm,
- [0052] -第二单晶半导体层的厚度优选地大于50nm且小于500nm。

[0053] 例如,在光子学应用的背景下,这样的层厚度允许生产无源光子组件(诸如波导)或有源光子组件(诸如谐振器)。

[0054] 使用传统的Smart Cut™工艺不能实现这种厚度,在传统的Smart Cut™工艺中,通过在覆盖有旨在在SOI结构中形成电绝缘层的氧化物层的供体衬底中注入原子粒种来描绘单晶半导体层。具体地,工业注入装置具有防止氢原子和/或氦原子穿过这种厚度的氧化物层和单晶半导体层的最大能量。

[0055] 第一氧化步骤

[0056] 参考图1,首先提供处理衬底1。处理衬底1采用半导体晶片的形式,并且优选地采用直径为300mm和厚度为775 μm 的晶片。处理衬底1例如是硅晶片,并且优选地是具有高间隙氧O_i含量的高电阻率硅晶片,即通常称为HR衬底或高O_i衬底。

[0057] 在图2所示的第一步骤中,衬底1的正面和背面以及所述衬底1的边缘被氧化。

[0058] 在氧化正面期间,处理衬底1被部分地消耗以形成第一电绝缘氧化物层1b。举例来说,如果处理衬底是硅衬底,则第一电绝缘氧化物层1b因此是硅氧化物层。控制氧化条件以获得具有期望厚度的第一电绝缘氧化物层1b。

[0059] 这种氧化操作可以例如通过在氧化气氛下将处理衬底1加热到介于800°C至1100°C之间的温度几分钟至几小时来执行,以获得介于100nm与3000nm之间的大厚度的第一电绝缘氧化物层1b。

[0060] 背面的同时氧化有利地导致在处理的背面上形成与正面上形成的氧化物层1b具有基本相同厚度的氧化物层1a。氧化物层1a的热膨胀系数低于未氧化的处理衬底1的热膨胀系数。在该方法的其余部分中,特别是在实施热处理结束时,在处理衬底1的背面上存在氧化物层1a允许所述处理衬底1中的变形受到限制,并且因此新的层与结构的正面的后续

接合的质量得到改善。

[0061] 在上述氧化条件下获得的氧化物层1a的厚度与第一电绝缘层1b的厚度相同。在任何后续热处理和所述处理之后的冷却期的过程中,这种厚度的氧化物层1a允许平衡结构整体上所经历的热膨胀的影响,并因此避免所述结构的变形。

[0062] 第一层转移步骤

[0063] 参考图3,提供了第一单晶半导体层2的第一供体衬底。第一供体衬底是单晶半导体衬底,例如单晶硅衬底。第一供体衬底采用与处理衬底1相同直径并且厚度在670 μm 至775 μm 之间的晶片的形式。

[0064] 根据一个实施方式,使用Smart Cut™工艺来执行第一层转移。在第一供体衬底中形成弱化区(图3中的虚线),以描绘第一半导体层2。弱化区以基本上对应于要转移的半导体层2的厚度的预定深度形成在供体衬底中。优选地,通过将氢原子和/或氦原子注入到将提供半导体层的衬底中来产生弱化区。

[0065] 由于第一电绝缘层1b由受体衬底(即处理衬底1)形成,而不是由第一供体衬底形成,所以转移的第一半导体层2的厚度仅受到注入装置的最大能量的限制,该最大能量为约100keV。取决于注入的粒种,这种最大注入能量对应于所转移的第一半导体层2的约600nm的最大厚度。因此,本发明允许转移大厚度的第一半导体层2,同时具有也具有大厚度的第一电绝缘层1b。

[0066] 参考图4,然后将第一供体衬底经历了注入的一侧接合到第一电绝缘氧化物层1b并且通过沿着弱化区分离供体衬底的其余部分来转移第一半导体层2(参见图5)。沿着弱化区的分离可以由机械作用和/或热能供应触发。在第一层转移步骤中,保留处理衬底的背面上的氧化物层的至少一部分,以便限制与晶片变形有关的问题。

[0067] 在将原子粒种注入到所述第一供体衬底之前,可以可选地氧化第一供体衬底的表面的非常小的厚度,例如介于20nm至30nm之间的厚度。具体地,如果通过所述非常薄的氧化物层(其为非晶相)而不是直接在单晶材料中进行原子粒种的注入,则在第一供体衬底中的原子粒种的注入会更好。此外,非常薄的氧化物层在原子注入期间保护第一半导体层2。在这种情况下,在已经注入原子粒种之后并且在第一供体衬底接合到第一电绝缘层1b之前,去除第一供体衬底的表面上的非常薄的氧化物层。

[0068] 可以通过在氧化气氛下施加介于800°C至1000°C之间的温度几分钟至几十分钟来实现第一供体衬底的表面的非常小厚度的氧化。

[0069] 作为上述Smart Cut™工艺的替代方案,可以通过从供体衬底的与接合到处理衬底的一侧相反的一侧减薄供体衬底直到获得第一半导体层所需的厚度来实现第一层转移。

[0070] 参考图5,在第一层转移之后,获得包括第一电绝缘层1b和第一单晶半导体层2的第一绝缘体上半导体衬底。所述绝缘体上半导体衬底具有取决于层转移所使用的方法的表面粗糙度。为了在下面描述的第二供体衬底的接合期间允许良好的接合质量并且限制孔的形成,可以对第一单晶半导体层2的自由表面施加各种处理,以降低所述表面的缺陷水平和粗糙度,例如平滑热处理、牺牲氧化和/或清洁。该表面处理允许改善在第二层转移步骤中与第二供体衬底的后续接合的质量。

[0071] 在热处理结束时并且当结构恢复到热平衡(例如室温)时,(具有预定厚度的)氧化物层1a的存在使得可以保持结构平衡、衬底的平面性以及因此与第二供体衬底的接合质

量。

[0072] 第二氧化步骤

[0073] 然后氧化第一绝缘体上半导体衬底的正面和背面,如图6所示。

[0074] 正面上的氧化导致第一单晶半导体层2的部分消耗,并且因此导致预先转移的所述单晶半导体层2的厚度减小,并且导致第二电绝缘层2b的形成。举例来说,如果第一供体衬底是硅衬底,则因此第二电绝缘氧化物层2b是硅氧化物层。

[0075] 正面上的氧化导致初始氧化物层1a的厚度增加。

[0076] 第二氧化步骤可以例如通过在氧化气氛下在介于800°C至1100°C之间的温度下对第一层转移之后获得的绝缘体上半导体结构退火几分钟至几小时来执行,以获得厚度介于100nm至1100nm之间的第二电绝缘氧化物层2b。

[0077] 最终结构中的第一半导体层2的厚度基本上是所转移的第一半导体层2的厚度减去形成第二电绝缘层2b所消耗的半导体层2的厚度。转移时第一半导体层2的最大厚度仅受到注入工艺的限制,一般小于2 μm ,优选地为约600nm。因此,最终结构中的第一半导体层2的厚度可以优选地介于50nm至1 μm 之间,并且甚至更优选地介于50nm至500nm之间。

[0078] 举例来说,如果所转移的第一半导体层2的厚度为600nm,则用于改善所述第一半导体层2的表面质量的表面处理消耗厚度超过约100nm的半导体。然后,第二氧化步骤可以消耗450nm厚度的半导体,以留下厚度为50nm的第一半导体层2并且形成厚度约为1000nm的第二电绝缘层2b。

[0079] 在第二层转移之前,可以有利地清洁和/或化学机械抛光第二电绝缘层2b的自由表面。

[0080] 第二层转移步骤

[0081] 此外,参照图7,提供第二单晶半导体层3的第二供体衬底。就像第一供体衬底一样,第二供体衬底是单晶半导体衬底,例如单晶硅衬底。第二供体衬底采用与处理衬底1和第一供体衬底相同直径的晶片的形式。可选地,可回收第一供体衬底的剩余部分以形成第二供体衬底。为此,处理第一供体衬底的剩余部分以去除与注入和分离相关的缺陷,并赋予其与新的接合操作兼容的表面状态。

[0082] 根据一个实施方式,使用Smart Cut™工艺执行第二层转移。在该第二供体衬底中形成描绘第二单晶半导体层3的弱化区(参见图7中的虚线)。弱化区可以以与用于在第一供体衬底内描绘第一单晶半导体层2相同的方式来形成。参照图8,通过将第二供体衬底经历了注入的一侧接合到第二电绝缘层2b来转移第二单晶半导体层3。参考图9,通过沿着弱化区分离第二供体衬底来去除第二供体衬底的其余部分。

[0083] 在所述第二供体衬底中形成弱化区之前,可以可选地氧化第二供体衬底的表面的非常小的厚度,例如介于20nm至30nm之间的厚度。优选地,在已经形成弱化区之后并且在第二供体衬底接合到第二电绝缘层2b之前,优选地去除第二供体衬底的表面上的非常薄的氧化物层。

[0084] 正如第一供体衬底一样,第二供体衬底的表面的非常小厚度的氧化可以通过在氧化气氛下施加介于800°C至1000°C之间的温度几分钟至几十分钟来实现。

[0085] 另选地,可以通过从与接合到第二电绝缘层2b的一侧相反的一侧减薄第二供体衬底直到获得第二半导体层3所需的厚度来实现第二层转移。

[0086] 在第二层转移步骤中,保留处理衬底的背面上的氧化物层的至少一部分,以限制与晶片的变形有关的问题。

[0087] 在第二层转移之后,获得包括第二电绝缘层2b和第二单晶半导体层3的第二绝缘体上半导体结构,该结构形成最终双绝缘体上半导体结构的上绝缘体上半导体结构(参见图9)。

[0088] 由于第二电绝缘层2b由第二受体衬底(即通过在其正面氧化的第一绝缘体上半导体衬底)形成,而不是由第二供体衬底形成,所以所转移的第二半导体层3的厚度仅由注入方法的最大能量限制。取决于注入的粒种,这种最大注入能量对应于第二半导体层3的约600nm的厚度。因此,本发明允许获得大厚度的第二半导体层3,同时具有也具有大厚度的第二电绝缘层2b。

[0089] 可选地,可以在第二半导体层3的自由表面上执行各种处理,例如以完善所述层的厚度或改善所述自由表面的质量,以期潜在的后续功能化。在热处理的情况下,处理衬底1的背面上的氧化物层1a有利地限制双绝缘体上半导体结构的变形。

[0090] 可选的表面处理

[0091] 可选地,第一半导体层2的自由表面可以在导致形成第二电绝缘层2b的氧化步骤之前被处理,以降低其缺陷水平和粗糙度。降低第一半导体层2的表面的缺陷水平和粗糙度允许产生如下第二电绝缘层2b,该第二电绝缘层2b的表面还具有与形成高质量后续接合兼容的特性,并且特别是低缺陷水平和低粗糙度。另选地或另外,第二电绝缘层2的自由表面可以在例如第二层转移、化学机械抛光和/或清洁被执行之前被处理。这些表面处理尤其通过限制孔和其它缺陷的形成来改善第二单晶半导体层3的接合。

[0092] 在第二氧化步骤之前对第一半导体层2的自由表面的处理和/或在第二层转移步骤之前对第二电绝缘层2b的处理本身可以涉及执行由多个步骤构成的方法。优选用于处理第一单晶半导体层2的自由表面(在形成氧化物层2b之前)的方法的一个示例包括以下连续步骤:

[0093] - (E1) 快速热退火,

[0094] - (E2) 氧化/去氧化序列,

[0095] - (E3) 长持续时间热退火(又称批量退火),

[0096] - (E4) 化学机械抛光。

[0097] 另选地,长持续时间热退火的步骤(E3)被快速热退火的步骤(E3')代替。同样另选地,在第一单晶半导体层2的自由表面上执行所述方法的步骤(E1)、步骤(E2)和步骤(E3/E3'),并且步骤(E4)可以在第二氧化步骤(以形成氧化物层2b)之前和之后分别在第一单晶半导体层2的表面上和第二电绝缘层2b的表面上执行。

[0098] 所谓“快速热退火”是指在受控气氛下进行几秒钟或几十秒的时间的退火。这种退火通常由首字母缩略词RTA表示。快速热退火(E1)在介于1100°C至1250°C之间的温度下执行几秒钟至约一百秒。快速热退火(E1)在包含氢和/或氩的混合物的气氛下执行。

[0099] 氧化/去氧化步骤(E2)必须理解为包括以下操作序列的序列:

[0100] -热氧化操作(E2a),

[0101] -去氧化操作(E2b)。

[0102] 氧化操作(E2a)可以例如通过在氧化气氛下在800°C至1100°C之间的温度下加热

结构几分钟至几小时来执行。例如,去氧化操作 (E2b) 可以通过将结构的正面暴露于HF溶液 (HF代表氢氟酸) 几秒钟至几分钟来执行,以去除正面上形成的氧化物层,而不去除结构背面上存在的氧化物层。该氧化/去氧化步骤允许通过氧化消耗硅的表面部分来调节半导体层的厚度。

[0103] 长持续时间热退火或批量退火对应于热退火约几分钟至几小时 (通常长于15分钟) 的时间,有利地在受控气氛下在炉中进行。炉内退火 (E3) 在介于1050°C至1250°C之间的温度下执行。此外,炉内退火 (E3) 例如在惰性气氛下 (例如在氩气下) 执行。

[0104] 在化学机械抛光或CMP的过程中,使用化学试剂 (例如胶态二氧化硅颗粒在基液中的悬浮液) 对待抛光的表面进行改性,并且通过机械研磨去除改性的表面。在CMP步骤 (E4) 中使用的旋转速度和压力被优化,以从第一半导体层2或第二电绝缘层2b的表面均匀地去除材料,但不会降低所述表面的光洁度,特别是不会增加其粗糙度。

[0105] 另选地,快速热退火 (E3') 在介于1100°C至1250°C之间的温度下执行几秒钟至约一百秒,例如在含有氢和/或氩的混合物的气氛下在介于1100°C至1250°C之间的温度下执行几秒钟至约一百秒。

[0106] 可选地,第二半导体层3的自由表面也可以根据目标应用进行处理或功能化。

[0107] 在这些各种表面处理步骤中,并且特别是在热处理步骤中,氧化物层1a非常有利地限制了晶片变形。



图1

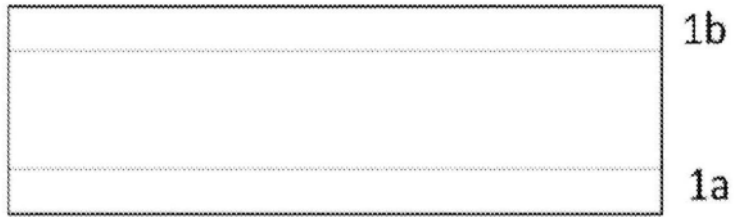


图2

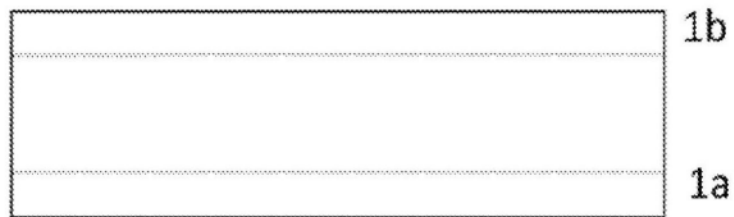
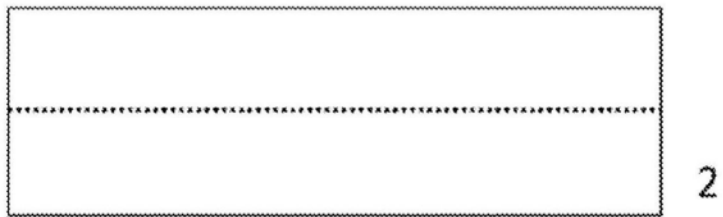


图3

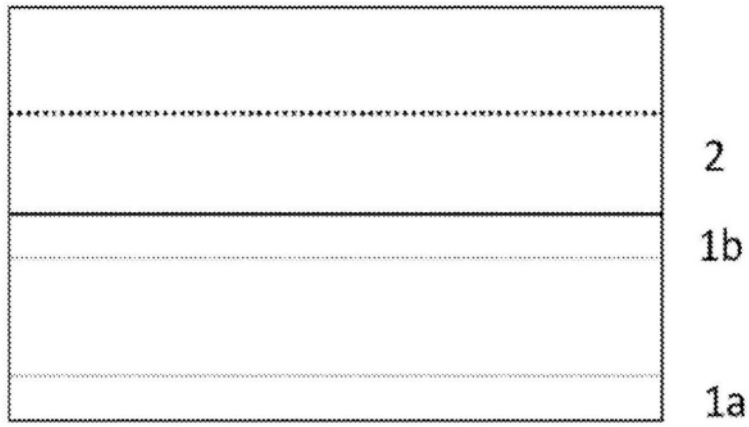


图4

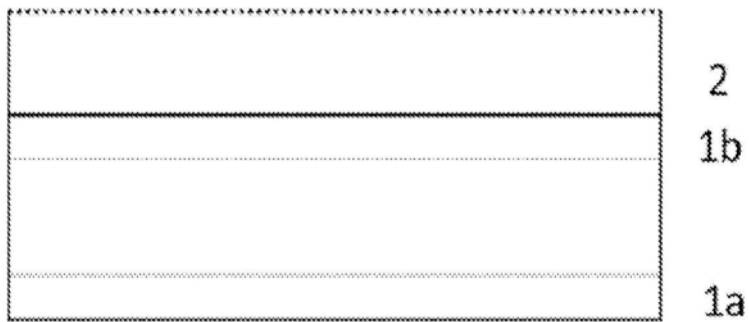


图5

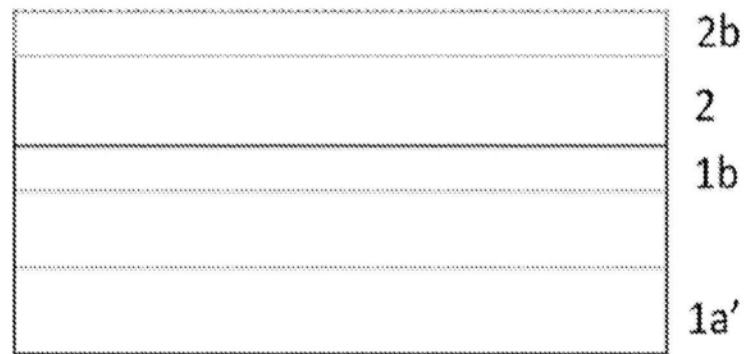


图6

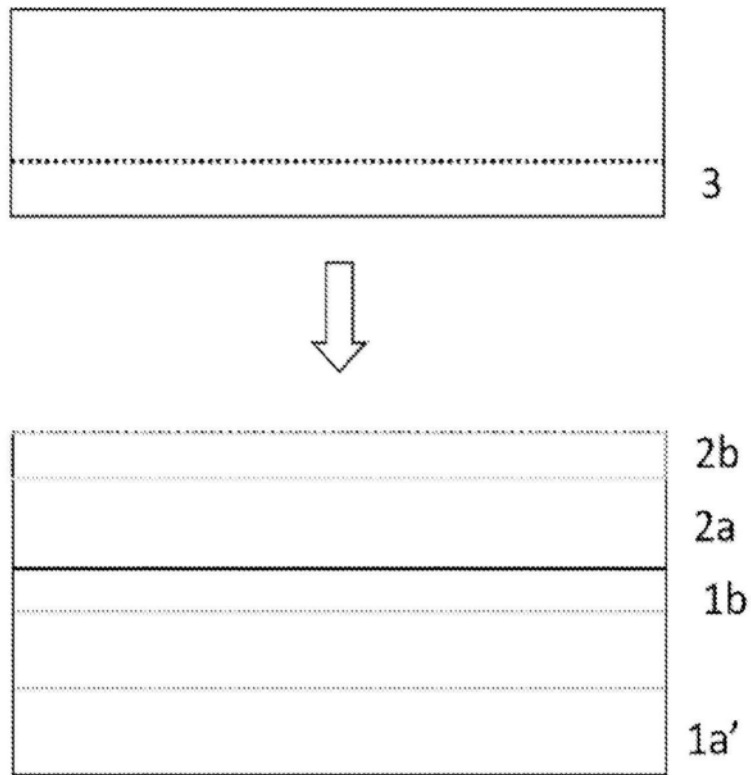


图7

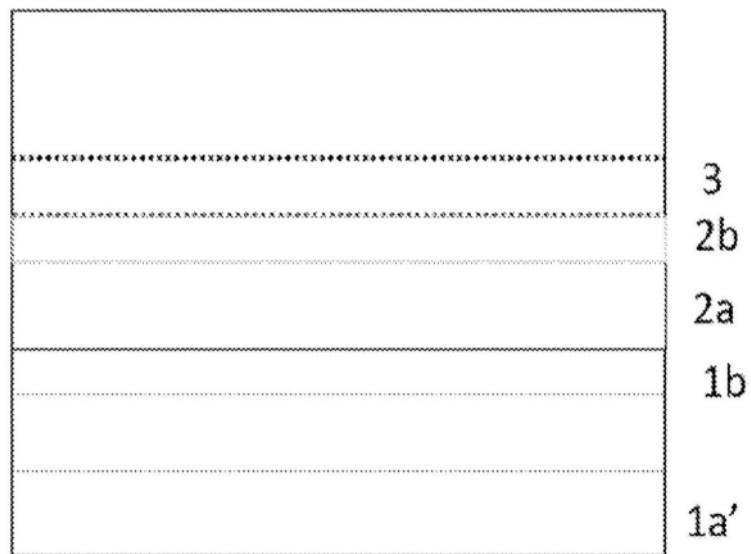


图8

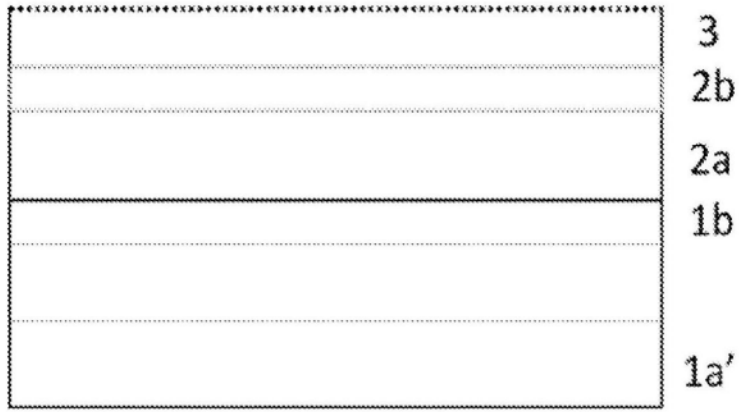


图9