



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/28 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년04월17일 10-0708851 2007년04월11일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0046709 2005년06월01일 2005년06월01일	(65) 공개번호 (43) 공개일자	10-2006-0124980 2006년12월06일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	조병권 대구광역시 북구 산격동 1370번지
(74) 대리인	유미특허법인

(56) 선행기술조사문헌 1020010004336 1020050046709 - 730503 * 심사관에 의하여 인용된 문헌	1020040103992
---	---------------

심사관 : 김민수

전체 청구항 수 : 총 16 항

(54) 플라즈마 표시 장치 및 그 구동 방법

(57) 요약

본 발명의 플라즈마 표시 장치 및 그 구동 방법에 관한 것이다.

본 발명에 따르면, 유지 전극을 소정의 전압으로 바이어스한 상태에서 플라즈마 표시 장치에 구동 파형을 인가한다. 이때, 소정의 제1 서브필드의 어드레스 기간에서는 제1 전압을 가지는 제1 주사 펄스를 인가하여 제1 서브필드에서 선택될 방전 셀에 쓰기 어드레싱을 수행하며, 소정의 제2 서브필드의 어드레스 기간에서는 상기 제1 전압보다 높은 전압을 가지는 제2 주사 펄스를 인가하여 제2 서브필드에서 선택되지 않을 방전셀에 지우기 어드레싱을 수행한다. 한편, 상기 제2 주사 펄스의 폭을 상기 제1 주사 펄스의 폭보다 좁게 설정한다.

이에 따라, 유지 전극을 구동하는 보드를 제거할 수 있으며, 어드레스 기간을 단축하여 고속의 어드레스 동작을 수행할 수 있다.

대표도

도 4

특허청구의 범위

청구항 1.

복수의 제1 전극과 복수의 제2 전극 및 상기 제1 및 제2 전극과 교차하는 방향으로 형성되는 복수의 제3 전극을 포함하는 플라즈마 표시 장치를 구동하는 방법에 있어서,

제1 서브필드의 어드레스 기간에서, 상기 제1 전극을 제1 전압으로 바이어스한 상태에서 상기 제2 전극에 제2 전압을 가지는 제1 주사 펄스를 인가하여, 상기 제1 서브필드에서 발광될 방전셀을 선택하는 단계;

상기 제1 서브필드의 유지 기간에서, 상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서, 상기 제2 전극에 상기 제1 전압보다 높은 제3 전압과 상기 제1 전압보다 낮은 제4 전압을 교대로 인가하는 단계;

제2 서브필드의 어드레스 기간에서, 상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서, 상기 제2 전극에 상기 제2 전압보다 높은 제5 전압을 가지는 제2 주사 펄스를 인가하여, 상기 제2 서브필드에서 발광되지 않을 방전셀을 선택하는 단계; 및

상기 제2 서브필드의 유지 기간에서, 상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서, 상기 제2 전극에 상기 제1 전압보다 낮은 제6 전압과 상기 제1 전압보다 높은 제7 전압을 교대로 인가하는 단계를 포함하며,

상기 제5 전압은 상기 제4 전압보다 높은 전압이며,

상기 제1 서브필드의 유지 기간에서 상기 제3 전압을 가지는 유지 방전 펄스를 상기 제2 전극에 첫 번째로 인가하며, 상기 제2 서브필드의 유지 기간에서 상기 제6 전압을 가지는 유지 방전 펄스를 상기 제2 전극에 첫 번째로 인가하는 플라즈마 표시 장치의 구동 방법.

청구항 2.

제1항에 있어서,

상기 제2 주사 펄스의 폭은 상기 제1 주사 펄스의 폭보다 좁은 플라즈마 표시 장치의 구동 방법.

청구항 3.

삭제

청구항 4.

제1항에 있어서,

상기 제1 서브필드의 리셋 기간에서,

상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서, 상기 제2 전극의 전압을 제8 전압까지 점진적으로 증가시킨 후 제9 전압까지 점진적으로 감소시키는 플라즈마 표시 장치의 구동 방법.

청구항 5.

제4항에 있어서,

상기 제2 전극의 전압이 상기 제8 전압까지 점진적으로 증가하는 기간 중 적어도 일부의 기간에서, 상기 제3 전극에 상기 제1 전압보다 높은 제10 전압을 인가하는 플라즈마 표시 장치의 구동 방법.

청구항 6.

제1항에 있어서,

상기 제2 서브필드는 상기 제1 서브필드에 연속하는 서브필드이며, 상기 제2 서브필드의 어드레스 기간은 상기 제1 서브필드의 유지 기간에 연속하는 기간인 플라즈마 표시 장치의 구동 방법.

청구항 7.

제6항에 있어서,

상기 제2 서브필드의 어드레스 기간에서는 상기 제1 서브필드의 유지 기간에서 유지 방전된 셀 중 상기 제2 서브필드에서 발광되지 않을 방전셀이 선택되는 플라즈마 표시 장치의 구동 방법.

청구항 8.

제1항에 있어서,

상기 제3 전압과 상기 제4 전압은 서로 동일한 크기를 가지며 서로 위상이 반대이고, 상기 제6 전압과 상기 제7 전압은 동일한 크기를 가지며 서로 위상이 반대이고,

상기 제3 전압과 상기 제7 전압은 서로 동일한 전압레벨이며, 상기 제4 전압과 상기 제6 전압은 서로 동일한 전압레벨인 플라즈마 표시 장치의 구동 방법.

청구항 9.

삭제

청구항 10.

제1항에 있어서,

상기 제1 서브필드의 유지 기간에서 상기 제3 전압을 가지는 유지 방전 펄스를 상기 제2 전극에 마지막으로 인가하는 플라즈마 표시 장치의 구동 방법.

청구항 11.

제1항에 있어서,

상기 제2 서브필드의 유지 기간에서 상기 제2 전극에 첫 번째로 인가되는 유지 방전 펄스의 폭은 상기 제2 서브필드의 유지 기간에서 인가되는 나머지 유지 방전 펄스 중 적어도 하나의 유지 방전 펄스의 폭보다 넓은 플라즈마 표시 장치의 구동 방법.

청구항 12.

복수의 제1 전극과 복수의 제2 전극 및 상기 제1 및 제2 전극에 교차하는 방향으로 형성되는 복수의 제3 전극을 포함하는 플라즈마 표시 패널; 및

상기 제2 전극 및 상기 제3 전극에 상기 플라즈마 표시 패널이 영상을 표시하기 위한 구동 과정을 인가하며 상기 영상이 표시되는 동안 상기 제1 전극을 제1 전압으로 바이어스하는 구동 보드를 포함하며, 상기 플라즈마 표시 패널과 대향하고 있는 샤시 베이스를 포함하며,

상기 구동 보드는,

제1 서브필드의 어드레스 기간에서 상기 제2 전극에 제1 펄스 폭을 가지는 제1 주사 펄스를 인가하여, 상기 제1 서브필드에서 발광될 방전셀을 선택하고,

제2 서브필드의 어드레스 기간에서 상기 제2 전극에 상기 제1 펄스 폭보다 좁은 제2 펄스 폭을 가지는 제2 주사 펄스를 인가하여, 상기 제2 서브필드에서 발광되지 않을 방전셀을 선택하고,

상기 제1 서브필드의 유지 기간에서 상기 제2 전극에 상기 제1 전압보다 높은 제2 전압과 상기 제1 전압보다 낮은 제3 전압을 교대로 인가하고,

상기 제2 서브필드의 유지 기간에서, 상기 제2 전극에 상기 제1 전압보다 낮은 제4 전압과 상기 제1 전압보다 높은 제5 전압을 교대로 인가하며,

상기 제2 주사 펄스의 전압은 상기 제3 전압보다 높으며,

상기 제1 서브필드의 유지 기간에서 상기 제2 전압을 가지는 유지 방전 펄스를 상기 제2 전극에 첫 번째 및 마지막 번째로 인가하며, 상기 제2 서브필드의 유지 기간에서 상기 제4 전압을 가지는 유지 방전 펄스를 상기 제2 전극에 첫 번째 인가하는 플라즈마 표시 장치.

청구항 13.

제12항에 있어서,

상기 제2 주사 펄스의 전압은 상기 제1 주사 펄스의 전압보다 높은 플라즈마 표시 장치.

청구항 14.

삭제

청구항 15.

제12항에 있어서,

상기 제2 전압과 상기 제3 전압은 서로 동일한 크기를 가지며 서로 위상이 반대이고, 상기 제4 전압과 상기 제5 전압은 서로 동일한 크기를 가지며 서로 위상이 반대이며,

상기 제2 전압과 상기 제5 전압은 서로 동일한 전압이며 상기 제3 전압과 상기 제4 전압은 동일한 전압인 플라즈마 표시 장치.

청구항 16.

제12항에 있어서,

상기 구동 보드는,

상기 제1 서브필드의 리셋 기간에서 상기 제2 전극의 전압을 제6 전압까지 점진적으로 증가시킨 후 제7 전압까지 점진적으로 감소시키며, 상기 제2 전극의 전압이 상기 제6 전압까지 점진적으로 증가하는 기준 중 적어도 일부의 기간에서 상기 제3 전극에 상기 제1 전압보다 높은 제8 전압을 인가하는 플라즈마 표시 장치.

청구항 17.

제12항에 있어서,

상기 제2 서브필드는 상기 제1 서브필드에 연속하는 서브필드이며, 상기 제2 서브필드의 어드레스 기간은 상기 제1 서브필드의 유지 기간에 연속하는 기간인 플라즈마 표시 장치.

청구항 18.

제17항에 있어서,

상기 제2 서브필드의 어드레스 기간에서는 상기 제1 서브필드가 유지 기간에서 유지 방전된 셀 중 상기 제2 서브필드에서 발광되지 않을 방전셀이 선택되는 플라즈마 표시 장치.

청구항 19.

삭제

청구항 20.

제12항에 있어서,

상기 제1 전압은 접지 전압인 플라즈마 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 표시 장치 및 그 구동 방법에 관한 것이다.

플라즈마 표시 장치는 기체 방전에 의해 생성된 플라즈마를 이용하여 문자 또는 영상을 표시하는 표시 장치로서, 그 크기에 따라 수십에서 수백 만개 이상의 화소(방전 셀)가 매트릭스 형태로 배열되어 있다. 이러한 플라즈마 표시 장치는 인가되는 구동 전압 파형의 형태와 방전 셀의 구조에 따라 직류형과 교류형으로 구분된다.

직류형 플라즈마 표시 장치는 전극이 방전 공간에 그대로 노출되어 있어서 전압이 인가되는 동안 전류가 방전공간에 그대로 흐르게 되며, 이를 위해 전류 제한을 위한 저항을 만들어 주어야 하는 단점이 있다. 반면 교류형 플라즈마 표시 장치에서는 전극을 유전체층이 덮고 있어 자연스러운 커패시턴스 성분의 형성으로 전류가 제한되며 방전시 이온의 충격으로부터 전극이 보호되므로 직류형에 비해 수명이 길다는 장점이 있다.

일반적으로 교류형 플라즈마 표시 장치는 한 프레임이 복수의 서브필드로 분할되어 구동되며, 각 서브필드는 리셋 기간, 어드레스 기간 및 유지 기간을 포함한다.

리셋 기간은 방전셀에 어드레싱 동작이 원활히 수행되도록 하기 위해 각 방전셀의 상태를 초기화시키는 기간이며, 어드레스 기간은 패널에서 켜지는 방전셀과 켜지지 않는 방전셀을 선택하여 켜지는 방전셀(어드레싱된 셀)에 벽 전하를 쌓아두는 동작을 수행하는 기간이다. 유지 기간은 켜질 셀에 실제로 영상을 표시하기 위한 방전을 수행하는 기간이다.

이러한 동작을 하기 위해서 유지 기간에서는 주사 전극과 유지 전극에 교대로 유지방전 펄스가 인가되고, 리셋 기간과 어드레스 기간에서는 주사 전극에 리셋 파형과 주사 파형이 인가된다. 따라서 주사 전극을 구동하기 위한 주사 구동 보드와 유지 전극을 구동하기 위한 유지 구동 보드가 별개로 존재하여야 한다. 이와 같이 구동 보드가 따로 존재하면 사시 베이스에 구동 보드를 실장하는 문제점이 있으며, 두 개의 구동 보드로 인해서 단가가 증가한다.

따라서 두 구동 보드를 하나로 통합하여 주사 전극의 한쪽 끝에 형성하고, 유지 전극의 한쪽 끝을 길게 연장하여 통합 보드에 연결하는 방법이 제안되었다. 그런데 이와 같이 두 구동 보드를 통합하면 길게 연장된 유지 전극에서 형성되는 임피던스 성분이 크게 된다는 문제점이 있다.

한편, 종래의 구동 방법에서, 어드레스 기간은 켜지는 방전셀에 어드레스 방전을 발생시켜 벽전하를 쌓아두는 동작을 수행하는바, 켜지는 방전셀에 벽전하를 쌓기 위해서는 다소 시간이 소요된다. 최근에는 플라즈마 표시 장치가 더욱 대형화되어 주사 전극 라인의 수가 더욱 증가하는 추세이므로, 종래의 어드레스 방식과 벽전하를 쌓는 어드레스 동작을 수행하는 경우 어드레스 기간이 부족하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 상기한 종래 기술의 문제점을 해결하기 위한 것으로 주사 전극과 유지 전극을 구동할 수 있는 통합보드를 가지는 플라즈마 표시 장치를 제공하기 위한 것이다. 또한, 본 발명은 통합 보드에 적합하고 어드레스 기간을 더욱 단축하는 구동 파형을 제공하기 위한 것이다.

발명의 구성

상기한 목적을 달성하기 위한 본 발명의 한 특징에 따르면, 복수의 제1 전극과 복수의 제2 전극 및 상기 제1 및 제2 전극과 교차하는 방향으로 형성되는 복수의 제3 전극을 포함하는 플라즈마 표시 장치를 구동하는 방법이 제공된다. 이 구동 방법은, 제1 서브필드의 어드레스 기간에서, 상기 제1 전극을 제1 전압으로 바이어스한 상태에서 상기 제2 전극에 제2 전압을 가지는 제1 주사 펄스를 인가하여, 상기 제1 서브필드에서 발광될 방전셀을 선택하는 단계; 상기 제1 서브필드의 유지 기간에서, 상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서 상기 제2 전극에 제3 전압과 상기 제3 전압보다 낮은 제4 전압을 교대로 인가하는 단계; 제2 서브필드의 어드레스 기간에서, 상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서 상기 제2 전극에 상기 제2 전압보다 높은 제5 전압을 가지는 제2 주사 펄스를 인가하여, 상기 제2 서브필드에서 발광되지 않을 방전셀을 선택하는 단계; 및 상기 제2 서브필드의 유지 기간에서, 상기 제1 전극을 상기 제1 전압으로 바이어스한 상태에서 상기 제2 전극에 제6 전압과 상기 제6 전압보다 높은 제7 전압을 교대로 인가하는 단계를 포함한다. 여기서, 상기 제2 주사 펄스의 폭은 상기 제1 주사 펄스의 폭보다 좁다.

본 발명에 다른 특징에 따르면, 복수의 제1 전극과 복수의 제2 전극 및 상기 제1 및 제2 전극에 교차하는 방향으로 형성되는 복수의 제3 전극을 포함하는 플라즈마 표시 패널; 및 상기 제2 전극 및 상기 제3 전극에 상기 플라즈마 표시 패널이 영상을 표시하기 위한 구동 파형을 인가하며 상기 영상이 표시되는 동안 상기 제1 전극을 제1 전압으로 바이어스하는 구동 보드를 포함하며 상기 플라즈마 표시 패널과 대향하고 있는 사시 베이스를 포함하며, 상기 구동 보드는, 제1 서브필드의 어드레스 기간에서 상기 제2 전극에 제1 펄스 폭을 가지는 제1 주사 펄스를 인가하여, 상기 제1 서브필드에서 발광될 방전셀을 선택하고, 제2 서브필드의 어드레스 기간에서 상기 제2 전극에 상기 제1 펄스 폭보다 좁은 제2 펄스 폭을 가지는 제2 주사 펄스를 인가하여, 상기 제2 서브필드에서 발광되지 않을 방전셀을 선택한다. 여기서, 상기 제2 주사 펄스의 전압은 상기 제1 주사 펄스의 전압보다 높다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

그리고 본 발명에서 언급되는 벽 전하란 셀의 벽(예를 들어, 유전체층) 상에서 각 전극에 가깝게 형성되는 전하를 말한다. 그리고 벽 전하는 실제로 전극 자체에 접촉되지는 않지만, 여기서는 전극에 "형성됨", "축적됨" 또는 "쌓임"과 같이 설명한다. 또한 벽 전압은 벽 전하에 의해서 셀의 벽에 형성되는 전위차를 말한다.

이제 본 발명의 실시예에 따른 플라즈마 표시 장치 및 그 구동 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.

먼저, 본 발명의 실시예에 따른 플라즈마 표시 장치의 개략적인 구조에 대해서 도 1 내지 도 3을 참조하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 플라즈마 표시 장치의 분해 사시도이며, 도 2는 본 발명의 실시예에 따른 플라즈마 표시 패널의 개략적인 개념도이며, 도 3은 본 발명의 실시예에 따른 샤시 베이스의 개략적인 평면도이다.

도 1에 나타난 바와 같이, 본 발명의 실시예에 따른 플라즈마 표시 장치는 플라즈마 표시 패널(10), 샤시 베이스(20), 전면 케이스(30) 및 후면 케이스(40)를 포함한다. 샤시 베이스(20)는 플라즈마 표시 패널(10)에서 영상이 표시되는 면의 반대측에 배치되어 플라즈마 표시 패널(10)과 결합된다. 전면 및 후면 케이스(30, 40)는 플라즈마 표시 패널(10)의 전면 및 샤시 베이스(20)의 후면에 각각 배치되어, 플라즈마 표시 패널(10) 및 샤시 베이스(20)와 결합되어 플라즈마 표시 장치를 형성한다.

도 2에 나타난 바와 같이, 본 발명의 실시예에 따른 플라즈마 표시 패널(10)은 세로 방향으로 뻗어 있는 복수의 어드레스 전극(A1~Am), 그리고 가로 방향으로 뻗어 있는 복수의 주사 전극(Y1~Yn) 및 복수의 유지 전극(X1~Xn)을 포함한다. 유지 전극(X1~Xn)은 각 주사 전극(Y1~Yn)에 대응해서 형성되며, 일반적으로 그 일단이 서로 공통으로 연결되어 있다. 그리고 플라즈마 표시 패널(10)은 유지 및 주사 전극(X1~Xn, Y1~Yn)이 배열된 절연 기판(도시하지 않았음)과 어드레스 전극(A1~Am)이 배열된 절연 기판(도시하지 않았음)을 포함한다. 두 절연 기판은 주사 전극(Y1~Yn)과 어드레스 전극(A1~Am) 및 유지 전극(X1~Xn)과 어드레스 전극(A1~Am)이 각각 직교하도록 방전 공간을 사이에 두고 대향하여 배치되어 있다. 이때, 어드레스 전극(A1~Am)과 유지 및 주사 전극(X1~Xn, Y1~Yn)의 교차부에 있는 방전 공간이 셀(12)을 형성한다.

도 3에 나타난 바와 같이, 샤시 베이스(20)에는 플라즈마 표시 패널(10)의 구동에 필요한 보드(100~500)가 형성되어 있다. 어드레스 버퍼 보드(100)는 샤시 베이스(20)의 상부 및 하부에 각각 형성되어 있으며, 단일 보드로 이루어질 수도 있으며 복수의 보드로 이루어질 수도 있다. 도 3에서는 듀얼 구동을 하는 플라즈마 표시 장치를 예를 들어 설명하고 있지만, 싱글 구동의 경우에 어드레스 버퍼 보드(100)는 샤시 베이스(20)의 상부 및 하부 중 어느 한 곳에 배치된다. 이러한 어드레스 버퍼 보드(100)는 영상 처리 및 제어 보드(400)로부터 어드레스 구동 제어 신호를 수신하여 표시하고자 하는 방전셀을 선택하기 위한 전압을 각 어드레스 전극(A1~Am)에 인가한다.

주사 구동 보드(200)는 샤시 베이스(20)의 좌측에 배치되어 있으며, 주사 구동 보드(200)는 주사 버퍼 보드(300)를 거쳐 주사 전극(Y1~Yn)에 전기적으로 연결되어 있으며, 유지 전극(X1~Xn)은 일정 전압으로 바이어스 되어 있다. 주사 버퍼 보드(300)는 어드레스 기간에서 주사 전극(Y1~Yn)을 순차적으로 선택하기 위한 전압을 주사 전극(Y1~Yn)에 인가한다. 주사 구동 보드(200)는 영상 처리 및 제어 보드(400)로부터 구동 신호를 수신하여 주사 전극(Y1~Yn)에 구동 전압을 인가한다. 그리고 도 3에서는 주사 구동 보드(200)와 주사 버퍼 보드(300)가 샤시 베이스(20)의 좌측에 배치되는 것으로 도시하였지만, 샤시 베이스(20)의 우측에 배치될 수도 있다. 또한 주사 버퍼 보드(300)는 주사 구동 보드(200)와 일체형으로 형성될 수도 있다.

영상 처리 및 제어 보드(400)는 외부로부터 영상 신호를 수신하여 어드레스 전극(A1~Am) 구동에 필요한 제어 신호와 주사 및 유지 전극(Y1~Yn, X1~Xn) 구동에 필요한 제어 신호를 생성하여 각각 어드레스 구동 보드(100)와 주사 구동 보드(200)에 인가한다. 전원 보드(500)는 플라즈마 표시 장치의 구동에 필요한 전원을 공급한다. 영상 처리 및 제어 보드(400)와 전원 보드(500)는 샤시 베이스(20)의 중앙에 배치될 수 있다.

다음으로 도 4를 참조하여 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 구동 파형에 대해서 알아본다.

도 4는 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 구동 파형을 나타내는 도면이다. 아래에서 편의상 하나의 방전셀을 형성하는 주사 전극(이하, "Y 전극"이라 함), 유지 전극(이하, "X전극"이라 함) 및 어드레스 전극(이하, "A 전극"이라 함)에 인가되는 구동 파형에 대해서만 설명한다. 그리고 도 4의 구동 파형에서, Y 전극에 인가되는 전압은 주사 구동 보드(200)와 주사 버퍼 보드(300)에서 공급되고, A 전극에 인가되는 전압은 어드레스 버퍼 보드(100)에서 공급된다. 또한 X 전극은 기준 전압(도 4에서는 접지 전압)으로 바이어스되어 있으므로, X 전극에 인가되는 전압에 대해서는 설명을 생략한다.

본 발명의 실시예에 따른 구동 방법은 하나의 프레임은 복수의 서브필드로 나누어 구동되며, 도 4에서는 편의상 복수의 서브필드 중 제1 서브필드와 제2 서브필드에서 인가되는 구동 파형만을 나타내었다. 그리고 나머지 서브필드는 제1 서브필드와 같은 구동 파형이 인가되거나 제2 서브필드와 같은 구동 파형이 인가될 수 있다. 제1 서브필드는 리셋 기간, 쓰기 어드레스 기간 및 유지 기간을 포함하며, 제2 서브필드는 지우기 어드레스 기간 및 유지 기간을 포함한다. 여기서, 제1 서브필드의 어드레스 기간은 쓰기 어드레스 기간(write address period)으로서 제1 서브필드에서 발광될 방전셀에 어드레스 전압(V_a)을 인가하여 벽전하를 쌓아두는 동작을 하는 어드레스 기간을 말하며, 제2 서브필드의 어드레스 기간은 지우기 어드레스 기간(erase address period)으로서 제2 서브필드에서 발광되지 않을 방전셀에 어드레스 전압(V_a)을 인가하여 벽전하를 지우는 어드레스 기간을 말한다.

리셋 기간의 상승 기간에서는 A 전극을 기준 전압(도 4에서 0V)으로 유지한 상태에서 Y 전극의 전압을 V_s 전압에서 V_{set} 전압까지 점진적으로 증가시킨다. 도 4에서는 Y 전극의 전압이 램프 형태로 증가하는 것으로 도시하였다. Y 전극의 전압이 증가하는 중에 Y 전극과 X 전극 사이 및 Y 전극과 A 전극 사이에서 미약한 방전(이하, "약 방전"이라 함)이 일어나면서, Y 전극에는 (-) 벽전하가 형성되고, X 및 A 전극에는 (+) 벽 전하가 형성된다. 그리고 전극의 전압이 도 4와 같이 점진적으로 변하는 경우에는 방전셀에 미약한 방전이 일어나면서 외부에서 인가된 전압과 방전셀의 벽 전압의 합이 방전 개시 전압 상태를 유지하도록 벽 전하가 형성된다. 이러한 원리에 대해서는 웨버(Weber)의 미국등록특허 제5,745,086에 개시되어 있다. 리셋 기간에서는 모든 방전셀의 상태를 초기화하여야 하므로 V_{set} 전압은 모든 조건의 셀에서 방전이 일어날 수 있을 정도의 높은 전압이다. 또한, V_s 전압은 일반적으로 유지 기간에서 Y 전극에 인가되는 전압과 같은 전압이며, Y 전극과 X 전극 사이의 방전 개시 전압보다 낮은 전압이다.

리셋 기간의 하강 기간에서는 A 전극을 기준 전압으로 유지한 상태에서 Y 전극의 전압을 V_s 전압에서 V_{nf} 전압까지 점진적으로 감소시킨다. 그러면 Y 전극의 전압이 감소하는 중에 Y 전극과 X 전극 사이 및 Y 전극과 A 전극 사이에서 미약한 방전이 일어나면서 Y 전극에 형성된 (-) 벽 전하와 X 전극 및 A 전극에 형성된 (+) 벽 전하가 소거된다. 일반적으로 V_{nf} 전압의 크기는 Y 전극과 X 전극 사이의 방전개시 전압 근처로 설정된다. 그러면 Y 전극과 X 전극 사이의 벽전압이 거의 0V가 되어, 쓰기 어드레스 기간에서 어드레스 방전이 일어나지 않을 방전셀이 유지 기간에서 오방전하는 것을 방지할 수 있다. 그리고 A 전극은 기준 전압으로 유지되어 있으므로 V_{nf} 전압 레벨에 의해 Y 전극과 A 전극 사이의 벽 전압이 결정된다.

다음으로, 제1 서브필드의 쓰기 어드레스 기간에서 제1 서브필드에서 켜질 셀을 선택하기 위해 Y 전극과 A 전극에 각각 V_{scL1} 전압을 가지는 주사 펄스 및 V_a 전압을 가지는 어드레스 펄스를 인가한다. 그리고 선택되지 않는 Y 전극은 V_{sL1} 전압보다 높은 V_{scH1} 전압으로 바이어스하고, 켜지지 않을 셀의 A 전극에는 기준 전압을 인가한다. 이러한 동작을 수행하기 위해, 주사 버퍼 보드(300)는 주사 전극($Y_1 \sim Y_n$) 중 V_{scL1} 의 주사 펄스가 인가될 Y 전극을 선택하며, 예를 들어 싱글 구동에서는 세로 방향으로 배열된 순서대로 Y 전극을 선택할 수 있다. 그리고 어드레스 버퍼 보드(100)는 하나의 Y 전극이 선택될 때 해당 Y 전극에 의해 형성된 셀을 통과하는 어드레스 전극($A_1 \sim A_m$) 중 V_a 전압의 어드레스 펄스가 인가될 셀을 선택한다.

구체적으로, 먼저 첫 번째 행의 주사 전극(도 2의 Y_1)에 V_{scL1} 전압의 주사 펄스가 인가되는 동시에 첫 번째 행 중 제1 서브필드에서 켜질 셀에 위치하는 A 전극에 V_a 전압의 어드레스 펄스를 인가한다. 그러면 첫 번째 행의 Y 전극과 V_a 전압이 인가된 A 전극 사이에서 방전이 일어나서, Y 전극에 (+) 벽 전하, A 및 X 전극에 각각 (-) 벽 전하가 형성된다. 그 결과 Y 전극과 X 전극 사이에, Y 전극의 전위가 X 전극의 전위에 대해 높도록 벽 전압(V_{wxy})가 형성된다. 이어서, 두 번째 행의 Y 전극(도 2의 Y_2)에 V_{scL1} 전압의 주사 펄스를 인가하면서 두 번째 행 중 표시하고자 하는 방전셀에 위치하는 A 전극에 V_a 전압의 어드레스 펄스를 인가한다. 그러면 앞에서 설명한 것처럼 V_a 전압이 인가된 A 전극과 두 번째 행의 Y 전극에 의해 형성되는 방전셀에서 어드레스 방전이 발생하여 방전셀에 벽전하가 형성된다. 마찬가지로 나머지 행의 Y 전극에 대해서도 순차적으로 V_{scL1} 전압의 주사 펄스를 인가하면서 켜질 셀에 위치하는 A 전극에 V_a 전압의 어드레스 펄스를 인가하여 벽 전하를 형성한다.

이러한 쓰기 어드레스 기간에서 V_{scL1} 전압을 일반적으로 V_{nf} 전압과 같거나 낮은 레벨로 설정하고 V_a 전압은 기준 전압보다 높은 레벨로 설정된다. 다음에서는 V_{scL1} 전압과 V_{nf} 전압이 같은 경우에 V_a 전압이 인가될 때 방전셀에서 어드레스 방전이 발생하는 이유에 대해서 설명한다. 리셋 기간에서 V_{nf} 전압이 인가될 때, A 전극과 Y 전극 사이의 벽 전압과 A 전극과 Y 전극 사이의 외부 인가 전압(V_{nf})의 합은 A 전극과 Y 전극 사이의 방전 개시 전압(V_{fay})이 된다. 그런데 어드레스 기간에서 A 전극에 0V 인가되고 Y 전극에 $V_{scL1}(=V_{nf})$ 전압이 인가되는 경우에 A 전극과 Y 전극 사이에는 V_{fay} 전압이 형성되므로 방전이 일어날 수 있지만, 일반적으로 이 경우의 방전 지연 시간이 주사 펄스와 어드레스 펄스 폭보다 길어서 방전이 일어나지 않는다. 그런데 A 전극에 V_a 전압이 인가되고 Y 전극에 $V_{scL1}(=V_{nf})$ 전압이 인가되는 경우에는 A 전극과 Y 전극 사이에는 V_{fay} 전압보다 높은 전압이 형성되어 방전 지연 시간이 주사 펄스의 폭(T_1)보다 줄어들어서 방전이 일어날 수 있다. 이때, 어드레스 방전이 더 잘 일어나도록 하기 위해서 V_{scL1} 전압을 V_{nf} 전압보다 낮은 전압으로 설정할 수 있다.

한편, 제1 서브필드의 쓰기 어드레스 기간에서, 어드레스 방전을 발생시켜 선택하고자 하는 방전셀에 벽전하를 형성시키기 위해서는 주사 펄스의 폭(T_1)은 적절하게 설정되어야 한다. 즉, V_{scL1} 전압의 주사 펄스와 V_a 전압의 어드레스 펄스를 각각 Y 전극과 A 전극에 인가하여 어드레스 방전을 발생시킨 경우, Y 전극에 (+) 벽 전하, X 전극 및 A 전극에 (-) 벽 전하를 형성시키기 위해서는 어드레스 방전에 의해 생성되는 전하가 해당 전극에 쌓이는 시간이 필요하다. 만약, 주사 펄스의 폭(T_1)이 소정의 시간보다 짧은 경우에는 어드레스 방전에 의해 벽 전하가 쌓이지 못하고 사라지며, 주사 펄스의 폭(T_1)이 소정의 시간보다 너무 긴 경우에는 어드레스 기간이 길어져 유지 기간에 할당되는 기간이 짧아져 휘도가 줄어들 수 있다. 따라서, 주사 펄스의 폭(T_1)은 어드레스 방전에 의해 벽 전하가 형성될 수 있을 만큼의 크기로 적절하게 설정되어야 한다. 그리고 V_a 전압의 어드레스 펄스 폭은 주사 펄스의 폭(T_1)과 동일하게 설정한다.

다음, 쓰기 어드레스 기간에서 어드레스 방전이 일어나 선택된 방전셀에서는 X 전극에 대한 Y 전극의 벽 전압(V_{wxy})이 높은 전압으로 형성되어 있으므로, 유지 기간에서는 Y 전극에 먼저 V_s 전압을 가지는 펄스를 인가하여 Y 전극과 X 전극 사이에서 유지 방전을 일으킨다. 여기서, 제1 서브필드의 유지 기간에서 유지 방전이 발생하는 방전셀은 쓰기 어드레스 기간에서 Y 전극과 A 전극에 각각 V_{scL1} 전압 및 V_a 전압이 인가되어 선택된 셀이며, 쓰기 어드레스 기간에서 선택되지 않은 셀은 벽 전하가 적절하게 형성되지 않았으므로 유지 방전이 발생하지 않는다. 이때, V_s 전압은 Y 전극과 X 전극 사이의 방전 개시 전압(V_{fxy})보다는 낮고 ($V_s + V_{wxy}$) 전압이 V_{fxy} 전압보다 높도록 설정된다. 유지 방전의 결과 Y 전극에 (-) 벽 전하가 형성되고 X 전극과 A 전극에 (+) 벽 전하가 형성되어, Y 전극에 대한 X 전극의 벽 전압(V_{wyx})이 높은 전압으로 형성된다.

이어서 Y 전극에 대한 X 전극의 벽 전압(V_{wyx})이 높은 전압으로 형성되었으므로, Y 전극에 $-V_s$ 전압을 가지는 펄스를 인가하여 Y 전극과 X 전극 사이에 유지 방전을 일으킨다. 그 결과 Y 전극에 (+) 벽 전하가 형성되고 X 전극과 A 전극에 (-) 벽 전하가 형성되어 Y 전극에 V_s 전압이 인가될 때 유지 방전이 발생할 수 있는 상태로 된다. 이후, 주사 전극(Y)에 V_s 전압의 유지 방전 펄스를 인가하는 과정과 $-V_s$ 전압의 유지 방전 펄스를 인가하는 과정은 제1 서브필드가 표시하는 가중치에 대응하는 회수만큼 반복한다.

다음으로, 제2 서브필드에서는 리셋 기간 없이 바로 지우기 어드레스 기간이 위치한다. 제2 서브필드의 지우기 어드레스 기간에서는, 제1 서브필드에서 선택되어 유지 방전된 셀 중 제2 서브필드에서 발광되지 않을 방전셀에 대응하는 Y 전극과 A 전극에 각각 V_{scL2} 전압을 가지는 주사 펄스 및 V_a 전압을 가지는 어드레스 펄스를 인가한다. 그리고 선택되지 않는 Y 전극은 V_{scL2} 전압보다 높은 V_{scH2} 전압으로 바이어스하고, 제2 서브필드에서 발광될 방전셀의 A 전극에는 기준 전압을 인가한다. 즉, 지우기 어드레스 기간에서는 제1 서브필드에서 발광된 방전셀 중에서 제2 서브필드에서 발광하지 않는 방전셀에 어드레스 방전을 발생시켜 제1 서브필드의 유지 기간에서 형성된 벽전하를 지운다. 이러한 동작을 수행하기 위해, 주사 버퍼 보드(300)는 Y 전극($Y_1 \sim Y_n$) 중 V_{scL2} 전압의 주사 펄스가 인가될 Y 전극을 선택하며, 어드레스 버퍼 보드(100)는 하나의 Y 전극이 선택될 때 해당 Y 전극에 의해 형성된 방전셀을 통과하는 A 전극($A_1 \sim A_m$) 중 V_a 전압의 어드레스 펄스가 인가될 방전셀을 선택한다.

구체적으로, 먼저 첫 번째 행의 주사 전극(도 2의 Y_1)에 V_{scL2} 전압의 주사 펄스가 인가되는 동시에 첫 번째 행 중 제2 서브필드에서 켜지지 않는 방전셀에 위치하는 A 전극에 V_a 전압의 어드레스 펄스를 인가한다. 그러면 V_{scL2} 전압이 인가되는 첫 번째 행의 Y 전극과 V_a 전압이 인가된 A 전극 사이에서 어드레스 방전이 발생하여, 제1 서브필드에서 발광된 방전셀에서 형성된 벽 전하가 소거된다. 제1 서브필드의 유지 기간에서 마지막 유지 방전 펄스로서 Y 전극에 V_s 전압을 인가하므로, Y 전극에는 (-) 벽전하가 형성되고 X 전극 및 A 전극에는 (+) 벽전하가 형성된다. 이에 따라 Y 전극에 대한 A 전극의 벽전압(V_{wya})이 높게 설정되고, Y 전극에 V_{scL2} 전압, A 전극에 V_a 전압을 인가하는 경우 어드레스 방전이 발생한다. 여기서, 어드레스 방전에 의한 벽 전하가 소거는 V_{scL2} 전압의 레벨 및 펄스 폭(T_2)과 관계되는데 이에 대해서는 아래에서 설명한다. 그 결과 첫 번째 행의 Y 전극 중 V_{scL2} 전압과 V_a 전압이 인가된 방전셀에는 제1 서브필드의 유지 방전에 의

해 형성된 벽 전하가 소거된다. 이어서, 두 번째 행의 Y 전극(도 2의 Y2)에 VscL2 전압의 주사 펄스를 인가하면서 두 번째 행 중 제2 서브필드에서 켜지지 않는 방전셀에 위치하는 A 전극에 Va 전압의 어드레스 펄스를 인가한다. 그러면 앞에서 설명한 것처럼 Va 전압이 인가된 A 전극과 두 번째 행의 Y 전극에 의해 형성되는 방전셀에서 어드레스 방전이 발생하여 방전셀에 벽 전하가 소거된다. 마찬가지로 나머지 행의 Y 전극에 대해서도 순차적으로 VscL2 전압의 주사 펄스를 인가하면서 켜지지 않는 방전셀에 위치하는 A 전극에 Va 전압의 어드레스 펄스를 인가하여, 벽 전하를 소거시킨다.

이하에서는 제2 서브필드의 지우기 어드레스 기간에서 제1 서브필드에서 유지방전 방전셀에 형성된 벽 전하를 지우기 위해, 설정해야 할 VscL2 전압의 레벨 및 폭(T2)에 대해서 알아본다.

먼저, VscL2 전압 레벨은 제1 서브필드의 쓰기 어드레스 기간에서 인가된 VscL1 전압 레벨보다 높아야 한다(도 4에서는 ΔV 로 나타내었음). 만약 VscL2 전압 레벨이 VscL1 전압 레벨보다 낮은 경우 제1 서브필드에서 발광되지 않은 방전셀에서 VscL2 전압이 인가될 시에 오방전이 발생할 수 있기 때문에, VscL2 전압레벨은 VscL1 전압레벨보다 높게 설정한다. 그리고, 제1 서브필드에서 유지 방전된 방전셀 중 제2 서브필드에서 발광되지 않는 방전셀에 VscL2 전압과 Va 전압을 인가하여 방전을 발생시켜야 하므로, 제1 서브필드의 유지 기간에서 발광된 방전셀의 형성된 Y 전극에 대한 A 전극의 벽전압(V_{wy})과 $(V_a - V_{scL})$ 전압의 합이 방전 개시 전압을 넘도록 VscL2 전압을 설정하여야 한다. 또한, 아래에서 설명하는 바와 같이 만약 VscL2 전압이 $-V_s$ 전압보다 낮다면 오방전이 발생할 가능성이 높으므로 VscL2 전압은 $-V_s$ 전압보다는 높게 설정되어야 한다.

그리고, VscL2 전압의 주사 펄스 폭(T2)은 VscL1 전압의 주사 펄스 폭(T1)보다 좁아야 한다. 제2 서브필드의 지우기 어드레스 기간에서 VscL2 전압과 Va 전압을 인가하여, 제1 서브필드에서 유지 방전된 방전셀에 형성되어 있는 벽 전하를 지우기 위해서는 방전에 의해 벽전하가 쌓이지 않도록 해야 하므로, VscL2 전압의 주사 펄스 폭(T2)을 VscL1 전압의 주사 펄스 폭(T1)보다 좁게 설정한다. 즉, 제1 서브필드에서 유지 방전된 셀에 형성된 벽전하를 제2 서브필드의 지우기 어드레스 기간에서 지우기 위해서는 어드레스 방전에 의해 생성되는 벽전하가 전극에 쌓이는 시간을 주어서는 안되므로, VscL2 전압의 주사 펄스 폭(T2)을 VscL1 전압의 주사 펄스 폭(T1)보다 좁게 설정한다.

한편, 도 4에 나타난 바와 같이 제1 서브필드의 유지 기간에서, 마지막 유지 방전 펄스를 Y 전극에 인가한다. 그러면, Y 전극에 (-) 벽 전하가 형성되고 X 전극과 A 전극에 (+) 벽전하가 형성된다. 따라서, VscL2 전압레벨은 $-V_s$ 전압레벨보다 높게 설정한다. VscL2 전압레벨은 $-V_s$ 전압레벨보다 낮게 설정할 경우에는 Va 전압이 인가되지 않는 방전셀에서 방전이 발생하여 오방전이 발생할 수 있기 때문이다.

상기에서 설명한 바와 같이 제2 서브필드의 지우기 어드레스 기간에서는 선택되어 어드레스 방전된 방전셀은 벽전하가 소거되므로 제2 서브필드의 유지 기간에서 발광되지 않으며, 제2 서브필드의 지우기 어드레스 기간 후에 벽전하가 존재하는 방전셀은 제1 서브필드에서 유지 방전된 방전셀 중 제2 서브필드의 지우기 어드레스 기간에서 선택되지 않은 방전셀이 된다. 그리고, 제1 서브필드의 유지 기간에서 유지 방전된 방전셀 중 제2 서브필드의 지우기 어드레스 기간에서 선택되지 않은 방전셀은 제1 서브필드의 유지 기간 후의 벽전하 상태를 유지하고 있다. 한편, 도 4에 나타난 바와 같이 제1 서브필드의 유지 기간에서는 Y 전극에 Vs 전압을 가지는 펄스를 마지막에 인가하므로, 제1 서브필드의 유지 기간 후의 벽전하 상태는 Y 전극에 (-) 벽 전하가 형성되고 X 전극 및 A 전극에 (+) 벽 전하가 형성된다. 따라서, 도 4에 나타난 바와 같이 제2 서브필드의 유지 기간에서는 $-V_s$ 전압을 가지는 펄스를 Y 전극에 먼저 인가하며, 이에 따라 제1 서브필드에서 유지 방전된 셀 중 제2 서브필드의 지우기 어드레스 기간에서 선택되지 않은 방전셀은 유지 방전이 발생한다. 그리고 제1 서브필드에서 선택되어 유지 방전된 방전셀 중 제2 서브필드에서 발광될 방전셀은 제1 서브필드 유지 기간후 긴 시간 후에 제2 서브필드의 유지 기간에서 유지 방전이 수행되므로 벽전하가 손실되거나 프라이밍 입자가 줄어들어 안정된 유지 방전을 확보할 수 없다. 이에 따라 제2 서브필드의 유지 기간에서 첫 번째로 인가되는 $-V_s$ 전압 펄스의 인가 폭은 나머지 유지 방전 펄스 폭보다 넓게 인가하여 안정된 유지 방전을 확보할 수 있다. 한다. 다음으로, Y 전극에 Vs 전압의 유지 방전 펄스와 $-V_s$ 전압의 유지 방전 펄스를 인가하는 과정은 제2 서브필드가 표시하는 가중치에 대응하는 회수만큼 반복한다.

이와 같이, 본 발명의 제1 실시예에서는 X 전극을 기준 전압으로 바이어스한 상태에서 Y 전극에 인가되는 구동 파형만으로 리셋 동작, 어드레스 동작 및 유지 방전 동작을 수행할 수 있다. 따라서 X 전극을 구동하는 구동 보드를 제거할 수 있으며, 단지 X 전극을 기준 전압으로 바이어스만 하면 된다. 또한, 본 발명의 제1 실시예에서는 소정의 서브필드에서 지우기 어드레스 기간을 통해 어드레스 동작을 수행하므로, 주사 펄스의 폭(T2)을 더욱 줄 일 수 있다. 이에 따라 어드레스 기간을 단축할 수 있어 고속의 어드레스 동작을 수행할 수 있다.

도 4를 보면, 본 발명에 제1 실시예에서는 제1 서브필드의 리셋 기간의 하강 기간에서 Y 전극에 인가되는 최종 전압이 Vnf 전압으로 설정되고, 앞서 설명한 것처럼 이 최종 전압(Vnf)은 Y 전극과 X 전극 사이의 방전 개시 전압 근처의 전압이다. 일반적으로 Y 전극과 A 전극 사이의 방전 개시 전압(V_{fay})이 Y 전극과 X 전극 사이의 방전 개시 전압(V_{fxy})보다 낮으므로,

하강 기간의 최종 전압(V_{nf})에서는 벽 전하에 의한 Y 전극의 전위가 A 전극보다 높으므로 A 전극에 대한 Y 전극의 벽 전압이 양의 전압으로 설정될 수 있다. 그리고 제1 서브필드의 쓰기 어드레스 기간에서 어드레스 방전이 일어나지 않은 방전 셀은 유지방전도 일어나지 않고 제2 서브필드에서도 선택되지 않으므로 이러한 벽 전하 상태를 유지하며, 이러한 벽 전하 상태를 유지하면서 제1 서브필드와 같은 동작을 수행하는 서브필드의 리셋 기간에서 리셋 동작이 수행된다. 이러한 상태의 방전셀에서는 X 전극에 대한 Y 전극의 벽 전압보다 A 전극에 대한 Y 전극의 벽 전압이 높으므로, 리셋 기간의 상승 기간에서 Y 전극의 전압이 증가할 때 A 전극과 Y 전극 사이 전압이 방전 개시 전압(V_{fay})을 넘은 후 일정 기간이 경과한 후에 X 전극과 Y 전극 사이 전압이 방전 개시 전압(V_{fay})을 넘는다.

그리고 리셋 기간의 상승 기간에서는 Y 전극에 높은 전압이 인가되므로 Y 전극이 양극으로 작용하고 A 전극과 X 전극이 음극으로 작용한다. 방전셀에서의 방전은 양이온이 음극에 충돌할 때 음극에서 방출되는 2차 전자의 양에 의해 결정되며, 이를 γ 프로세스라 한다. 일반적으로 플라즈마 표시 패널에서 A 전극은 색상 표현을 위해 형광체로 덮여 있는 반면, X 전극과 Y 전극은 유지방전의 효율을 위해 MgO 성분의 보호막과 같이 2차 전자 방출 계수가 높은 물질로 덮여 있다. 그런데 상승 기간에서 A 전극과 Y 전극 사이의 전압이 방전 개시 전압(V_{fay})을 넘어도 형광체로 덮여 있는 A 전극이 음극으로 작용하기 때문에, A 전극과 Y 전극 사이에서 방전이 지연된다. 방전 지연에 의해 A 전극과 Y 전극 사이에서 실제 방전이 일어나는 시점에서는 A 전극과 Y 전극 사이의 전압이 방전 개시 전압(V_{fay})보다 더 높은 전압이다. 따라서 이러한 높은 전압에 의해 A 전극과 Y 전극 사이에서 약 방전이 아닌 강 방전이 발생할 수 있다. 이러한 강 방전에 의해 X 전극과 Y 전극 사이에서도 강 방전이 일어나서 정상적인 상승 기간에서 생성되는 벽 전하보다 많은 양의 벽 전하가 방전셀에 형성되고 또한 많은 양의 프라이밍 입자가 생성될 수 있다.

그러면 하강 기간에서 많은 양의 벽 전하와 프라이밍 입자에 의해 강 방전이 일어날 수 있으며, 이에 따라 도 5와 같이 X 전극과 Y 전극 사이에 벽 전하가 충분히 소거되지 않을 수 있다. 이러한 상태의 방전셀은 리셋 기간 종료 후에도 X 전극과 Y 전극 사이에 높은 벽 전압이 형성되고, 이 벽 전압에 의해 쓰기 어드레스 기간에서 어드레스 방전이 일어나지 않아도 유지 기간에서 X 전극과 Y 전극 사이에서 오방전이 일어날 수 있다. 이러한 오방전을 방지할 수 있는 실시예에 대해서 도 6을 참조하여 상세하게 설명한다.

도 6은 본 발명의 제2 실시예에 따른 플라즈마 표시 장치의 구동 파형을 나타내는 도면이다.

도 6을 보면, 본 발명의 제2 실시예에 따른 구동 파형은 리셋 기간의 상승 기간에서 A 전극을 일정 전압으로 바이어스하는 점을 제외하면 제1 실시예와 동일하다.

구체적으로, 리셋 기간의 상승 기간에서 A 전극을 일정 전압(기준 전압보다 높은 전압)으로 바이어스한 상태에서 Y 전극의 전압을 V_s 전압에서 V_{set} 전압까지 점진적으로 증가시킨다. 이때, A 전극의 바이어스 전압으로 도 6과 같이 V_a 전압을 사용하면 추가적인 전원을 사용하지 않을 수 있다. A 전극의 전압이 V_a 전압으로 바이어스한 상태에서 Y 전극의 전압이 증가하면, A 전극과 Y 전극 사이의 전압이 제1 실시예에 비해 작아서 X 전극과 Y 전극 사이의 전압이 A 전극과 Y 전극 사이의 전압보다 먼저 방전 개시 전압을 넘게 된다. 그러면 X 전극과 Y 전극 사이에서 먼저 약 방전이 발생하고 이 약 방전에 의해 프라이밍 입자가 형성된 상태에서 A 전극과 Y 전극 사이의 전압이 방전 개시 전압을 넘게 된다. 그리고 이 프라이밍 입자에 의해 A 전극과 Y 전극 사이에서는 방전 지연이 줄어서 앞서 설명한 것과 같은 강 방전이 발생하지 않고 약 방전이 수행되어 원하는 양의 벽 전하가 형성될 수 있다. 따라서 리셋 기간의 하강 기간에서도 강 방전이 일어나지 않아서 유지 기간에서의 오 방전을 방지할 수 있다.

그리고 도 6에서는 리셋 기간의 상승 기간 동안 A 전극을 일정 전압으로 바이어스하였지만, 이와는 달리 상승 기간의 초기에만 A 전극을 일정 전압으로 바이어스할 수 있다. 앞서 설명한 것처럼 상승 기간에서 강 방전이 일어나지 않도록 하기 위해서는 A 전극과 Y 전극 사이의 전압이 X 전극과 Y 전극 사이의 전압보다 먼저 방전 개시 전압을 넘는 것을 방지하면 되므로, 상승 기간의 초기에만 A 전극을 일정 전압으로 바이어스할 수도 있다. 즉, A 전극과 Y 전극 사이에서 약 방전이 일어난 후에는 A 전극의 전압을 다시 기준 전압으로 설정할 수 있다.

그리고 A 전극의 전압을 점진적으로 증가시킬 수도 있다. 상승 기간에서 Y 전극의 전압이 증가할 때 A 전극의 전압이 같이 증가하면, A 전극 전압이 기준 전압으로 바이어스될 때보다 A 전극과 Y 전극 사이의 전압이 더 낮아지므로 X 전극과 Y 전극 사이에서 먼저 약 방전이 일어날 수 있다. 그리고 A 전극의 전압을 증가시키는 기간은 상승 기간 중 일부 또는 상승 기간 전체일 수도 있다. 또한, A 전극의 전압을 증가시키지 않고 A 전극을 플로팅시킬 수도 있다. A 전극과 Y 전극에 의해 커패시턴스 성분이 형성되므로, Y 전극의 전압이 증가할 때 A 전극이 플로팅되면 A 전극의 전압도 Y 전극의 전압을 따라서 증가하게 된다. 따라서 도 6의 제2 실시예와 같은 효과를 낼 수 있다. 그리고 A 전극의 플로팅 기간은 상승 기간 중 일부 또는 상승 기간 전체일 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 따르면 유지 전극을 일정한 전압으로 바이어스한 상태에서 주사 전극에만 구동 파형을 인가하여 유지 전극을 구동하는 보드를 제거할 수 있으며 이에 따라 가격이 저감된다.

그리고 소정의 서브필드에서 지우기 어드레스 기간을 통해 어드레스 동작을 수행하여 주사 펄스의 폭(T2)을 더욱 줄일 수 있으며, 이에 따라 어드레스 기간을 단축할 수 있어 고속의 어드레스 동작을 수행할 수 있다.

또한, 리셋 기간의 상승 기간에 어드레스 전극에 기준 전압보다 높은 일정한 전압으로 바이어스 함으로써 오방전을 방지할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 플라즈마 표시 장치의 분해 사시도이다.

도 2는 본 발명의 실시예에 따른 플라즈마 표시 패널의 개략적인 개념도이다.

도 3은 본 발명의 실시예에 따른 샤시 베이스의 개략적인 평면도이다.

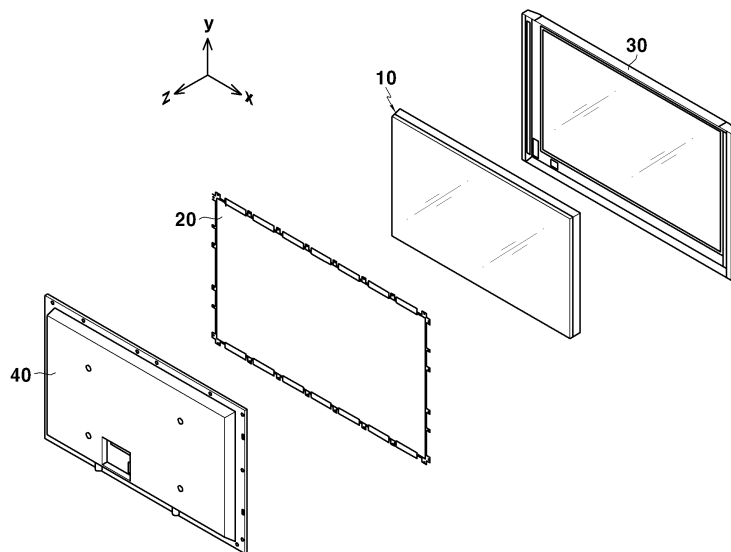
도 4는 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 구동 파형을 나타내는 도면이다.

도 5는 리셋 기간에서 강 방전이 일어난 경우의 셀의 벽 전하 상태를 나타내는 도면이다.

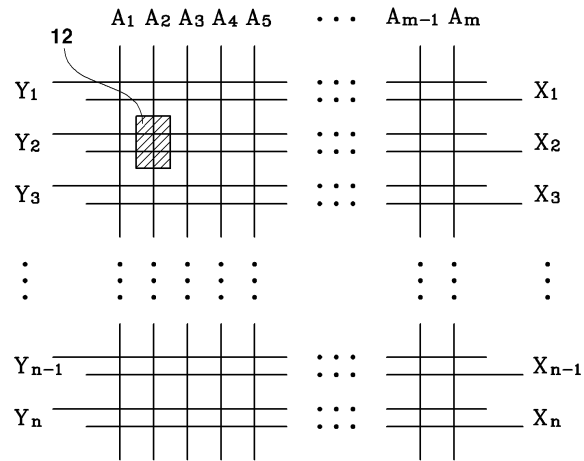
도 6은 본 발명의 제2 실시예에 따른 플라즈마 표시 장치의 구동 파형을 나타내는 도면이다.

도면

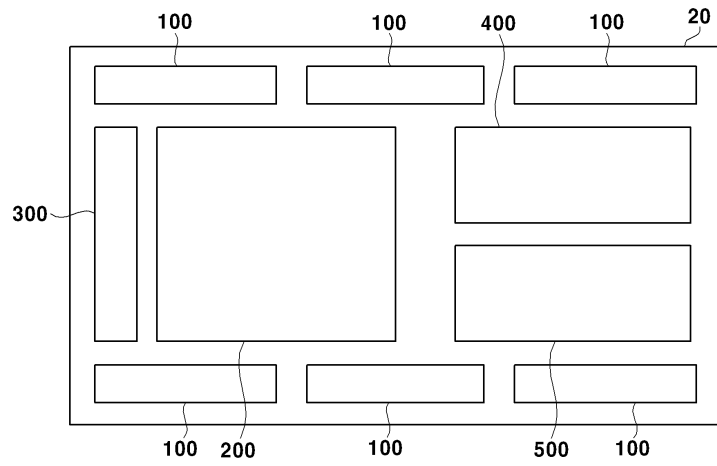
도면1



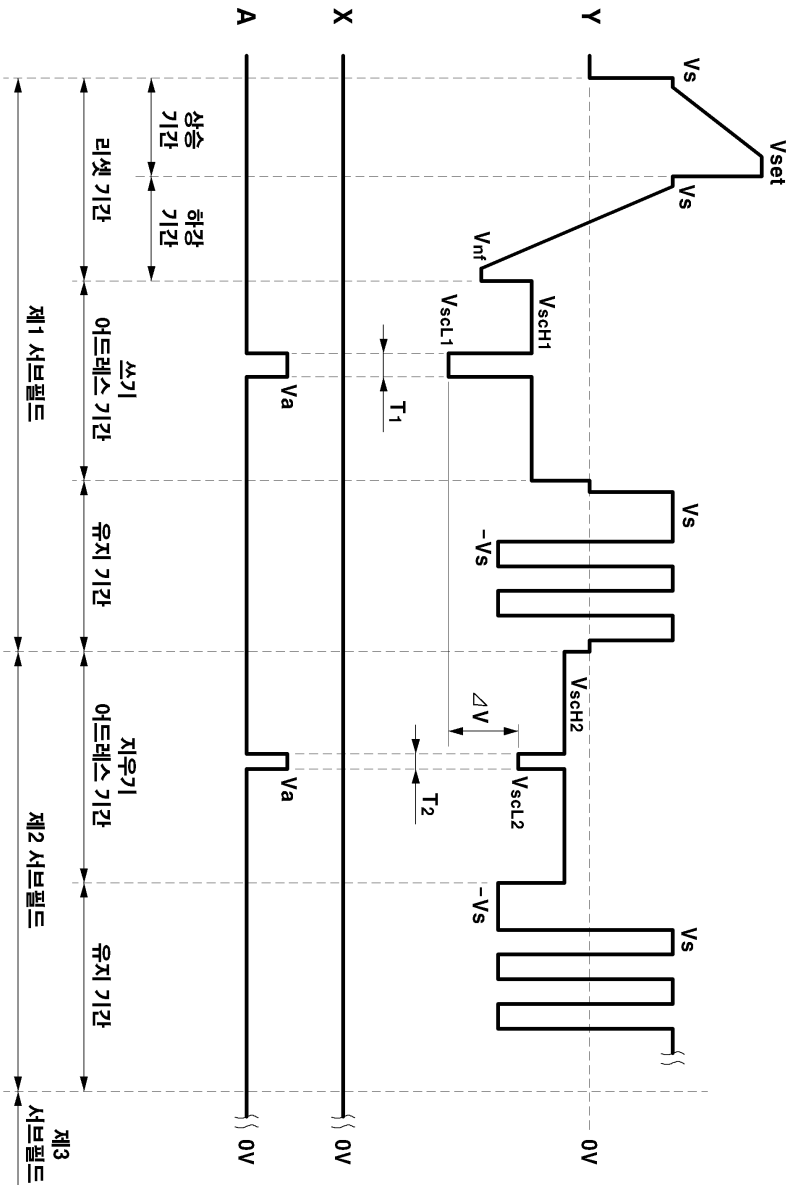
도면2



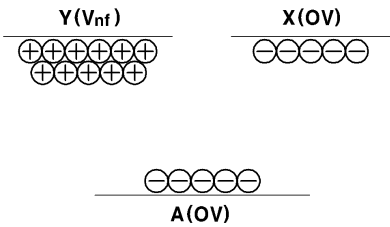
도면3



도면4



도면5



도면6

