



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

201874
(11) (B1)

(51) Int. Cl.³
B 64 C 11/00

(22) Přihlášeno 12 12 78
(21) (PV 8247-78)

(40) Zveřejněno 31 03 80

(45) Vydáno 15 12 82

(75)
Autor vynálezu

ŘÍHA BOHUSLAV ing. CSc., MNÍŠEK POD BRDY a BARTOŇ JAN ing.,
PRAHA

(54) Zapojení synchronizátoru fáze dvou stavitelných vrtulí

Vynález se týká zapojení synchronizátoru fáze dvou stavitelných vrtulí, jejichž otáčky regulují nezávisle mechanickohydraulické regulátory.

U dosud známých zapojení synchronizátoru fáze stavitelných vrtulí jsou hlavními částmi ústřední a akční člen. Ústřední člen se vyznačuje velkou složitostí, protože jsou užívána propojení se čtyřmi a více vstupy a přepínáním funkce pouze na některé z nich podle stupně sesynchronizování. Velká složitost ústředního členu je hlavní příčinou jeho snížení spolehlivosti a tím i zhoršené provozní efektivity. Akční člen je obvykle provozací motorek, který principiálně svým nespojitým působením při synchronizační funkci nedovoluje plné využití možností regulační smyčky se spojitě pracujícími regulátory vrtulí.

Uvedené nevýhody odstraňuje zapojení synchronizátoru fáze dvou stavitelných vrtulí, jejichž otáčky jsou regulovány nezávislými hydromechanickými regulátory s roztězníkovým čidlem a šoupátkem, a to změnou úhlu nastavení vrtulových listů, přičemž jedna z vrtulí je referenční a druhá se jí přizpůsobuje tak, aby fáze, to je úhel mezi vrtulovými listy přizpůsobující se vrtule a vrtulovými listy vrtule referenční, byl za rotace konstantní, podle vynálezu, jehož podstata spočívá v tom, že pulsy od vrtulí jsou vede-

ny na vstupy prvního hradla a druhého hradla, která jsou propojena s dalšími třemi hradly tak, že výstup prvního hradla je připojen jednak na vstup třetího hradla, jehož výstup je připojen na vstup prvního hradla a jednak na vstup pátého hradla, zatímco výstup druhého hradla je připojen jednak na vstup čtvrtého hradla, jehož výstup je spojen se vstupem druhého hradla a jednak na vstup pátého hradla, mezi jehož výstup, který je připojen na vstupy třetího a čtvrtého hradla a jeho expanderový vstup je připojen kondenzátor, přičemž výstup prvního hradla je připojen přes odpor na invertující vstup prvního operačního zesilovače, na který je připojen rovněž jedním koncem odpor, jehož druhý konec je připojen na běžec potenciometru; zatímco na neinvertující vstup prvního operačního zesilovače je připojen přes odpor výstup druhého hradla, odpor spojený druhým koncem se zemí a mezi neinvertující vstup prvního operačního zesilovače a zem je připojena sériová kombinace odporu a kondenzátoru, přičemž stejná kombinace odporu a kondenzátoru je zapojena mezi invertující vstup prvního operačního zesilovače a jeho výstup, který je připojen jednak přes odpor na invertující vstup druhého operačního zesilovače, jehož neinvertující vstup je spojen přes odpor se zemí a jednak přes odpor na neinvertující vstup třetího operačního zesilo-

vače spojený přes odpor se zemí, a jehož výstup je přes diodu připojen jednak přes odpor k bázi druhého tranzistoru a jednak přes odpor k bázi osmého tranzistoru, jehož kolektor je přes odpor propojen s bází čtvrtého tranzistoru a emitor se zemí, zatímco výstup druhého operačního zesilovače je přes diodu připojen jednak přes odpor k bázi prvního tranzistoru, jehož kolektor je přes odpor propojen s bází třetího tranzistoru a emitor se zemí a jednak přes odpor k bázi sedmého tranzistoru, přičemž kladné napájecí napětí je přivedeno na emitory třetího a čtvrtého tranzistoru a přes jednotlivé odpory na kolektory prvního a osmého tranzistoru, přičemž mezi kolektory druhého, třetího a pátého tranzistoru, tvořící jeden uzel a mezi kolektory čtvrtého, šestého a sedmého tranzistoru, tvořící druhý uzel, je zapojen svým vinutím stejnosměrný motorek, zatímco emitor pátého tranzistoru je spojen jednak přes odpor s invertujícím vstupem třetího operačního zesilovače, spojeného přes odpor se zemí a jednak přes odpor se zemí a emitor šestého tranzistoru je spojen přes odpor s invertujícím vstupem druhého operačního zesilovače a přes odpor se zemí.

Výhodou navrhovaného zapojení je jednodušší ústřední člen, na jehož vstup jsou přiváděny pouze dva pulzní signály. Je dosaženo jakostnější synchronizace, vyšší spolehlivosti v provozu, a to při nižších pořizovacích nákladech.

Příklad zapojení je znázorněn na připojeném výkresu.

Sledy pulsů **A** a **B** od vrtulí jsou vedeny do hradel NAND **1** a **2**, která jsou propojena s dalšími třemi hradly **3**, **4** a **5**. Výstup prvního hradla **1** je připojen jednak na vstup třetího hradla **3**, jehož výstup je připojen na vstup prvního hradla **1** a jednak na vstup pátého hradla **5**. Výstup druhého hradla **2** je připojen jednak na vstup čtvrtého hradla **4**, jehož výstup je spojen se vstupem druhého hradla **2** a jednak na vstup pátého hradla **5**. Mezi výstup pátého hradla **5**, který je připojen na vstup třetího hradla **3** a čtvrtého hradla **4** a mezi jeho expanderový vstup je zapojen kondenzátor **C 1**. Výstup prvního hradla **1** je připojen přes odpor **R 1** na invertující vstup prvního operačního zesilovače **6**, na který je připojen rovněž jedním koncem odpor **R 2**, jehož druhý konec je připojen na běžec potenciometru **R 6**. Výstup druhého hradla **2** je připojen přes odpor **R 4** na neinvertující vstup prvního operačního zesilovače **6**, na který je připojen rovněž odpor **R 3**, spojený druhým koncem se zemí. Mezi neinvertující vstup prvního operačního zesilovače **6** a zem je připojena sériová kombinace odporu **R 7** a kondenzátoru **C 3**, přičemž stejná sériová kombinace odporu **R 5** a kondenzátoru **C 2** je zapojena mezi invertující vstup a výstup prvního operačního zesilovače **6**. Výstup prvního operačního zesilovače **6** je připojen jednak přes odpor **R 8** na invertující vstup druhého operačního zesilovače **7**, jehož neinvertující

vstup je spojen přes odpor **R 10** se zemí a jednak přes odpor **R 12** na neinvertující vstup třetího operačního zesilovače **8**. Neinvertující vstup třetího operačního zesilovače **8** je spojen přes odpor **R 13** se zemí, stejně jako invertující vstup přes odpor **R 14**. Výstup třetího operačního zesilovače **8** je přes diodu **D 2** připojen jednak přes odpor **R 18** k bázi druhého tranzistoru **T 2** a jednak přes odpor **R 16** k bázi osmého tranzistoru **T 8**, jehož kolektor je přes odpor **R 23** propojen s bází čtvrtého tranzistoru **T 4** a emitor se zemí. Výstup druhého operačního zesilovače **7** je přes diodu **D 1** připojen jednak přes odpor **R 15** k bázi prvního tranzistoru **T 1**, jehož kolektor je přes odpor **R 20** propojen s bází třetího tranzistoru **T 3** a emitor se zemí a jednak přes odpor **R 17** k bázi sedmého tranzistoru **T 7**. Kladné napájecí napětí **U** je přivedeno na emitory třetího a čtvrtého tranzistoru **T 3** a **T 4** a přes jednotlivé odpory **R 19**, **R 24** na kolektory prvního a osmého tranzistoru **T 1**, **T 8**. Mezi kolektory druhého, třetího a pátého tranzistoru **T 2**, **T 3**, **T 5**, tvořící jeden uzel a mezi kolektory čtvrtého, šestého a sedmého tranzistoru **T 4**, **T 6**, **T 7**, tvořící druhý uzel, je zapojen svým vinutím stejnosměrný motorek **9**. Emitor pátého tranzistoru **T 5** je spojen přes odpor **R 11** s invertujícím vstupem třetího operačního zesilovače **8** a přes odpor **R 21** se zemí a emitor šestého tranzistoru **T 6** je spojen přes odpor **R 9** s invertujícím vstupem druhého operačního zesilovače **7** a přes odpor **R 22** se zemí.

Vstupní sledy pulsů **A** a **B**, jejichž fázový posuv je stejný s fázovým posuvem listů vrtulí, jsou vedeny do vstupů hradel NAND **1** a **2**, propojených s dalšími třemi hradly **3**, **4**, **5** tak, že průběhy **C** a **D** jsou širkově modulovány tímto fázovým posuvem. Výstupní napětí **C** a **D** jsou přivedena na vstupní odpory **R 1**, **R 4** prvního operačního zesilovače **6** zapojeného tak, že na jeho výstupu, který je veden na vstupní odpory dalších dvou zesilovačů **7**, **8**, je napětí vhodné ke korekci polohy šoupátka regulátoru otáček vrtule stejnosměrným elektrickým motorkem **9**, pokud se převede na proud o dostatečném výkonu spojením druhého a třetího operačního zesilovače **7**, **8**, odporů **R 8** až **R 24** a tranzistorů **T 1** až **T 8**. Proud protéká buď čtvrtým a pátým tranzistorem **T 4** a **T 5** při kladném napětí na výstupu prvního operačního zesilovače **6** nebo třetím a šestým tranzistorem **T 3** a **T 6** při záporném napětí na výstupu prvního operačního zesilovače **6**. Žádanou hodnotu fáze vrtulí, kterou má synchronizátor udržovat, je možno nastavovat potenciometrem **R 6**, jehož běžec je připojen na odpor **R 2**.

Navrhované zapojení je možno využít při fázové synchronizaci vrtulí a dále potom pro synchronizaci úhlové rychlosti otáčení vrtulí bez synchronizace fáze, pokud se na vstupy **A** a **B** přivedou pulsy vyšší frekvence, úměrné této úhlové rychlosti.

PŘEDMĚT VYNÁLEZU

Zapojení synchronizátoru fáze dvou stavitelných vrtulí, jejichž otáčky jsou regulovány nezávislými hydromechanickými regulátory s roztěžnickovým čidlem a šoupátkem, a to změnou úhlu nastavení vrtulových listů, přičemž jedna z vrtulí je referenční a druhá se jí přizpůsobuje tak, aby fáze, to je úhel mezi vrtulovými listy přizpůsobující se vrtule a vrtulovými listy vrtule referenční, byl za rotace konstantní, vyznačené tím, že pulsy od vrtulí jsou vedeny na vstupy prvního hradla (1) a druhého hradla (2), která jsou propojena s dalšími třemi hradly (3, 4, 5) tak, že výstup prvního hradla (1) je připojen jednak na vstup třetího hradla (3), jehož výstup je připojen na vstup prvního hradla (1), a jednak na vstup pátého hradla (5), zatímco výstup druhého hradla (2) je připojen jednak na vstup čtvrtého hradla (4), jehož výstup je spojen se vstupem druhého hradla (2) a jednak na vstup pátého hradla (5), mezi jehož výstup, který je připojen na vstupy třetího a čtvrtého hradla (3, 4) a jeho expanderový vstup je připojen kondenzátor (C 1), přičemž výstup prvního hradla (1) je připojen přes odpor (R 1) na invertující vstup prvního operačního zesilovače (6), na který je připojen rovněž jedním koncem odpor (R 2), jehož druhý konec je připojen na běžec potenciometru (R 6), zatímco na neinvertující vstup prvního operačního zesilovače (6) je připojen přes odpor (R 4) výstup druhého hradla (2), odpor (R 3) spojený druhým koncem se zemí a mezi neinvertující vstup prvního operačního zesilovače (6) a zemí je připojena sériová kombinace odporu (R 7) a kondenzátoru (C 3), přičemž stejná sériová kombinace odporu (R 5) a kondenzátoru (C 2) je zapojena mezi invertující vstup prvního operačního

zesilovače (6) a jeho výstup, který je připojen jednak přes odpor (R 8) na invertující vstup druhého operačního zesilovače (7), jehož neinvertující vstup je spojen přes odpor (R 10) se zemí a jednak přes odpor (R 12) na neinvertující vstup třetího operačního zesilovače (8), spojený přes odpor (R 13) se zemí, a jehož výstup je přes diodu (D 2) připojen jednak přes odpor (R 18) k bázi druhého tranzistoru (T 2) a jednak přes odpor (R 16) k bázi osmého tranzistoru (T 8), jehož kolektor je přes odpor (R 23) propojen s bází čtvrtého tranzistoru (T 4) a emitor se zemí, zatímco výstup druhého operačního zesilovače (7) je přes diodu (D 1) připojen jednak přes odpor (R 15) k bázi prvního tranzistoru (T 1), jehož kolektor je přes odpor (R 20) propojen s bází třetího tranzistoru (T 3) a emitor se zemí a jednak přes odpor (R 17) k bázi sedmého tranzistoru (T 7), přičemž kladné napájecí napětí (U) je přivedeno na emitory třetího a čtvrtého tranzistoru (T 3, T 4) a přes jednotlivé odpory (R 19, R 24) na kolektory prvního a osmého tranzistoru (T 1, T 8), přičemž mezi kolektory druhého, třetího a pátého tranzistoru (T 2, T 3, T 5) tvořící jeden uzel a mezi kolektory čtvrtého, šestého a sedmého tranzistoru (T 4, T 6, T 7), tvořící druhý uzel, je zapojen svým vinutím stejnosměrný motorek (9), zatímco emitor pátého tranzistoru (T 5) je spojen jednak přes odpor (R 11) s invertujícím vstupem třetího operačního zesilovače (8), spojeného přes odpor (R 14) se zemí a jednak přes odpor (R 21) se zemí a emitor šestého tranzistoru (T 6) je spojen přes odpor (R 9) s invertujícím vstupem druhého operačního zesilovače (7) a přes odpor (R 22) se zemí.

1 výkres

