

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年12月11日 (2008.12.11)

【公開番号】特開2006-165535(P2006-165535A)

【公開日】平成18年6月22日 (2006.6.22)

【年通号数】公開・登録公報2006-024

【出願番号】特願2005-327968(P2005-327968)

【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 27/10 (2006.01)

H 0 1 L 27/105 (2006.01)

H 0 1 L 51/05 (2006.01)

H 0 1 L 45/00 (2006.01)

H 0 1 L 29/417 (2006.01)

G 0 6 K 19/077 (2006.01)

G 0 6 K 19/07 (2006.01)

【F I】

H 0 1 L 27/04 L

H 0 1 L 21/90 A

H 0 1 L 29/78 6 1 3 B

H 0 1 L 29/78 6 2 7 D

H 0 1 L 27/10 4 3 1

H 0 1 L 27/10 4 4 8

H 0 1 L 29/28 1 0 0 A

H 0 1 L 45/00 A

H 0 1 L 45/00 Z

H 0 1 L 29/50 M

G 0 6 K 19/00 K

G 0 6 K 19/00 H

【手続補正書】

【提出日】平成20年10月23日 (2008.10.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁層上に設けられたトランジスタと、  
 前記トランジスタのソース配線又はドレイン配線として機能する導電層と、  
 前記トランジスタに重畳し、且つ、前記トランジスタに電氣的に接続される記憶素子と、  
 アンテナとして機能する導電層とを有し、  
 前記記憶素子は、第 1 の導電層と、有機化合物層又は相変化層と、第 2 の導電層とが順に積層された素子であり、

アンテナとして機能する前記導電層と前記トランジスタのソース配線又はドレイン配線として機能する導電層とは、同じ層に設けられていることを特徴とする半導体装置。

【請求項 2】

絶縁層上に設けられたトランジスタと、

前記トランジスタに重畳し、且つ、前記トランジスタに電氣的に接続される記憶素子と、アンテナとして機能する導電層とを有し、

前記記憶素子は、第 1 の導電層と、有機化合物層又は相変化層と、第 2 の導電層とが順に積層された素子であり、

アンテナとして機能する前記導電層と、前記第 1 の導電層とは同じ層に設けられていることを特徴とする半導体装置。

【請求項 3】

絶縁層上に設けられたトランジスタと、

前記トランジスタに重畳し、且つ、前記トランジスタに電氣的に接続される記憶素子と、アンテナとして機能する導電層とを有し、

前記記憶素子は、第 1 の導電層と、有機化合物層又は相変化層と、第 2 の導電層とが順に積層された素子であり、

アンテナとして機能する前記導電層と、前記第 2 の導電層とは同じ層に設けられていることを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、前記記憶素子は、前記トランジスタの一部に重畳することを特徴とする半導体装置。

【請求項 5】

第 1 の素子形成層と、第 2 の素子形成層と、前記 1 の素子形成層及び前記第 2 の素子形成層を接着し、且つ導電性粒子を含む接着層とを有し、前記第 1 の素子形成層は、絶縁層上に設けられたトランジスタと、前記トランジスタのソース配線又はドレイン配線として機能する導電層と、前記トランジスタ上に設けられたアンテナとして機能する導電層とを有し、

前記第 2 の素子形成層は、第 1 の導電層と、有機化合物層又は相変化層と、第 2 の導電層とが積層された記憶素子を有し、

前記第 1 の導電層又は前記第 2 の導電層と、前記トランジスタのソース配線又はドレイン配線として機能する導電層とは、導電性粒子を介して電氣的に接続されることを特徴とする半導体装置。

【請求項 6】

素子形成層と、アンテナとして機能する導電層が設けられた基板と、前記素子形成層及び前記基板を接着し、且つ導電性粒子を含む接着層とを有し、

前記素子形成層は、絶縁層上に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 のトランジスタのソース配線又はドレイン配線として機能する導電層と、

前記第 2 のトランジスタに重畳し、且つ、第 1 の導電層、有機化合物層又は相変化層、及び第 2 の導電層が積層された記憶素子とを有し、

アンテナとして機能する前記導電層と、前記第 1 のトランジスタのソース配線又はドレイン配線として機能する導電層とは、導電性粒子を介して電氣的に接続されることを特徴とする半導体装置。

【請求項 7】

第 1 の素子形成層と、第 2 の素子形成層と、前記 1 の素子形成層及び前記第 2 の素子形成層を接着し、且つ導電性粒子を含む接着層とを有し、前記第 1 の素子形成層は、絶縁層上に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 のトランジスタのソース配線又はドレイン配線として機能する導電層と、前記第 2 のトランジスタのソース配線又はドレイン配線として機能する導電層とを有し、

前記第 2 の素子形成層は、第 1 の導電層、有機化合物層又は相変化層、及び第 2 の導電層が積層された記憶素子、並びにアンテナとして機能する導電層を有し、

アンテナとして機能する前記導電層と、前記第 1 のトランジスタのソース配線又はドレイン配線として機能する導電層とは、前記導電性粒子を介して電氣的に接続し、

前記記憶素子の第 1 の導電層又は前記第 2 の導電層と、前記第 2 のトランジスタのソース配線又はドレイン配線として機能する導電層とは、前記導電性粒子を介して電氣的に接続されることを特徴とする半導体装置。

【請求項 8】

基板上に設けられたトランジスタと、前記トランジスタのソース配線又はドレイン配線として機能する導電層と、前記トランジスタ上に設けられたアンテナとして機能する導電層を有する第 1 の素子形成層と、

前記基板又は前記第 1 の素子形成層上において、接着層を介して設けられると共に、第 1 の導電層、有機化合物層又は相変化層、及び第 2 の導電層が積層される記憶素子を有する第 2 の素子形成層とを有し、

前記記憶素子の第 1 の導電層又は前記第 2 の導電層と、前記トランジスタのソース配線又はドレイン配線として機能する導電層とは、導電性部材を介して電氣的に接続されることを特徴とする半導体装置。

【請求項 9】

素子形成層と、アンテナとして機能する導電層が設けられた基板と、前記素子形成層及び前記基板を接着し、且つ導電性粒子を有する接着層とを有し、

前記素子形成層は、絶縁層上に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 及び第 2 のトランジスタを覆う層間絶縁層と、

前記層間絶縁層に設けられた開口部を介して前記第 1 のトランジスタのソース領域又はドレイン領域に電氣的に接続し、且つ、前記絶縁層と前記層間絶縁層の各々に設けられた開口部を介して前記素子形成層の裏面に露出する前記第 1 のトランジスタのソース配線又はドレイン配線として機能する導電層と、

前記第 2 のトランジスタに重畳し、且つ、第 1 の導電層、有機化合物層又は相変化層、及び第 2 の導電層が積層される記憶素子と、を有し、

前記アンテナとして機能する導電層と、前記第 1 のトランジスタのソース配線又はドレイン配線として機能する導電層の露出部とは、前記接着層の前記導電性粒子を介して電氣的に接続することを特徴とする半導体装置。

【請求項 10】

第 1 の素子形成層と、第 2 の素子形成層と、前記第 1 の素子形成層及び前記第 2 の素子形成層を接着し、且つ導電性粒子を有する接着層とを有し、

前記第 1 の素子形成層は、絶縁層上に設けられたトランジスタと、

前記トランジスタを覆う層間絶縁層と、前記層間絶縁層に設けられた開口部を介して前記トランジスタのソースドレイン領域に電氣的に接続し、且つ、前記絶縁層と前記層間絶縁層の各々に設けられた開口部を介して前記第 1 の素子形成層の裏面に露出する前記トランジスタのソース配線又はドレイン配線として機能する導電層と、アンテナとして機能する導電層と、を有し、

前記第 2 の素子形成層は、第 1 の導電層、有機化合物層又は相変化層、及び第 2 の導電層が積層される記憶素子を有し、前記記憶素子の第 1 の導電層又は第 2 の導電層と、前記トランジスタのソース配線又はドレイン配線として機能する導電層の露出部とは、前記接着層の前記導電性粒子を介して電氣的に接続することを特徴とする半導体装置。

【請求項 11】

第 1 の素子形成層と、第 2 の素子形成層と、前記第 1 の素子形成層及び前記第 2 の素子形成層を接着し、且つ導電性粒子を有する接着層とを有し、

前記第 1 の素子形成層は、絶縁層上に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 及び第 2 のトランジスタを覆う層間絶縁層と、前記層間絶縁層に設けられた開口部を介して前記第 1 及び第 2 のトランジスタのソース領域又はドレイン領域に電氣的に接続し、且つ、前記絶縁層と前記層間絶縁層の各々に設けられた開口部を介して前記第 1 の素子形成層の裏面に露出する第 1 及び第 2 のトランジスタのソース配線又はドレイン配

線として機能する第3の導電層及び第4の導電層と、を有し、前記第2の素子形成層は、アンテナとして機能する導電層と、第1の導電層、有機化合物層又は相変化層、及び第2の導電層が積層される記憶素子とを有し、前記記憶素子の第1の導電層又は第2の導電層と、前記第1のトランジスタのソース配線又はドレイン配線として機能する第3の導電層の露出部とは、前記接着層の前記導電性粒子を介して電氣的に接続し、前記アンテナとして機能する導電層と前記第2のトランジスタのソース配線又はドレイン配線として機能する第4の導電層の露出部とは、前記接着層の前記導電性粒子を介して電氣的に接続することを特徴とする半導体装置。

【請求項12】

第1の素子形成層と、第2の素子形成層と、前記第1の素子形成層及び前記第2の素子形成層を接着し、且つ導電性粒子を有する第1の接着層と、アンテナとして機能する導電層を有する基板と、前記第2の素子形成層及び前記基板を接着し、且つ、導電性粒子を有する第2の接着層とを有し、

前記第1の素子形成層は、第1の導電層、有機化合物層又は相変化層、及び第2の導電層が積層される記憶素子を有し、前記第2の素子形成層は、絶縁層上に設けられた第1及び第2のトランジスタと、

前記第1及び第2のトランジスタを覆う層間絶縁層と、前記層間絶縁層に設けられた開口部を介して前記第1のトランジスタのソース領域又はドレイン領域に電氣的に接続し、前記第1のトランジスタのソース配線又はドレイン配線として機能する導電層と、前記層間絶縁層に設けられた開口部を介して前記第2のトランジスタのソース領域又はドレイン領域に電氣的に接続し、且つ前記絶縁層と前記層間絶縁層の各々に設けられた開口部を介して前記第1の素子形成層の裏面に露出する前記第2のトランジスタのソース配線又はドレイン配線として機能する導電層と、を有し、

前記記憶素子の第1の導電層又は第2の導電層と、前記第1のトランジスタのソース配線又はドレイン配線として機能する導電層とは、前記第1の接着層の前記導電性粒子を介して電氣的に接続し、前記アンテナとして機能する導電層と前記第2のトランジスタのソース配線又はドレイン配線として機能する導電層の露出部とは、前記接着層の前記導電性粒子を介して電氣的に接続することを特徴とする半導体装置。

【請求項13】

請求項1、2、3、5、8、10のいずれか一項における前記トランジスタ、又は請求項6、7、9、11、12のいずれか一項における前記第1のトランジスタ及び前記第2のトランジスタは、薄膜トランジスタであることを特徴とする半導体装置。

【請求項14】

請求項1、2、3、5、8、10のいずれか一項における前記トランジスタ、又は請求項6、7、9、11、12のいずれか一項における前記第1のトランジスタ及び前記第2のトランジスタは、SOI基板に形成されるトランジスタであることを特徴とする半導体装置。

【請求項15】

請求項1、2、3、5、8、10のいずれか一項における前記トランジスタ、又は請求項6、7、9、11、12における前記第1のトランジスタ及び前記第2のトランジスタは、有機半導体トランジスタであることを特徴とする半導体装置。

【請求項16】

請求項1乃至請求項15のいずれか一項において、前記記憶素子は、光学的作用により電気抵抗値が変化することを特徴とする半導体装置。

【請求項17】

請求項1乃至請求項15のいずれか一項において、前記記憶素子は、電気的作用により抵抗値が変化することを特徴とする半導体装置。

【請求項18】

請求項14において、前記有機化合物層は、光酸発生剤がドーピングされた共役高分子材料からなることを特徴とする半導体装置。

**【請求項 19】**

請求項 17 において、前記有機化合物層は、電子輸送材料又はホール輸送材料からなることを特徴とする半導体装置。

**【請求項 20】**

請求項 1 乃至請求項 15 のいずれか一項において、前記相変化層は、結晶状態と非晶質状態の間で可逆的に変化する材料を有することを特徴とする半導体装置。

**【請求項 21】**

請求項 20 において、前記相変化層は、ゲルマニウム、テルル、アンチモン、硫黄、スズ、金、ガリウム、セレン、インジウム、タリウム、コバルト、又は銀から選択された複数を有する材料であることを特徴とする半導体装置。

**【請求項 22】**

請求項 15 において、前記相変化層は、第 1 の結晶状態と第 2 の結晶状態の間で可逆的に変化する材料を有することを特徴とする半導体装置。

**【請求項 23】**

請求項 22 において、前記相変化層は、銀、亜鉛、銅、アルミニウム、ニッケル、インジウム、アンチモン、セレン、又はテルルから選択された複数を有する材料であることを特徴とする半導体装置。

**【請求項 24】**

請求項 15 において、前記相変化層は、非晶質状態から結晶状態にのみ変化する材料を有することを特徴とする半導体装置。

**【請求項 25】**

請求項 24 において、前記相変化層は、テルル、酸化テルル、アンチモン、セレン、又はビスマスから選択された複数を有する材料であることを特徴とする半導体装置。