

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5318431号
(P5318431)

(45) 発行日 平成25年10月16日(2013.10.16)

(24) 登録日 平成25年7月19日(2013.7.19)

(51) Int.Cl. F I
 H O 1 L 25/065 (2006.01) H O 1 L 25/08 Z
 H O 1 L 25/07 (2006.01)
 H O 1 L 25/18 (2006.01)

請求項の数 4 (全 11 頁)

(21) 出願番号	特願2008-25477 (P2008-25477)	(73) 特許権者	506164899
(22) 出願日	平成20年2月5日(2008.2.5)		スタッツ・チップパック・リミテッド
(65) 公開番号	特開2008-193097 (P2008-193097A)		STATS CHIPPAC LTD.
(43) 公開日	平成20年8月21日(2008.8.21)		シンガポール、768442 シンガポ
審査請求日	平成23年2月3日(2011.2.3)		ール、イーシュン・ストリート、23、5
審判番号	不服2012-2039 (P2012-2039/J1)	(74) 代理人	100064746
審判請求日	平成24年2月2日(2012.2.2)		弁理士 深見 久郎
(31) 優先権主張番号	11/671,684	(74) 代理人	100085132
(32) 優先日	平成19年2月6日(2007.2.6)		弁理士 森田 俊雄
(33) 優先権主張国	米国 (US)	(74) 代理人	100083703
早期審査対象出願			弁理士 仲村 義平
		(74) 代理人	100096781
			弁理士 堀井 豊
		(74) 代理人	100098316
			弁理士 野田 久登

最終頁に続く

(54) 【発明の名称】 集積回路パッケージングシステム

(57) 【特許請求の範囲】

【請求項 1】

集積回路パッケージングシステムの製造方法であって、
複数の結合スロットを有するインターポーザを形成するステップと、
前記インターポーザの上に上部ダイを固定するステップと、
 構成要素側に集積回路を有するとともに接続側にシステム配線を有する基板を設けるス
 テップとを含み、前記基板を設けるステップは、前記集積回路の上方に前記インターポー
 ザを搭載するステップを含み、前記方法はさらに、
前記複数の結合スロットのうちの1つの結合スロットを介して、電気配線の一方の端を
前記集積回路に直接取り付け、前記電気配線の他方の端を前記上部ダイに直接取り付ける
る、第1のボンディングステップと、

前記複数の結合スロットのうちの、前記インターポーザおよびその直下の前記集積回路
を貫通する他の結合スロットを介して、前記インターポーザの上面のボンディングパッド
に一端が接続される電気配線の他方端を、前記基板の表面のボンディングパッドに直接的
に取付ける第2のボンディングステップとを備え、

前記第2のボンディングステップにおいては、結合キャピラリが用いられ、

前記結合スロットの最小幅 W_{min} は、次の式、

$$W_{min} = 2 \{ (\tan \theta) (H + WH) + TW \},$$

ただし、 θ ：前記結合キャピラリの円錐角、

H：前記基板の表面に形成された前記ボンディングパッドの表面から前記イン

10

20

ターポーザの上面までの距離、

W H：前記インターポーザの表面上において、前記インターポーザの上面の前記ボンディングパッドの表面の取付点から前記インターポーザの角部を跨ぐのに必要とされるワイヤの湾曲の湾曲の高さ、

T W：前記結合キャピラリの先端の幅、
によって規定される、方法。

【請求項 2】

前記基板の上に第 2 の集積回路を搭載するステップと、

前記インターポーザに前記第 2 の集積回路を電氣的に接続するステップとをさらに含む、請求項 1 に記載の方法。

10

【請求項 3】

前記インターポーザの上に第 2 の上部ダイを固定するステップと、

前記インターポーザに集積受動デバイスを結合するステップと、

前記集積回路に前記上部ダイ、前記第 2 の上部ダイ、前記集積受動デバイス、またはそれらの組合せを電氣的に接続するステップとをさらに含む、請求項 1 に記載の方法。

【請求項 4】

段において信号トレースを有するボールグリッドアレイ基板を設けるステップと、

前記段に隣接して前記集積回路を搭載するステップと、

前記段の上方に前記インターポーザを搭載するステップと、

前記インターポーザを介して前記信号トレースに前記集積回路を電氣的に接続するステップとをさらに含む、請求項 1 に記載の方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本願は、同時係属中の米国特許出願第 11 / 464,699 号に関連する主題を有する。この関連出願は、スタッツ・チップパック・リミテッド (STATS ChipPAC Ltd.) に譲渡されている。

【0002】

技術分野

30

本発明は一般に、集積回路のパッケージングに関し、より特定的には、システムインパッケージ (System-in-Package) 構成をパッケージングするためのシステムに関する。

【背景技術】

【0003】

半導体、または集積回路 (IC) は、今日製造されている実質的にすべての電気製品で見ることができる。IC は、極めて高度な産業用および民生用の電子機器だけではなく、テレビ、衣類洗濯機および乾燥機、ラジオ、ならびに電話等の多くの家財および消費財において使用されている。製品が小型化して機能的になるにつれ、その機能性を果たすために、より小さな製品内により多くの IC を含むことが必要とされる。カメラ、インターネットアクセスデバイス、および音楽プレーヤとしても機能するセルラー式電話の縮小は、より小さな電子製品内により多くの機能をいかにして組込むかの一例である。

40

【0004】

低コスト、高性能、より一層の小型化、およびより高いパッケージング密度を有する半導体デバイスに対する需要が高まるにつれ、この需要を満たすために、マルチチップモジュール (Multi-Chip Module (MCM)) が開発された。MCM 構造では、多数のダイおよび他の構成要素が 1 つの集積回路パッケージ内に搭載されている。多数のダイおよび他の構成要素は、垂直に、横方向に、またはその組合せにより、搭載可能である。

【0005】

このような手法の 1 つが、1 つのダイを別のダイの上部に積層してから、ダイの積層を 1 つのパッケージ内に密封することである。積層されたダイを有する半導体のための最終

50

的なパッケージは、各ダイが個々にパッケージングされた場合に生じるものよりもはるかに小さい。積層ダイパッケージは、より小さなサイズをもたらすだけでなく、取扱いおよび組立の容易さ等、パッケージの製造に対する多数の利点を提供する。

【0006】

この積層ダイの配置において、ダイは、公知の熱圧縮または超音波ワイヤボンディング技術を使用する自動ワイヤボンディング機器を一般に用いて、順次結合される。ワイヤボンディングのプロセス中に、ワイヤボンディング装置のヘッドは、ダイ上のワイヤボンディングパッドに接触して保持されている導電性ワイヤに下向きの圧力をかけ、ダイ上のボンディングパッドにワイヤを溶着または接合する。多くの場合、積層ダイは、各々が1つのダイを有しており同じ機能を果たすいくつかの半導体に比べ、より高速かつ安価に製作され得る。この積層ダイの手法は有益である。なぜなら、回路密度の向上と、埋込まれた配線の信号品質の改善とが、集積回路パッケージ内で得られるためである。

10

【0007】

積層ダイの配置は、より高効率のパッケージ構造を生じ得るが、このプロセスは、スタック内の不良な構成要素により悪い結果を生じやすい。弱い結合または結合の破損が1つでも存在すると、パッケージ全体が動作不能となり得る。今日必要とされるMCM構造の多くは、抵抗器、コンデンサ、またはインダクタ等の集積受動デバイス(IPD)の増設を必要とする。

【0008】

したがって、システムインパッケージ(SIP)デバイスを確実かつ経済的に生産する集積回路パッケージングシステムが、依然として必要とされている。より小さなパッケージ内に追加の機能を組込むようにとのこれまでの圧力を考えると、これらの問題に対する答を見出すことが、一層重要になっている。消費者の期待が増大していること、および、市場において製品の有意な差別化を得る機会が減っていることに加え、販売上の競争圧力が増大し続けていることを考えると、これらの問題に対する答を見出すことが重要である。加えて、費用を削減し、効率および性能を改善し、競争圧力に対抗しなければならないことにより、一層大きな切迫感をもって、これらの問題に対する答を絶対に見出さなければならなくなっている。

20

【0009】

これらの問題に対する解決策が長い間求められてきたが、先行の開発例は解決策を何ら教示も示唆もしていない。したがって、当業者は、これらの問題に対する解決策を長い間見つけられずにいた。

30

【発明の開示】

【課題を解決するための手段】

【0010】

この発明は、結合スロットを有するインターポーザを形成すること、インターポーザの上に上部ダイを固定すること、集積回路の上方にインターポーザを搭載すること、および、結合スロットを介して上部ダイに集積回路を結合することを含む、集積回路パッケージングシステムを提供する。

【0011】

40

この発明の特定の実施例は、上記の実施例に加え、または、上記の実施例の代わりに、他の局面を有する。これらの局面は、添付の図面とともに以下の詳細な説明を読むことにより、当業者に明らかになるであろう。

【発明を実施するための最良の形態】

【0012】

発明を実施するための最良の態様

当業者がこの発明を作製および使用することができるように、以下の実施例を十分に詳しく説明する。本開示に基づき他の実施例が明らかであること、および、この発明の範囲から逸脱することなくプロセスの変更または機械的変更が行なわれ得ることを理解されるべきである。

50

【 0 0 1 3 】

以下の説明では、この発明の完全な理解を図るために、多数の具体的な詳細が提示される。しかしながら、これらの具体的な詳細を用いなくてもこの発明を実施できることが明らかである。この発明を不明瞭にすることを回避するため、いくつかの公知の回路、システム構成、およびプロセスステップは詳細に開示されない。同様に、このシステムの実施例を示す図面は、半図表的であって縮尺通りではなく、特に、寸法のいくつかは、提示を明瞭にするためのものであり、図面において極めて誇張して示されている。この発明の例示、説明、および理解を明瞭かつ容易にするために、いくつかの共通の特徴を有する多数の実施例が開示および記載されている場合、互いに類似する特徴は、通常、同じ参照番号で記載されている。

10

【 0 0 1 4 】

解説の目的のために、本明細書で使用される用語「水平な」は、その配向に関係なく、集積回路パッケージ基板の面または表面に平行な面として規定される。用語「垂直な」は、その水平と規定されたものに対して直交する方向を指す。「より上に」、「より下に」、「底部」、「上部」、(「側壁」等の)「側」、「より高い」、「より低い」、「上部の」、「上方に」、および「下方に」等の用語は、水平面を基準として規定される。用語「上に」は、要素間に直接の接触があることを意味する。用語「システム」は、この発明の方法および装置を意味する。本明細書で使用される用語「処理」は、記載する構造を形成する際に必要とされる、材料のスタンピング、鍛造、パターニング、露出、現像、エッチング、クリーニング、および/もしくは除去、またはレーザトリミングを含む。

20

【 0 0 1 5 】

次に図1を参照すると、この発明の一実施例における集積回路パッケージングシステム100の断面図が示される。集積回路パッケージングシステム100の断面図は、構成要素側104および接続側106を有する基板102を示す。基板102の接続側の上に、接続パッド108が形成される。はんだボール、スタッドバンプ、はんだバンプ、またははんだ列等のシステム配線110が、接続パッド108に接続され、集積回路パッケージングシステム100を次のレベルのシステムに取付ける。構成要素側104に配設されるボンディングパッド112は、内部接続114により、接続パッド108に接続され得る。

【 0 0 1 6 】

フリップチップ集積回路等の第1の集積回路116が、接着剤118により、構成要素側104の上に搭載され得る。はんだバンプ、スタッドバンプ、またははんだ列等の接続バンプ120を有する第1の集積回路116は、接着剤118により、構成要素側104の上に搭載された第2の集積回路122の周囲に位置付けられ得る。結合スロット126を有するインターポーザ124は、接続バンプ120に電氣的に接続され、ダイ取付材料または熱伝導性エポキシ等の接着剤118により、第2の集積回路122の上に搭載される。結合スロット126は、インターポーザ124の内部における開口部であり得る。結合スロット126はさまざまな形状を取り得るが、電気配線を敷設するための工具の据付けを行なえる最小幅を有する。

30

【 0 0 1 7 】

フリップチップ集積回路等の第1の上部ダイ130は、インターポーザ124の、接続バンプ120に接続された表面とは反対の表面に電氣的に接続される。抵抗器、コンデンサ、またはインダクタ等の集積受動デバイス132は、第1の上部ダイ130の近傍に接続され得る。集積回路ダイ等の第2の上部ダイ134は、接着剤118により、集積受動デバイス132と同じ表面の上に搭載され得る。電気配線128は、結合スロット126を介して、第2の上部ダイ134を第2の集積回路122に電氣的に結合し得る。第2の上部ダイ134は、基板102の構成要素側104にも結合され得る。電気配線128は、第1の上部ダイ130または第2の上部ダイ134の近傍において、基板102の構成要素側104をインターポーザ124に接続し得る。

40

【 0 0 1 8 】

50

基板 102 の構成要素側 104 の上方に、エポキシ成形化合物等のモールドキャップ 136 が形成される。モールドキャップ 136 は、第 1 の集積回路 116、第 2 の集積回路 122、第 1 の上部ダイ 130、第 2 の上部ダイ 134、集積受動デバイス 132、および電気配線 128 を封入する。モールドキャップ 136 は、1.1 mm から 1.2 mm の範囲の厚さを有し得る。

【0019】

次に図 2 を参照すると、この発明の一実施例における、結合スロット 126 を有するインターポーザアセンブリ 200 の上面図が示される。インターポーザアセンブリ 200 の上面図は、結合スロット 126 が内側部位に位置付けられたインターポーザ 124 を示す。インターポーザ 124 および結合スロット 126 の縁部の周囲にボンディングパッド 202 が配置される。第 1 の上部ダイ 130 は、集積受動デバイス 132 に隣接して接続される。第 2 の上部ダイ 134 は、接着剤 118 により、結合スロット 126 の他方側に搭載される。集積受動デバイス 132 は構成要素パッド 204 に接続される。

10

【0020】

第 1 の上部ダイ 130、集積受動デバイス 132、および第 2 の上部ダイ 134 とインターポーザ 124 とを前もって組立て、次のレベルのパッケージ内での組立の前に、正しく作動するかどうかを試験可能であることが分かった。この能力により、製造歩留まりが上昇し、したがって、完成品に対するコストの削減がもたらされる。上記の例は、第 1 の上部ダイ 130 および第 2 の上部ダイ 134 がインターポーザ 124 に結合されていることを示すが、任意の数の上部ダイをインターポーザ 124 に結合してよいことを理解されたい。また、集積受動デバイス 132 の 1 つのユニットについて論じているが、任意の数の集積受動デバイス 132 および集積受動デバイス 132 の組合せが可能である。

20

【0021】

次に図 3 を参照すると、この発明の代替的な一実施例における集積回路パッケージングシステム 300 の断面図が示される。集積回路パッケージングシステム 300 の断面図は、基板 102 の構成要素側 104 に搭載された第 1 の集積回路 116 を示す。フリップチップ集積回路等の第 2 の集積回路 302 は、接着剤 118 により、構成要素側 104 に搭載される。第 2 の集積回路 302 の接続パンプ 120 は、インターポーザ 124 の底面に電氣的に接続され得る。結合スロット 126 を介して電気配線 128 を取付けることにより、第 2 の集積回路 302 と、インターポーザ 124、集積受動デバイス 132、または第 2 の上部ダイ 134 の上面との間にさらに別の信号が接続され得る。基板 102 の構成要素側 104 の上方に、モールドキャップ 136 が形成される。

30

【0022】

次に図 4 を参照すると、この発明の別の代替的な一実施例における、集積回路パッケージングシステム 400 の断面図が示される。集積回路パッケージングシステム 400 の断面図は、第 1 の集積回路ダイ 402 が接着剤 118 により構成要素側 104 に搭載された基板 102 を示す。第 2 の集積回路ダイ 404 は、接着剤 118 により、第 1 の集積回路ダイ 402 の付近に搭載される。インターポーザ 406 は、接着剤 118 により、第 1 の集積回路ダイ 402 および第 2 の集積回路ダイ 404 の上方に搭載される。インターポーザ 406 は、第 1 の結合スロット 408、第 2 の結合スロット 410、および第 3 の結合スロット 412 を有する。

40

【0023】

第 1 の上部ダイ 130 は、フリップチップ取付けを介してインターポーザ 406 に接続され得る。第 2 の上部ダイ 134 は、接着剤 118 により、インターポーザ 406 の上に搭載され得る。電気配線 128 を用い、第 2 の結合スロット 410 を介して第 2 の上部ダイ 134 を第 2 の集積回路ダイ 404 に結合することができる。また、第 2 の上部ダイ 134 は、第 3 の結合スロット 412 を介して基板 102 の構成要素側 104 にも接続され得る。

【0024】

次に図 5 を参照すると、この発明の代替的な一実施例における、複数の結合スロットを

50

有するインターポーザアセンブリ 500 の上面図が示される。インターポーザアセンブリ 500 の上面図は、内側部位に複数の結合スロット 408、410 および 412 を有するインターポーザ 406 を示す。ボンディングパッド 202 はインターポーザ 406 の縁部の周辺に配置され、また、第 1 の結合スロット 408、第 2 の結合スロット 410、および第 3 の結合スロット 412 を取囲む。

【0025】

第 1 の上部ダイ 130 は、第 1 の結合スロット 408 と第 2 の結合スロット 410 との間でインターポーザ 406 に電氣的に接続される。第 2 の上部ダイ 134 は、第 2 の結合スロット 410 と第 3 の結合スロット 412 との間で、接着剤 118 により、インターポーザ 406 の上に搭載される。インターポーザ 406 の周辺に分散する構成要素パッド 204 に、複数の集積受動デバイス 132 を電氣的に接続することができる。

10

【0026】

次に図 6 を参照すると、製造の電氣的結合の段階における、集積回路パッケージングシステム 100 のセグメント 600 の拡大断面図が示される。セグメント 600 の拡大断面図は、構成要素側 104 において、ボンディングパッド 112 が第 1 の集積回路ダイ 402 と第 2 の集積回路ダイ 404 との間に位置付けられる基板 102 を示す。インターポーザ 406 が、接着剤 118 により、第 1 の集積回路ダイ 402 および第 2 の集積回路ダイ 404 の上に搭載される。第 2 の上部ダイ 134 は、接着剤 118 により、インターポーザ 406 の上部に搭載される。

【0027】

20

ボンディングマシン 604 の上に結合キャピラリ 602 が搭載される。結合キャピラリ 602 の形状により、結合キャピラリ 602 は、第 3 の結合スロット 412 を介し、電気配線 128 をボンディングパッド 112 に熱または超音波のいずれかにより接合することが可能になる。電気配線 128 の他方端は、インターポーザ 406、第 2 の上部ダイ 134、またはそれらの組合せの上部において、ボンディングパッド 202 に接合され得る。上記のボンディング作業が一例であり、結合キャピラリ 602 を用いて、手の届く範囲内にあるボンディングパッド 112 のいずれかに電気配線 128 を接合することができる。

【0028】

第 3 の結合スロット 412 の寸法は、任意の形状を取ってよいが、第 3 の結合スロット 412 の最小幅は、等式 1 により計算され得る。

30

【0029】

$$W_{min} = 2 \left((\tan \theta) (H + WH) + TW \right) \quad (1)$$

式中、 W_{min} は、第 3 の結合スロット 412 の最小幅であり、角度 θ は、結合キャピラリ 602 の円錐角であり、 H は、ボンディングパッド 112 の表面からインターポーザ 406 の上面までの距離であり、 WH は、インターポーザ 406 の上面において、ボンディングパッド 202 の取付点からインターポーザ 406 の角部を跨ぐのに必要とされるワイヤの湾曲の高さであり、 TW は、結合キャピラリの先端の幅である。一例として、 0.1 mm の先端幅および 20° の角度 θ を有し、 0.6 mm の組合せられた高さに至り、かつ、インターポーザ 406 の角部に触れないように 0.25 mm のワイヤの湾曲高さを必要とする結合キャピラリ 602 により、以下のことが可能になる。

40

【0030】

$$W_{min} = 2 \left((\tan 20^\circ) (0.6 + 0.25) + 0.1 \right) = 0.82 \text{ mm} \quad (1)$$

先の例において、組合せられた高さ (H) は、構成要素側 104 の接着剤 118 の厚さ、第 1 の集積回路ダイ 402 の厚さ、第 1 の集積回路ダイ 402 とインターポーザ 406 との間の接着剤 118 の高さ、および最後に、インターポーザ 406 の厚さを含む。この例に使用される値は、これらの構成要素についての最新の製造基準の範囲内に入る。

【0031】

次に図 7 を参照すると、この発明のさらに別の代替的な一実施例における、集積回路パッケージングシステム 700 の断面図が示される。集積回路パッケージングシステム 700

50

0の断面図は、構成要素側104および接続側106を有する基板102を示す。基板102の接続側に、接続パッド108が形成される。はんだボール、スタットバンプ、はんだバンプ、またははんだ列等のシステム配線110が接続パッド108に接続され、集積回路パッケージングシステム100を次のレベルのシステムに取付ける。構成要素側104に配設されるボンディングパッド112は、内部接続114により、接続パッド108に接続され得る。

【0032】

フリップチップ集積回路等の第1の集積回路702は、接着剤118により、構成要素側104に搭載され得る。はんだバンプ、スタットバンプ、またははんだ列等の接続バンプ120を有する第1の集積回路702は、接着剤118により、構成要素側104の中央に位置付けられ得る。結合スロット126を有するインターポーザ124は、第1の集積回路702に結合された接続バンプ120に電氣的に接続され、また、構成要素側104に結合された第2の組の接続バンプ120上に搭載される。結合スロット126は、インターポーザ124の内部における開口部であり得る。結合スロット126はさまざまな形状であり得るが、電気配線128を敷設するための工具の据付けを行なうことのできる最小幅を有する。

【0033】

フリップチップ集積回路等の第2の集積回路704は、第1の集積回路702の露出されたコンタクトパッド(図示せず)に電氣的に接続される。アンダーフィル材料等の接着材料706は、第2の集積回路704を支持する。第2の集積回路704は、インターポーザ124の結合スロット126内に位置付けられる。結合スロット126は、第2の集積回路704の設置と、インターポーザ124の上面と第1の集積回路702の表面との間における電気配線128の取付けとを可能にするだけの幅を有し得る。

【0034】

フリップチップ集積回路等の第1の上部ダイ130は、インターポーザ124の、接続バンプ120に接続される表面とは反対側の上面に電氣的に接続される。抵抗器、コンデンサ、またはインダクタ等の集積受動デバイス132は、第1の上部ダイ130の近傍に接続され得る。集積回路ダイ等の第2の上部ダイ134は、接着剤118により、集積受動デバイス132と同じ表面上に搭載され得る。電気配線128は、結合スロット126を介し、第2の上部ダイ134を第1の集積回路702に電氣的に結合し得る。第2の上部ダイ134は、基板102の構成要素側104にも結合され得る。また、電気配線128は、第1の上部ダイ130または第2の上部ダイ134の近傍において、基板102の構成要素側104をインターポーザ124に接続し得る。

【0035】

第5の集積回路708は、第2の集積回路704の上部に搭載され得る。接着剤118を用いて第5の集積回路708を搭載することができ、電気配線128を用いて、インターポーザ124、第1の集積回路702、構成要素側104、またはそれらの組合せに、第5の集積回路708を結合することができる。

【0036】

基板102の構成要素側104の上方に、エポキシ成形化合物等のモールドキャップ136が形成される。モールドキャップ136は、第1の集積回路702、第2の集積回路704、第1の上部ダイ130、第2の上部ダイ134、集積受動デバイス132、第5の集積回路708、および電気配線128を封入する。モールドキャップ136は、1.1mmから1.2mmの範囲の厚さを有し得る。

【0037】

次に図8を参照すると、この発明のさらに別の代替的な一実施例における、高機能ボールグリッドアレイ(EBGA)パッケージ800の断面図が示される。高機能ボールグリッドアレイ(EBGA)パッケージ800の断面図は、第1の集積回路804が接着剤118により搭載されたヒートシンク等のカバー802を示す。第1の集積回路804は、接続バンプ120を有するフリップチップ集積回路ダイであり得る。高機能ボールグリッ

10

20

30

40

50

ドアレイ（E B G A）基板 8 0 6 は、第 1 の集積回路 8 0 4 を取囲む。E B G A 基板 8 0 6 は、第 1 レベルの信号トレース 8 0 8 と、第 2 レベルの信号トレース 8 1 0 とを有する。E B G A 基板 8 0 6 は、第 1 レベルの信号トレース 8 0 8 の露出部位を有する第 1 段 8 1 2 と、第 2 レベルの信号トレース 8 1 0 の露出部位を有する第 2 段 8 1 4 とを設ける空隙を有して形成される。

【 0 0 3 8 】

インターポーザ 1 2 4 は、第 1 の集積回路 8 0 4 の接続バンプ 1 2 0 に結合され得る。第 1 の集積回路 8 0 4 とインターポーザ 1 2 4 の上面との間に、結合スロット 1 2 6 を介して電気配線 1 2 8 を接続することにより、さらに別の信号配線が設けられる。また、電気配線 1 2 8 は、インターポーザ 1 2 4 の上面と、第 1 レベルの信号トレース 8 0 8 と、第 2 レベルの信号トレースとの間においても結合される。

10

【 0 0 3 9 】

インターポーザ 1 2 4 は、第 1 の上部ダイ 1 3 0、集積受動デバイス 1 3 2、および第 2 の上部ダイ 1 3 4 を担持する。第 2 の上部ダイ 1 3 4 は、第 1 の集積回路 8 0 4、第 1 レベルの信号トレース 8 0 8、第 2 レベルの信号トレース、インターポーザ 1 2 4 の上面、またはそれらの組合せに電氣的に接続され得る。モールドキャップ 1 3 6 は、第 1 の集積回路 8 0 4、インターポーザ 1 2 4、第 1 の上部ダイ 1 3 0、集積受動デバイス 1 3 2、第 2 の上部ダイ 1 3 4、電気配線 1 2 8、第 1 段 8 1 2、および第 2 段 8 1 4 を封入する。システム配線 1 1 0 は、次のレベルのシステム、たとえばプリント回路基板（図示せず）への接続のため、システムパッド 8 1 6 に結合される。

20

【 0 0 4 0 】

次に図 9 を参照すると、この発明の一実施例における、インターポーザ 1 2 4 を有する集積回路パッケージングシステム 1 0 0 を製造するための集積回路パッケージングシステム 9 0 0 のフローチャートが示される。システム 9 0 0 は、ブロック 9 0 2 において結合スロットを有するインターポーザを形成することと、ブロック 9 0 4 においてインターポーザ上に上部ダイを固定することと、ブロック 9 0 6 において集積回路の上方にインターポーザを搭載することと、ブロック 9 0 8 において、結合スロットを介して集積回路を上部ダイに結合することとを含む。

【 0 0 4 1 】

この発明の重要な局面は、この発明が、コストの削減、システムの簡素化、および性能の向上という従来の傾向を有益な態様でサポートし、かつ、その傾向に対し、有益な態様で貢献することである。この発明のこれらのおよび他の有益な局面は、結果的に、技術の現状を少なくとも次のレベルに押上げる。

30

【 0 0 4 2 】

したがって、この発明の、インターポーザを有する集積回路パッケージングシステムが、低コストおよび大量生産においてはこれまでに不可能であったシステムインパッケージの解決策を提供するための、これまでに認識されておらずかつ利用不可能であった、重要な解決策、機能、および機能上の局面を備えることが分かった。結果的に得られるプロセスおよび構成は、簡単であり費用対効果が大きく、複雑ではなく、高い汎用性および効果を有しており、公知の技術を適合することにより、驚くべき非自明の態様で実現され得、したがって、従来の製造プロセスおよび技術と十分に共存が可能なシステムインパッケージデバイスの効率的かつ経済的な製造に、容易に適する。結果的に生じるプロセスおよび構成は、簡単であり費用対効果が大きく、複雑ではなく、高い汎用性、精度、感度、および効果を有しており、容易で効率がよく、かつ、経済的な製造、適用、および利用を行なうために公知の構成要素を適合することにより、実現され得る。

40

【 0 0 4 3 】

特定の最良の態様に関してこの発明を説明してきたが、上記の説明に鑑みて、多くの代替例、変形例、および変更例が当業者にとって明らかになることを理解されたい。したがって、含まれるクレームの範囲内に入るすべてのこのような代替例、変更例、および変形例を包含することが意図される。本明細書においてこれまでに明示されたか、または、添

50

付の図面に示されたすべての事項は、例示的かつ非限定的な意味で解釈されるべきである。

【図面の簡単な説明】

【0044】

【図1】この発明の一実施例における集積回路パッケージングシステムの断面図である。

【図2】この発明の一実施例に従った、結合スロットを有するインターポーザアセンブリの上面図である。

【図3】この発明の代替的な一実施例に従った集積回路パッケージングシステムの断面図である。

【図4】この発明の別の代替的な一実施例における集積回路パッケージングシステムの断面図である。

10

【図5】この発明の代替的な一実施例における、複数の結合スロットを有するインターポーザアセンブリの上面図である。

【図6】製造の電氣的結合の段階における、集積回路パッケージングシステムのセグメントの拡大断面図である。

【図7】この発明のさらに別の代替的な一実施例における集積回路パッケージングシステムの断面図である。

【図8】この発明のさらに別の代替的な一実施例における、高機能ボールグリッドアレイ（EBGA）パッケージの断面図である。

【図9】この発明の一実施例に従った、集積回路パッケージングシステムを製造するための集積回路パッケージングシステムのフローチャートである。

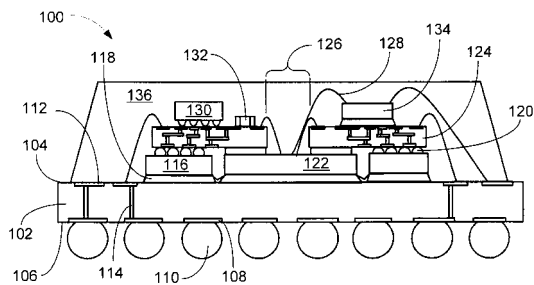
20

【符号の説明】

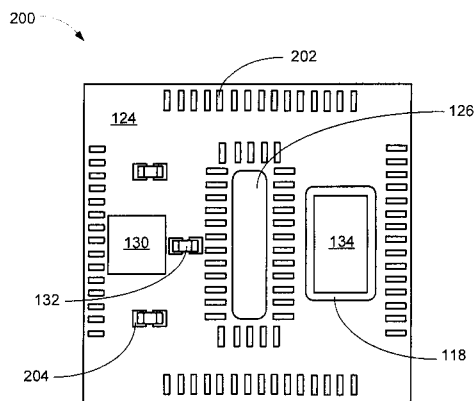
【0045】

122 集積回路、124 インターポーザ、126 結合スロット、134 上部ダイ、900 集積回路パッケージングシステム。

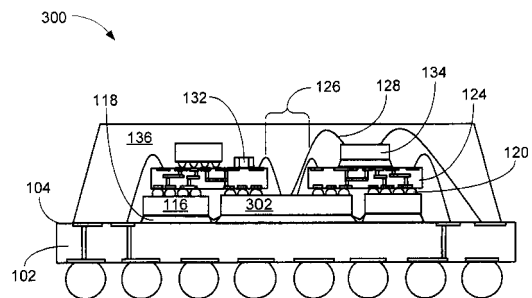
【図1】



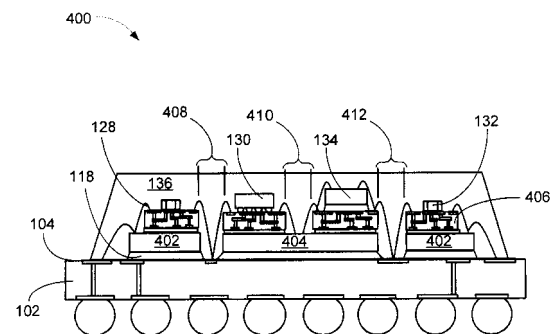
【図2】



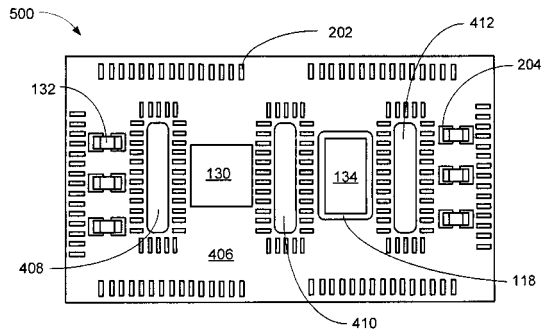
【図3】



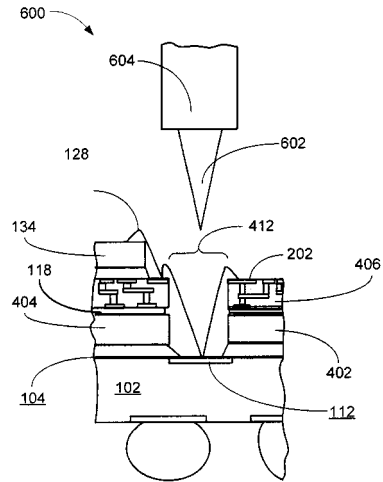
【図4】



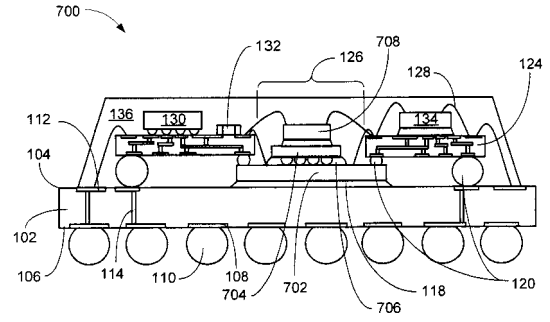
【図 5】



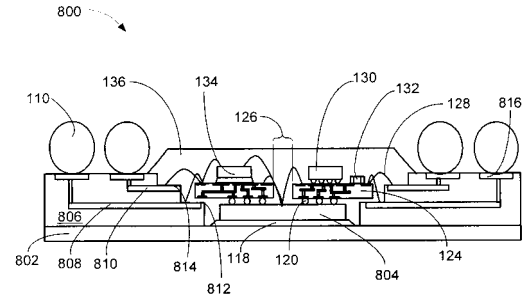
【図 6】



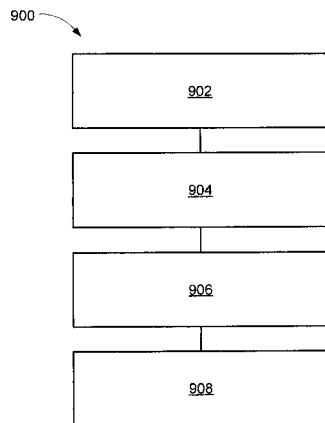
【図 7】



【図 8】



【図 9】



フロントページの続き

(74)代理人 100111246

弁理士 荒川 伸夫

(72)発明者 フィリップ・リンドン・キャブラオ

シンガポール、7 6 8 9 6 6 シンガポール、リリーデール、イーシュン・アベニュー、6、5 6 0
、ナンバー・0 3 - 2 5

(72)発明者 レイチェル・レイダ・アビナン

シンガポール、7 3 0 6 4 9 シンガポール、ウッドランズ・リング・ロード、ブロック・6 4 9
、ナンバー・1 2 - 4 2 4

(72)発明者 ダリオ・エス・フィロテオ, ジュニア

シンガポール、7 5 1 3 4 0 シンガポール、センバワン・クローズ、ブロック・3 4 0・エイ、
ナンバー・0 9 - 8 9

(72)発明者 アラン・ピィ・イレーガン

シンガポール、7 6 0 2 7 7 シンガポール、イーシュン・ストリート、2 2、ブロック・2 7 7
、ナンバー・0 8 - 2 9 6

合議体

審判長 丸山 英行

審判官 小関 峰夫

審判官 杉浦 貴之

(56)参考文献 特開2 0 0 1 - 2 1 7 3 8 4 (J P , A)

特開2 0 0 6 - 1 8 6 3 7 5 (J P , A)

特開2 0 0 6 - 2 6 1 5 0 9 (J P , A)

特開2 0 0 7 - 1 8 7 2 7 (J P , A)

米国特許第6 5 0 7 0 9 8 (U S , B 1)

(58)調査した分野(Int.Cl. , D B 名)

H01L 25/00