

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月31日(31.05.2018)



(10) 国際公開番号

WO 2018/097113 A1

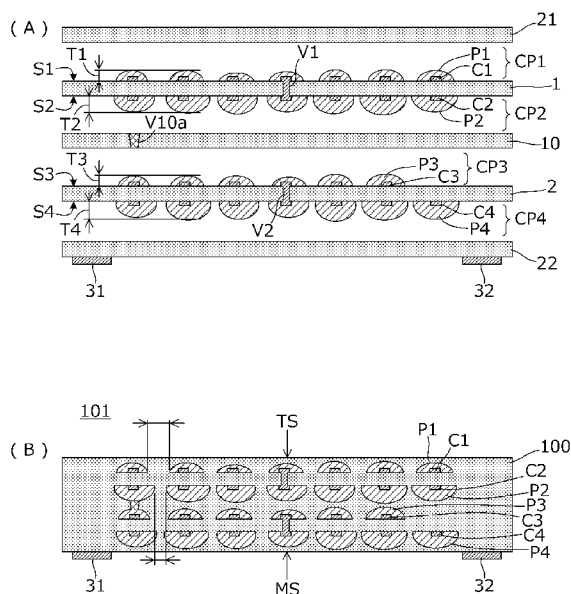
- (51) 国際特許分類:
H05K 3/46 (2006.01) H01F 41/04 (2006.01)
H01F 5/00 (2006.01) H05K 1/16 (2006.01)
H01F 17/00 (2006.01) H05K 3/34 (2006.01)
- (21) 国際出願番号: PCT/JP2017/041738
- (22) 国際出願日: 2017年11月21日(21.11.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-229707 2016年11月28日(28.11.2016) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

- (72) 発明者: 用水 邦明(YOSUI Kuniaki); 〒6178555
京都府長岡京市東神足 1 丁目 1 0 番 1 号 株
式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務
所 (KAEDE PATENT ATTORNEYS' OFFICE);
〒5400011 大阪府大阪市中央区農人橋 1
丁目 4 番 3 4 号 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: MULTILAYER SUBSTRATE, STRUCTURE FOR MOUNTING MULTILAYER SUBSTRATE TO CIR-
CUIT BOARD, METHOD FOR MOUNTING MULTILAYER SUBSTRATE, AND METHOD FOR PRODUCING
MULTILAYER SUBSTRATE

(54) 発明の名称: 多層基板、多層基板の回路基板への実装構造、多層基板の実装
方法および多層基板の製造方法

[図2]
fig.2



(57) Abstract: This multilayer substrate (101) comprises a layered body obtained by hot-pressing a first resin base material (1), a second resin base material (2), and a bonding layer (10). A first conductive pattern (CP1) having a plating film on the surface thereof is formed on a first surface (S1) of the first resin base material (1). A second conductive pattern (CP2) having a plating film on the surface thereof is formed on a second surface (S2). A third conductive pattern (CP3) having a plating film on the surface thereof is formed on a third surface (S3) of the second resin base material (2). A fourth conductive pattern (CP4) having a plating film on the surface thereof is formed on a fourth surface (S4). The first conductive pattern (CP1) is positioned closer to one outermost layer than the second conductive pattern (CP2). When the thickness of the first conductive pattern is represented by (T1), the thickness of the second conductive pattern is represented by (T2), the thickness of the third conductive pattern is represented by (T3), and the thickness of the fourth pattern is represented by (T4), $T1 < T2$ and $T3 < T4$.



SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 多層基板 (101) は、第1樹脂基材 (1)、第2樹脂基材 (2) および接合層 (10) が加熱プレスされてなる積層体を含む。第1樹脂基材 (1) の第1面 (S1) には、表面がめっき膜である第1導体パターン (CP1) が形成されていて、第2面 (S2) には、表面がめっき膜である第2導体パターン (CP2) が形成されている。第2樹脂基材 (2) の第3面 (S3) には、表面がめっき膜である第3導体パターン (CP3) が形成されていて、第4面 (S4) には、表面がめっき膜である第4導体パターン (CP4) が形成されている。第1導体パターン (CP1) は第2導体パターン (CP2) よりも一方の最外層寄りに位置し、第1導体パターンの厚さを (T1)、第2導体パターンの厚さを (T2)、第3導体パターンの厚さを (T3)、第4導体パターンの厚さを (T4) でそれぞれ表す場合、 $T1 < T2$ 且つ $T3 < T4$ である。

明 細 書

発明の名称：

多層基板、多層基板の回路基板への実装構造、多層基板の実装方法および多層基板の製造方法

技術分野

[0001] 本発明は、両面に導体パターンが形成された絶縁性樹脂からなる基材が積層され、熱圧着された多層基板、その回路基板への実装構造、その実装方法、およびその製造方法に関する。

背景技術

[0002] 従来、導体パターンが形成された基材が加熱プレスによって積層されることにより構成される多層基板には、Q値の高いコイルを形成するため、めっきにより厚みを厚くした導体パターンが形成される場合がある。また、基材の積層数を少なくするために、基材の両面に導体パターンが形成される場合がある。

[0003] 例えば特許文献1には、めっき成長による導体が両面に形成された絶縁基材を積層して形成したコイル部を有する多層基板が示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2006-332147号公報

発明の概要

発明が解決しようとする課題

[0005] めっき法により、導体パターンを厚くしたり、隣接導体パターン間隔を狭めたりする方法によれば、めっき膜を厚くする程、導体パターンの断面積が大きくなるので、導体パターンの単位長あたりの抵抗値は低くなる。しかし、めっき浴内のめっき液の対流状況、電気めっきの場合の電極間距離、導体パターンの形状の違い等によってめっき膜の成長レート（析出速度）がばら

つく。したがって、めっき膜を厚くするほど膜厚の差が大きくなりやすく、導体パターンの厚み・幅が不均一になりやすい。そのため、隣接する導体パターンの中心間距離を狭くし（挟ピッチにし）高密度で導体パターンを形成すると、導体パターン同士が接触し、短絡が生じやすい。

[0006] 上記めっき膜の膜厚の差に起因する短絡などの不具合を防止するため、めっき成長後の導体パターンを研磨して導体厚を調整する手法がとられることがある。しかし、研磨工程が増えることに加え、導体パターンの厚さを揃えることができて、幅方向の距離（線間距離）のばらつきを調整することはできないので、積層状態で熱や圧力により、絶縁基材や導体パターンが変形することで、幅方向で導体パターンが短絡するおそれがある。

[0007] そこで、本発明の目的は、めっき膜が成膜された導体パターン同士の短絡を抑制した多層基板、その多層基板の回路基板への実装構造、その多層基板の実装方法およびその多層基板の製造方法を提供することにある。

課題を解決するための手段

[0008] (1) 本発明の多層基板は、

複数の樹脂基材と、

前記複数の樹脂基材の積層方向に隣接する樹脂基材同士の間に挟まれる接合層と、

前記複数の樹脂基材の両面にそれぞれ形成され、表面がめっき膜である複数の導体パターンと、

を備え、

前記複数の樹脂基材は、第1面と、当該第1面とは反対面である第2面を有する第1樹脂基材と、前記第2面に対向する第3面と、当該第3面とは反対面である第4面を有する第2樹脂基材と、を含み、

前記複数の導体パターンは、前記第1面に形成され、表面がめっき膜である第1導体パターンと、前記第2面に形成され、表面がめっき膜である第2導体パターンと、前記第3面に形成され、表面がめっき膜である第3導体パターンと、前記第4面に形成され、表面がめっき膜である第4導体パターン

と、を含み、

前記第 1 導体パターンは前記第 2 導体パターンよりも一方の最外層寄りに位置し、

前記第 1 導体パターンの厚さを T_1 、前記第 2 導体パターンの厚さを T_2 、前記第 3 導体パターンの厚さを T_3 、前記第 4 導体パターンの厚さを T_4 でそれぞれ表す場合、

$T_1 < T_2$ 且つ $T_3 < T_4$ である、

ことを特徴とする。

[0009] 上記構成によれば、第 1 導体パターンのめっき膜の膜厚の差が小さいため、第 1 導体パターンの線間距離の差も小さい。第 1 樹脂基材の第 1 面は、多層基板の製造時または多層基板の回路基板への実装時に、熱と圧力を最も受けるが、上述のとおり、第 1 導体パターンの線間距離の差は小さいため、第 1 導体パターンの意図しない短絡が防止される。

[0010] また、上記構成により、第 3 導体パターンのめっき膜の膜厚の差が小さいので、第 2 導体パターンと第 3 導体パターンとの意図しない層間短絡も抑制される。

[0011] (2) 前記第 1 導体パターンの厚さ T_1 は前記第 3 導体パターンの厚さ T_3 よりも薄い、ことが好ましい。これにより、導体パターンの全体的な導体損失を増加させることなく、第 1 導体パターンの線間短絡がより効果的に抑制される。

[0012] (3) 前記複数の導体パターンは、形成される面に応じて形成される厚い導体パターンと薄い導体パターンとを含み、前記接合層を介して対向する導体パターンのうち、前記厚い導体パターンは前記薄い導体パターンに対向することが好ましい。この構造により、厚い導体パターンと厚い導体パターンとが積層方向に対向せず、その積層方向での短絡が防止される。

[0013] (4) 前記複数の樹脂基材は、第 5 面と、当該第 5 面とは反対面である第 6 面を有する第 3 樹脂基材と、前記第 6 面に対向する第 7 面と、当該第 7 面とは反対面である第 8 面を有する第 4 樹脂基材と、を含み、

前記複数の導体パターンは、前記第5面に形成され、表面がめっき膜である第5導体パターンと、前記第6面に形成され、表面がめっき膜である第6導体パターンと、前記第7面に形成され、表面がめっき膜である第7導体パターンと、前記第8面に形成され、表面がめっき膜である第8導体パターンと、を含み、

前記第5導体パターンは前記第6導体パターンよりも他方の最外層寄りに位置し、

前記第5導体パターン、前記第6導体パターン、前記第7導体パターン、および前記第8導体パターンは、積層方向から視て重なる部分を有し、互いに沿うように形成されており、

前記第5導体パターンの厚さを T_5 、前記第6導体パターンの厚さを T_6 、前記第7導体パターンの厚さを T_7 、前記第8導体パターンの厚さを T_8 でそれぞれ表す場合、

$T_5 < T_6$ 且つ $T_7 < T_8$ である、ことが好ましい。

[0014] 上記構造により、積層体の両面から加熱プレスされる際に、第1導体パターンの線間距離および第5導体パターンの線間距離は相対的に広いため、いずれの線間短絡も抑制される。

[0015] (5) 前記複数の樹脂基材の両面に形成された導体パターンは、複数箇所で層間接続導体を介して導通されて、並列接続されていてもよい。これにより、複数箇所で層の異なる導体パターンが並列接続されるので、厚さが薄い導体パターン部を有していても、導体パターンの全体的な導体損失が低減する。

[0016] (6) 前記複数の樹脂基材および前記接合層が積層されて構成される積層体のうち、前記第1樹脂基材よりも前記第2樹脂基材に近い実装面に形成された端子電極を更に備えることが好ましい。これにより、この多層基板を回路基板に実装するために、第1樹脂基材に近い表面を加熱加圧することで実装する際に、第1導体パターンの意図しない短絡が効果的に抑制される。

[0017] (7) 本発明の多層基板の回路基板への実装構造は、

上記（６）に記載の多層基板と、当該多層基板を実装する回路基板とを備え、前記回路基板に形成されたパッド電極に前記端子電極が接続された、ことを特徴とする。

[0018] 多層基板を回路基板に実装する際に、多層基板の第１樹脂基材に近い表面がホットバー等で加熱されるが、第１導体パターンの線間距離は元々相対的に広いため、第１導体パターンの線間短絡が抑制される。

[0019] （８）本発明の多層基板の実装方法は、

上記（６）に記載の多層基板を回路基板へ実装する方法であり、前記多層基板の前記端子電極の形成面とは反対面をホットバーにより加熱し、前記端子電極を前記回路基板に形成されたパッド電極に接続する、ことを特徴とする。

[0020] 上記方法により、端子電極の形成面とは反対面をホットバーにより加熱する簡易的な方法で実装でき、且つホットバーに最も近い第１導体パターンの線間短絡を抑制できる。

[0021] （９）本発明の多層基板の製造方法は、

複数の樹脂基材の両面に銅箔のパターン化により、実質的に同一面同一厚さの下地パターンを形成する、下地パターン形成工程と、

前記下地パターンに銅めっき膜を成長させる、めっき工程と、

前記複数の樹脂基材を、接合層を介して積層し、熱圧着して一体化して積層体を形成する積層体形成工程と、を有し、

前記複数の樹脂基材は、

第１面と、当該第１面とは反対面である第２面を有する第１樹脂基材と、

前記第２面に対向する第３面と、当該第３面とは反対面である第４面を有する第２樹脂基材と、

第５面と、当該第５面とは反対面である第６面を有する第３樹脂基材と、

前記第６面に対向する第７面と、当該第７面とは反対面である第８面を有する第４樹脂基材と、を含み、

前記第１面は前記第２面よりも前記積層体の一方の最外層寄りに位置し、

前記第5面は前記第6面よりも前記積層体の他方の最外層寄りに位置し、

前記下地パターンと前記めっき膜とにより前記第1面に形成される第1導体パターン、前記下地パターンと前記めっき膜とにより前記第2面に形成される第2導体パターン、前記下地パターンと前記めっき膜とにより前記第3面に形成される第3導体パターン、および前記下地パターンと前記めっき膜とにより前記第4面に形成される第4導体パターンは、積層方向から視て重なる部分を有し、互いに沿うように形成されており、

前記下地パターンと前記めっき膜とにより前記第5面に形成される第5導体パターン、前記下地パターンと前記めっき膜とにより前記第6面に形成される第6導体パターン、前記下地パターンと前記めっき膜とにより前記第7面に形成される第7導体パターン、および前記下地パターンと前記めっき膜とにより前記第8面に形成される第8導体パターンは、積層方向から視て重なる部分を有し、互いに沿うように形成されており、

前記第1導体パターンの厚さを T_1 、前記第2導体パターンの厚さを T_2 、前記第3導体パターンの厚さを T_3 、前記第4導体パターンの厚さを T_4 、前記第5導体パターンの厚さを T_5 、前記第6導体パターンの厚さを T_6 、前記第7導体パターンの厚さを T_7 、前記第8導体パターンの厚さを T_8 、でそれぞれ表す場合、

$T_1 < T_2$ 且つ $T_3 < T_4$ であって、

$T_5 < T_6$ 且つ $T_7 < T_8$ の関係とする、

ことを特徴とする。

[0022] 上記製造方法によれば、積層体の両面から加熱プレスされる際に、第1導体パターンの線間距離および第8導体パターンの線間距離は相対的に広いため、いずれの線間短絡も抑制された多層基板が得られる。

発明の効果

[0023] 本発明によれば、めっき膜が成膜された導体パターン同士の短絡を抑制した多層基板、およびその多層基板の回路基板への実装構造が得られる。

図面の簡単な説明

[0024] [図1]図1は第1の実施形態の多層基板101の斜視図である。

[図2]図2(A)は、多層基板101の、複数の樹脂基材および接合層の積層前の断面図であり、図2(B)は図1におけるA-A部分での多層基板101の断面図である。

[図3]図3は多層基板101の分解斜視図である。

[図4]図4は、本実施形態の多層基板101の製造手順を示すフローチャートである。

[図5]図5(A)は第2の実施形態に係る多層基板102の、複数の樹脂基材および接合層の積層前の断面図であり、図5(B)は多層基板102の断面図である。

[図6]図6は第3の実施形態に係る多層基板103の、回路基板への実装構造および多層基板の実装方法を示す図である。

[図7]図7は第4の実施形態に係る多層基板104の断面図である。

[図8]図8は第5の実施形態に係る多層基板の積層前の断面図である。

[図9]図9は第6の実施形態に係る多層基板106の積層前の断面図である。

[図10]図10は、第7の実施形態に係る多層基板107の製造方法を、その工程順に示す図である。

[図11]図11は、第7の実施形態に係る多層基板107の製造方法を、その工程順に示す図であり、図10に続く図である。

発明を実施するための形態

[0025] 以降、図を参照して幾つかの具体的な例を挙げて、本発明を実施するための複数の形態を示す。各図中には同一箇所には同一符号を付している。要点の説明または理解の容易性を考慮して、便宜上実施形態を分けて示すが、異なる実施形態で示した構成の部分的な置換または組み合わせが可能である。第2の実施形態以降では第1の実施形態と共通の事柄についての記述を省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については実施形態毎には逐次言及しない。

[0026] 《第1の実施形態》

図 1 は第 1 の実施形態の多層基板 101 の斜視図である。多層基板 101 は、複数の樹脂基材と、複数の樹脂基材の積層方向に隣接する樹脂基材同士の間挟まれた接合層とを含む積層体 100 を備える。図 1 に示す向きで、多層基板 101 の下面には表面実装用の端子電極 31, 32 が形成されている。

[0027] 図 2 (A) は、多層基板 101 の、複数の樹脂基材および接合層の積層前の断面図であり、図 2 (B) は図 1 における A-A 部分での多層基板 101 の断面図である。図 3 は多層基板 101 の分解斜視図である。

[0028] この多層基板 101 は、樹脂基材 1, 2、接合層 10 および樹脂基材 21, 22 を備える。ここで、樹脂基材 1 は本発明の「第 1 樹脂基材」、樹脂基材 2 は本発明の「第 2 樹脂基材」にそれぞれ対応する。第 1 樹脂基材 1 の第 1 面 S1 には第 1 導体パターン CP1、第 2 面 S2 には第 2 導体パターン CP2 がそれぞれ形成されている。また、第 2 樹脂基材 2 の第 3 面 S3 には第 3 導体パターン CP3、第 4 面 S4 には第 4 導体パターン CP4 がそれぞれ形成されている。

[0029] 第 1 導体パターン CP1 は下地導体パターン C1 とその表面に形成されためっき膜 P1 とで構成されていて、第 2 導体パターン CP2 は下地導体パターン C2 とその表面に形成されためっき膜 P2 とで構成されている。同様に、第 3 導体パターン CP3 は下地導体パターン C3 とその表面に形成されためっき膜 P3 とで構成されていて、第 4 導体パターン CP4 は下地導体パターン C4 とその表面に形成されためっき膜 P4 とで構成されている。これら導体パターン CP1, CP2, CP3, CP4 によって、単一のまたは複数のコイル導体パターンが形成される。

[0030] 下地導体パターン C1, C2, C3, C4 は例えば銅箔をパターン化したものであり、めっき膜 P1, P2, P3, P4 は例えば銅めっき膜である。これらめっき膜 P1, P2, P3, P4 の膜厚は、下地導体パターン C1, C2, C3, C4 の厚さよりも厚い。

[0031] 第 1 導体パターン CP1 は第 2 導体パターン CP2 よりも一方の最外層 (

図2（A）における上面）寄りに位置する。また、この例では、第2導体パターンCP2と第3導体パターンCP3とは、平面視で、少なくとも一部が重なる。

[0032] ここで、第1導体パターンCP1の厚さを T_1 、第2導体パターンCP2の厚さを T_2 、第3導体パターンCP3の厚さを T_3 、第4導体パターンCP4の厚さを T_4 でそれぞれ表すと、これらは $T_1 < T_2$ 且つ $T_3 < T_4$ の関係にある。また、本実施形態では $T_1 < T_3$ の関係でもある。

[0033] さらに、本実施形態では、 $T_2 > T_3$ の関係でもある。すなわち、複数の導体パターンは、形成される面に応じて形成される厚い導体パターンと薄い導体パターンとを含み、接合層10を介して対向する導体パターンのうち、厚い導体パターンである第2導体パターンCP2と、薄い導体パターンである第3導体パターンCP3とが対向する。

[0034] 上記各導体パターンの厚さにはばらつきがあるので、上記 T_1 、 T_2 、 T_3 、 T_4 はいずれも平均（相加平均、相乗平均、調和平均）値、最頻値、中央値などの統計的代表的値である。

[0035] 第1樹脂基材1の所定位置には、第1導体パターンCP1と第2導体パターンCP2とを接続する層間接続導体V1が形成されている。同様に、第2樹脂基材2の所定位置には、第3導体パターンCP3と第4導体パターンCP4とを接続する層間接続導体V2が形成されている。接合層10の所定位置には層間接続導体V10aが形成されている。

[0036] 樹脂基材21、22、接合層10、第1樹脂基材1および第2樹脂基材2はいずれも液晶ポリマー等の熱可塑性樹脂のシートである。

[0037] 図2（A）に示すように、第1導体パターンCP1、第2導体パターンCP2が形成された第1樹脂基材1と、第3導体パターンCP3、第4導体パターンCP4が形成された第2樹脂基材2との間に接合層10が挟み込まれ、第1樹脂基材1の外層側に樹脂基材21が配置され、第2樹脂基材2の外層側に樹脂基材22が配置される。

[0038] これらの層が積層されて、所定温度、所定圧力で加熱プレスされることに

よって、図 2（B）に示すような積層体 100 が構成される。第 1 樹脂基材 1 と第 2 樹脂基材 2 との間に接合層 10 が充填され、第 1 樹脂基材 1 の表面（上面）には樹脂基材 2 1 が充填され、第 2 樹脂基材 2 の表面（下面）に樹脂基材 2 2 が充填される。

[0039] なお、積層体 100 の表面（上下面）にレジスト膜が必要に応じて形成されてもよい。

[0040] 図 3 では、第 2 導体パターン CP 2 は第 1 樹脂基材 1 の下面から分離して図示している。同様に、第 4 導体パターン CP 4 は第 2 樹脂基材 2 の下面から分離して図示している。

[0041] 第 1 樹脂基材 1 には層間接続導体 V 1 a、V 1 b が形成されていて、第 2 樹脂基材 2 には層間接続導体 V 2 a、V 2 b が形成されている。接合層 10 には層間接続導体 V 10 a、V 10 b が形成されていて、樹脂基材 2 2 には層間接続導体 V 22 a、V 22 b が形成されている。

[0042] 第 1 導体パターン CP 1、第 2 導体パターン CP 2、第 3 導体パターン CP 3 および第 4 導体パターン CP 4 はいずれも矩形スパイラル状のコイル導体パターンである。第 1 導体パターン CP 1 の内終端と第 2 導体パターン CP 2 の内終端とは層間接続導体 V 1 a を介して接続されている。第 2 導体パターン CP 2 の外終端と第 3 導体パターン CP 3 の外終端とは層間接続導体 V 10 a を介して接続されている。第 3 導体パターン CP 3 の内終端と第 4 導体パターン CP 4 の内終端とは層間接続導体 V 2 a を介して接続されている。第 4 導体パターン CP 4 の外終端と端子電極 3 2 とは層間接続導体 V 22 a を介して接続されている。第 1 導体パターン CP 1 の外終端と端子電極 3 1 とは、層間接続導体 V 1 b、V 10 b、V 2 b、V 22 b を介して接続されている。

[0043] 端子電極 3 1、3 2 は、平面視で上記コイル導体パターンに重ならない位置に形成されている。

[0044] 図 4 は、本実施形態の多層基板 101 の製造手順を示すフローチャートである。多層基板 101 は、以降に述べるように、下地パターン形成工程 S 1

、めっき工程 S 2、積層体形成工程 S 3、の順に処理されることで製造される。

[0045] [下地パターン形成工程 S 1]

両面銅箔張りの第 1 樹脂基材 1 に対してフォトリソグラフィによって下地パターンを形成する。また、図 2 (A) に示した層間接続導体 V 1, V 2 の形成位置に孔を形成する。上記銅箔が下地パターンとなるので、下地パターンの同一面にあり、同一厚さである。

[0046] [めっき工程 S 2]

上記下地パターンに電気めっきによって銅のめっき膜を成膜する。このめっき工程 S 2 で、めっき浴の時間を制御することによって、各導体パターンを所定めっき厚に定める。例えば、先ず第 1 樹脂基材 1 の第 1 面 S 1 にレジスト膜を形成し、その状態で第 1 の一定時間だけめっき浴に入れる。これにより、第 1 樹脂基材 1 の第 2 面 S 2 に所定厚さのめっき膜を形成する。続いて、上記レジスト膜を除去し、第 2 の一定時間だけめっき浴に入れる。このことにより、第 1 樹脂基材 1 の第 1 面 S 1 に第 2 の一定時間に相当する厚みのめっき膜 P 1 が形成され、第 1 樹脂基材 1 の第 2 面 S 2 に [第 1 の一定時間 + 第 2 の一定時間] に相当する厚みのめっき膜 P 2 が形成される。同様に、第 2 樹脂基材 2 に対しても、厚さの異なるめっき膜 P 3, P 4 を形成する。

[0047] また、このめっき工程 S 2 で、上記層間接続導体 V 1, V 2 の形成位置の孔内にめっき膜が形成されることによって層間接続導体 V 1, V 2 が形成される。

[0048] 上記以外のめっき処理方法としては、樹脂基材をめっき浴に入れることで両面に所定厚さのめっき膜を形成し、めっき膜を薄く形成する面にレジスト膜を形成し、レジスト膜の形成していない面のめっき膜をさらに成長させるようにしてもよい。また、一方の面にレジスト膜を形成し、他方面に所定厚さのめっき膜を形成し、その後、一方面的レジストを除去し、他方にレジスト膜を形成し、一方面に所定厚さのめっき膜を形成してもよい。

[0049] [積層体形成工程 S 3]

図 2 (A) に示したように、樹脂基材 2 2、第 2 樹脂基材 2、接合層 1 0、第 1 樹脂基材 1、樹脂基材 2 1 の順に積層し、所定温度、所定圧力で加熱プレスする。例えば 280℃以上 320℃以下の温度でプレスする。これにより、図 2 (B) に示した積層体 1 0 0 を構成する。

[0050] なお、本実施形態のように、接合層 1 0 に層間接続導体 V 1 0 a を形成する場合には、この積層体形成工程 S 3 の前に形成する。例えば、接合層 1 0 の所定位置に孔を形成し、一方の面に保護シートを貼付し、上記孔に導電性ペーストを充填し、保護シートを剥離することで、孔内に導電性ペーストが保持された接合層 1 0 を形成する。この導電性ペーストは、上記積層体形成工程で、固化され、層間接続導体となる。

[0051] 本実施形態によれば、次のような作用効果を奏する。

[0052] (a) 第 1 樹脂基材の第 1 面は、多層基板の製造時または多層基板の回路基板への実装時に、熱と圧力を最も受けるが、第 1 導体パターンは、そのめっき膜の膜厚の差が小さいため、第 1 導体パターンの線間距離の差も小さく、第 1 導体パターンの意図しない短絡が防止される。

[0053] (b) 第 3 導体パターン C P 3 が相対的に薄いので、第 3 導体パターン C P 3 のめっき膜の膜厚の差は小さい。そのため、第 2 導体パターン C P 2 と第 3 導体パターン C P 3 との層間距離が大きくなり、第 2 導体パターン C P 2 と第 3 導体パターン C P 3 との層間短絡も抑制される。

[0054] (c) 第 1 導体パターンの厚さ T 1 は第 3 導体パターンの厚さ T 3 よりも薄いので、導体パターンの全体的な導体損失を増加させることなく、第 1 導体パターン C P 1 の線間短絡がより効果的に抑制される。

[0055] (d) 厚い導体パターンと薄い導体パターンとが接合層を介して対向するので、厚い導体パターンと厚い導体パターンとが積層方向に対向せず、その積層方向での短絡が防止される。

[0056] (e) 層層間接続導体は第 1 導体パターンとそれより内層の導体パターンとを熱的に導通するので、第 1 導体パターンから内層へ熱伝導しやすく、積層

体の表層と内層との温度分布が小さくなり、表層寄りの樹脂流動を抑制しながら全体を積層圧着できる。または回路基板へ速やかに実装できる。特に導体パターンがコイル導体パターンであれば、層間接続導体が存在するので、その層間接続導体による熱伝導効果は高い。

[0057] 《第2の実施形態》

図5（A）は第2の実施形態に係る多層基板102の、複数の樹脂基材および接合層の積層前の断面図であり、図5（B）は多層基板102の断面図である。第1の実施形態で示した多層基板101とは、第3導体パターンの厚みが異なる。

[0058] ここで、第1導体パターンCP1の厚さを T_1 、第2導体パターンCP2の厚さを T_2 、第3導体パターンCP3の厚さを T_3 、第4導体パターンCP4の厚さを T_4 でそれぞれ表すと、これらは $T_1 < T_2$ 且つ $T_3 < T_4$ の関係にある。また、本実施形態では $T_1 < T_3$ の関係でもあり、 $T_2 < T_3$ の関係でもある。

[0059] 本実施形態で示すように、第2導体パターンCP2は第3導体パターンCP3より薄くてもよい。また、第3導体パターンCP3を薄くして、 $T_1 > T_3$ の関係であってもよい。

[0060] 《第3の実施形態》

図6は第3の実施形態に係る多層基板103の、回路基板への実装構造および多層基板の実装方法を示す図である。

[0061] 多層基板103は、6層の導体パターンCP1、CP2、CP3、CP4、CP5、CP6を備える。その他の基本構成は第1、第2の実施形態で示した多層基板と同様である。

[0062] 回路基板200にはパッド電極41、42が形成されていて、その表面にはんだペーストSLが印刷されている。多層基板103は、その端子電極31、32をパッド電極41、42に対向させる状態で回路基板200に載置され、端子電極31、32の形成面とは反対面をホットバー50により加熱加圧され、端子電極31、32はパッド電極41、42にはんだ付けされる。

。

[0063] 本実施形態では、導体パターンCP1, CP2, CP3, CP4の厚さを、それぞれT1, T2, T3, T4で表すと、 $T1 < T2$, $T3 < T4$ である。

[0064] このように、めっき膜の膜厚が相対的に薄い第1導体パターンCP1に近い最外層の外面にホットバー50を当てることが好ましい。第1導体パターンCP1のめっき膜の膜厚の差が小さいため、第1導体パターンCP1の線間距離の差は小さい。第1導体パターンCP1は実装時に、熱と圧力を最も受けるが、上述のとおり、第1導体パターンCP1の線間距離の差は小さいため、第1導体パターンCP1の意図しない短絡が防止される。

[0065] 上述の理由により、複数の導体パターンのうち第1導体パターンCP1のめっき膜厚が最も薄いことが好ましい。

[0066] なお、図6に示した例では、導体パターンCPa, CPbの厚さをそれぞれTa, Tbで表すと、 $Ta > Tb$ である。そのため、膜厚の厚いめっき膜同士が対向せず、層間距離の差が抑制されるので、意図しない層間短絡を抑制できる。

[0067] 但し、 $Ta < Tb$ であってもよい。このような構造であっても、これら導体パターンCPa, CPbが形成されている位置はホットバー50による熱が伝わりにくいので、第4導体パターンCP4と導体パターンCPaとの間の接続層の流動は少ない。この作用により、第4導体パターンCP4と導体パターンCPaとの層間短絡は抑制される。

[0068] 《第4の実施形態》

図7は第4の実施形態に係る多層基板104の断面図である。多層基板104は、それぞれの両面に導体パターンが形成された、3つの樹脂基材1, 2, 3を備える。

[0069] 複数の導体パターンは、形成される面に応じて形成される厚い導体パターンと薄い導体パターンとを含み、複数の導体パターンのうち、接合層10を介して対向する導体パターンは、平面視で、一部が重なり、薄い導体パター

ンと厚い導体パターンとの対、または薄い導体パターンと薄い導体パターンとの対を成す。

[0070] 図7示した例では、第1導体パターンCP1は第2導体パターンCP2より薄く、第3導体パターンCP3は第4導体パターンCP4より薄い。また、導体パターンCPaは導体パターンCPbより薄い。したがって、接合層10を介して対向する第2導体パターンCP2と第3導体パターンCP3とは、厚い導体パターンと薄い導体パターンとの対を成す。同様に、接合層10を介して対向する第4導体パターンCP4と導体パターンCPaとは、厚い導体パターンと薄い導体パターンとの対を成す。

[0071] この構造により、厚い導体パターンと厚い導体パターンとが積層方向に対向せず、その間での短絡が防止される。

[0072] 《第5の実施形態》

図8は第5の実施形態に係る多層基板の積層前の断面図である。この多層基板は、第1樹脂基材1、第2樹脂基材2、第3樹脂基材3、第4樹脂基材4、その他の樹脂基材5、複数の接合層10、樹脂基材21、22を含む。

[0073] これらの各層が積層されて、加熱プレス板51、52に挟まれ、所定温度、所定圧力で加熱プレスされる。

[0074] 第1導体パターンCP1、第2導体パターンCP2、第3導体パターンCP3、および第4導体パターンCP4は、積層方向から視て重なる部分を有し、互いに沿うように形成されている。また、第5導体パターンCP5、第6導体パターンCP6、第7導体パターンCP7、および第8導体パターンCP8は、積層方向から視て重なる部分を有し、互いに沿うように形成されている。

[0075] 導体パターンCP1、CP2、CP3、CP4、CP5、CP6、CP7、CP8の厚さをT1、T2、T3、T4、T5、T6、T7、T8で表すと、 $T1 < T2$ 、 $T3 < T4$ 、 $T5 < T6$ 、 $T7 < T8$ の関係にある。

[0076] 積層体を両面から加熱プレスする場合、加熱プレス板51、52に近い側（最外層寄りの面に近い側）は中間層に比べて、熱および圧力を受ける。本

実施形態によれば、一方の最外層寄りの面に近い第1導体パターンCP1は、それより内層の第2導体パターンCP2より薄く、他方の最外層寄りの面に近い第5導体パターンCP5はそれより内層の第6導体パターンCP6より薄い。なお、厚い導体パターンと厚い導体パターンとが接合層を介して積層方向に対向する組があってよいが、この組は積層体の中間層（より中央に近い層）に存在することが好ましい。この位置は加熱プレス板51，52による熱が伝わりにくいので、導体パターン同士の間の接続層の流動は少なく、層間短絡のおそれが少ないからである。

[0077] 上記構造により、第1導体パターンCP1の線間距離および第5導体パターンCP5の線間距離は相対的に広いため、いずれの線間短絡も抑制される。

[0078] 《第6の実施形態》

図9は第6の実施形態に係る多層基板106の積層前の断面図である。この多層基板106は、第1樹脂基材1、第2樹脂基材2、接合層10、樹脂基材21，22を含む。

[0079] 第1の実施形態で示した多層基板101とは、導体パターンCP1，CP2，CP3，CP4の形成位置が異なる。その他の構造は第1の実施形態で示した多層基板101と同じである。

[0080] この多層基板106は、第1導体パターンCP1、第2導体パターンCP2、第3導体パターンCP3および第4導体パターンCP4が積層方向の断面においてそれぞれ一定ピッチで配置されているが、第2導体パターンCP2は第3導体パターンCP3に対してピッチ方向にずれている。すなわち、第2導体パターンCP2の最も厚い位置（頂点位置）と第3導体パターンCP3の最も厚い位置（頂点位置）とは平面視で重ならない。換言すると、矩形スパイラル状の第2導体パターンCP2と矩形スパイラル状の第3導体パターンCP3とは、平面視で周回方向に沿っては殆ど重ならない配置である。例えば、重なり割合は10%以下である。

[0081] この構造により、第2導体パターンCP2と第3導体パターンCP3とは

、それらの最も厚い箇所が、積層方向から傾いた方向（斜め方向）に離れて対向するので、第2面S2と第3面S3との間隔がより狭くても、第2導体パターンCP2と第3導体パターンCP3との短絡が防止される。

[0082] 《第7の実施形態》

図10、図11は、第7の実施形態に係る多層基板107の製造方法を、その工程順に示す図である。製造方法は次のとおりである。

[0083] (1) 先ず、下地層として例えば銅箔が設けられた基板SUBの表面に感光性フォトリソ膜RF1を塗布する。基板SUBは周辺部を超音波で溶着するか、接着剤で貼り合わせるにより、両面のパターンを同時に形成する。

[0084] 次に、フォトリソマスクを通して紫外線を照射して感光性フォトリソ膜を露光する。また、レーザー描画装置で直接レジストに紫外線を照射して微細なパターンを描く方式も可能である。続いて、基板SUB表面のレジスト膜RF1を現像してパターン化する。

[0085] (2) 次に、レジスト膜RF1の開口部に電気銅めっき法によりめっき膜PL11を析出させる。

[0086] (3) 基板SUBを2枚に分離し、分離した一方の基板SUBに、めっき膜PL11を埋め込むように樹脂層RL10を積層する。また、図示しないが、他方の基板SUBに、めっき膜PL21を埋め込むように樹脂層RL10を積層する。めっき膜PL21はめっき膜PL11より薄い。

[0087] (4) 一方の基板SUBの樹脂層RL10と他方の基板SUBの樹脂層RL10とを対向させ、加熱プレスする。

[0088] (5) 基板SUBの表面を保護フィルム（不図示）で覆った後、孔Hを形成する。

[0089] (6) 両面の基板SUBを除去し、一方の面にレジスト膜RFを形成する。

[0090] (7) この状態で電気銅めっきを行うことにより、露出しているめっき膜PL21にめっき膜PL22を析出させる。

[0091] (8) レジスト膜RFを除去し、再度電気銅めっきを行うことにより、めっ

き膜 P L 1 1 にめっき膜 P L 1 2 を析出させる。また、めっき膜 P L 2 2 の膜厚を厚くする。

[0092] (9) 孔 H の内壁に金属触媒を吸着させ、再度、電気銅めっきを施して孔 H の内壁にめっき膜を形成する。

[0093] (10) その後、樹脂層 R L 2 1, R L 2 2 を印刷する。また、これと共に孔 H 内に樹脂を埋設する。

[0094] 以上の工程によって、多層基板 107 が構成される。図 10、図 11 において、レジスト膜 R F 1 は本発明における「第 1 樹脂基材」に相当し、レジスト膜 R F 2 は本発明における「第 2 樹脂基材」に相当する。また、樹脂層 R L 1 0 は本発明における「接合層」に相当する。また、めっき膜 P L 1 2, P L 1 1, P L 2 1, P L 2 2 は、本発明における「第 1 導体パターン」、「第 2 導体パターン」、「第 3 導体パターン」、「第 4 導体パターン」にそれぞれ相当する。

[0095] 本実施形態によれば、導体パターンの一部が樹脂基材に埋設される構造となる。このことにより、導体パターンは、樹脂基材に埋設されている厚み分（すなわち樹脂基材の厚み分）もめっき膜の膜厚として作用する。そのため、積層方向に隣接する導体パターンとの間隔が同じであれば、それだけ導体パターンの断面積を大きくでき、導体損失の小さなコイル導体パターンを備える多層基板が得られる。また、導体パターンの断面積を同じとすれば、積層方向に隣接する導体パターンとの間隔を大きくできる。

[0096] 《他の実施形態》

樹脂基材の両面に形成された導体パターンは、複数箇所でも層間接続導体を介して接続されていてもよい。この構造により、積層方向で導体パターン同士が並列接続された構造となるので、導体損失の小さな導体パターンを備える多層基板が得られる。

[0097] また、本発明は、上述した実施形態に限定されない。例えば、上述の説明では、各めっき膜は、電気めっきによって成膜されるとして説明したが、これらめっき膜は無電解めっき処理により成膜される場合がある。

- [0098] また、各導体パターンは、めっき膜を形成したままではなく、その後所定厚さ分だけ研磨して、厚みを揃えてもよい。
- [0099] 上述の説明では、樹脂基材 1, 2、接合層 10、樹脂基材 21, 22 それぞれの材質が液晶ポリマーであるとして説明したが、これらはポリイミド樹脂、エポキシ樹脂であってもよい。
- [0100] 本発明の多層基板は、コイルデバイスに限定されず、アンテナ、アクチュエータ、センサ等各種電子部品に適用できる。また、本発明の多層基板は、チップ化したチップインダクタ等のチップ部品を含む。このように、本発明は、その趣旨を逸脱しない範囲で適宜変更が可能である。
- [0101] 最後に、上述の実施形態の説明は、すべての点で例示であって、制限的なものではない。当業者にとって変形および変更が適宜可能である。例えば、異なる実施形態で示した構成の部分的な置換または組み合わせが可能である。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示される。さらに、本発明の範囲には、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

- [0102] C 1, C 2, C 3, C 4 … 下地導体パターン
- C P 1 … 第 1 導体パターン
- C P 2 … 第 2 導体パターン
- C P 3 … 第 3 導体パターン
- C P 4 … 第 4 導体パターン
- C P 5 … 第 5 導体パターン
- C P 6 … 第 6 導体パターン
- C P 7 … 第 7 導体パターン
- C P 8 … 第 8 導体パターン
- C P a, C P b … 導体パターン
- H … 孔
- P 1, P 2, P 3, P 4 … めっき膜

PL 1 1, PL 1 2, PL 2 1, PL 2 2…めっき膜

RF, RF 1, RF 2…レジスト膜

RL 1 0…樹脂層

RL 2 1, RL 2 2…樹脂層

S 1…第1面

S 2…第2面

S 3…第3面

S 4…第4面

SL…はんだペースト

SUB…基板

V 1, V 2…層間接続導体

V 1 a, V 1 b, V 2 a, V 2 b…層間接続導体

V 1 0 a, V 1 0 b…層間接続導体

V 2 2 a, V 2 2 b…層間接続導体

1…第1樹脂基材

2…第2樹脂基材

3…第3樹脂基材

4…第4樹脂基材

1 0…接合層

2 1, 2 2…樹脂基材

3 1, 3 2…端子電極

4 1, 4 2…パッド電極

5 0…ホットバー

5 1, 5 2…加熱プレス板

1 0 0…積層体

1 0 1, 1 0 2, 1 0 3, 1 0 4, 1 0 6, 1 0 7…多層基板

2 0 0…回路基板

請求の範囲

[請求項1]

複数の樹脂基材と、

前記複数の樹脂基材の積層方向に隣接する樹脂基材同士の間挟まれる接合層と、

前記複数の樹脂基材の両面にそれぞれ形成され、表面がめっき膜である複数の導体パターンと、

を備え、

前記複数の樹脂基材は、第1面と、当該第1面とは反対面である第2面を有する第1樹脂基材と、前記第2面に対向する第3面と、当該第3面とは反対面である第4面を有する第2樹脂基材と、を含み、

前記複数の導体パターンは、

前記第1面に形成され、表面がめっき膜である第1導体パターンと

、

前記第2面に形成され、表面がめっき膜である第2導体パターンと

、

前記第3面に形成され、表面がめっき膜である第3導体パターンと

、

前記第4面に形成され、表面がめっき膜である第4導体パターンと

、を含み、

前記第1導体パターンは前記第2導体パターンよりも一方の最外層寄りに位置し、

前記第1導体パターンの厚さを T_1 、前記第2導体パターンの厚さを T_2 、前記第3導体パターンの厚さを T_3 、前記第4導体パターンの厚さを T_4 でそれぞれ表す場合、

$T_1 < T_2$ 且つ $T_3 < T_4$ である、

多層基板。

[請求項2]

前記第1導体パターンの厚さ T_1 は前記第3導体パターンの厚さ T_3 よりも薄い、請求項1に記載の多層基板。

[請求項3] 前記複数の導体パターンは、形成される面に応じて形成される厚い導体パターンと薄い導体パターンとを含み、

前記接合層を介して対向する導体パターンのうち、前記厚い導体パターンは前記薄い導体パターンに対向する、請求項1または2に記載の多層基板。

[請求項4] 前記複数の樹脂基材は、

第5面と、当該第5面とは反対面である第6面を有する第3樹脂基材と、

前記第6面に対向する第7面と、当該第7面とは反対面である第8面を有する第4樹脂基材と、を含み、

前記複数の導体パターンは、

前記第5面に形成され、表面がめっき膜である第5導体パターンと

、

前記第6面に形成され、表面がめっき膜である第6導体パターンと

、

前記第7面に形成され、表面がめっき膜である第7導体パターンと

、

前記第8面に形成され、表面がめっき膜である第8導体パターンと

、を含み、

前記第5導体パターンは前記第6導体パターンよりも他方の最外層寄りに位置し、

前記第5導体パターン、前記第6導体パターン、前記第7導体パターン、および前記第8導体パターンは、積層方向から視て重なる部分を有し、互いに沿うように形成されており、

前記第5導体パターンの厚さを T_5 、前記第6導体パターンの厚さを T_6 、前記第7導体パターンの厚さを T_7 、前記第8導体パターンの厚さを T_8 でそれぞれ表す場合、

$T_5 < T_6$ 且つ $T_7 < T_8$ である、

請求項 1 から 3 のいずれかに記載の多層基板。

[請求項5] 前記複数の樹脂基材の両面に形成された導体パターンは、複数箇所
で層間接続導体を介して導通されて、並列接続されている、請求項 1
から 4 のいずれかに記載の多層基板。

[請求項6] 前記複数の樹脂基材および前記接合層が積層されて構成される積層
体のうち、前記第 1 樹脂基材よりも前記第 2 樹脂基材に近い実装面に
形成された端子電極を更に備える、請求項 1 から 5 のいずれかに記載
の多層基板。

[請求項7] 請求項 6 に記載の多層基板と、当該多層基板を実装する回路基板と
を備え、
前記回路基板に形成されたパッド電極に前記端子電極が接続された
、
多層基板の回路基板への実装構造。

[請求項8] 請求項 6 に記載の多層基板を回路基板へ実装する方法であり、
前記多層基板の前記端子電極の形成面とは反対面をホットバーによ
り加熱し、前記端子電極を前記回路基板に形成されたパッド電極に接
続する、
多層基板の実装方法。

[請求項9] 複数の樹脂基材の両面に銅箔のパターン化により、実質的に同一面
同一厚さの下地パターンを形成する、下地パターン形成工程と、
前記下地パターンに銅めっき膜を成長させる、めっき工程と、
前記複数の樹脂基材を、接合層を介して積層し、熱圧着して一体化
して積層体を形成する積層体形成工程と、を有し、
前記複数の樹脂基材は、
第 1 面と、当該第 1 面とは反対面である第 2 面を有する第 1 樹脂基
材と、
前記第 2 面に対向する第 3 面と、当該第 3 面とは反対面である第 4
面を有する第 2 樹脂基材と、

第5面と、当該第5面とは反対面である第6面を有する第3樹脂基材と、

前記第6面に対向する第7面と、当該第7面とは反対面である第8面を有する第4樹脂基材と、を含み、

前記第1面は前記第2面よりも前記積層体の一方の最外層寄りに位置し、前記第5面は前記第6面よりも前記積層体の他方の最外層寄りに位置し、

前記下地パターンと前記めっき膜とにより前記第1面に形成される第1導体パターン、前記下地パターンと前記めっき膜とにより前記第2面に形成される第2導体パターン、前記下地パターンと前記めっき膜とにより前記第3面に形成される第3導体パターン、および前記下地パターンと前記めっき膜とにより前記第4面に形成される第4導体パターンは、積層方向から視て重なる部分を有し、互いに沿うように形成されており、

前記下地パターンと前記めっき膜とにより前記第5面に形成される第5導体パターン、前記下地パターンと前記めっき膜とにより前記第6面に形成される第6導体パターン、前記下地パターンと前記めっき膜とにより前記第7面に形成される第7導体パターン、および前記下地パターンと前記めっき膜とにより前記第8面に形成される第8導体パターンは、積層方向から視て重なる部分を有し、互いに沿うように形成されており、

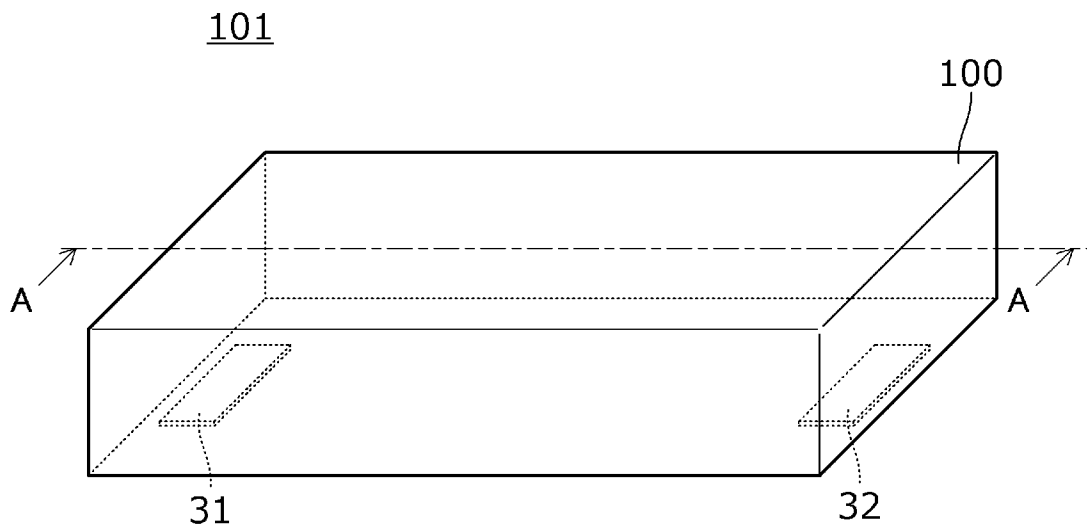
前記第1導体パターンの厚さを T_1 、前記第2導体パターンの厚さを T_2 、前記第3導体パターンの厚さを T_3 、前記第4導体パターンの厚さを T_4 、前記第5導体パターンの厚さを T_5 、前記第6導体パターンの厚さを T_6 、前記第7導体パターンの厚さを T_7 、前記第8導体パターンの厚さを T_8 、でそれぞれ表す場合、

$T_1 < T_2$ 且つ $T_3 < T_4$ であって、

$T_5 < T_6$ 且つ $T_7 < T_8$ の関係とする、

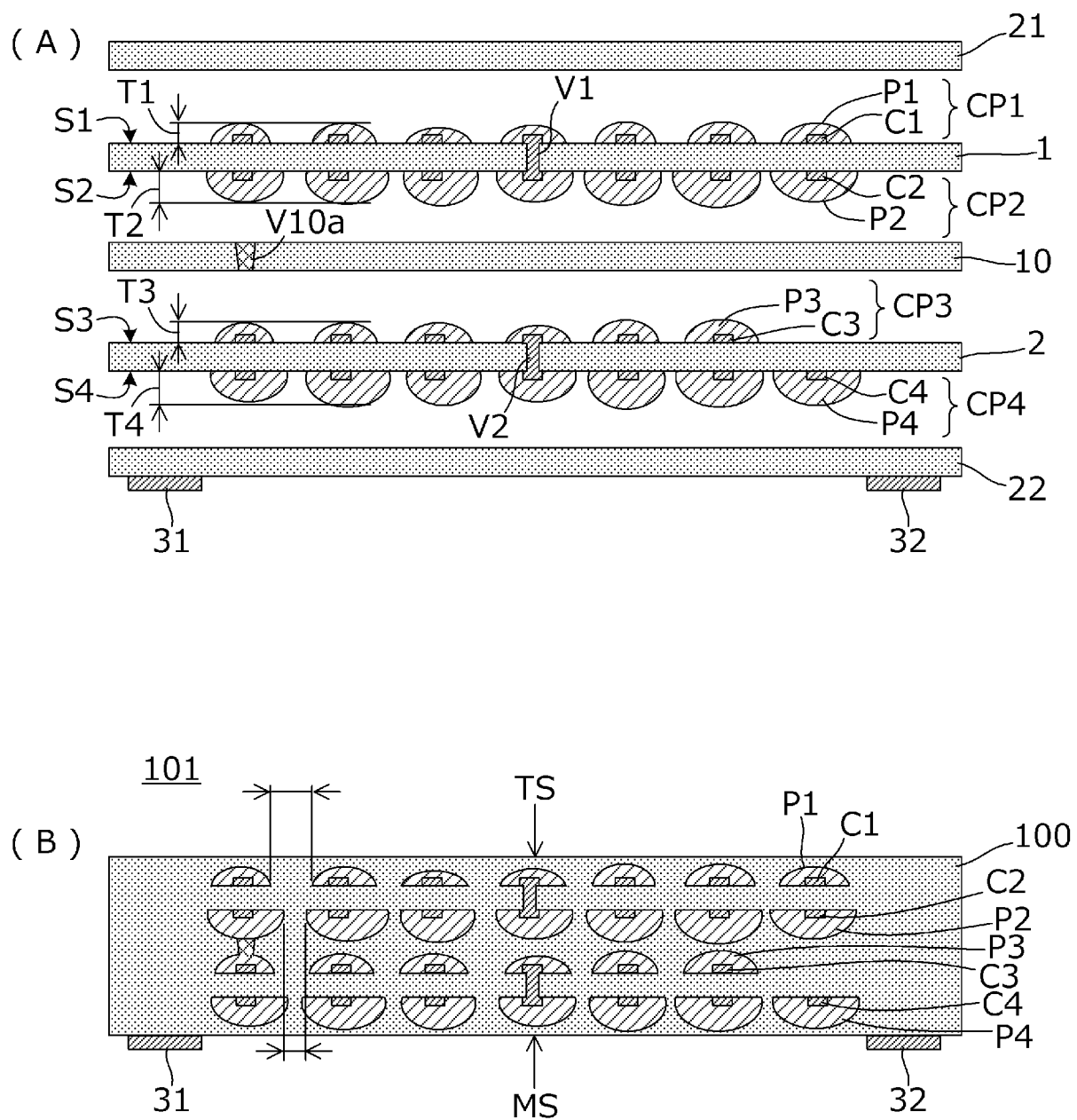
多層基板の製造方法。

[図1]

fig.1

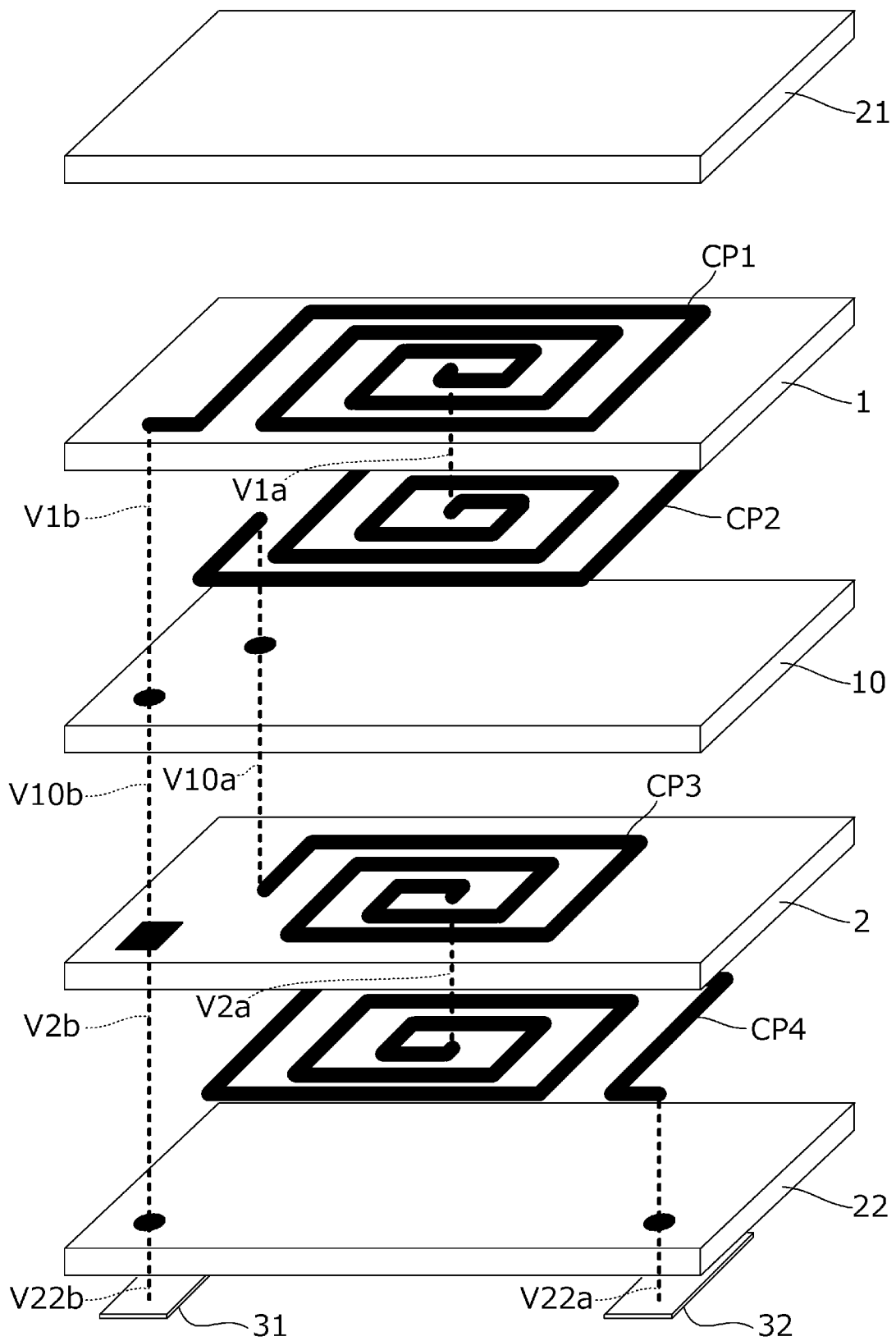
[図2]

fig.2

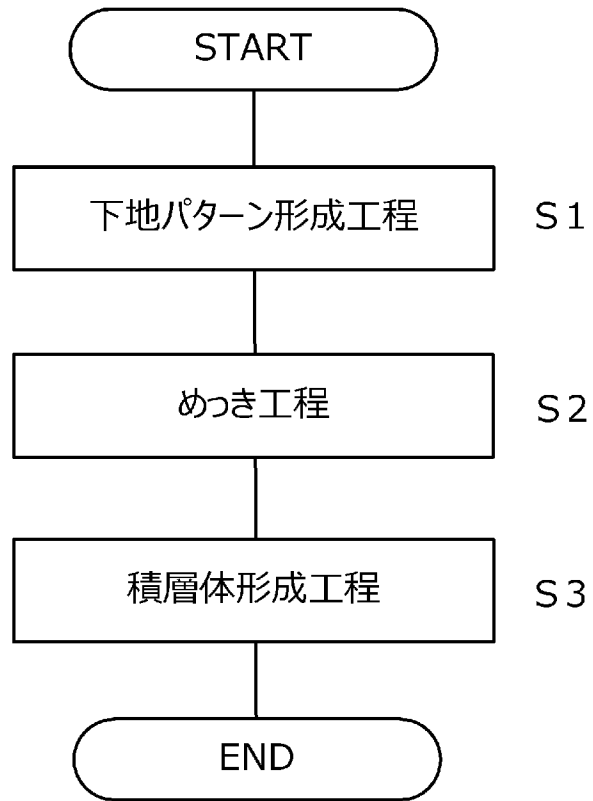


[図3]

fig.3



[図4]

fig.4

[図5]

fig.5

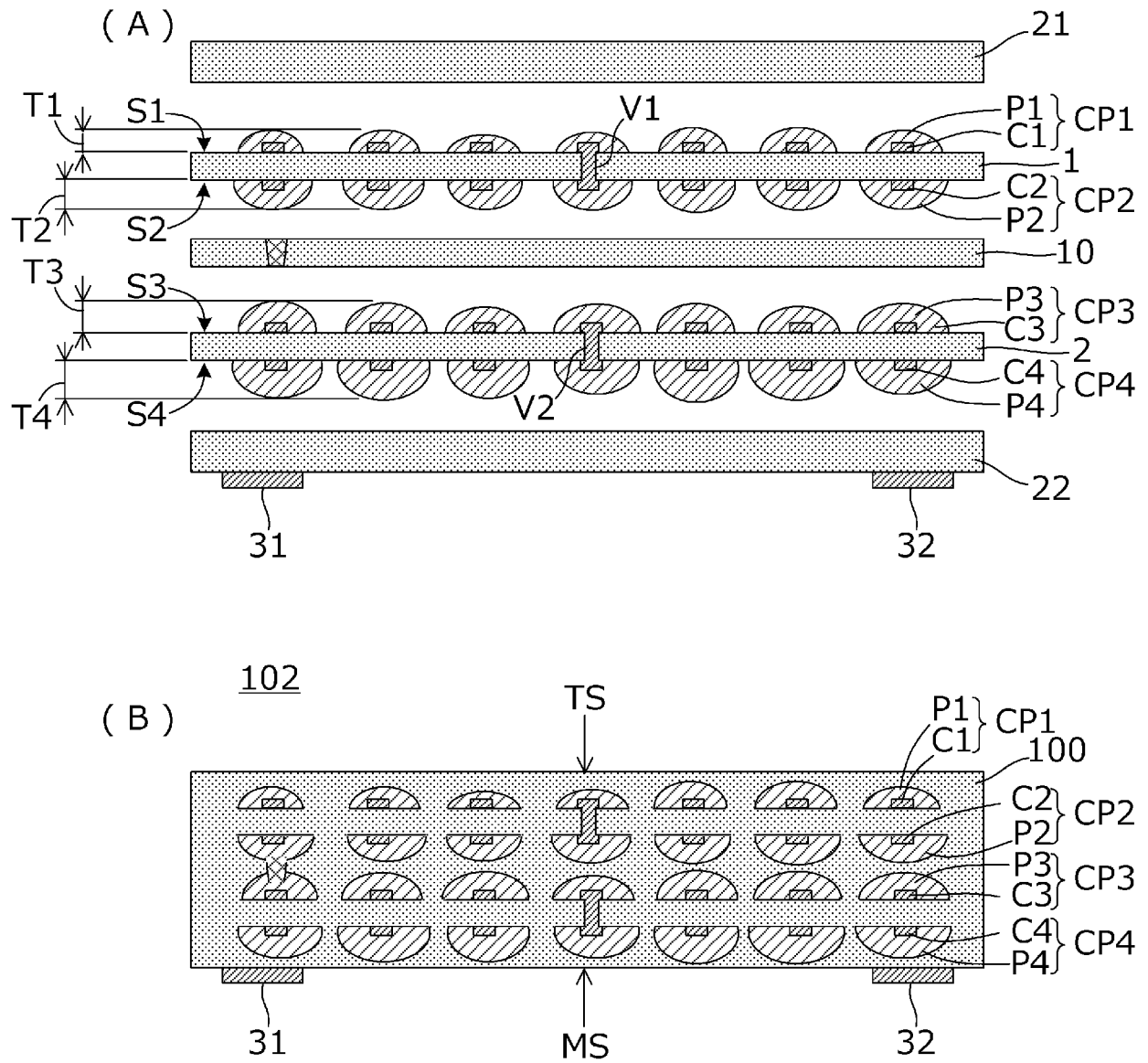
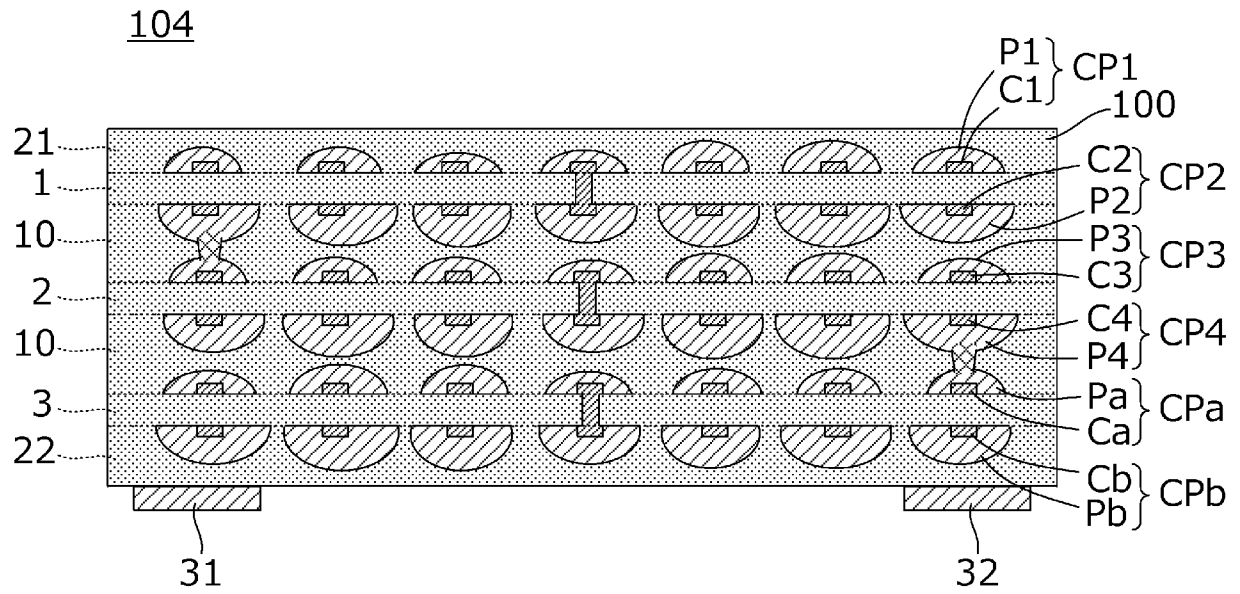


Figure 2 is a cross-sectional view of a semiconductor device 200. The device includes a substrate 50, a patterned layer 103, and a solder bump 31 on a pad 41. The patterned layer 103 contains a grid of circular features, each with a central core and a surrounding shell. The cores are labeled CP1, CP2, CP3, CP4, CPa, and CPb. The solder bump 31 is formed on the pad 41, which is part of the patterned layer 103. The substrate 50 is shown as a thick, textured block at the bottom.

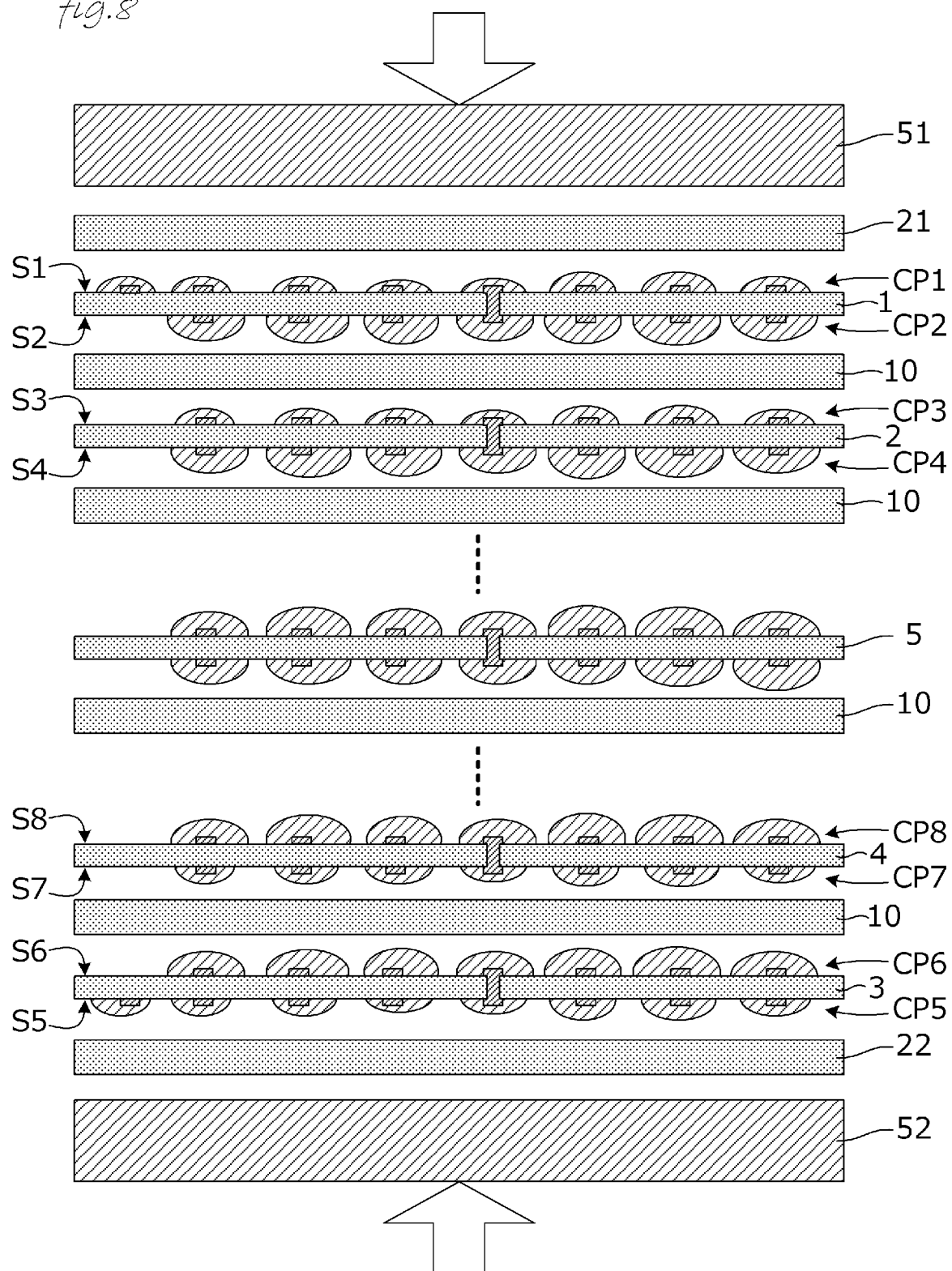
[図7]

fig. 7



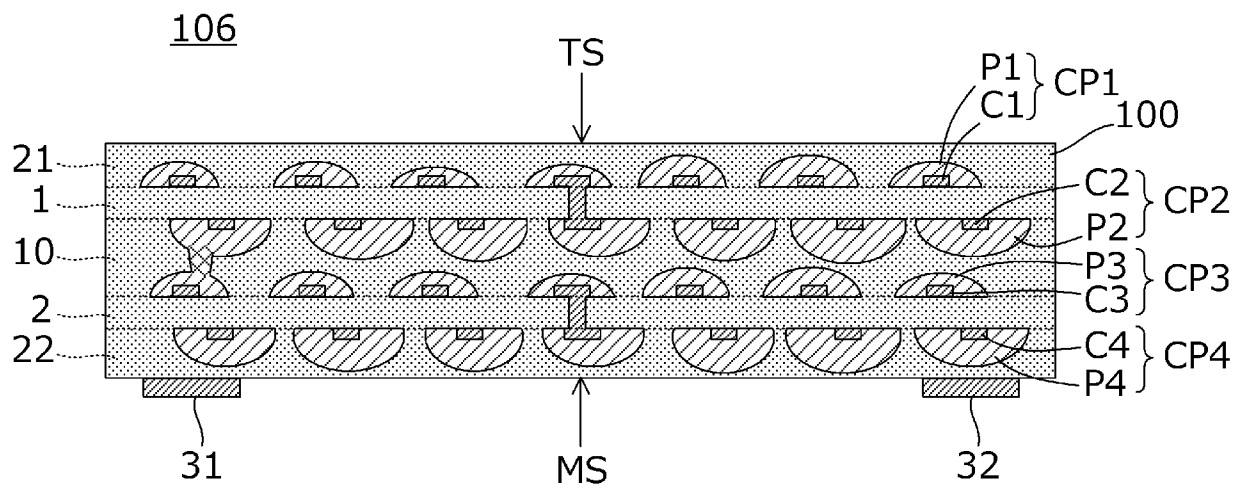
[図8]

fig.8



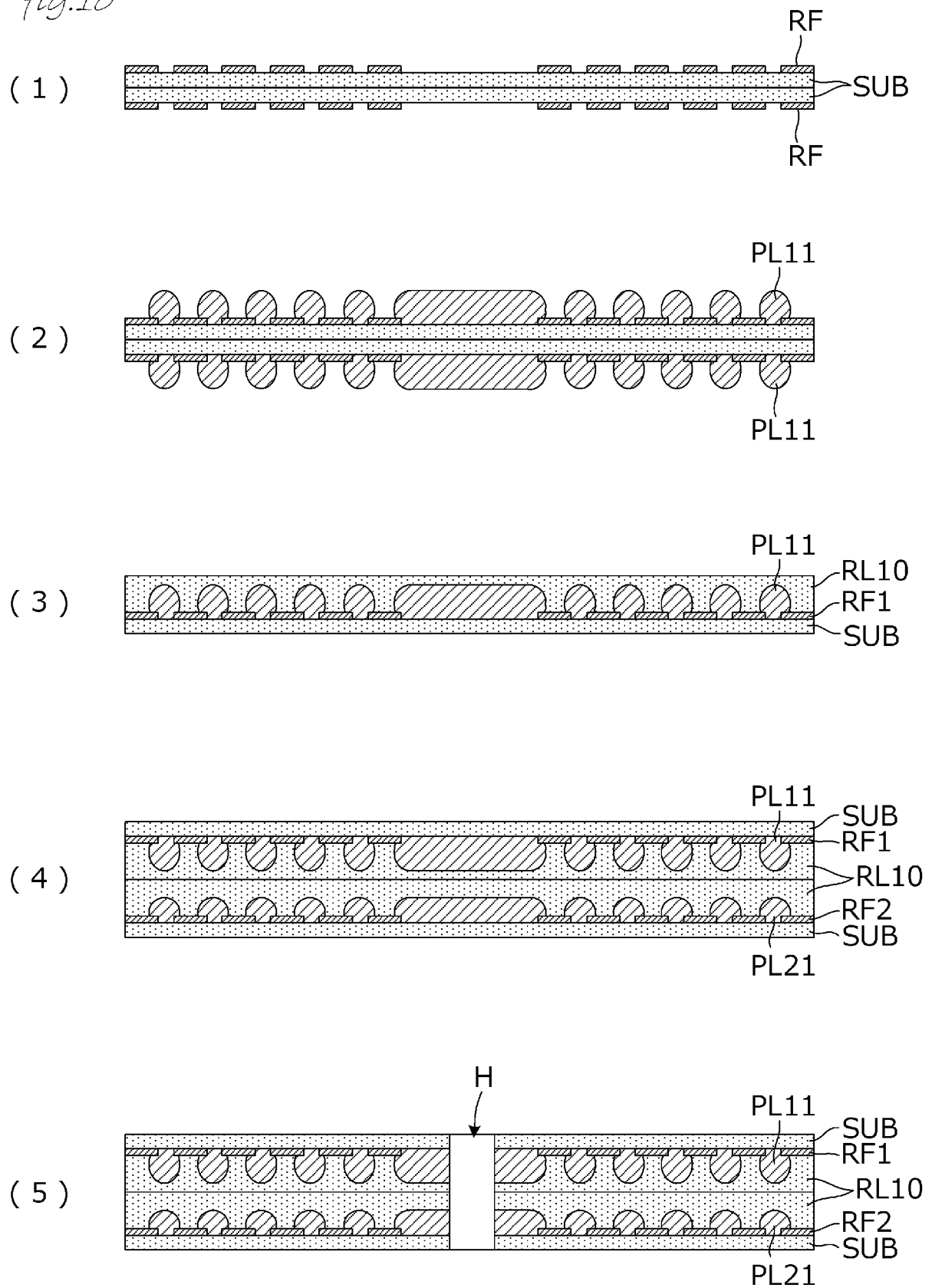
[図9]

fig. 9

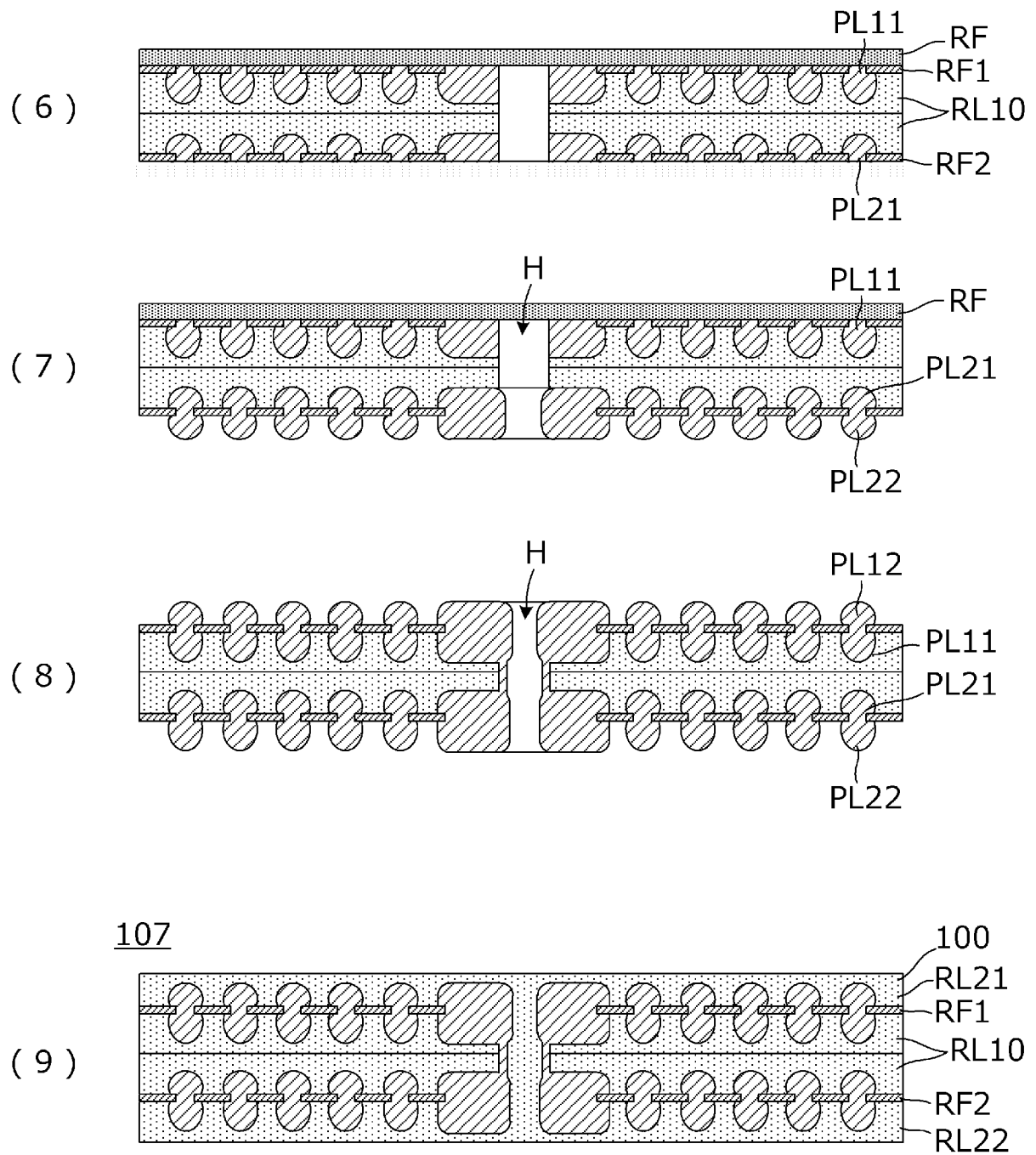


[図10]

fig.10



[図11]
fig.11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/041738

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H05K3/46(2006.01)i, H01F5/00(2006.01)i, H01F17/00(2006.01)i, H01F41/04(2006.01)i, H05K1/16(2006.01)i, H05K3/34(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H05K3/46, H01F5/00, H01F17/00, H01F41/04, H05K1/16, H05K3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-306007 A (NEC CORP.) 18 December 2008, entire text, all drawings (Family: none)	1-9
A	JP 02-161709 A (MITSUI MINING & SMELTING CO., LTD.) 21 June 1990, entire text, all drawings (Family: none)	1-9
A	JP 06-217482 A (SONY CORP.) 05 August 1994, entire text, all drawings (Family: none)	1-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/041738

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-041418 A (TOKO, INC.) 09 February 2006, entire text, all drawings & US 2006/0022788 A1, entire text, all drawings & KR 10-2006-0048797 A & CN 1728299 A & TW 200620339 A	1-9
A	JP 2009-010268 A (ASAHI KASEI EMD CORP.) 15 January 2009, entire text, all drawings (Family: none)	1-9
A	WO 2001/067470 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 13 September 2001, entire text, all drawings & US 2003/0134612 A1, entire text, all drawings & EP 1271572 A1 & KR 10-2003-0007453 A & CN 1425183 A	1-9

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05K3/46(2006.01)i, H01F5/00(2006.01)i, H01F17/00(2006.01)i, H01F41/04(2006.01)i,
H05K1/16(2006.01)i, H05K3/34(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05K3/46, H01F5/00, H01F17/00, H01F41/04, H05K1/16, H05K3/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-306007 A（日本電気株式会社）2008.12.18, 全文, 全図（ファミリーなし）	1-9
A	JP 02-161709 A（三井金属鉱業株式会社）1990.06.21, 全文, 全図（ファミリーなし）	1-9
A	JP 06-217482 A（ソニー株式会社）1994.08.05, 全文, 全図（ファミリーなし）	1-9

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

08.02.2018

国際調査報告の発送日

20.02.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

内田 勝久

5D

3799

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-041418 A (東光株式会社) 2006.02.09, 全文, 全図 & US 2006/0022788 A1, 全文, 全図 & KR 10-2006-0048797 A & CN 1728299 A & TW 200620339 A	1-9
A	JP 2009-010268 A (旭化成エレクトロニクス株式会社) 2009.01.15, 全文, 全図 (ファミリーなし)	1-9
A	WO 2001/067470 A1 (松下電器産業株式会社) 2001.09.13, 全文, 全図 & US 2003/0134612 A1, 全文, 全図 & EP 1271572 A1 & KR 10-2003-0007453 A & CN 1425183 A	1-9