

【發明說明書】

【中文發明名稱】薄膜電晶體評價用的積層體的品質評價方法、及氧化物半導體薄膜的品質管理方法

【技術領域】

【0001】 本發明是有關於一種於被利用在用於液晶顯示器（**display**）或有機電致發光（**Electroluminescence**，**EL**）顯示器等顯示裝置的薄膜電晶體（**TFT：thin-film transistor**）的通道層（**channel layer**）並且具有半導體特性的氧化物（以下稱為「氧化物半導體薄膜」）的表面具有保護膜的積層體的品質評價方法、及氧化物半導體薄膜的品質管理方法。詳細而言是有關於一種接觸性或非接觸性地判定・評價因氧化物半導體薄膜與形成於該氧化物半導體薄膜的表面的保護膜的界面能階（**interface state**）所引起的缺陷的方法。

【先前技術】

【0002】 非晶質氧化物半導體薄膜與先前一直用於薄膜電晶體的非晶矽（**amorphous silicon**）（**a-Si**）相比具有高載子（**carrier**）遷移率即高電子遷移率，光學帶隙（**band-gap**）大，並且能夠以低溫成膜。因此，氧化物半導體薄膜被期待應用於被要求大型・高解析度・高速驅動的下一代顯示器、或被製作於耐熱性低的樹脂基板上的透明顯示器・軟性顯示器（**flexible**

display) 中。

【0003】 氧化物半導體薄膜中尤其是包含銦 (In)、鎵 (Ga)、鋅 (Zn) 及氧的非晶 (amorphous) 氧化物半導體薄膜 (a-In-Ga-Zn-O，以下有時稱為「a-IGZO」，或簡稱為「IGZO」) 具有高載子遷移率，因此被較佳地使用。例如，於非專利文獻 1 中揭示有將 In:Ga:Zn=1.1:1.1:0.9 (原子%比) 的氧化物半導體薄膜用於 TFT 的半導體層 (活性層) 的情況。而且，於專利文獻 1 中揭示有包含 In、Zn、Sn、Ga 等元素及 Mo，並且 Mo 的原子數相對於非晶氧化物半導體中的所有金屬的原子數的比率為 0.1 原子%~5 原子%的非晶氧化物半導體，於實施例中揭示有使用在 IGZO 中添加了 Mo 的活性層的 TFT。

【0004】 然而，已知氧化物半導體薄膜的特性會因成膜步驟及其後的熱處理而發生變化。例如，由於因成膜步驟中產生的晶格缺陷或膜中的氫等雜質而產生的缺陷能階，支配 TFT 特性的載子濃度大幅度變化，TFT 特性易產生不均。因此，於顯示裝置等的製造步驟中，自生產性提高的觀點而言，重要的是評價氧化物半導體薄膜的特性，反饋 (feedback) 其結果，調整製造條件而進行膜質的品質管理。

【0005】 而且，報告有於使用有氧化物半導體的 TFT 中，根據在上述氧化物半導體的成膜步驟及其後的熱處理以外的步驟中實施的製程 (process) 條件而導致 TFT 特性大不相同的情況。例如，於非專利文獻 2 中，揭示有根據用於上述 TFT 的閘極

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

(**gate**) 絕緣膜的種類，將氧化物半導體薄膜退火 (**anneal**) 後的該氧化物半導體的膜中的電子狀態發生變化，結果對 **TFT** 的特性造成大影響。而且，於非專利文獻 3 中，詳細地報告有根據形成在氧化物半導體薄膜的表面的保護膜的種類而使 **TFT** 特性受到大幅度影響的情況。

【0006】 然而，於使用有氧化物半導體薄膜的 **TFT** 中，不僅要求作為電晶體特性而言基本的遷移率優異，亦要求應力 (**stress**) 耐性優異。所謂應力耐性是指即便對電晶體等半導體元件施加例如持續照射光、或持續施加閘極電壓等應力，特性亦不會變化而維持良好的特性。

【0007】 作為針對應力耐性的一個必要條件，可列舉於汲極 (**drain**) 電流-閘極電壓特性 (以下有時稱為「**I-V** 特性」) 中，臨界電壓 (以下有時稱為「**V_{th}**」) 不偏移 (**shift**)，即，應力施加前後的 **V_{th}** 的變化量 (以下有時稱為「**ΔV_{th}**」) 小。例如，於有機 **EL** 顯示器中，在使有機 **EL** 元件發光期間，對驅動 **TFT** 的閘極電極持續施加正電壓 (以下有時稱為「正偏壓 (**bias**)」)，因此 **V_{th}** 變化而開關特性 (**switching characteristic**) 變化，此情況成為問題。

【0008】 除上述以外，作為應力耐性亦需要初始重複特性優異。所謂初始重複特性是指在製造出 **TFT** 之後，當已多次測定 **I-V** 特性時，由最初的測定所獲得的 **I-V** 特性算出的 **V_{th}** 與由多次測定後獲得的 **I-V** 特性算出的 **V_{th}** 的差，該差 (以下有時稱為

「 V_{th} 的偏差」) 越小越佳。

【0009】 而且，作為應力耐性亦需要將 TFT 的 V_{th} 控制在適當的範圍內。若 V_{th} 的值取負 (minus) 值，則當尚未施加閘極電壓時便已流通電流，故消耗電力增加。另一方面，若 V_{th} 的正值過大，則在 TFT 的動作中必須對閘極施加大電壓。

【0010】 如此使用 TFT 時，若因電壓施加所致之應力而使開關特性發生變化，則會導致液晶顯示器或有機 EL 顯示器等顯示裝置本身的可靠性降低。因此，殷切期望提高應力耐性、尤其是提高施加正偏壓後的應力耐性。

【0011】 關於上述應力耐性的評價，通常存在如下問題：在氧化物半導體薄膜上形成閘極絕緣膜或鈍化 (passivation) 絕緣膜並附加電極而製作成 TFT 之後，必須實際地進行長時間的應力條件下的測定。

先前技術文獻

專利文獻

【0012】

專利文獻 1：日本專利特開 2009-164393 號公報

專利文獻 2：日本專利特開 2012-33857 號公報

非專利文獻

【0013】

非專利文獻 1：Nature、VOL432、P488 (2004)

非專利文獻 2：Journal of Applied Physics Vol.112、114515

(2012)

非專利文獻 3：Proceedings of IDW、587 (2011)

【發明內容】

【發明欲解決的課題】

【0014】 本發明是鑒於上述情況而完成的，其目的在於提供一種對於因氧化物半導體薄膜與保護膜的界面能階所引起的缺陷、具體為對 TFT 施加有正偏壓的應力時的應力耐性，簡便地進行評價而不用實際測定該些膜的特性的方法、及氧化物半導體薄膜的品質管理方法。

【解決課題的手段】

【0015】 解決上述課題而獲得的本發明的品質評價方法是在氧化物半導體薄膜的表面具有保護膜的積層體的品質評價方法，具有如下主旨：利用接觸式方法或非接觸式方法測定上述氧化物半導體薄膜的電子狀態，藉由評價因上述氧化物半導體薄膜與上述保護膜的界面能階所引起的缺陷。

【0016】 本發明中，亦較佳為，氧化物半導體薄膜的電子狀態是基於氧化物半導體薄膜的電阻率而測定，而且，於較佳的實施方式中，上述電阻率為薄片電阻（sheet resistance）或比電阻（specific resistance）。

【0017】 於本發明的較佳的實施方式中，因上述界面能階所引起的缺陷為下述（1）～（3）中任一者。

- (1) 薄膜電晶體的臨界電壓 V_{th}
- (2) 當對薄膜電晶體施加有正偏壓時，施加前後的臨界電壓的差 ΔV_{th}
- (3) 當多次測定薄膜電晶體的臨界電壓時，第 1 次測定時的臨界電壓與多次測定後的臨界電壓的差

【0018】 於本發明的較佳的實施方式中，上述氧化物半導體薄膜包含選自由 In、Ga、Zn 及 Sn 所組成之群中的至少一種以上的元素。

【0019】 於本發明的較佳的實施方式中，上述積層體的氧化物半導體薄膜成膜於形成在上述基板上的絕緣膜的表面。

【0020】 於本發明的較佳的實施方式中，使用以與形成在氧化物半導體薄膜表面的保護膜的兩側相接的方式具有第 1 電極及第 2 電極的積層體，來評價因上述界面能階所引起的缺陷。

【0021】 於本發明的較佳的實施方式中，在利用接觸式方法測定因上述界面能階所引起的缺陷的情況下，於上述氧化物半導體薄膜的表面設置電極，基於所測定出的電流值或電壓進行評價。

【0022】 於本發明的較佳的實施方式中，在利用非接觸式方法測定因上述界面能階所引起的缺陷的情況下，包含：第 1 步驟，對上述積層體照射激發光及微波（microwave），在測定出因照射上述激發光而發生變化的上述微波自上述氧化物半導體薄膜的反射波的最大值之後，停止照射上述激發光，並且測定停止照射上述激發光後的上述微波自上述氧化物半導體薄膜的反射波的反射

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

率的時間性變化；以及第 2 步驟，根據上述反射率的時間性變化，算出停止照射激發光後出現的緩慢衰減（**slow decay**）所對應的參數（**parameter**），評價上述氧化物半導體薄膜的電子狀態。

【0023】 於本發明的較佳的實施方式中，上述第 2 步驟是根據上述反射率的時間性變化，算出停止照射激發光後 $0.1\ \mu\text{s} \sim 10\ \mu\text{s}$ 出現的緩慢衰減所對應的參數，評價上述氧化物半導體薄膜的電阻率。

【0024】 而且，解決上述課題而獲得的本發明的氧化物半導體薄膜的品質管理方法具有如下主旨：於半導體製造步驟的任一步驟中應用上述氧化物半導體薄膜的評價方法。

【發明之效果】

【0025】 根據本發明，藉由以接觸式方法或非接觸式方法測定氧化物半導體薄膜的電子狀態，可評價・預測・測定因氧化物半導體薄膜與保護膜的界面缺陷所引起的不良。即，若使用本發明的評價方法，便無須實際地測定作為 TFT 特性的臨界電壓的偏移量、初始重複特性、及臨界電壓的絕對值等應力耐性。

【0026】 而且，藉由將本發明的評價方法應用於半導體製造步驟的任一步驟中，可實現 TFT 的製造製程途中的氧化物半導體薄膜的品質管理。

【圖式簡單說明】

【0027】

圖 1 是表示微波衰減波形的一例的圖。

圖 2 是表示實施例中使用的氧化物半導體 TFT 的構造的概略圖。

圖 3 是表示用於本發明的評價元件的構成的一例的概略圖。

圖 4 是表示用於本發明的評價元件的另一構成的一例的概略圖。

圖 5 是表示用於本發明的評價元件的又一構成的一例的概略圖。

圖 6 是表示用於本發明的評價元件的又一構成的一例的概略圖。

圖 7 是表示用於本發明的評價元件的排列構成的一例的評價用基板的概略圖。

圖 8 是表示實施例 1 中的 ΔV_{th} 與電阻的關係的圖表 (graph)。

圖 9 是表示實施例 1 中的 ΔV_{th} 與重複擺動 (sweep) 的臨界值偏移量的關係的圖表。

圖 10 是表示實施例 1 中的 ΔV_{th} 與靜態特性下的臨界電壓的絕對值的關係的圖表。

圖 11 是表示實施例 2 中的 I-V 特性的結果的圖表。

圖 12 是表示實施例 2 中的 SiH_4/N_2O 的流量比與 ΔV_{th} 的關係的圖表。

圖 13A（上圖）是表示實施例 2 中的應力施加時間與 ΔV_{th} 的關係的圖表。

圖 13B（下圖）是表示實施例 2 中的 SiH_4/N_2O 的流量比與構成斜度 B 的 A 值、n 值的關係的圖表。

圖 14 是表示實施例 2 中的 SiH_4/N_2O 的流量比與薄片電阻的關係的圖表。

圖 15 是表示實施例 2 中的 V_{th} 與斜度 B 值的關係的圖表。

圖 16 是表示用於本發明的評價裝置的一例的概略說明圖。

【實施方式】

【0028】 為了達成上述目的，本發明者等人進行了潛心研究。結果查明，對在基板上具有閘極絕緣膜等絕緣膜、氧化物半導體薄膜、形成在上述氧化物半導體薄膜的表面的保護膜、及源極（source）電極・汲極電極等第 1 電極、第 2 電極的 TFT 賦予正偏壓的應力時產生的臨界電壓的偏移量 ΔV_{th} 的增大是因存在於氧化物半導體薄膜與形成在其上部的保護膜的界面的界面能階的缺陷而產生。於本發明中，所謂 TFT，至少具有上述構成，較佳為具有用於液晶顯示器等各種顯示裝置的 TFT 所必需的構成。

【0029】 進一步查明上述界面能階的缺陷會使氧化物半導體薄膜產生能帶彎曲（band bending），結果該氧化物半導體薄膜的表觀電阻即電子狀態發生變化。具體而言，已判明施加正偏壓後產生的 ΔV_{th} 的增大與氧化物半導體的電阻率具有良好的相關關係。

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

另外，作為上述電阻率，可列舉薄片電阻（ $\Omega \cdot \text{cm}/\square$ ）或比電阻（ $\Omega \cdot \text{cm}$ ）。比電阻是薄片電阻乘以膜厚所得。

【0030】 由此，已知當評價施加正偏壓後產生的 ΔV_{th} 的大小時，即便不實際地製造 TFT 並實施施加正偏壓的應力試驗來測定 ΔV_{th} ，僅測定氧化物半導體薄膜的表面具有保護膜的積層體的電子狀態、尤其是電阻率亦能夠簡便地進行評價。而且，已判明由於 ΔV_{th} 與初始重複特性、及臨界電壓的絕對值密切相關，結果只要測定氧化物半導體薄膜的電子狀態、尤其是電阻率，便能夠評價成為伴隨正偏壓施加產生的應力耐性的指標的下述（1）～（3）的全部。

（1）薄膜電晶體的臨界電壓 V_{th}

（2）當對薄膜電晶體施加有正偏壓時，施加前後的臨界電壓的差 ΔV_{th}

（3）當多次測定薄膜電晶體的臨界電壓時，第 1 次測定時的臨界值。

【0031】 而且，根據本發明者等人的研究結果，亦發現當測定上述電阻率時，亦可藉由利用例如四端子法或四探針法等公知的接觸式方法的測定單元直接測定，但亦可基於如下述微波光導電衰減（microwave photoconductive decay， μ -PCD）法般的非接觸式方法，非破壞性且非接觸地間接測定。

【0032】 而且，根據本發明者等人的研究結果，當測定上述電阻率時，亦可不實際地製造 TFT，而使用具有與 TFT 相同剖面構

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

造的積層體進行測定。具體而言，例示有在基板上具有氧化物半導體薄膜、及形成於該氧化物半導體薄膜的表面的保護膜的積層體；較佳為以與上述保護膜的兩側相接的方式具有第 1 電極及第 2 電極的積層體；更佳為在上述任一積層體中，氧化物半導體薄膜成膜於形成在基板上的絕緣膜的表面的積層體。並且發現即便以與上述相同的方式測定積層體的氧化物半導體薄膜的電阻率，亦會達成所期望的目的，從而完成了本發明。

【0033】 例如上述（2）中所記載的正偏壓施加時產生的臨界電壓的偏移如上所述是在氧化物半導體薄膜與用以直接保護該氧化物半導體薄膜的表面的蝕刻終止（**etch stop**）層（以下有時稱為「**ESL**」）等保護膜的界面產生，因此只要測定該氧化物半導體薄膜的電阻率即可。具體而言，只要使用具有上述構成要件的 **TFT** 測定電阻率即可。上述 **TFT** 可在氧化物半導體薄膜的表面僅具有 **ESL**，亦可在 **ESL** 上更具有保護 **ESL** 整體的保護膜。而且，在無 **ESL** 的情況下，亦可在氧化物半導體薄膜的表面具有最終保護膜。**TFT** 的構造並不限定於上述例示，亦可具有各種液晶顯示裝置中所要求的構成。或者亦可具有與 **TFT** 類似的剖面構造。

【0034】 另外，在評價兩種以上的試樣中因界面能階所引起的缺陷的優劣的情況下，成膜氧化物半導體薄膜之前的一連串製造條件設為相同的條件。例如，在具有與 **TFT** 類似的剖面構造的積層體的情況下，在基板上成膜氧化物半導體薄膜時的製造條件包含膜的種類、熱處理步驟在內全部設為相同的條件。或者，在製

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

造 TFT 的情況下，在基板上成膜閘極電極等電極、閘極絕緣膜等絕緣膜、氧化物半導體薄膜時的成膜條件包含膜的種類、熱處理步驟在內全部設為相同的條件。

【0035】 上述界面缺陷與氧化物半導體薄膜中的缺陷（以下稱為「膜中缺陷」）不同。即，本發明者等人研究出的結果為顯示裝置的亮度不均是因施加正偏壓時的臨界電壓的偏移而引起，界面缺陷造成影響。另一方面，顯示裝置的褪色或顯示不良是因光照射及負偏壓（以下有時稱為「負偏壓應力」）所致的臨界電壓的偏移而引起，膜中缺陷造成影響。因此，兩者的氧化物半導體薄膜中的缺陷位置、及由此造成的不良部位不同。因此，可藉由如上所述般將氧化物半導體薄膜的成膜條件設為相同的條件並且使膜中缺陷亦為相同狀態，而評價因界面能階所引起的缺陷的優劣。

【0036】 首先，對藉由接觸式方法直接測定表示氧化物半導體薄膜的電子狀態的變化的電阻率的情況進行說明。

【0037】 在藉由接觸式方法測定氧化物半導體薄膜的電阻率的情況下，只要在氧化物半導體薄膜的表面設置電極，測定電流值或電壓即可。例如，簡便的是在氧化物半導體薄膜上形成歐姆（ohmic）電極，測定其兩點間的電阻。具體而言，只要施加例如 1 V 的電壓，測定流通於電極間的電流值即可。

【0038】 此外，例如四端子法是形成兩對歐姆電極並測定電阻率。該方法中，可在形成於氧化物半導體薄膜上的一對電極間流

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

通電流，測定與上述電極不同的一對電極間的電壓。

【0039】 或者，亦可代替上述四端子法而藉由四探針法測定電阻率。藉由四探針法測定電阻率的方法亦可應用例如基於 JIS H602 等被標準化的測定方法。

【0040】 另外，在利用四探針法測定電阻率的情況下，若表面被保護膜等覆蓋則無法測定。因此，只要去除僅探針（**probe**）接觸氧化物半導體表面部位的保護膜，使氧化物半導體薄膜的表面與探針為可接觸狀態，則能夠藉由四探針法測定電阻率。

【0041】 而且，作為在氧化物半導體薄膜上未形成電極的接觸式方法，可列舉雙環（**double ring**）電極法等測定方法。該測定方法中，可藉由使測定探針直接接觸氧化物半導體薄膜的表面，在探針的電極間流通電流而求出電阻率。因此，雙環電極法與必須附加電極的四端子法或四探針法相比簡易且低成本（**cost**），故較佳。

【0042】 接下來，對藉由非接觸式方法測定氧化物半導體薄膜的電子狀態的方法進行說明。所謂非接觸式方法是指不使電阻測定端子接觸氧化物半導體薄膜而測定電子狀態。電子狀態亦可藉由非接觸式方法非破壞性且非接觸地間接地測定電阻率。作為非接觸式方法，例示有例如 μ -PCD 法。當為 μ -PCD 法時，與上述接觸式方法不同的是無法直接測定電阻率。然而，如下所述 μ -PCD 法的測定值與電阻率具有相關關係，因此可間接地評價電阻率。

【0043】 在藉由非接觸式方法間接地測定氧化物半導體薄膜的電阻率的情況下，包含：第 1 步驟，對在氧化物半導體薄膜的表面具有保護膜的積層體照射激發光及微波，在測定出因照射上述激發光而發生變化的上述微波自上述氧化物半導體薄膜的反射波的最大值之後，停止照射上述激發光，測定停止照射上述激發光後的上述微波自上述氧化物半導體薄膜的反射波的反射率的時間性變化；以及第 2 步驟，根據上述反射率的時間性變化，算出停止照射激發光後出現的緩慢衰減所對應的參數，評價上述氧化物半導體薄膜的電子狀態。

【0044】 即，本發明利用專利文獻 2 所記載的微波光導電衰減法（以下有時稱為「 μ -PCD 法」）。具體而言，本發明的特徵在於，發現了在藉由專利文獻 2 的方法獲得的微波衰減中，停止照射激發光後 $1\ \mu\text{s}$ 左右出現的緩慢微波衰減波形、即微波衰減的程度、與氧化物半導體薄膜的正偏壓的應力施加試驗（以下有時稱為「正偏壓應力施加試驗」）後的應力耐性等具有密切的相關關係，作為能夠以非接觸型並且準確且簡便地評價・預測・測定應力耐性的指標極為有用。

【0045】 於本說明書中，作為上述「停止照射激發光後 $1\ \mu\text{s}$ 左右出現的緩慢衰減所對應的參數」，例如可列舉：微波反射強度達到最大值的 $1/e^2$ 為止的時間；將微波反射強度自最大值的 $1/e$ 變為最大值的 $1/e^2$ 為止的反射波強度的衰減曲線進行對數轉換後的斜度、或該斜度的反數的絕對值；停止照射激發光後 $1\ \mu\text{s} \sim 2$

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

μs 左右的反射波強度的衰減曲線的斜度、或該斜度的反數的絕對值；停止照射激發光後 $1 \mu\text{s}$ 左右出現的微波的反射波強度；在將微波的反射波的衰減以兩個指數函數的和表示的情況下，所獲得的經對數轉換後的斜度中較長一方的值、或該斜度的反數的絕對值等。例如，作為斜度，可列舉下述實施例 2 中所記載的式 (1) 的以冪關係式表示的 B 值。此處，所謂上述「在將微波的反射波的衰減以兩個指數函數的和表示的情況下，所獲得的經對數轉換後的斜度」是指例如下式 (1) 中所記載的 τ_1 、下式 (2) 中所記載的 τ_2 。

【0046】 [數 1]

$$\eta_1 \exp(-t/\tau_1) + \eta_2 \exp(-t/\tau_2) \quad (1)$$

【0047】 [數 2]

$$\eta_1 \exp(-t/\tau_1) + \eta_2 \exp(-t/\tau_2)^\beta \quad (2)$$

【0048】 上述參數中，較佳為將某一範圍內的微波反射波強度的衰減曲線進行對數轉換後的斜度、或該斜度的反數的絕對值。尤佳的參數為將自最大值的 $1/e$ 變為最大值的 $1/e^2$ 為止的反射波強度的衰減曲線進行對數轉換後的斜度、或該斜度的反數的絕對值、以及將自 $1 \mu\text{s}$ 左右至 $2 \mu\text{s}$ 左右的反射波強度的衰減曲線進行對數轉換後的斜度、或該斜度的反數的絕對值。

【0049】 此處，所謂上述參數中的「 $1 \mu\text{s}$ 左右」，並不嚴格地限定為 $1 \mu\text{s}$ ，亦包含停止照射激發光後的反射率衰減變慢、即斜度變小後的微波反射率的範圍。由此，難以單一地規定上述時間，

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

作為代表例如可列舉 $0.5\ \mu\text{s} \sim 1\ \mu\text{s}$ 、 $0.5\ \mu\text{s} \sim 1.5\ \mu\text{s}$ 、 $1\ \mu\text{s} \sim 2\ \mu\text{s}$ 等。

【0050】 使用圖 1 對上述「緩慢衰減」更詳細地進行說明。圖 1 是表示 μ -PCD 法中的過剩載子的產生與湮滅的情況的圖。圖 1 的縱軸對應於微波的反射率。若對上述積層體照射激發光，則激發光被氧化物半導體薄膜吸收而生成過剩載子、即激發載子。此時，過剩載子密度增加，並且其消失速度亦加快，但當載子注入速度與消失速度變為相等時，過剩載子密度達到固定的峰值 (peak value)。並且，若該過剩載子的生成與湮滅的速度變為相等，則會飽和而維持固定的值。已知若在該狀態下停止照射激發光，則因過剩載子的再結合、湮滅而使過剩載子減少，最終恢復為照射激發光前的值。

【0051】 如圖 1 所示，微波自氧化物半導體薄膜的反射波的反射率暫時顯示最大值，但與停止照射激發光同時急速衰減。其後出現維持某固定斜度的衰減，但大體上該斜度與上述「停止照射激發光後出現的緩慢衰減所對應的參數」對應。該衰減受到膜中或界面的缺陷的影響。

【0052】 具體而言，作為上述斜度，例如可列舉上述範圍的時間與作為反射波強度的反射率的斜度、將反射波強度進行對數轉換後的值相對於將上述範圍的時間進行對數轉換後的值的斜度等。下述實施例 2 中，使用式 (1) 中的 B 值。另外，如上所述，該斜度亦包含停止照射激發光後的反射率衰減變慢時的斜

度。

【0053】 以下，詳細地說明上述評價方法。於本發明中，作為能夠進行利用上述 μ -PCD 法的上述測定的裝置，例如可列舉下文詳細敘述的圖 16 所示的裝置、或專利文獻 2 的圖 1 所示的壽命 (lifetime) 測定裝置。專利文獻 2 的裝置的說明在專利文獻 2 中詳細敘述，因此只要參照該專利文獻 2 即可。但是，用於本發明的裝置並不限定於此。

【0054】 首先，準備形成有氧化物半導體薄膜的試樣。用於本發明的試樣可使用在基板上具有氧化物半導體薄膜、及形成在該氧化物半導體薄膜的表面的保護膜的積層體，即具有上述各種構成的積層體。

【0055】 作為上述氧化物半導體薄膜，較佳地使用包含選自由 In、Ga、Zn 及 Sn 所組成之群中的至少一種以上的元素的非晶質的氧化物半導體薄膜。這些元素可單獨含有，亦可併用兩種以上。具體而言，例如可列舉 In 氧化物、In-Sn 氧化物、In-Zn 氧化物、In-Sn-Zn 氧化物、In-Ga 氧化物、Zn-Ga 氧化物、In-Ga-Zn 氧化物、Zn 氧化物等。

【0056】 上述氧化物半導體薄膜的厚度較佳為例如數十 nm~500 nm 左右。關於上述厚度的上限，更佳為 200 nm 以下，進而佳為 100 nm 以下。而且，關於上述厚度的下限，更佳為 10 nm 以上，進而佳為 30 nm 以上。

【0057】 上述基板可使用通常用於本發明的技術領域的各種基

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

板。例如有厚度 0.7 mm 左右、大小超過被稱為第一代～第十代的數十 cm^2 至數 m^2 的液晶顯示裝置用的玻璃（glass）基板等。

【0058】 上述保護膜（以下有時稱為「鈍化絕緣膜」）中包含用以直接保護氧化物半導體薄膜的表面的保護膜（以下有時稱為「蝕刻終止層」或「ESL」）、以及用以進一步保護該保護膜的表面的保護膜（以下有時稱為「最終保護膜」）這兩者。

【0059】 對此種積層體照射激發光及微波。

【0060】 若照射已照射至上述積層體的激發光，則如上所述般生成的過剩載子的密度增加，顯示固定的峰值，並且因停止照射激發光而使過剩載子停止而恢復到照射激發光前的值。

【0061】 於本發明中，認為基於如下理由，而可藉由分析過剩載子密度的變化而判定氧化物半導體薄膜的載子濃度，並且可評價電子狀態、進而電阻率即薄片電阻或比電阻。

【0062】 照射至上述積層體的微波因存在於氧化物半導體薄膜的載子所產生的電漿（plasma）振動而反射。其反射率依存於氧化物半導體薄膜中的載子密度。但是，在常規狀態的氧化物半導體薄膜中，不存在能夠實用地觀測微波反射級別（level）的載子數。然而，若照射激發光，則膜中生成過剩載子，因該過剩載子的電漿振動而致使微波的反射率增加。另一方面，因停止照射激發光而過剩載子數減少，隨之微波的反射率亦減小。

【0063】 通常而言，矽（silicon）半導體等中的載子是因能帶（energy band）中存在於傳導部下部的淺層施體能階（donor

level) 而產生。此情況下的能階為傳導帶下數十 meV 左右，並且在室溫左右幾乎活化。另一方面，已知常規狀態下的氧化物半導體薄膜中的載子同樣地是因能帶中存在於傳導帶下部的淺層施體能階而產生，但在氧化物半導體中，其位準為 0.1 eV ~ 0.2 eV 左右，相對較深。因此，因照射激發光而生成的過剩載子除了存在已激發出的電洞 (hole) 與電子再結合的情況以外，還存在暫且被該施體能階捕獲並再釋出的情況。該捕獲及再釋出的比率依存於能帶中存在於傳導帶下部的淺層施體能階的量。因此，關於因照射激發光而生成的過剩載子，可藉由追蹤 (trace) 激發光停止後觀測的湮滅過程而分析施體能階的大小的影響。另外，氧化物半導體薄膜的比電阻是由電荷、自由電子與遷移率的積表示，但只要構成氧化物半導體薄膜的金屬元素的組成相同，則該氧化物半導體薄膜的遷移率不會大幅度變化。例如，a-IGZO 的遷移率為約 10 cm²/VS 左右。由此，μ-PCD 法中觀測的微波的反射率的變化、即過剩載子密度的變化大體上與載子濃度及電阻率相關。

【0064】 另外，在如氧化物半導體般的非晶半導體材料中，例如亦存在如非晶矽、IGZO 等般在傳導帶~施體能階之間具有連續的能階的半導體材料。在此種情況下，μ-PCD 法中觀測的載子的湮滅過程可理解為將各能階間的各個載子躍遷行為重疊。其結果，持續某種程度上比一個能階間的躍遷長的時間範圍觀測到衰減過程。而且，此時的時間依存性相對於時間具有冪次律關係。

【0065】 因此，在上述第 1 步驟之後，大體上可藉由算出在持續 0.1~10 μs 的範圍的時間範圍觀察到的緩慢衰減所對應的參數，而判定氧化物半導體薄膜的載子密度。基於其結果，可評價薄片電阻、比電阻等電阻率。

【0066】 以上，對藉由 $\mu\text{-PCD}$ 法以非接觸式方法測定本發明的氧化物半導體薄膜的電子狀態、尤其是電阻率的方法進行了詳細敘述。

【0067】 本發明中亦包含如下方法，即，將藉由上述評價方法評價因氧化物半導體薄膜與保護膜的界面能階所引起的缺陷的方法應用於半導體製造步驟的任一步驟而進行氧化物半導體薄膜的品質管理。

【0068】 藉由將上述評價方法應用於對上述界面能階造成影響的製造步驟的任一步驟，可反饋評價氧化物半導體薄膜的電子狀態、即電阻率所得的結果，調整製造條件等而進行膜質管理，因此可適當地進行氧化物半導體的品質管理。

【0069】 於本發明中，尤佳為於在所獲得的氧化物半導體薄膜上形成保護膜的情況；或者其後進行熱處理（以下有時稱為「後退火（**post anneal**）」）的情況等時應用本發明的評價方法。

【0070】 若使用本發明的評價方法，則在氧化物半導體薄膜的材料開發階段，可簡易地在短時間內且以低成本評價氧化物半導體薄膜的應力耐性。而且，若使用本發明的評價方法，在液晶顯示裝置等的生產線（**manufacturing line**）上，能夠在線內

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

(inline) 短時間地評價氧化物半導體薄膜的電氣特性。而且，根據 μ -PCD 法，能以非接觸型進行評價，因此可提高生產性，例如提高良率等，並且可恰當地進行氧化物半導體的品質管理。

【0071】 於本發明中，可在上述任一項所記載的評價方法中使用下述評價元件。上述評價元件是在基板上具有氧化物半導體薄膜、及在該氧化物半導體薄膜上具有保護膜的元件。

【0072】 具體而言，例如可列舉下述 (a) 或 (b) 的評價元件。

(a) 在基板的表面直接形成氧化物半導體薄膜，在該氧化物半導體薄膜的表面形成有例如圖 5 所記載的蝕刻終止層 45 或圖 4 所記載的最終保護膜 47 等保護膜的評價元件

(b) 在閘極絕緣膜等絕緣膜的表面直接形成氧化物半導體薄膜，在該氧化物半導體薄膜的表面形成有例如圖 5 所記載的蝕刻終止層 45 或圖 4 所記載的最終保護膜 47 等保護膜的評價元件。另外，於本發明中，作為絕緣膜，以閘極絕緣膜為代表例進行說明，但只要形成在基板與氧化物半導體薄膜之間即可，並不限定於閘極絕緣膜。

【0073】 於上述評價元件中，重要的是如上述 (a) 或上述 (b) 所記載般，在基板或閘極絕緣膜的表面直接形成有氧化物半導體薄膜。即，在氧化物半導體薄膜的正下方不存在例如閘極電極等金屬電極。原因在於：若在氧化物半導體薄膜的正下方存在閘極電極等，則作為閘極電極的自由載子的電子多達 10^{18} cm^{-3} 以

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

上，因此相對於上述微波的反射率，該閘極電極的影響成為顯性。

【0074】 將用於本發明的評價元件的構成的一例示於圖 3～圖 6。如圖 3～圖 6 所示，在氧化物半導體薄膜的正下方未設置金屬電極。

【0075】 圖 3 是在玻璃基板等的基板 20a 上依序形成有閘極絕緣膜 43、經圖案化（**patterning**）的氧化物半導體薄膜 20b、及經圖案化的作為保護膜的蝕刻終止層 45 的圖。

【0076】 圖 4 是在基板 20a 上依序形成有閘極絕緣膜 43、經圖案化的氧化物半導體薄膜 20b、經圖案化的蝕刻終止層 45、及最終保護膜 47 的圖。

【0077】 圖 5 是在基板 20a 上依序形成有閘極絕緣膜 43、氧化物半導體薄膜 20b、及蝕刻終止層 45 的圖。

【0078】 圖 6 是在基板 20a 上依序形成有氧化物半導體薄膜 20b、及蝕刻終止層 45 的圖。

【0079】 而且，於本發明中，亦可使用在基板上配置有多個上述任一項所記載的評價元件的評價用基板。

【0080】 圖 7 是表示評價用基板的構成的一例的概略圖。如圖 7 所示，在量產線上使用的玻璃基板等母玻璃（**mother glass**）51 上規則地排列設置有顯示器 50、及多個評價元件 49。藉由使用此種評價用基板，可實現氧化物半導體薄膜的品質管理，具體為測定基板面內分佈、即面內的電阻率的不均，或基板間分佈、即

基板間的電阻率的不均。

【0081】 以下，使用圖式詳細地說明用於本發明的評價裝置的實施方式。但是，上述評價裝置並不限定於以下構成，亦可適當加以變更。

【0082】 圖 16 是表示用於上述氧化物半導體薄膜的評價方法的裝置的構成的一例的概略圖。圖 16 所示的評價裝置包括：激發光照射單元 1，對在基板 20a 上形成有氧化物半導體薄膜 20b 的試樣 20 的測定部位照射激發光而在氧化物半導體薄膜中生成電子-電洞對；微波照射單元 3，對該試樣 20 的測定部位照射微波；反射微波強度檢測單元 7，檢測因照射激發光而變化的微波自試樣 20 的反射微波的強度；以及基於上述反射微波強度檢測單元的檢測資料（data）評價試樣 20 的電阻率的單元；可藉由該構成利用同一個裝置間接地測定・評價反射率的變化及電阻率。

【0083】 激發光照射單元 1 具有輸出照射至試樣 20 的激發光的光源，並且因照射激發光而使氧化物半導體薄膜中生成電子-電洞對。較佳為具有輸出氧化物半導體薄膜的帶隙（bandgap）以上的能量的光源。藉由輸出氧化物半導體薄膜的帶隙以上的能量而有效率地產生載子，能夠以高感度進行測定，故較佳。作為激發光照射單元 1，例如只要光源使用紫外線雷射（laser）即可。具體而言，有將波長 349 nm、倍率（power）1 $\mu\text{J/pulse}$ 、脈波（pulse）寬度 15 ns 左右、射束（beam）直徑 1.5 mm 左右的脈波狀的紫外光、例如 YF 雷射三次諧波等作為激發光出射的脈波雷

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

射等半導體雷射等。

【0084】 而且，激發光照射單元 1 是將自評價單元 9 傳送（圖中虛線）來的時序訊號（**timing signal**）的輸入作為觸發（**trigger**）而輸出作為激發光的脈波光。另外，時序訊號同時亦被傳送至訊號處理裝置 8。而且，自激發光照射單元 1 輸出的激發光可藉由輸出調整用功率監視器（**power monitor**）16a 及輸出調整單元 16b 而調整輸出。

【0085】 自激發光照射單元 1 輸出的激發光被反射鏡（**mirror**）等光路變更單元（以下有時稱為「反射鏡」）12 反射，並且藉由未圖示的聚光透鏡（**collective lens**）等聚光單元（以下有時稱為「聚光透鏡」）被聚光，通過設置在第 1 波導管 6a 中的微小開口 6c，並通過該第 1 波導管 6a 的接近試樣 20 的端部（開口部 6d），照射至試樣 20 的例如直徑 5 μm ~10 μm 左右的測定部位。如此，反射鏡 12 及聚光透鏡將自激發光照射單元 1 輸出的激發光聚光並導向試樣 20 的測定部位。藉此，在試樣 20 的測定部位即微小的激發光照射區域 21 產生激發載子。

【0086】 微波照射單元 3 是輸出照射至試樣 20 的測定部位的微波的單元。該微波照射單元 3 例如可列舉頻率 26 GHz 的甘恩二極體（**Gunn diode**）等微波振盪器。

【0087】 定向耦合器 4 將自微波照射單元 3 輸出的微波分支成兩路。分支後的其中一路輸出波（以下稱為第 1 微波 Op1）被向 T 型波導支路（**magic T**）（5）側傳送，另一路輸出波（以下稱為

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

第 2 微波 Op2) 被向相位調整器 4a、反射微波強度檢測單元 7 的 LO 輸入端傳送。該定向耦合器 4 例如採用 10 dB 耦合器 (coupler) 等。

【0088】 T 型波導支路 (5) 將第 1 微波 Op1 分支成兩路，並且輸出被分支成兩路後的第 1 微波各自的相對於試樣 20 的反射波各自的差訊號 Rt1 (以下有時稱為「反射波差訊號」) 及和訊號。

【0089】 被 T 型波導支路 (5) 分支成兩路後的微波 Op1 的其中一路 (以下有時稱為「第 1 主微波 Op11」) 藉由連接於該 T 型波導支路 (5) 的第 1 波導管 6a 被導向試樣 20 的包含激發部的測定部位並且自其前端的開口部 6d 放射。藉此，第 1 主微波 Op11 被照射至試樣 20 的測定部位。而且，第 1 波導管 6a 不僅發揮作為放射上述第 1 主微波 Op11 的天線 (antenna) (以下有時稱為「波導管天線」) 的功能，亦發揮將照射至測定部位的第 1 主微波 Op11 的反射波在其前端的開口部 6d 捕捉，並回傳導引至 T 型波導支路 (5) 的功能。

【0090】 另一方面，被 T 型波導支路 (5) 分支成兩路後的第 1 微波 Op1 的另一路 (以下稱為「第 1 副微波 Op12」) 藉由連接於 T 型波導支路 (5) 的第 2 波導管 6b 被導向試樣 20a 的測定部位附近但不包含因激發光形成的激發部的部分並且自其前端的開口部 6e 放射。藉此，第 1 副微波 Op12 被照射至試樣 20a 的測定部位附近。而且，第 2 波導管 6b 不僅發揮作為放射第 1 副微波 Op12 的波導管天線的功能，亦發揮將照射至測定部位附近的第 1

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

副微波 **Op12** 的反射波在其前端的開口部 **6e** 捕捉並且回傳導引至 **T** 型波導支路（**5**）的功能。此處，第 **1** 波導管 **6a** 導引微波的路徑長與第 **2** 波導管 **6b** 導引微波的路徑長相等。

【0091】 而且，被第 **1** 波導管 **6a** 及第 **2** 波導管 **6b** 導引至 **T** 型波導支路（**5**）的兩路反射波、即分支成兩路後的第 **1** 微波 **Op11**、第 **1** 微波 **Op12** 分別反射至試樣 **20** 的微波的差訊號、即反射波差訊號 **Rt1** 藉由該 **T** 型波導支路（**5**）而輸出，並且被傳送至反射微波強度檢測單元 **7** 的射頻（**Radio Frequency**，**RF**）輸入端。

【0092】 反射微波強度檢測單元 **7** 藉由將第 **2** 微波 **Op2** 及反射波差訊號 **Rt1** 混合而輸出檢波訊號 **Sg1**。該檢波訊號 **Sg1** 是表示反射波差訊號 **Rt1** 的強度、例如照射至試樣 **20** 的第 **1** 微波 **Op1** 的反射波的強度的一例的訊號，被擷取至訊號處理裝置 **8**。反射波差訊號 **Rt1** 的強度因對藉由基板保持部被保持在規定位置的試樣 **20** 照射激發光而發生變化。如此，反射微波強度檢測單元 **7** 檢測反射波差訊號 **Rt1** 的強度，作為該反射微波強度檢測單元 **7**，可設置有混頻器（**mixer**）、或輸入微波並輸出與其強度相應的電氣訊號即電流或電壓的微波檢測器（以下有時稱為「檢波器」）。

【0093】 藉由反射微波強度檢測單元 **7** 檢測的反射波差訊號 **Rt1** 的強度因對試樣 **20** 的測定部位照射激發光而發生變化。具體而言，反射波差訊號 **Rt1** 的強度因照射激發光而暫時變強，而後衰

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

減。而且，在測定部位雜質或缺陷等越多，反射波差訊號 $Rt1$ 的強度的峰值變得越小，其衰減時間即載子壽命亦變得越短。

【0094】 此處，關於因照射激發光而發生變化的反射波差訊號 $Rt1$ 的強度，在其峰值產生後至停止照射激發光後出現的緩慢衰減所對應的參數成為評價試樣 20 的電子狀態、即電阻率的指標。

【0095】 訊號處理裝置 8 為如下裝置：檢測藉由反射微波強度檢測單元 7 檢測的反射波差訊號 $Rt1$ 的強度變化的峰值 Sp ，並將其檢測結果傳送至評價單元 9。更具體而言，訊號處理裝置 8 將自評價單元 9 輸入時序訊號作為觸發而規定時間監視反射波差訊號 $Rt1$ 的變化，將此期間所獲得的反射波差訊號 $Rt1$ 的位準的最高值檢測為反射波差訊號 $Rt1$ 的強度變化的峰值 Sp 。此處，訊號處理裝置 8 包括對反射波差訊號 $Rt1$ 實施延遲處理的延遲電路，對於延遲處理後的訊號以規定的取樣（sampling）頻率依序檢測訊號強度，根據其檢測值的變化來檢測反射波差訊號 $Rt1$ 的強度變化的峰值 Sp 。

【0096】 作為評價單元 9，可使用包括中央處理單元（Central Processing Unit，CPU）、記憶部、輸入輸出訊號的介面（interface）等的電腦（computer），藉由讓 CPU 執行規定的程式（program）而執行各種處理。

【0097】 例如，評價單元 9 對激發光照射單元 1 及訊號處理裝置 8 輸出表示激發光的輸出時序的時序訊號，並且擷取藉由訊號

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

處理裝置 8 檢測的反射波差訊號 R_{t1} 的峰值 S_p 並將其記錄在該評價單元 9 所包括的記憶部。所記錄的反射波差訊號 R_{t1} (檢測資料) 被用於評價試樣 20 的電子狀態即電阻率。

【0098】 而且，平台控制器 (stage controller) 10 藉由依據來自評價單元 9 的指令控制 X-Y 平台 11，而進行試樣 20 的測定部位的定位控制。

【0099】 在 X-Y 平台 11 的上側設置有未圖示的試樣台。試樣台為包含鋁 (aluminum)、不鏽鋼 (stainless) 或鐵等金屬或其他導體的板狀導體構件。在該試樣台的上側設置有未圖示的基板保持部，進而在該基板保持部上載置試樣 20。藉此，試樣台配置在對試樣 20 照射上述第 1 微波 Op_{11} 、第 1 微波 Op_{12} 之側的相反側、即試樣 20 的下側。

【0100】 基板保持部為固定在試樣台的上側的固形介電體。基板保持部為插入到基板與試樣台之間的固形介電體，其材質為例如玻璃或陶瓷 (ceramic) 等折射率相對較大的介電體。藉此，以基板保持部為介質的微波的波長變短，可採用厚度更薄的輕量的構件作為基板保持部。

【0101】 以上，根據用以評價本發明的氧化物半導體薄膜的電子狀態的構成，因自激發光照射單元 1 照射的激發光而在氧化物半導體薄膜中生成光激發載子，並且因自微波照射單元 3 照射的微波的電場而使光激發載子運動，其運動狀態因半導體中存在雜質、缺陷等而受到影響。因此，利用反射微波強度檢測單元 7 檢

測來自試樣的反射微波的強度，並利用評價單元 9 如以上所說明般分析過剩載子濃度的變化，藉此可判定氧化物半導體薄膜的載子濃度，根據電子狀態的變化間接地評價電阻率。此時，藉由讓評價單元 9 控制包含 X-Y 平台 11 等的平台的位置，亦可實現判定規定範圍的電阻率的圖像（mapping）測定。

【0102】 而且，由於本發明的上述評價裝置中包括電阻測定單元，因此可提供不僅評價上述電阻率亦線內且短時間地評價氧化物半導體薄膜的電氣特性的裝置。關於上述電阻率的評價，是基於所謂的緩慢衰減來評價電阻率。本發明者等人的研究結果已知緩慢衰減亦受到氧化物半導體薄膜的膜中缺陷的影響，根據膜中缺陷的多少，基於上述 μ -PCD 法進行測定，評價的電阻率亦發生變化。而且，存在氧化物半導體薄膜的電阻率即便在同一面內亦會因污染或雜質等而不同的情況，根據測定部位不同而值存在偏差。因此，為了對氧化物半導體薄膜進行更恰當的品質管理，重要的是藉由上述 μ -PCD 法的測定部位與藉由電阻率測定單元的測定部位大致相同。

【0103】 因此，只要在上述評價裝置中設置電阻測定單元，則只要適當地移動 X-Y 平台，便能夠簡便且準確地測定大致相同部位。因此，只要將設置有電阻測定單元的上述評價裝置用於液晶顯示裝置等的生產線上，則生產性大幅度提高，並且能夠對氧化物半導體薄膜進行更恰當的品質管理。

【0104】 接下來，基於圖 16 對設置有電阻測定單元的裝置構成

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

進行說明。圖 16 是在基於上述說明的 μ -PCD 法測定・評價反射率的變化及電阻率的裝置中包括電阻測定單元 30 的裝置。電阻測定單元 30 並非必須設置。具體的設置部位不受限定，但理想的是以如下方式設置：能夠如上所述藉由移動 X-Y 平台 11，在與氧化物半導體薄膜的微波光導電測定部位大致相同的部位藉由電阻測定單元 30 測定電阻率。電阻測定單元 30 較佳為包含電阻率測定頭（head）31、及電阻率測定頭 31 的升降單元 32。可藉由電阻測定單元 30 測定試樣 20 的電阻率。

【0105】 電阻率測定頭 31 是以接觸式方法測定電阻率的單元。電阻率測定頭 31 設置有與上述電阻測定單元對應的電阻測定端子，作為電阻測定端子，例示有雙環電極等測定用探針、或在直線上配置有四個針狀的電極的頭等。關於氧化物半導體薄膜的電阻率，可進行使用依據 JIS K 6911 的雙環電極的電阻測定、或藉由依據 JIS K 7194 的四探針法進行的電阻測定。

【0106】 而且，電阻率測定頭 31 的升降單元 32 是在測定試樣 20 的電阻率時使電阻率測定頭下降至所期望位置的升降機構。作為測定電阻率的單元，可使用各種公知的電阻率測定裝置。例如 JANDEL 製探針頭等電阻測定裝置可同樣地進行評價。

【0107】 如以上所說明般，根據本發明的評價方法，可簡易地評價具有上述積層體的試樣間的電阻率的優劣。例如，如下述實施例所示，關於電阻率，可藉由使保護膜形成時的混合氣體（gas）中的矽烷（silane）的流量比變化而改變。因此，亦可將保

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

護膜形成條件最佳化等而獲得所期望的電阻率。此時，重要的一點是，若氧化物半導體本身的性質改變，則氧化物半導體薄膜的電阻率會發生變化。因此，當藉由本發明的方法評價試樣間的電阻率的優劣、或決定保護膜的最佳的形成條件時，前提條件是必須準備多個在相同條件下成膜並且被施加相同熱處理的實質上具有相同狀態的氧化物半導體薄膜。藉此，可明確實際的電阻率的變化是因保護膜的形成而引起，因此能夠準確地判定上述優劣等。

【0108】 而且，若使用本發明的評價方法，則在 TFT 製造步驟的最佳化的過程中，能夠簡易地在短時間內並且以低成本評價氧化物半導體薄膜的應力耐性。而且，若使用本發明的評價方法，在液晶顯示裝置等的生產線上，能夠在線內短時間地評價氧化物半導體薄膜的電氣特性。而且，根據 μ -PCD 法，能以非接觸型進行評價，因此可提高生產性，例如提高良率等，並且可恰當地進行氧化物半導體的品質管理。

【0109】 本申請案主張基於 2014 年 7 月 1 日申請的日本專利申請第 2014-136349 號的優先權的利益。日本專利申請第 2014-136349 號的說明書的全部內容被引用於本申請案中以用於參照。

【實施例】

【0110】 以下，列舉實施例更具體地說明本發明，但本發明並不受下述實施例限制，亦可在能夠符合上述及下述主旨的範圍加以變更而實施，該些加以變更而實施的實施例均被包含在本發明

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

的技術範圍內。

(實施例 1)

【0111】 在本實施例中，藉由直接測定氧化物半導體薄膜的電阻率而評價因施加正偏壓後的應力所引起的特性。

【0112】 具體而言，如下述 (1) 般製作電阻率測定用的積層體試樣，並且如下述 (2) 般製作 TFT 特性測定用的 TFT。上述 (1) 的試樣為在於基板上形成有閘極絕緣膜、氧化物半導體薄膜、及保護膜這一點上具有下述 (2) 的 TFT 相同的剖面構造的積層體。

【0113】 (1) 電阻率測定用試樣的製作

首先，在直徑 100 mm×厚度 0.7 mm 的玻璃基板（康寧（Corning）公司製造的 EAGLE2000）上，以膜厚達到 200 nm 的方式成膜相當於閘極絕緣膜的 SiO_2 絕緣膜。該絕緣膜是使用電漿化學蒸氣沈積（Chemical Vapor Deposition, CVD）法，在載氣：將 SiH_4 與 N_2O 的混合氣體設為 $\text{N}_2\text{O}=100 \text{ sccm}$ 、 $\text{SiH}_4=4 \text{ sccm}$ 、 $\text{N}_2=36 \text{ sccm}$ 、成膜倍率：300 W、成膜溫度：320°C 下成膜。

【0114】 接著，藉由濺鍍（sputtering）法成膜氧化物半導體薄膜。作為氧化物薄膜，使用 IGZO[In：Ga：Zn（組成比、原子比）=1：1：1]。用於濺鍍的裝置為 ULVAC 股份有限公司製造的「CS-200」，濺鍍條件如下。

基板溫度：室溫

氣壓：1 mTorr

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

氧分壓（體積比）： $O_2 / (Ar + O_2) = 4\%$

膜厚：40 nm

【0115】 以上述方式成膜氧化物半導體薄膜之後，藉由光微影法（**photolithography**）及濕式蝕刻（**wet etching**）進行圖案化。作為濕式蝕刻劑（**wet etchant**）液，使用關東化學製造的「ITO-07N」。

【0116】 以此方式將氧化物半導體薄膜圖案化之後，進行預退火（**pre-anneal**）處理，以使膜質提高。預退火是在 100% 氧氣氛圍、大氣壓下、並且以 350°C 進行 60 分鐘。

【0117】 接著，形成用以保護氧化物半導體薄膜的蝕刻終止層。具體而言，藉由電漿 CVD 法以膜厚達到 100 nm 的方式形成 SiO₂。用於成膜的氣體為 SiH₄/N₂O 的混合氣體，使其流量（單位：sccm/sccm）在 2/50、4/100、6/150、8/200、10/250 的範圍內多種變化。成膜時的溫度為 230°C。

【0118】 接著，製作歐姆電極。具體而言，使用純 Mo，藉由直流濺鍍（**direct-current sputtering**）法以膜厚達到 100 nm 的方式成膜之後，進行圖案化。

【0119】 最後，作為用以遮斷外部環境的最終保護膜，使用 SiO₂：膜厚 200 nm 與 SiN：膜厚 200 nm 的積層膜：合計膜厚 400 nm。上述 SiO₂ 及 SiN 的形成使用 SUMCO 製造的「PD-220NL」並且使用電漿 CVD 法進行。SiO₂ 膜的形成中使用 N₂O 及 SiH₄ 的混合氣體，SiN 膜的形成中使用 SiH₄、N₂、NH₃ 的混合

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

氣體。任一種情況下均將成膜倍率設為 100 W，將成膜溫度設為 150°C。

【0120】 接著，藉由光微影法、及乾式蝕刻（dry etching），在保護膜中形成用以測定電阻的連接用接觸孔（contact hole）而獲得電阻率測定用試樣。

【0121】 關於上述試樣，在電極間施加電壓，測定該試樣的薄片電阻。具體而言，使用 National Instruments 公司製造的「4156C」的半導體參數分析儀（parameter analyzer）來測定電流電壓特性。

【0122】（2）TFT 測定用試樣的製作

首先，在直徑 100 mm×厚度 0.7 mm 的玻璃基板（康寧公司製造的 EAGLE2000）上形成 100 nm 的 Mo 薄膜作為閘極電極。閘極電極是使用純 Mo 的濺鍍靶（sputter target）藉由 DC 濺鍍法而形成。濺鍍條件為基板溫度：室溫、氣壓：2 mTorr。

【0123】 在以此方式獲得的閘極電極上以與上述（1）相同的方式依序成膜膜厚 200 nm 的閘極絕緣膜 SiO₂、膜厚 40 nm 的氧化物半導體薄膜並進行圖案化，並且進行預退火，之後以與上述（1）相同的方式形成蝕刻終止層、及最終保護膜。另外，不形成上述（1）所記載的歐姆電極，而形成 Mo 薄膜作為源極電極・汲極電極。純 Mo 膜的成膜方法及圖案化方法與上述閘極電極的情況相同，將 TFT 的通道長度設為 10 μm，將通道寬度設為 200 μm。

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

【0124】 以此方式形成源極・汲極電極之後，以與上述（1）相同的方式形成用以保護氧化物半導體薄膜的保護膜，並形成接觸孔而獲得 TFT 測定用試樣。

【0125】 關於以此方式獲得的各 TFT，以如下方式研究 TFT 特性。詳細而言，研究（I）電晶體特性：I-V 特性、具體為（i）臨界電壓的絕對值、及（ii）重複初始特性。而且，調查（II）進行正偏壓應力施加試驗時的臨界電壓 V_{th} 的變化 ΔV_{th} 。

【0126】（I）電晶體特性的測定

電晶體特性的測定使用 National Instruments 公司製造的「4156C」的半導體參數分析儀。詳細的測定條件如下。

源極電壓：0.1 V

汲極電壓：10 V

閘極電壓：-30 V ~ 30 V（測定間隔：0.25 V）

【0127】 根據其結果來測定靜態特性中的（i）臨界電壓的絕對值。而且，作為（ii）初始重複特性的評價，進行三次上述電晶體特性評價試驗，根據第 1 次時的臨界電壓的絕對值與第三次時的臨界電壓的絕對值的差算出重複擺動的臨界值偏移量。

【0128】（II）作為應力耐性的 ΔV_{th} 的評價

於本實施例中，模擬實際的面板（panel）驅動時的應力環境，一面對閘極電極施加正偏壓一面進行應力施加試驗。應力施加條件如下。

閘極電壓：+20 V

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

基板溫度：60°C

應力施加時間：兩小時

【0129】 此處，所謂臨界電壓，大致是說電晶體自斷開（off）狀態即汲極電流低的狀態轉變為接通（on）狀態即汲極電流高的狀態時的閘極電壓的值。在本實施例中，將汲極電流為接通電流與斷開電流之間的 1 nA 左右時的電壓定義為臨界值 V_{th} 電壓，測定應力施加前後的臨界電壓的變化量 ΔV_{th} 。 ΔV_{th} 越小，應力耐性越優異。

【0130】 圖 8 中表示縱軸：正偏壓應力施加試驗的 ΔV_{th} （V）、與橫軸：電極間的電阻（ Ω ）的關係。由上述圖可知， ΔV_{th} 與電阻率的行為大致一致。

【0131】 而且，圖 9 中表示縱軸：重複擺動的臨界值偏移量（V）與橫軸：藉由上述（II）的方法測定出的 ΔV_{th} （V）的關係。而且，圖 10 中表示縱軸：靜態特性中的臨界電壓的絕對值（V）與橫軸： ΔV_{th} （V）的關係。由該些圖可知， ΔV_{th} 與靜態特性中的臨界電壓的絕對值、及重複擺動的臨界值偏移量均具有良好的相關關係。

【0132】 根據上述圖 8～圖 10 的結果可證實，只要使用本發明的基於電阻率的評價方法，則可間接地精度良好地評價因施加正偏壓的應力所引起的上述各項目。

【0133】（實施例 2）

在本實施例中，藉由利用 μ -PCD 法間接地測定氧化物半導

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

體薄膜的電阻率，來評價因正偏壓施加後的應力所引起的特性。

【0134】 具體而言，使用上述實施例 1 中製作的試樣來評價各種特性。將其結果示於表 1。此處，關於使 SiH₄/N₂O 的流量（sccm/sccm）在 2/50、4/100、6/150、8/200、10/250 的範圍內變化而成膜 ESL 獲得的各 TFT1～TFT5，經過兩小時後的 ΔV_{th} 如下。

TFT-1：5 V

TFT-2：5.25 V

TFT-3：4.5 V

TFT-4：1.75 V

TFT-5：-0.25 V

【0135】 [表 1]

樣品 No	SiH ₄ /N ₂ O 流量（sccm）	沈積比 （nm/min）	遷移率 （cm ² /Vs）	次臨界擺幅 （V/dec）	V _{th} （V）
TFT-1	2/50	10.3	7.2	0.27	9.25
TFT-2	4/100	27.4	8.5	0.48	5
TFT-3	6/150	41.8	7.8	0.34	1.25
TFT-4	8/200	56.8	6.2	0.19	0.5
TFT-5	10/250	70	12.3	0.28	-5.5

【0136】 而且，使用上述試樣進行 μ-PCD 法中的「照射激發光後出現的緩慢衰減所對應的參數」的測定。具體而言，使用具有如上述專利文獻 2 的圖 1 或圖 16 所示的構成的裝置、具體為神鋼（Kobelco）科研社製造：LTA-1820SP，在以下的條件下實施 μ-PCD 法，測定反射率的時間性變化。

【0137】 雷射波長：349 nm 的紫外光

脈波寬度：15 ns

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

脈波能量：1 $\mu\text{J}/\text{pulse}$

射束直徑：1.5 mm ϕ

一次測定中的脈波數 = 64 發 (shot)

裝置：神鋼科研社製造的 LTA-1820SP

【0138】 為了算出基於藉由 $\mu\text{-PCD}$ 法獲得的反射率-測定時間的關係而算出的參數、即本發明中所規定的「緩慢衰減所對應的參數」，於本實施例中，算出將反射率與測定時間的關係由下式

(1) 表示時的「B」值作為「斜度」。此處，測定時間 $x = 0.3 \mu\text{s} \sim 1.0 \mu\text{s}$ ，算出上述測定時間範圍內的斜度作為「-B」值。

【0139】 [數 3]

$$y = Ax^{-B} \quad (x: \text{測定時間}, y: \text{反射率}) \quad \cdots \text{式 (1)}$$

【0140】 圖 11 中表示各 TFT1~5 的 I-V 特性。由圖 11 可知，TFT 的動作根據 $\text{SiH}_4/\text{N}_2\text{O}$ 的流量比而變化。

【0141】 圖 12 是表示 $\text{SiH}_4/\text{N}_2\text{O}$ 的流量比與 ΔV_{th} 的關係的圖表。由圖 12 可知，若增加 $\text{SiH}_4/\text{N}_2\text{O}$ 的流量，則正偏壓應力施加試驗中的 ΔV_{th} 變小。

【0142】 圖 13A 是對各 TFT 中的各應力施加時間的 ΔV_{th} 的值進行繪圖 (plot) 後的雙對數圖。由圖 13A 可知，該些值顯示良好的直線性，與應力施加時間具有以幂次律 (power-law) 記述的關係。

【0143】 根據上述結果，以 Ax^{tn} 的關係擬合 (fitting) 臨界值的時間變化，將各自的參數相對於 $\text{SiH}_4/\text{N}_2\text{O}$ 的流量進行繪圖。

為第 104120622 號中文說明書無劃線修正本

修正日期：104 年 10 月 7 日

【0144】 將其結果示於圖 13B。決定初始（initial）值的上述 A 隨著 SiH_4 流量的增加而減少，與此相對，上述 n 的值自 0.25、即 SiH_4 的流量 $\div 2 \text{ sccm}/\text{N}_2\text{O}$ 變化為 0.5、即 SiH_4 的流量 $\div 6 \text{ sccm}/\text{N}_2\text{O}$ 。關於如此般 n 取 0.25 左右的行為，由齊藤等人指出，存在於氧化物半導體薄膜、即本實施例中為 IGZO、與保護膜即本實施例中為 ESL 的界面的氫氣，脫離上述界面的耦合狀態，而自界面擴散遠離，由此形成上述界面的陷阱能階（trap level）（論文名：S.Nakano，N.Saito，K.Miura，T.Sakano，T.Ueda，K.Sugi，H.Yamaguchi，I.Amemiya，M.Hiramatsu，A.Ishida，K.Kanomaru，and M.Sawada，IDW'11，1271（2011））。由此，上述圖的結果顯示，ESL 與 IGZO 的界面能階因增大 $\text{SiH}_4/\text{N}_2\text{O}$ 的流量比而減少。

【0145】 圖 14 中表示薄片電阻與 $\text{SiH}_4/\text{N}_2\text{O}$ 的流量的關係。由上述圖可知，薄片電阻隨著 SiH_4 的流量增加而減少。若亦將上述圖 15 的結果包含在內考慮，則可知 ΔV_{th} 與薄片電阻相關聯。雖未圖示，但由使用金屬氧化物半導體（Metal Oxide Semiconductor，MOS）二極體進行的電容-電壓（CV）測定的結果可知，各樣品（sample）中供體（donor）密度為 $1 \times 10^{18} \text{ cm}^{-3}$ 左右。而且，根據厚膜厚的 IGZO 的霍爾效應（Hall effect）測定結果，估算同一條件的 a-IGZO 膜的比電阻為 $2.7 \text{ } \Omega\text{cm}$ ，上述薄片電阻比由該結果預測的值大。因此，強烈地暗示上述薄片電阻的急劇增加是因增加界面能階所致的能帶彎曲而引起。

【0146】 另外，如上述圖 9 及圖 10 所示，可知重複擺動特性或靜態特性中的臨界電壓與正偏壓應力施加試驗中的 ΔV_{th} 具有良好的相關關係。該結果強烈地暗示，上述重複擺動特性或靜態特性中的臨界電壓亦與上述 ΔV_{th} 同樣地因 ESL 與 IGZO 的界面的界面能階所引起。上述界面能階增加的原因雖不詳細明確，但若考慮到 ESL 成膜中的成膜時間大不相同，則推測 ESL 成膜中的電漿損傷（plasma damage）導致界面能階形成。

【0147】 圖 15 中表示藉由上述實施例 1 的方法獲得的 ΔV_{th} （V）與藉由上述 μ -PCD 法獲得的上述 B 值的關係。由圖 15 可知， ΔV_{th} 與上述 B 值顯示 U 字曲線而相關聯。詳細而言，可判明在 ΔV_{th} 為 U 字型曲線的頂點 $\Delta V_{th} \approx 3.5 \text{ V}$ 以下的情況下，隨著 ΔV_{th} 變小，作為絕對值的上述 B 值亦變大。而且，由上述圖可知，作為絕對值的上述 B 值受保護膜形成時的矽烷量的比率等的影響。

【0148】 由上述圖 12、圖 14 及圖 15 的結果可知，上述 B 值作為薄片電阻及 ΔV_{th} 的指標而有用，因此結果只要使用上述 B 值，則可評價氧化物半導體薄膜的薄片電阻。

【0149】 而且，根據本發明者等人的基礎實驗，可知當作為絕對值的上述 B 值達到最大時， ΔV_{th} 變為最小，而具有良好的 TFT 特性。由此，為使上述 B 值具有最大值，只要適當地調整保護膜成膜時的形成條件，則期待發揮良好的 TFT 特性。

【符號說明】**【0150】**

- 1：激發光照射單元
- 3：微波照射單元
- 4：定向耦合器
- 4a：相位調整器
- 5：T 型波導支路
- 6a：第 1 波導管
- 6b：第 2 波導管
- 6c：微小開口
- 6d、6e：開口部
- 7：反射微波強度檢測單元
- 8：訊號處理裝置
- 9：評價單元
- 10：平台控制器
- 11：X-Y 平台
- 12：光路變更單元
- 16a：輸出調整用功率監視器
- 16b：輸出調整單元
- 20：試樣
- 20a：基板
- 20b：氧化物半導體薄膜

21：激發光照射區域

30：電阻率測定手段

31：電阻率測定頭

32：升降單元

33：測定值發送線

42：閘極電極

43：閘極絕緣膜

45：蝕刻終止層

46a：源極電極

46b：汲極電極

47：最終保護膜

48：接觸孔

49：評價元件

50：顯示器

51：母玻璃



I652749

【發明摘要】

IPC分類：
H01L 21/66 (2006.01)
H01L 21/28 (2006.01)
H01L 21/336 (2006.01)
H01L 29/786 (2006.01)

【中文發明名稱】薄膜電晶體評價用的積層體的品質評價方法、
及氧化物半導體薄膜的品質管理方法

【中文】本發明提供一種如下方法：在具有形成於氧化物半導體
薄膜的表面的保護膜的 TFT 中，對於因氧化物半導體薄膜與保護
膜的界面能階所引起的缺陷，簡便地進行評價而不用實際地測定
該些膜的特性。本發明的評價方法為，利用接觸式方法或非接觸
式方法測定氧化物半導體薄膜的電子狀態，藉此評價因上述界面
能階所引起的缺陷。

為第 104120622 號中文摘要無劃線修正本

修正日期：104 年 10 月 7 日

【指定代表圖】圖 8。

【代表圖之符號簡單說明】

無

【特徵化學式】

無

【發明申請專利範圍】

【第1項】 一種薄膜電晶體評價用的積層體的品質評價方法，其是在氧化物半導體薄膜的表面具有保護膜的積層體的品質評價方法，其特徵在於：

利用接觸式方法或非接觸式方法測定上述氧化物半導體薄膜的電子狀態，藉此評價因上述氧化物半導體薄膜與上述保護膜的界面能階所引起的缺陷，從而根據臨界電壓的偏移量（ ΔV_{th} ）判定上述氧化物半導體薄膜的正偏壓應力施加試驗後的應力耐性。

【第2項】 如申請專利範圍第 1 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中上述氧化物半導體薄膜的電子狀態是基於上述氧化物半導體薄膜的電阻率而測定。

【第3項】 如申請專利範圍第 2 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中上述電阻率為薄片電阻或比電阻。

【第4項】 如申請專利範圍第 1 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中上述氧化物半導體薄膜包含選自由 In、Ga、Zn 及 Sn 所組成之群中的至少一種以上的元素。

【第5項】 如申請專利範圍第 1 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中上述氧化物半導體薄膜成膜於形成在基板上的絕緣膜的表面。

【第6項】 如申請專利範圍第 1 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中使用以與上述保護膜的兩側相接的方式具有第 1 電極及第 2 電極的積層體來評價因上述界面能階所

引起的缺陷。

【第7項】 如申請專利範圍第 1 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中在藉由接觸式方法測定因上述界面能階所引起的缺陷的情況下，於上述氧化物半導體薄膜的表面設置電極，基於所測定出的電流值或電壓進行評價。

【第8項】 如申請專利範圍第 1 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中在藉由非接觸式方法測定因上述界面能階所引起的缺陷的情況下，包含：

第 1 步驟，對上述積層體照射激發光及微波，在測定出因照射上述激發光而發生變化的上述微波自上述氧化物半導體薄膜的反射波的最大值之後，停止照射上述激發光，測定停止照射上述激發光後的上述微波自上述氧化物半導體薄膜的反射波的反射率的時間性變化；以及

第 2 步驟，根據上述反射率的時間性變化，算出停止照射激發光後出現的緩慢衰減所對應的參數，評價上述氧化物半導體薄膜的電子狀態。

【第9項】 如申請專利範圍第 8 項所述的薄膜電晶體評價用的積層體的品質評價方法，其中上述第 2 步驟是根據上述反射率的時間性變化，算出停止照射激發光後 $0.1\ \mu\text{s} \sim 10\ \mu\text{s}$ 出現的緩慢衰減所對應的參數，評價上述氧化物半導體薄膜的電子狀態。

【第10項】 一種氧化物半導體薄膜的品質管理方法，其特徵在於：於半導體製造步驟的任一步驟中應用如申請專利範圍第 8 項

所述的薄膜電晶體評價用的積層體的品質評價方法。