



(12) 发明专利

(10) 授权公告号 CN 106950488 B

(45) 授权公告日 2021.09.14

(21) 申请号 201710190118.9

(22) 申请日 2017.03.27

(65) 同一申请的已公布的文献号  
申请公布号 CN 106950488 A

(43) 申请公布日 2017.07.14

(73) 专利权人 联想(北京)有限公司  
地址 100085 北京市海淀区上地创业路6号

(72) 发明人 林朝煌 程晓光

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王学强

(51) Int. Cl.

G01R 31/28 (2006.01)

H05K 1/02 (2006.01)

(56) 对比文件

CN 2896294 Y, 2007.05.02

US 6103978 A, 2000.08.15

审查员 张丽萍

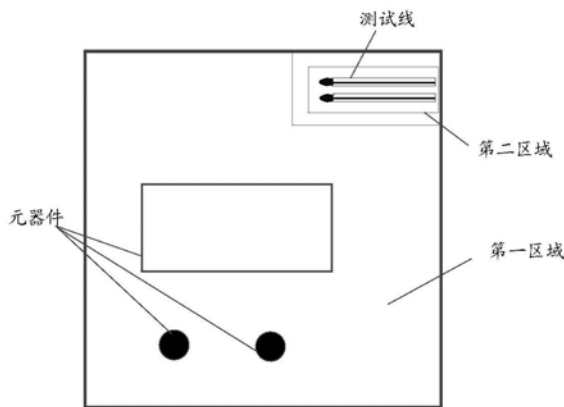
权利要求书1页 说明书7页 附图2页

(54) 发明名称

一种电路板及检测方法

(57) 摘要

本发明公开了一种电路板及检测方法,用于解决电子设备中因设置用于测量插入损耗的测试线所导致的电路板的利用率较低的技术问题。该电路板包括:第一区域,设置有至少一个元器件及用于将所述至少一个元器件进行相互连接的电路;第二区域,设置有测试线,所述测试线包括第一端和第二端,所述第一端用于与连接器相连,所述第二端为开放端;其中,当所述测试线的第一端通过所述连接器与测试设备相连时,通过所述测试设备测试所述电路板的插入损耗和/或所述测试线的阻抗。



1. 一种电路板,包括:

第一区域,设置有至少一个元器件及用于将所述至少一个元器件进行相互连接的电路;

第二区域,设置有测试线,所述测试线包括第一端和第二端,所述第一端用于与连接器相连,所述第二端为悬空状态;所述测试线由埋入或者附着在所述电路板上的所述第二区域的导电迹线构成;所述第一区域与所述第二区域为所述电路板上设置的相互分离的两个区域,所述第二区域中的所述测试线与所述第一区域中的传输线具有相同的电路特性;

其中,当所述测试线的第一端通过所述连接器与测试设备相连时,通过所述测试设备测试所述电路板的插入损耗和/或阻抗,所述测试设备发出的测试信号沿所述电路板的所述第二区域中的所述测试线传输,且所述测试线的第二端用于将所述测试信号反射回所述第一端,以确定所述电路板的所述第一区域中的传输线的传输特性,并确定所述电路板的插入损耗和/或阻抗。

2. 如权利要求1所述的电路板,其特征在于,若所述测试设备为用于测试插入损耗的设备,当所述测试设备与所述第一端连接时,向所述测试线发送的测试信号时,所述测试信号沿所述测试线传输,并在所述第二端发生反射返回所述第一端,所述测试设备根据传输过程中所述测试信号的传输特征信息确定所述电路板的插入损耗。

3. 如权利要求1所述的电路板,其特征在于,所述测试信号的频率范围为(0,15GHz]。

4. 如权利要求1所述的电路板,其特征在于,所述连接器通过导线与测试设备相连,所述导线的宽度与所述测试线的阻抗相关。

5. 如权利要求4所述的电路板,其特征在于,所述导线的阻抗与所述测试线的阻抗相匹配。

6. 如权利要求1所述的电路板,其特征在于,所述测试线的阻抗为50欧姆。

7. 如权利要求1所述的电路板,其特征在于,所述测试线的长度小于等于13cm。

8. 如权利要求1所述的电路板,其特征在于,所述第一区域的面积大于所述第二区域的面积。

9. 一种检测方法,包括:

通过连接器将电路板的测试线的第一端与测试设备连接;其中,所述测试线包括所述第一端及与所述第一端相对的第二端,所述第二端为悬空状态;所述测试线由埋入或者附着在所述电路板上的所述第二区域的导电迹线构成;

通过所述测试设备向所述测试线的第一端发送测试信号,所述测试设备发出的测试信号沿所述电路板的所述第二区域中的所述测试线传输,且在所述测试线的第二端发生反射返回所述第一端,确定所述测试信号在所述测试线中传输时的传输特征信息,以确定所述电路板的所述第一区域中的传输线的传输特性;

根据所述传输特征信息计算所述电路板的插入损耗和/或阻抗;

所述电路板包括第一区域与第二区域,所述第一区域设置有至少一个元器件及用于将所述至少一个元器件进行相互连接的电路,所述第二区域设置有所述测试线;所述第一区域与所述第二区域为所述电路板上设置的相互分离的两个区域,所述第二区域中的所述测试线与所述第一区域中的传输线具有相同的电路特性。

## 一种电路板及检测方法

### 技术领域

[0001] 本发明涉及电子技术领域,特别涉及一种电路板及检测方法。

### 背景技术

[0002] PCB(Printed Circuit Board,印制电路板)是电子设备中重要的电子部件,其可以作为电子元器件支撑体,也是电子元器件连接的载体。目前,在PCB出厂之前通常需要对PCB的性能进行测试,主要的做法即通过在PCB中嵌入传输线来跟踪并检测输入PCB的信号插入损耗,插入损耗越大,对传输信号的影响也就越大,传输效果越差。

[0003] 目前,PCB中设置用专门用于设置检测线路的独立区域,该区域通常与PCB中用于设置其它元器件的区域隔离。而在实际应用中,使用双端检测方法检测PCB的插入损耗,为了提高测量的准确度通常需要对传输线路进行长时的跟踪测试,这样会使得用于跟踪检测的线路较长,在PCB的布线区域的面积较大,从而缩减了PCB用于布置其它电子元器件的资源空间,导致PCB的利用率较低。

### 发明内容

[0004] 本发明实施例提供一种电路板及检测方法,用于解决电子设备中因设置用于测量插入损耗的测试线所导致的PCB的利用率较低的技术问题。

[0005] 第一方面,本发明实施例提供一种电路板,包括:

[0006] 第一区域,设置有至少一个元器件及用于将所述至少一个元器件进行相互连接的电路;

[0007] 第二区域,设置有测试线,所述测试线包括第一端和第二端,所述第一端用于与连接器相连,所述第二端为开放端;

[0008] 其中,当所述测试线的第一端通过所述连接器与测试设备相连时,通过所述测试设备测试所述电路板的插入损耗和/或所述测试线的阻抗。

[0009] 可选的,若所述测试设备为用于测试插入损耗的设备,当所述测试设备与所述第一端连接时,向所述测试线发送的测试信号时,所述测试信号沿所述测试线传输,并在所述第二端发生反射返回所述第一端,所述测试设备根据传输过程中所述测试信号的传输特征信息确定所述电路板的插入损耗。

[0010] 可选的,所述测试信号的频率范围为(0,15GHz]。

[0011] 可选的,所述连接器通过导线与测试设备相连,所述导线的宽度与所述测试线的阻抗相关。

[0012] 可选的,所述导线的阻抗与所述测试线的阻抗相匹配。

[0013] 可选的,所述测试线的阻抗为50欧姆。

[0014] 可选的,所述测试线的长度小于等于13cm。

[0015] 可选的,所述第一区域的面积大于所述第二区域的面积。

[0016] 第二方面,本发明实施例提供一种检测方法,包括:

[0017] 通过连接器将电路板的测试线的第一端与测试设备连接;其中,所述测试线包括所述第一端及与所述第一端相对的第二端,所述第二端为开放端;

[0018] 通过所述测试设备向所述测试线的第一端发送测试信号,确定所述测试信号在所述测试线中传输时的传输特征信息;其中,所述测试信号沿所述测试线传输,并在所述第二端发生反射返回所述第一端;

[0019] 根据所述传输特征信息计算所述电路板的插入损耗和/或阻抗。

[0020] 本发明实施例中,电路板包括第一区域和第二区域,第一区域设置有至少一个元器件及用于将至少一个元器件进行相互连接的电路,第二区域设置有测试线,该测试线包括第一端和第二端,其中,第一端用于与连接器相连,第二端为开放端,当第一测试设备通过连接器与测试线的第一端相连时,第一测试设备发送的测试信号沿所述测试线传输,并在第二端发生反射返回第一端,第一测试设备根据检测的测试线中测试信号的损耗即可确定电路板的插入损耗,故本发明实施例通过采用单端测试方式测试电路板的插入损耗,从而降低电路板中布置的测试线的长度,减少测试线在电路板中占用的面积,提高电路板的资源利用率。

## 附图说明

[0021] 图1为本发明实施例中电路板的结构示意图;

[0022] 图2为本发明实施例中电路板的测试线的结构示意图;

[0023] 图3为本发明实施例中测试线上发射信号的示意图;

[0024] 图4为本发明实施例中测试电路板的插入损耗的示意图;

[0025] 图5为本发明实施例中检测方法的流程图。

## 具体实施方式

[0026] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0027] 另外,本文中术语“和/或”,仅仅是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。另外,本文中字符“/”,一般表示前后关联对象是一种“或”的关系。

[0028] 下面结合附图对本发明优选的实施方式进行详细说明。

[0029] 如图1所示,本发明实施例提供一种电路板,该电路板包括第一区域和第二区域,第一区域中设置有至少一个元器件及用于将所述至少一个元器件进行相互连接的线路,第二区域设置有预设长度的测试线,该测试线包括第一端和第二端(图1中未示出),第一端可以用于与连接器相连,第二端为开放端。

[0030] 本发明实施例中,电路板可以是PCB,PCB是重要的电子部件,是电子元器件的支撑体,也是电子元器件电气连接的载体。

[0031] 在实际应用中,在电路板出厂前,通常会对电路板进行测量,以保证其正常的性能。通常来说,电路板上会设置有一个与实际线路所处的区域分离的测试区域,该测试区域

中设置有工测试的传输线,即本发明实施例中所称的测试线。但由于同类印制板的一致性,测试区域的传输线的特性与电路板中电子元器件之间的传输线具有相同的电路特性。

[0032] 本发明实施例中,电路板的第一区域可以是电路板中用于设置实际电子元器件的区域,第二区域可以是用于对电路板的传输线的阻抗和插入损耗进行监控的区域,以确保线路在实际电路中能够满足设计要求。通常来说,第一区域的面积大于等于第二区域的面积。

[0033] 可选的,电路板的第一区域和第二区域可以是分离的,例如在电路板上设置完成电子元器件和路线后,可在空余区域设置传输线作为测试区域。或者,第一区域和第二区域可以是作为一个整体的区域,例如测试线可以是设置在实际电路所在的电路板区域,而无需一定划分出设置测试线的区域,本领域技术人员可以根据实际需求进行设置,本发明实施例对此不作具体限制。

[0034] 在实际应用中,第一区域的电子元器件可以包括电阻、电容器、电位器、电子管、机电元件、连接器、半导体分立器件、集成电路等等,各电子元器件之间可以存在的传输线。

[0035] 本发明实施例中,第二区域中的测试线可以是传输线,电路板内的传输线有微带线和带状线两种基本的拓扑类型,当电路板在外层布线时,它的结构呈非对称性,称此类布线为微带线拓扑,微带线包括单微带线和埋入式结构形式。当电路板在内层布线时,常被称为带状线,带状线包括单、双、对称或非对称等结构形式。

[0036] 在实际应用中,电路板中用到的传输线是由埋入或者附着在具有一个或多个参考平面的绝缘材料上的导电迹线构成的,导电迹线一般使用铜材料,当然也可以根据需求使用其它材料,本发明实施例对此不作具体限制。

[0037] 理想的传输线的电阻应该为零,但实际传输线总是有一些非零的电阻,如小的串联电阻,其会引起传输信号的衰减和畸变。信号衰减意味着当不同频率的信号传输时,其衰减程度不同。所以,当边沿快速变化的信号经过一段长传输线之后,输出信号的上升边沿变长,这种由传输线损耗引起的上升边沿退化将会影响信号的位错误率和传输质量。

[0038] 在实际应用中,电路板传输线信号损耗来源为材料的导体损耗和介质损耗,同样也受到铜箔电阻、铜箔粗糙度、辐射损耗、阻抗、串扰等因素影响。电路板的损耗通常用插入损耗和回波损耗来表征。本发明实施例中主要以测试电路板的插入损耗为例进行说明。

[0039] 本发明实施例中,电路板中的测试线包括第一端和第二端,如图2所示,其中,测试线的第二端可为开放端,第一端可以与连接器连接,图2所示测试线,其第一端与连接器相连,在实际生产中,出厂的电路板本身通常未配置有连接器。该连接器可以是用于连接两个有源器件的器件,从而传输电流或信号等。例如,可以使用SMA系列视频同轴连接器,它适用于频率范围直至26.5GHz的微波领域的应用,应用范围如电信通讯、网络、无线通讯以及检测和测量仪器,它具有频带宽、性能优、高可靠、寿命长的特点。

[0040] 本发明实施例中,可将测试设备通过连接器与测试线的第一端相连,进而测试设备可以向测试线发出相应频率的测试信号,测试信号将沿测试线传输,并在开放的第二端发生反射返回第一端,测试信号的传输路径如图2中虚线及箭头方向所示,进而,通过测试设备通过分析可以确定传输线的传输特性,进而根据测试得到的测试信号的传输特征信息可确定电路板的插入损耗及阻抗,实现将对电路板的插入损耗和阻抗测试融合在一个测试线路中,效率较高,同时采用单端的测试方式,布线区域较少,减少了在电路板中的占用区

域。

[0041] 可选的,根据测试需求的不同,测试线通过连接器连接的测试设备可能不同。通常来说,在需要测试电路板的阻抗特性时,测试设备可以是时域反射波形(Time Domain Reflection, TDR)测试仪器,而在需要测试电路板的插入损耗时,测试设备可以是矢量网络分析仪(vector network analyzer, VNA),VNA可以在高达几十GHz的频率范围内通过正弦波扫频的方式精确测量传输通道对不同频率的反射和传输特性,所以在进行高速传输通道分析时主要会用矢量网络分析仪去进行测量,有助于提高准确性。

[0042] 在实际用于中,被测系统对于不同频率正弦波的反射和传输特性可以用S参数(S-parameter)表示,S参数描述的是被测件对于不同频率的正弦波的传输和反射的特性。如果我们能够得到传输通道对于不同频率的正弦波的反射和传输特性,理论上我们就可以预测真实的数字信号经过这个传输通道后的影响,因为真实的数字信号在频域上看可以认为是由很多不同频率的正弦波组成的。

[0043] 对于一个单端的传输线来说,其包含4个S参数:S11、S22、S21、S12。S11和S22分别反映的是1端口和2端口对于不同频率正弦波的反射特性,S21反映的是从1端口到2端口的不同频率正弦波的传输特征信息,S12反映的是从2端口到1端口的不同频率正弦波的传输特性。

[0044] 本发明实施例中,测试设备与测试线的第一端连接时,发送的测试信号可以是具有一定频率的正弦波,例如测试信号可以是频率处于(0,15GHz]的正弦波信号。

[0045] 在测试过程中,可由测试设备VNA与测试线连续并发送正弦波信号,正弦波信号由第一端进入测试线并沿测试线传输,当传输至开放的第二端时发送反射返回第一端,则测试设备通过对测试信号在传输过程中的传输特性信息,如传输通道对不同频率的测试信号的反射信息和传输信息等分析,可以计算电路板中传输线对信号的损耗,即插入损耗。

[0046] 在计算电路板的插入损耗时,由于测试用的传输线路的开口端引起测试信号的反射,该测试信号在传输线路中将有一轮循环的损失,所以,真正的插入损耗将是测试的损耗的一半。

[0047] 在实际应用中,通过对S参数做傅里叶逆变换可以得到TDR波形,通过时域反射波形可以反映出被测传输线上的阻抗变化情况。

[0048] 因此,用VNA对数字信号的传输通道进行测量,一方面利用射频微波的分析方法,可以在几十GHz的频率范围内得到非常精确的传输通道的特性;另一方面,通过对测量结果进行一些简单的时域变换,我们就可以分析出通道上的阻抗变化、对真实信号传输的影响等,从而帮助数字工程师在前期阶段就可以判断出背板、电缆、连接器、PCB等的好坏,而不必等到最后信号出问题再去匆忙应对。

[0049] 本发明实施例中,通过在测试区设置单端的传输线,从而实现采用用单端检测方法检测电路板的插入损耗和阻抗,即将现有分别用于进行插入损耗和阻抗检测的两条线路融合为一条线路,提高了测试效率。

[0050] 本发明实施例中,采用单端检测方法需要的测试线的长度相对于双端检测方法所使用的测试线的长度更短。一般来说,采用单端检测方法所需的测试线路长度可以是双端检测方法所需的测试线路的长度的一半,从而可以降低布线所占用的测试区域,提高电路板的利用率。

[0051] 可选的,电路板中设置的测试线的长度可以是小于等于13cm,约5英寸,以保证对测试信号能够在测试线中进行较长传输,有助于提高测量的精准度。以及,通过线路的结合,采用单端检测方式,利用同一测试线即可检测电路板的插入损耗和阻抗,不需要分别设置用于测试阻抗的测试线及用于测试插入损耗的测试线。从而大大减少电路板中测试线所占用的区域,实现在提高测试效率的同时也降低了电路板的成本。

[0052] 在实际应用中,连接器与测试设备之间可以通过导线进行连接,如电缆等,该导线的宽度可以与测试线的阻抗相关,测试线的阻抗可以是任意值。该导线的阻抗可以与测试线的阻抗相匹配,那么,在测试信号经开放的第二端反射返回时,测试信号到达第一端时,由于阻抗匹配,测试信号将终止于电缆处。本发明实施例中,电路板中使用的测试线的阻抗可以是50欧姆,以便较好地适用于VNA。

[0053] 由于测试线的第二端开放,入射的测试信号(如正弦波信号)从连接器(源)将沿着测试线达到达开放端,并反射回源端,所以会来回反复的振荡,如图3所示,其为反射的测试信号的示意图,曲线1为反射的测试信号,曲线2为平滑后的信号对应的阻抗。

[0054] 需要说明的是,在实际计算传输线阻抗时,传输线阻抗计算精度与线宽、线条距离参考平面的高度(介质厚度)和介电常数,以及回路长度、印制线厚度、侧壁形状、阻焊层覆盖范围、同一个部件中混合使用的不同介质等因素有关,精确的计算与仿真实际上是十分困难的。

[0055] 由于制造过程中制造公差的影响,印制板材料会有不同的厚度和介电常数,另外由于刻蚀的线宽可能与设计要求值也有所差异等,要获得精确传输线阻抗往往也不是很容易的。通过仿真测试可知,若分别采用单端检测方法与双端检测方法测量电路板的插入损耗,若测试设备输入的测试信号的频率处于(0,15GHz],如图4所示,两种检测方法的检测结果基本一致,故本发明实施例中,通过对阻抗和插入损耗的测试线的融合,采用单端检测方法进行插入损耗的检测也具有较高的准确性,可靠性较高。

[0056] 如图5所示,本发明实施例还提供一种检测方法,用于检测上述电路板的插入损耗,该方法可以描述如下。

[0057] S11:通过连接器将电路板的测试线的第一端与测试设备连接;其中,测试线包括第一端及与第一端相对的第二端,第二端为开放端;

[0058] S12:通过测试设备向测试线的第一端发送测试信号,确定述测试信号在测试线中传输时的传输特征信息;其中,测试信号沿测试线传输,并在第二端发生反射返回第一端;

[0059] S13:根据传输特征信息计算电路板的插入损耗和/或阻抗。

[0060] 本发明实施例中,该电路板中设置有单端开口的测试线,通过将测试线的一端与相应测试设备的连接,来对电路板的插入损耗及阻抗进行检测,减少测试线的布线区域,电路板的结构请参见图1-2及相应的描述,此处不再赘述。

[0061] 在实际应用中,测试线可以是电路板中设置在测试区域的线路,其与电路板中其它区域的传输线具有相应的特性。测试线包括用于与连接器连接的第一端及为开放的第二端,该连接器可以是SMA系列视频同轴连接器等,本发明实施例对此不作具体限制。

[0062] 在测试过程中,测试人员可将测试设备通过连接器与测试线的第一端连接,该测试设备可以是用于测试电路板的插入损耗的设备,如VNA,或者也可以是用于检测传输线的设备,如TDR测试仪器。当然,在实际应用中,在由VNA检测电路板的插入阻抗时,基于获取的

S参数确定相应的TDR波形,此时,也可分析获得电路板传输线的阻抗情况。本发明实施例中以测试插入损耗的测试设备为VNA为例进行说明。

[0063] 在电路板的测试线连接测设备VNA后,测试设备VNA向测试线发送正弦波信号,正弦波信号从第一端开始沿测试线进行传输,传输达到第二端时,开放的第二端对测试信号进行反射,测试信号返回第一端,由于阻抗匹配,反射的测试信号将在连接器处终止。其中,设置的测试线路的阻抗可以是50欧姆,或者也可以是75欧姆等等,测试线可以与测试设备与连接器之间的导线的阻抗匹配。

[0064] 测试设备通过记录测试信号传输过程中传输特征信息,即可分析确定电路板的插入损耗。由于测试用的传输线路的开口端引起测试信号的反射,该测试信号在传输线路中将有一轮循环的损失,所以,确定的电路板插入损耗将是测试的损耗的一半。

[0065] 相应的,在测试测试线的阻抗时,可以采用TDR测试仪器通过第一端与电路板进行连接,从而测试测试线的阻抗。

[0066] 本发明实施例中,可将测试设备通过连接器与测试线的第一端相连,进而测试设备可以向测试线发出相应频率的测试信号,测试信号将沿测试线传输,并在开放的第二端发生反射返回第一端,进而,通过测试设备通过分析可以确定传输线的传输特性,进而根据测试得到的测试信号的传输特征信息可确定电路板的插入损耗及阻抗,实现将对电路板的插入损耗和阻抗测试融合在一个测试线路中,效率较高,同时采用单端的测试方式,布线区域较少,减少了在电路板中的占用区域。

[0067] 前述图1-4对应实施例中的各种变化方式和具体实例同样适用于本实施例的检测方法,通过前述对电路板的详细描述,本领域技术人员可以清楚的知道本实施例中检测方法的实施方法,所以为了说明书的简洁,在此不再详述。

[0068] 本领域内的技术人员应明白,本发明的实施例可提供为方法、系统、或计算机程序产品。因此,本发明可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且,本发明可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质(包括但不限于磁盘存储器、CD-ROM、光学存储器等)上实施的计算机程序产品的形式。

[0069] 本发明是参照根据本发明实施例的方法、设备(系统)、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器,使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0070] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中,使得存储在该计算机可读存储器中的指令产生包括指令装置的制品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0071] 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上,使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一

个方框或多个方框中指定的功能的步骤。

[0072] 具体来讲,本申请实施例中的检测方法对应的计算机程序指令可以被存储在光盘,硬盘,U盘等存储介质上,当存储介质中的与检测方法对应的计算机程序指令被一电子设备读取或被执行时,包括如下步骤:

[0073] 通过连接器将电路板的测试线的第一端与测试设备连接;其中,所述测试线包括所述第一端及与所述第一端相对的第二端,所述第二端为开放端;

[0074] 通过所述测试设备向所述测试线的第一端发送测试信号,确定所述测试信号在所述测试线中传输时的传输特征信息;其中,所述测试信号沿所述测试线传输,并在所述第二端发生反射返回所述第一端;

[0075] 根据所述传输特征信息计算所述电路板的插入损耗和/或阻抗。

[0076] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

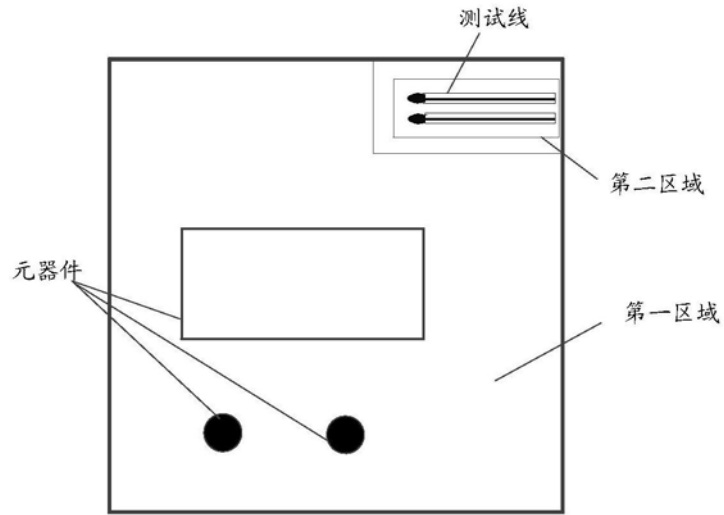


图1

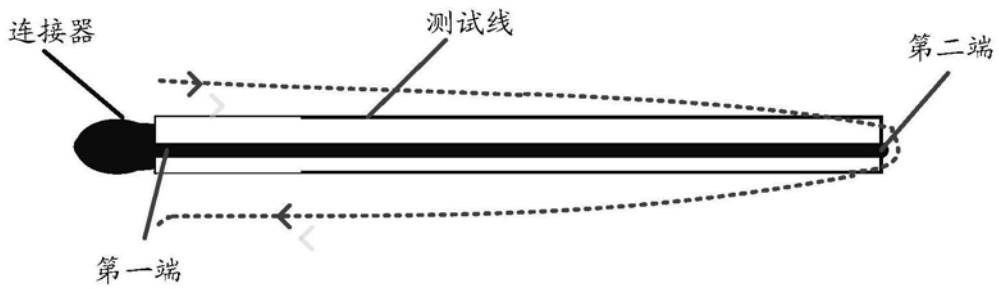


图2

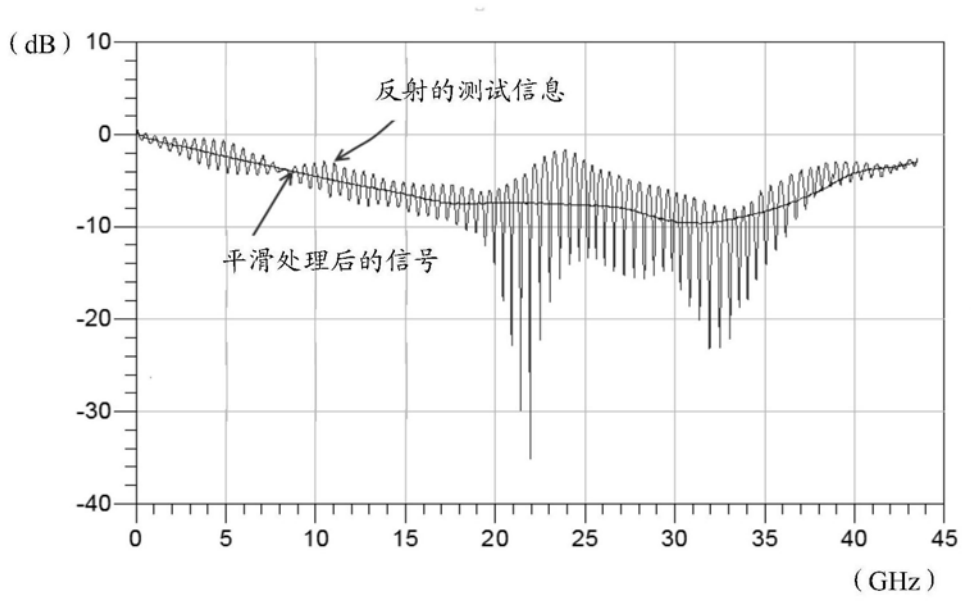


图3

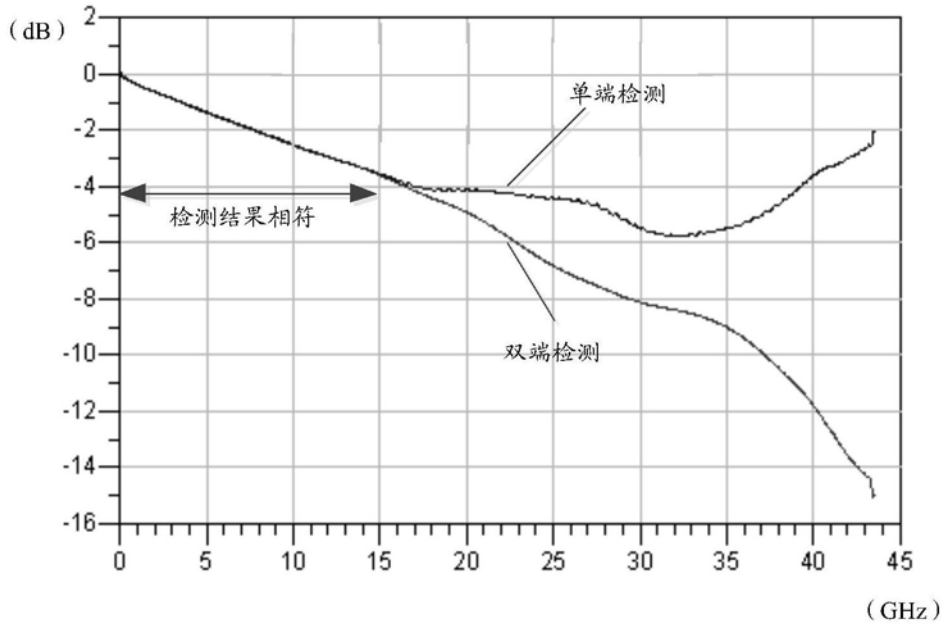


图4

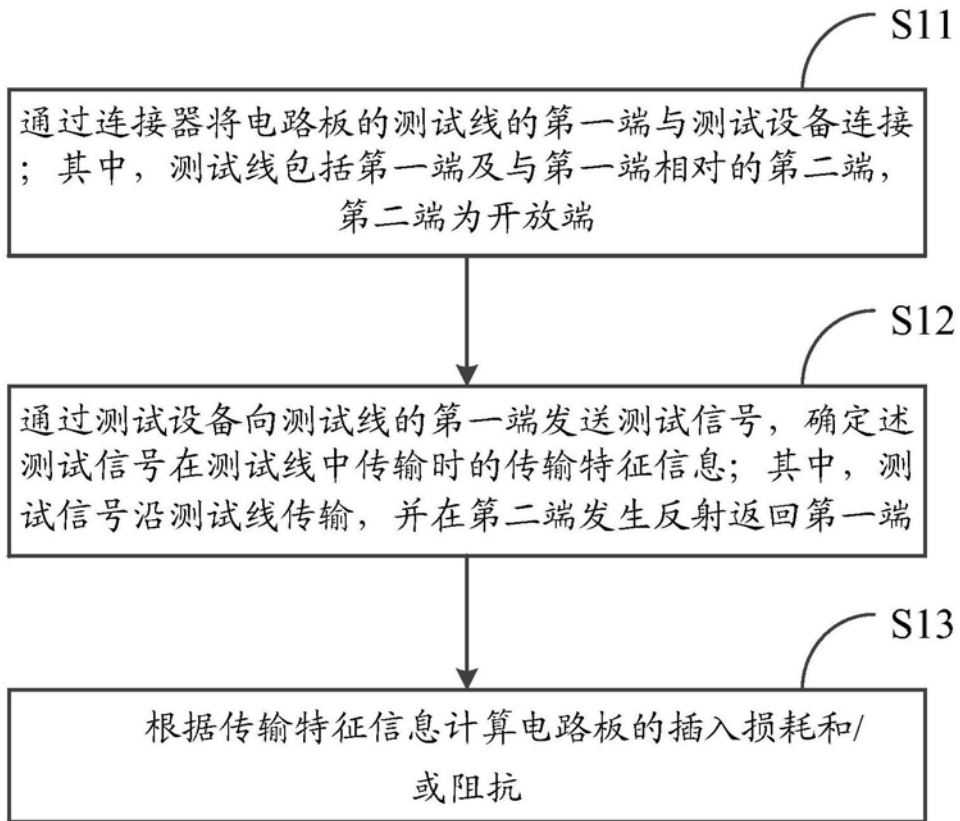


图5