(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 12 月 18 日(18.12.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/199748 A1

(51) 国際特許分類:
H01L 29/78 (2006.01) *H01L 29/06* (2006.01)
H01L 21/336 (2006.01) *H01L 29/12* (2006.01)

(21) 国際出願番号: PCT/JP2014/062305

(22) 国際出願日: 2014 年 5 月 8 日(08.05.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-123782 2013 年 6 月 12 日(12.06.2013) JP

(71) 出願人: 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者: 和田 圭司(WADA, Keiji); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社 大阪製作所内 Osaka (JP). 増田 健良(MASUDA, Takeyoshi); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社 大阪製作所内 Osaka (JP).

(74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目２番７号 中之島セントラルタワー Osaka (JP).

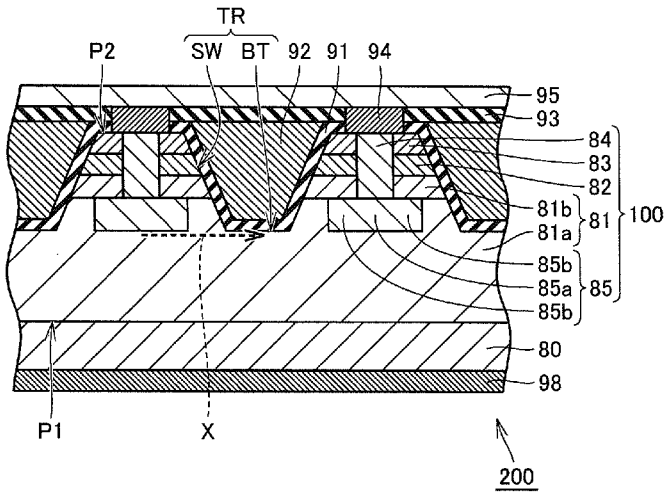
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) **Title**: SILICON CARBIDE SEMICONDUCTOR DEVICE

(54) 発明の名称 : 炭化珪素半導体装置

FIG.1



(57) **Abstract**: A trench (TR) reaches a first conductivity-type first layer (81) by penetrating a first conductivity-type third layer (83) and a second conductivity-type second layer (82) from a second main surface (P2). A contact region (84) extends to a position deeper than the interface between the first layer (81) and the second layer (82) by penetrating the third layer (83) and the second layer (82) from the second main surface (P2), and the contact region is in contact with an embedding region (85). An impurity concentration of the contact region (84) is higher than that of the second layer (82). The embedding region (85) has: a first portion (85a) sandwiched between the contact region (84) and a first main surface (P1) in the thickness direction; and a second portion (85b) extending closer to the trench (TR) from the first portion (85a).

(57) 要約:

[続葉有]

WO 2014/199748 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

トレンチ（ＴＲ）は、第２の主面（Ｐ２）から、第１導電型の第３の層（８３）および第２導電型の第２の層（８２）を貫通して第１導電型の第１の層（８１）に至る。コンタクト領域（８４）は、第２の主面（Ｐ２）から第３の層（８３）および第２の層（８２）を貫通して第１の層（８１）および第２の層（８２）の界面よりも深い位置まで延在しており、埋込領域（８５）に接している。コンタクト領域（８４）の不純物濃度は第２の層（８２）の不純物濃度よりも高い。埋込領域（８５）は、厚さ方向においてコンタクト領域（８４）と第１の主面（Ｐ１）との間に挟まれている第１の部分（８５ａ）と、第１の部分（８５ａ）からトレンチ（ＴＲ）に近づくように延びる第２の部分（８５ｂ）とを有する。

明　細　書

発明の名称 ： 炭化珪素半導体装置

技術分野

[0001] この発明は、炭化珪素半導体装置に関するものであり、特に、トレンチ上にゲート絶縁膜を有する炭化珪素半導体装置に関するものである。

背景技術

[0002] 特許第３４６２５０６号公報（特許文献１）によれば、炭化珪素ＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）において半導体のバルクでの破壊よりも前にゲートトレンチの角部での電界集中による酸化物の破壊が起きることでＭＯＳＦＥＴの耐圧が劣化し得ることが記載されている。このような電界集中を抑制するために、ｐ型エピタキシャル層を通ってｎ型エピタキシャル層中へと下方に延在するトレンチを有するＦＥＴにおいて、ｐ型領域を、ｎ型エピタキシャル層中にソースコンタクトの下に形成することが、一例として示されている。このｐ型領域は、ｐ型エピタキシャル層の中に存在するキャリア濃度よりも高いキャリア濃度を有し、ゲートトレンチに隣接して形成される。

先行技術文献

特許文献

[0003] 特許文献1：特許第３４６２５０６号公報

発明の概要

発明が解決しようとする課題

[0004] 上記技術によれば、ソースコンタクトとｐ型領域とがｐ型エピタキシャル層を介して互いに電気的に接続される。しかしながら、ｐ型エピタキシャル層のキャリア濃度が低いので、ソースコンタクトとの電気的接続によるｐ型領域の電位の安定化が不十分となりやすい。このため、電界集中をｐ型領域によって抑制する効果が十分でなく、その結果、所望の耐圧が得られないことがあった。

[0005] 本発明は、上記のような課題を解決するために成されたものであり、この発明の目的は、大きな耐圧を有する炭化珪素半導体装置を提供することである。

課題を解決するための手段

[0006] 本発明の炭化珪素半導体装置は、炭化珪素層と、ゲート絶縁膜と、ゲート電極と、第１の電極と、第２の電極とを有する。

[0007] 炭化珪素層は厚さ方向を有する。炭化珪素層は、第１の主面と、厚さ方向において第１の主面と対向する第２の主面とを有する。炭化珪素層は、第１の層と、第２の層と、第３の層と、コンタクト領域と、埋込領域とを有する。第１の層は第１の主面をなしている。第１の層は第１の導電型を有する。第２の層は、第１の層によって第１の主面から隔てられるように第１の層上に設けられている。第２の層は第２の導電型を有する。第３の層は、第２の層によって第１の層から隔てられるように第２の層上に設けられており、第２の主面をなしている。第３の層は第１の導電型を有する。炭化珪素層には、第２の主面から第３の層および第２の層を貫通して第１の層に至る側壁面を有するトレンチが設けられている。コンタクト領域は、第２の主面から第３の層および第２の層を貫通して第１および第２の層の界面よりも深い位置まで延在しており、第１の主面から離れている。コンタクト領域は、第２の導電型を有し、第２の層の不純物濃度よりも高い不純物濃度を有する。埋込領域は、第１の主面、第２の主面、第２の層、第３の層、およびトレンチの各々から離れており、コンタクト領域に接している。埋込領域は第２の導電型を有する。埋込領域は、厚さ方向においてコンタクト領域と第１の主面との間に挟まれている第１の部分と、第１の部分からトレンチに近づくように延びる第２の部分とを有する。

[0008] ゲート絶縁膜はトレンチ上に設けられている。ゲート電極はゲート絶縁膜上に設けられている。第１の電極は炭化珪素層の第１の主面上に設けられている。第２の電極は、炭化珪素層の第２の主面上に設けられており、第３の層およびコンタクト領域の各々に接している。

発明の効果

[0009] この炭化珪素半導体装置によれば、電界緩和構造としての埋込領域と第２の電極とをつなぐコンタクト領域の不純物濃度は、第２の層の不純物濃度よりも高い。これにより埋込領域が第２の電極に低抵抗で接続される。よって電界緩和構造の電位が十分に安定化される。よって炭化珪素半導体装置の破壊原因となり得る電界集中がより抑制される。この結果、炭化珪素半導体装置の耐圧を大きくすることができる。

図面の簡単な説明

[0010] [図1]本発明の一実施の形態における炭化珪素半導体装置の構成を概略的に示す図であり、図２および図３の線Ｉ－Ｉに沿う部分断面図である。

[図2]図１の炭化珪素半導体装置が有する炭化珪素層の形状を概略的に示す部分斜視図である。

[図3]図１の炭化珪素半導体装置が有する炭化珪素層の形状を概略的に示す部分平面図である。

[図4]図１の炭化珪素半導体装置の製造方法の第１工程を概略的に示す部分断面図である。

[図5]図１の炭化珪素半導体装置の製造方法の第２工程を概略的に示す部分断面図である。

[図6]図１の炭化珪素半導体装置の製造方法の第３工程を概略的に示す部分断面図である。

[図7]図１の炭化珪素半導体装置の製造方法の第４工程を概略的に示す部分断面図である。

[図8]図１の炭化珪素半導体装置の製造方法の第５工程を概略的に示す部分断面図である。

[図9]図１の炭化珪素半導体装置の製造方法の第６工程を概略的に示す部分断面図である。

[図10]図１の炭化珪素半導体装置の製造方法の第７工程を概略的に示す部分断面図である。

[図11]図１の炭化珪素半導体装置の製造方法の第８工程を概略的に示す部分断面図である。

[図12]図１の炭化珪素半導体装置の製造方法の第９工程を概略的に示す部分断面図である。

[図13]図１の炭化珪素半導体装置の製造方法の第１０工程を概略的に示す部分断面図である。

[図14]図１の炭化珪素半導体装置の製造方法の第１１工程を概略的に示す部分断面図である。

[図15]図１の矢印Ｘにおける座標と、電界強度との関係の一例を示すグラフ図である。

[図16]炭化珪素半導体装置が有する炭化珪素層の表面の微細構造を概略的に示す部分断面図である。

[図17]ポリタイプ４Ｈの六方晶における（０００－１）面の結晶構造を示す図である。

[図18]図１７の線ＸＶＩＩＩ－ＸＶＩＩＩに沿う（１１－２０）面の結晶構造を示す図である。

[図19]図１６の複合面の表面近傍における結晶構造を（１１－２０）面内において示す図である。

[図20]図１６の複合面を（０１－１０）面から見た図である。

[図21]巨視的に見たチャネル面および（０００－１）面の間の角度と、チャネル移動度との関係の一例を、熱エッチングが行われた場合と行われなかった場合との各々について示すグラフ図である。

[図22]チャネル方向および＜０－１１－２＞方向の間の角度と、チャネル移動度との関係の一例を示すグラフ図である。

[図23]図１６の変形例を示す図である。

発明を実施するための形態

[0011] 以下、本発明の実施の形態について図に基づいて説明する。なお、以下の図面において、同一または相当する部分には同一の参照番号を付し、その説

明は繰り返さない。また、本明細書中の結晶学的記載においては、個別方位を［］、集合方位を＜＞、個別面を（）、集合面を｛｝でそれぞれ示している。また結晶学上の指数が負であることは、通常、”－”（バー）を数字の上に付すことによって表現されるが、本明細書中では数字の前に負の符号を付している。

[0012] （概要）

はじめに実施の形態の概要について、以下の(i)～(ix)において説明する。

[0013] （i） 炭化珪素半導体装置２００は、炭化珪素層１００と、ゲート絶縁膜９１と、ゲート電極９２と、第１の電極９８と、第２の電極９４とを有する。

[0014] 炭化珪素層１００は厚さ方向を有する。炭化珪素層１００は、第１の主面Ｐ１と、厚さ方向において第１の主面Ｐ１と対向する第２の主面Ｐ２とを有する。炭化珪素層１００は、第１の層８１と、第２の層８２と、第３の層８３と、コンタクト領域８４と、埋込領域８５とを有する。第１の層８１は第１の主面Ｐ１をなしている。第１の層８１は第１の導電型を有する。第２の層８２は、第１の層８１によって第１の主面Ｐ１から隔てられるように第１の層８１上に設けられている。第２の層８２は第２の導電型を有する。第３の層８３は、第２の層８２によって第１の層８１から隔てられるように第２の層８２上に設けられており、第２の主面Ｐ２をなしている。第３の層８３は第１の導電型を有する。炭化珪素層１００には、第２の主面Ｐ２から第３の層８３および第２の層８２を貫通して第１の層８１に至る側壁面ＳＷを有するトレンチＴＲが設けられている。コンタクト領域８４は、第２の主面Ｐ２から第３の層８３および第２の層８２を貫通して第１の層８１および第２の層８２の界面よりも深い位置まで延在しており、第１の主面Ｐ１から離れている。コンタクト領域８４は、第２の導電型を有し、第２の層８２の不純物濃度よりも高い不純物濃度を有する。埋込領域８５は、第１の主面Ｐ１、第２の主面Ｐ２、第２の層８２、第３の層８３、およびトレンチＴＲの各々から離れており、コンタクト領域８４に接している。埋込領域８５は第２の導電型を有する。埋込領域８５は、厚さ方向においてコンタクト領域８４と

第１の主面Ｐ１との間に挟まれている第１の部分８５ａと、第１の部分８５ａからトレンチＴＲに近づくように延びる第２の部分８５ｂとを有する。

[0015] ゲート絶縁膜９１はトレンチＴＲ上に設けられている。ゲート電極９２はゲート絶縁膜９１上に設けられている。第１の電極９８は炭化珪素層１００の第１の主面Ｐ１上に設けられている。第２の電極９４は、炭化珪素層１００の第２の主面Ｐ２上に設けられており、第３の層８３およびコンタクト領域８４の各々に接している。

[0016] この炭化珪素半導体装置２００によれば、電界緩和構造としての埋込領域８５と第２の電極９４とをつなぐコンタクト領域８４は、第２の層８２の不純物濃度よりも高い不純物濃度を有する。これにより埋込領域８５が第２の電極９４に低抵抗で接続されるので、電界緩和構造の電位が十分に安定化される。よって炭化珪素半導体装置２００の破壊原因となり得る電界集中をより抑制することができる。よって炭化珪素半導体装置２００の耐圧を大きくすることができる。

[0017] (ii) 上記(i)において、第１の層８１は、第１の主面Ｐ１をなす第１の領域８１ａと、第１の領域８１ａと第２の層８２との間に設けられ第１の領域８１ａの不純物濃度よりも高い不純物濃度を有する第２の領域８１ｂとを含んでもよい。トレンチＴＲの側壁面ＳＷは第２の領域８１ｂを貫通して第１の領域８１ａに至っている。第２の領域８１ｂは厚さ方向において埋込領域８５の第２の部分８５ｂと第２の層８２との間に位置している。

[0018] これにより、第２の領域８１ｂの不純物濃度が高いことによりオン抵抗が抑制しつつ、第１の領域８１ａの不純物濃度が低いことにより耐圧を大きくすることができる。

[0019] (iii) 上記(i)または(ii)において、埋込領域８５の少なくとも一部は、第２の層８２の不純物濃度よりも高い不純物濃度を有してもよい。

[0020] これにより、埋込領域８５が完全に空乏化される電圧が高くなる。よってより高い電圧下においても電界集中が十分に抑制される。

[0021] (iv) 埋込領域はトレンチから１μｍ以上４μｍ以下離れていてもよい。

埋込領域とトレンチとの距離が１μｍ以上であることにより、オン抵抗が過度に高くなることを避けることができる。またこの距離が４μｍ以下であることにより、トレンチへの電界集中をより抑制することができる。

[0022] (v) 埋込領域の第２の部分は、トレンチに近づくように埋込領域の第１の部分から１μｍ以上延びていてもよい。

[0023] これにより、埋込領域の第１の部分を大きくすることなく、埋込領域とトレンチとの間の距離を小さくすることができる。よって炭化珪素半導体装置の大きさを抑えつつ、電界集中を抑制することができる。

[0024] (vi) 上記(i)～(v)において、トレンチＴＲの側壁面ＳＷ上において第２の層８２には、面方位｛０－３３－８｝を有する第１の面Ｓ１を含む表面が設けられていてもよい。

[0025] これにより、炭化珪素半導体装置２００のオン抵抗のうち、第２の層８２によって構成される部分であるチャネル部分の抵抗を小さくすることができる。よって第１の層８１によって構成される部分であるドリフト層部分の抵抗がより大きくても許容される。よって第１の層８１の不純物濃度をより小さくすることができる。これにより耐圧をより大きくすることができる。

[0026] (vii) 上記(vi)において、表面は第１の面Ｓ１を微視的に含んでもよく、表面はさらに、面方位｛０－１１－１｝を有する第２の面Ｓ２を微視的に含んでもよい。

[0027] これによりチャネル部分の抵抗をより小さくすることができる。

(viii) 上記(vii)において、表面の第１の面Ｓ１および第２の面Ｓ２は、面方位｛０－１１－２｝を有する複合面ＳＲを構成していてもよい。

[0028] これによりチャネル部分の抵抗をより小さくすることができる。

(ix) 上記(viii)において、表面は｛０００－１｝面に対して、巨視的に６２°±１０°のオフ角を有してもよい。

[0029] これによりチャネル部分の抵抗をより小さくすることができる。

（詳細）

次に実施の形態の詳細について、以下に説明する。

[0030] 図１に示すように、本実施の形態のＭＯＳＦＥＴ２００（炭化珪素半導体装置）は、単結晶基板８０と、エピタキシャル層１００（炭化珪素層）と、ゲート酸化膜９１（ゲート絶縁膜）と、ゲート電極９２と、層間絶縁膜９３と、ソース電極９４（第２の電極）と、ソース配線層９５と、ドレイン電極９８（第１の電極）とを有する。単結晶基板８０は、炭化珪素からなり、ｎ型（第１の導電型）を有する。単結晶基板８０上には、エピタキシャル層１００が設けられている。

[0031] エピタキシャル層１００は、単結晶基板８０上にエピタキシャルに成長させられた炭化珪素層である。エピタキシャル層１００は、ポリタイプ４Ｈの六方晶の結晶構造を有する。エピタキシャル層１００は厚さ方向（図１の縦方向）を有する。エピタキシャル層１００は、単結晶基板８０に面する下面Ｐ１（第１の主面）と、厚さ方向において下面Ｐ１と対向する上面Ｐ２（第１の主面と反対の第２の主面）とを有する。エピタキシャル層１００は、ｎドリフト層８１（第１の層）と、ｐベース層８２（第２の層）と、ｎ層８３（第３の層）と、コンタクト領域８４と、埋込領域８５とを有する。

[0032] ｎドリフト層８１はエピタキシャル層１００の下面Ｐ１をなしている。ｎドリフト層８１はｎ型を有する。ｎドリフト層８１の不純物濃度は、単結晶基板８０の不純物濃度よりも低いことが好ましい。ｎドリフト層８１の不純物濃度は、好ましくは$1\times10^{15}cm^{-3}$以上$5\times10^{16}cm^{-3}$以下である。

[0033] ｐベース層８２はｐ型（第１の導電型と異なる第２の導電型）を有する。ｐベース層８２は、ｎドリフト層８１によって下面Ｐ１から隔てられるようにｎドリフト層８１上に設けられている。ｐベース層８２の不純物濃度は、好ましくは$5\times10^{15}cm^{-3}$以上$2\times10^{18}cm^{-3}$以下であり、たとえば$1\times10^{18}cm^{-3}$程度である。

[0034] ｎ層８３はｎ型を有する。ｎ層８３は、ｐベース層８２によってｎドリフト層８１から隔てられるようにｐベース層８２上に設けられている。ｎ層８３はコンタクト領域８４と共に、エピタキシャル層１００の上面Ｐ２をなしている。

[0035] さらに図２および図３を参照して、エピタキシャル層１００にはトレンチＴＲが設けられている。トレンチＴＲは側壁面ＳＷおよび底面ＢＴを有する。トレンチＴＲの深さは、たとえば０．８～１．８μｍ程度である。

[0036] 側壁面ＳＷは、上面Ｐ２からｎ層８３およびｐベース層８２を貫通してｎドリフト層８１に至っている。側壁面ＳＷはｐベース層８２上においてＭＯＳＦＥＴ２００のチャネル面を含む。側壁面ＳＷはエピタキシャル層１００の上面Ｐ２に対して傾斜していることが好ましく、この場合、トレンチＴＲは底面ＢＴ向かってテーパ状に狭まっている。側壁面ＳＷの面方位は、｛０００１｝面に対して５０°以上６５°以下傾斜していることが好ましく、（０００－１）面に対して５０°以上６５°以下傾斜していることがより好ましい。好ましくは側壁面ＳＷは、特にｐベース層８２上の部分において、所定の結晶面（特殊面とも称する）を有する。特殊面の詳細については後述する。

[0037] 底面ＢＴは、ｎドリフト層８１の上に位置しており、好ましくは、後述する下方領域８１ａ上に位置している。本実施の形態においては底面ＢＴは上面Ｐ２とほぼ平行な平坦な形状を有する。底面ＢＴと側壁面ＳＷとがつながる部分はトレンチＴＲの角部を構成している。本実施の形態においてはトレンチＴＲは、平面視（図３）において、ハニカム構造を有する網目を構成するように延びている。これによりエピタキシャル層１００は、トレンチＴＲによって囲まれた、六角形状を有する上面Ｐ２を有する。

[0038] コンタクト領域８４は、ｐ型を有し、ｐベース層８２の不純物濃度よりも高い不純物濃度を有する。コンタクト領域８４の不純物濃度は、好ましくは$1\times10^{18}cm^{-3}$以上$1\times10^{20}cm^{-3}$以下である。コンタクト領域８４はｐベース層８２につながっている。コンタクト領域８４は、上面Ｐ２からｎ層８３およびｐベース層８２を貫通してｎドリフト層８１およびｐベース層８２の界面よりも深い位置まで延在しており、下面Ｐ１から離れている。

[0039] 埋込領域８５はｐ型を有する。埋込領域８５が有する不純物は、たとえばアルミニウムである。好ましくは埋込領域８５の少なくとも一部は、ｐベー

ス層８２の不純物濃度よりも高い不純物濃度を有している。言い換えれば、埋込領域８５の厚さ方向（図１の縦方向）における不純物濃度プロファイルの最大値は、ｐベース層８２の不純物濃度プロファイルの最大値よりも大きい。埋込領域８５の不純物濃度の最大値は、好ましくは$１\times１０^{17}ｃｍ^{-3}$以上$１\times１０^{19}ｃｍ^{-3}$以下である。埋込領域８５の単位体積当たりの不純物濃度を厚さ方向（図１の縦方向）に積分した値は、埋込領域８５を形成するためのイオン注入のドース量に対応する。このドース量は、好ましくは$１\times１０^{12}ｃｍ^{-2}$以上$１\times１０^{15}ｃｍ^{-2}$以下であり、たとえば$１\times１０^{13}ｃｍ^{-2}$である。

[0040] 埋込領域８５は、下面Ｐ１、上面Ｐ２、ｐベース層８２、ｎ層８３、およびトレンチＴＲの各々から離れている。また埋込領域８５は、コンタクト領域８４に接している。

[0041] 埋込領域８５は、図１に示すように、厚さ方向においてコンタクト領域８４と下面Ｐ１との間に挟まれている接続部分８５ａ（第１の部分）と、接続部分８５ａからトレンチＴＲの角部に近づくように延びる延在部分８５ｂ（第２の部分）とを有する。言い換えれば、埋込領域８５は、平面視（図３）においてコンタクト領域８４と重なる接続部分８５ａと、接続部分８５ａからトレンチＴＲに近づくように延びる延在部分８５ｂとを有する。埋込領域８５の延在部分８５ｂはトレンチＴＲに近づくように埋込領域８５の接続部分８５ａから１μｍ以上３μｍ以下延びていることが好ましい。

[0042] 埋込領域８５とトレンチＴＲとの距離は、１μｍ以上が好ましく、２μｍ以上がより好ましい。またこの距離は、４μｍ以下が好ましく、３μｍ以下がより好ましい。

[0043] ｎドリフト層８１は、下面Ｐ１をなす下方領域８１ａ（第１の領域）と、下方領域８１ａとｐベース層８２との間に設けられ下方領域８１ａの不純物濃度よりも高い不純物濃度を有する上方領域８１ｂ（第２の領域）とを含むことが好ましい。トレンチＴＲの側壁面ＳＷは上方領域８１ｂを貫通して下方領域８１ａに至っている。上方領域８１ｂは厚さ方向において埋込領域８５の延在部分８５ｂとｐベース層８２との間に位置している。

[0044] ゲート酸化膜９１は、トレンチＴＲ上に設けられており、トレンチＴＲの側壁面ＳＷおよび底面ＢＴの各々を覆っている。ゲート電極９２はゲート酸化膜９１上に設けられている。ゲート酸化膜９１は、シリコン酸化膜であることが好ましい。

[0045] ソース電極９４は、エピタキシャル層１００の上面Ｐ２上に設けられており、ｎ層８３およびコンタクト領域８４の各々に接している。ソース配線層９５はソース電極９４に接している。ソース配線層９５は、たとえばアルミニウム層である。層間絶縁膜９３はゲート電極９２とソース配線層９５との間を絶縁している。ドレイン電極９８はエピタキシャル層１００の下面Ｐ１上に単結晶基板８０を介して設けられている。

[0046] 次にＭＯＳＦＥＴ２００（図１）の製造方法について、以下に説明する。

図４に示すように、ドリフト層８１（図１）の一部となる下方領域８１ａが単結晶基板８０上に形成される。具体的には、単結晶基板８０上におけるエピタキシャル成長によって下方領域８１ａが形成される。このエピタキシャル成長は、たとえば原料ガスとしてシラン（SiH_4）とプロパン（C_3H_8）との混合ガスを用い、キャリアガスとしてたとえば水素ガス（H_2）を用いたＣＶＤ（Chemical Vapor Deposition）法により行うことができる。この際、不純物として、たとえば窒素（Ｎ）やリン（Ｐ）を導入することが好ましい。

[0047] 図５に示すように、下方領域８１ａの一部の上に埋込領域８５が形成される。具体的には、下方領域８１ａ上において、注入マスク（図示せず）を用いたイオン注入が行われる。

[0048] 図６に示すように、埋込領域８５が設けられた下方領域８１ａ上に上方領域８１ｂが形成される。これにより埋込領域８５は、下方領域８１ａおよび上方領域８１ｂによって構成されるｎドリフト層８１に埋め込まれる。上方領域８１ｂは下方領域８１ａの形成方法と同様の方法によって形成され得る。

[0049] 図７および図８に示すように、ｐベース層８２、ｎ層８３およびコンタク

ト領域８４が形成される。これらの形成は、たとえばｎドリフト層８１（図６）上へのイオン注入により行い得る。ｐベース層８２およびコンタクト領域８４を形成するためのイオン注入においては、たとえばアルミニウム（Ａｌ）などの、ｐ型を付与するための不純物がイオン注入される。またｎ層８３を形成するためのイオン注入においては、たとえばリン（Ｐ）などの、ｎ型を付与するための不純物がイオン注入される。たとえば、ｐベース層８２は深さ０．７～０．８μｍ程度でのイオン注入によって形成される。またｎ層８３は、ＭＯＳＦＥＴ２００のチャネル長が実質的に０．３～０．６μｍ程度となるように、イオン注入によって形成される。

[0050] なおイオン注入の代わりに、不純物の添加をともなうにエピタキシャル成長が用いられてもよい。

[0051] 次に、不純物を活性化するための熱処理が行われる。この熱処理の温度は、好ましくは１５００℃以上１９００℃以下であり、たとえば１７００℃程度である。熱処理の時間は、たとえば３０分程度である。熱処理の雰囲気は、好ましくは不活性ガス雰囲気であり、たとえばＡｒ雰囲気である。

[0052] 図９に示すように、ｎ層８３およびコンタクト領域８４からなる上面Ｐ２上に、開口部を有するマスク層４０が形成される。開口部はトレンチＴＲ（図１）の位置に対応して形成される。マスク層４０はシリコン酸化膜であることが好ましい。シリコン酸化膜は、上面Ｐ２を熱酸化することにより形成し得る。

[0053] 図１０に示すように、単結晶基板８０上のエピタキシャル層の一部がマスク層４０の開口部においてエッチングにより除去される。エッチングの方法としては、たとえば反応性イオンエッチング（ＲＩＥ）や誘導結合プラズマ（ＩＣＰ）ＲＩＥを用いることができる。具体的には、たとえば反応ガスとしてSF_6またはSF_6とO_2との混合ガスを用いたＩＣＰ－ＲＩＥを用いることができる。このようなエッチングにより、トレンチＴＲ（図１）が形成されるべき領域に、上面Ｐ２に対してほぼ垂直な側壁を有する凹部ＴＱが形成される。

[0054] 次に、凹部ＴＱにおいて熱エッチングが行われる。熱エッチングは、たとえば、少なくとも１種類以上のハロゲン原子を有する反応性ガスを含む雰囲気中での加熱によって行い得る。少なくとも１種類以上のハロゲン原子は、塩素（Ｃｌ）原子およびフッ素（Ｆ）原子の少なくともいずれかを含む。この雰囲気は、たとえば、Cl_2、BCL_3、SF_6、またはCF_4である。たとえば、塩素ガスと酸素ガスとの混合ガスを反応ガスとして用い、熱処理温度を、たとえば７００℃以上１０００℃以下として、熱エッチングが行われる。

[0055] なお、反応ガスは、上述した塩素ガスと酸素ガスとに加えて、キャリアガスを含んでいてもよい。キャリアガスとしては、たとえば窒素（N_2）ガス、アルゴンガス、ヘリウムガスなどを用いることができる。そして、上述のように熱処理温度を７００℃以上１０００℃以下とした場合、ＳｉＣのエッチング速度はたとえば約７０μｍ／時になる。また、この場合に、酸化珪素から作られたマスク層４０は、ＳｉＣに対する選択比が極めて大きいので、ＳｉＣのエッチング中に実質的にエッチングされない。

[0056] 図１１に示すように、上記の熱エッチングにより、エピタキシャル層１００の上面Ｐ２上にトレンチＴＲが形成される。好ましくは、トレンチＴＲの形成時、側壁面ＳＷ上、特にｐベース層８２上において、後述する特殊面が自己形成される。次にマスク層４０がエッチングなど任意の方法により除去される。

[0057] 図１２に示すように、トレンチＴＲの側壁面ＳＷおよび底面ＢＴの各々を覆うゲート酸化膜９１が形成される。ゲート酸化膜９１は、たとえば熱酸化により形成され得る。

[0058] ゲート酸化膜９１が形成された後に、雰囲気ガスとして一酸化窒素（ＮＯ）ガスを用いるＮＯアニールが行われてもよい。温度プロファイルは、たとえば、温度１１００℃以上１３００℃以下、保持時間１時間程度の条件を有する。これにより、ゲート酸化膜９１とｐベース層８２との界面領域に窒素原子が導入される。その結果、界面領域における界面準位の形成が抑制されることで、チャネル移動度を向上させることができる。なお、このような窒

素原子の導入が可能であれば、ＮＯガス以外のガスが雰囲気ガスとして用いられてもよい。

[0059] このＮＯアニールの後にさらに、雰囲気ガスとしてアルゴン（Ａｒ）を用いるＡｒアニールが行われてもよい。Ａｒアニールの加熱温度は、上記ＮＯアニールの加熱温度よりも高く、ゲート酸化膜９１の融点よりも低いことが好ましい。この加熱温度が保持される時間は、たとえば１時間程度である。これにより、ゲート酸化膜９１とｐベース層８２との界面領域における界面準位の形成がさらに抑制される。なお、雰囲気ガスとして、Ａｒガスに代えて窒素ガスなどの他の不活性ガスが用いられてもよい。

[0060] 図１３に示すように、ゲート酸化膜９１上にゲート電極９２が形成される。具体的には、トレンチＴＲの内部の領域をゲート酸化膜９１を介して埋めるように、ゲート酸化膜９１上にゲート電極９２が形成される。ゲート電極９２の形成方法は、たとえば、導体またはドープトポリシリコンの成膜とＣＭＰ（Chemical Mechanical Polishing）またはＲＩＥとによって行い得る。

[0061] 図１４を参照して、ゲート電極９２の露出面を覆うように、ゲート電極９２およびゲート酸化膜９１上に層間絶縁膜９３が形成される。層間絶縁膜９３およびゲート酸化膜９１に開口部が形成されるようにエッチングが行われる。この開口部により上面Ｐ２上においてｎ層８３およびコンタクト領域８４の各々が露出される。次に上面Ｐ２上においてｎ層８３およびｎコンタクト領域８４の各々に接するソース電極９４が形成される。ｎドリフト層８１からなる下面Ｐ１上に単結晶基板８０を介してドレイン電極９８が形成される。

[0062] 再び図１を参照して、ソース配線層９５が形成される。これによりＭＯＳＦＥＴ２００が得られる。

[0063] 図１５を参照して、コンタクト領域８４および埋込領域８５（図１）の効果を検証するために行ったシミュレーション結果について、以下に説明する。

[0064] 比較例の場合、すなわちコンタクト領域８４および埋込領域８５が設けられない場合、図中破線で示すように、エピタキシャル層１００中のトレンチＴＲの角部に対応するＸ＝４．２５μｍの近傍での電界強度Ｅは２．６ＭＶ／ｃｍに及んだ。この場合、エピタキシャル層１００の材料である炭化珪素とゲート酸化膜９１の材料である酸化珪素との間の誘電率の比を考慮すれば、ゲート酸化膜９１には約９ＭＶ／ｃｍの電界が印加されることになる。この結果、ゲート酸化膜９１の絶縁破壊が高い確率で生じ得ると予測される。

[0065] これに対して本実施の形態のようにコンタクト領域８４および埋込領域８５（図１）が設けられる場合、図中実線で示すように、エピタキシャル層１００中のトレンチＴＲの角部に対応するＸ＝４．２５μｍの近傍での電界強度Ｅが１．７ＭＶ／ｃｍにまで抑制された。この場合、ゲート酸化膜９１に印加される電界は約５．５ＭＶ／ｃｍにまで抑制されることになる。この結果、ゲート酸化膜９１の絶縁破壊が防止されると予測される。

[0066] なおこのシミュレーションにおいては、ソース配線層９５に対するドレイン電極９８の電圧は１２００Ｖとされた。またセルピッチ（図１における構造の周期）は１０μｍとされた。ｎドリフト層８１の下方領域８１ａは、厚さ１１μｍ、不純物濃度$４\times１０^{15}ｃｍ^{-3}$とされた。埋込領域８５の幅（図１における横方向の長さ）は３μｍとされた。埋込領域８５は、ドーズ量$３\times１０^{13}ｃｍ^{-2}$でのアルミニウム添加により形成されるものとされた。ｎドリフト層８１の上方領域８１ｂは、厚さ１μｍ、不純物濃度$７．５\times１０^{15}ｃｍ^{-3}$とされた。

[0067] 本実施の形態によれば、電界緩和構造としての埋込領域８５とソース電極９４とをコンタクト領域８４がつないでいる。コンタクト領域８４の不純物濃度がｐベース層８２の不純物濃度よりも高いことにより、埋込領域８５がソース電極９４に低抵抗で接続される。これにより電界緩和構造の電位が十分に安定化される。よってＭＯＳＦＥＴ２００の破壊原因となり得る電界集中がより抑制される。この結果、ＭＯＳＦＥＴ２００の耐圧を大きくすることができる。

[0068] ｎドリフト層８１において、上方領域８１ｂの不純物濃度が高いことによりオン抵抗を抑制しつつ、下方領域８１ａの不純物濃度が低いことにより耐圧を大きくすることができる。

[0069] 埋込領域８５の少なくとも一部は、ｐベース層８２の不純物濃度よりも高い不純物濃度を有することが好ましい。これにより、埋込領域８５が完全に空乏化される電圧が高くなる。よってより高い電圧下においても電界集中が十分に抑制される。

[0070] 埋込領域は８５はトレンチＴＲから１μｍ以上４μｍ以下離れていることが好ましい。埋込領域８５とトレンチＴＲとの距離が１μｍ以上であることにより、オン抵抗が過度に高くなることを避けることができる。またこの距離が４μｍ以下であることにより、トレンチへの電界集中をより抑制することができる。

[0071] 埋込領域８５の延在部分８５ｂはトレンチＴＲに近づくように埋込領域８５の接続部分８５ａから１μｍ以上延びていることが好ましい。これにより、平面視（図３）における埋込領域８５の接続部分８５ａを大きくすることなく、埋込領域８５とトレンチＴＲとの間の距離を小さくすることができる。よってＭＯＳＦＥＴ２００の大きさを抑えつつ、電界集中を抑制することができる。

[0072] （特殊面）

トレンチＴＲの側壁面ＳＷ（図１）上においてｐベース層８２には、表面として特殊面が設けられていることが好ましい。特殊面が設けられた側壁面ＳＷは、図１６に示すように、面方位｛０－３３－８｝を有する面Ｓ１（第１の面）を含む。言い換えれば、トレンチＴＲの側壁面ＳＷ上においてｐベース層８２には、面Ｓ１を含む表面が設けられている。面Ｓ１は好ましくは面方位（０－３３－８）を有する。

[0073] より好ましくは、側壁面ＳＷは面Ｓ１を微視的に含み、側壁面ＳＷはさらに、面方位｛０－１１－１｝を有する面Ｓ２（第２の面）を微視的に含む。ここで「微視的」とは、原子間隔の２倍程度の寸法を少なくとも考慮する程

度に詳細に、ということを意味する。このように微視的な構造の観察方法としては、たとえばＴＥＭ（Transmission Electron Microscope）を用いることができる。面Ｓ２は好ましくは面方位（０－１１－１）を有する。

[0074] 好ましくは、側壁面ＳＷの面Ｓ１および面Ｓ２は、面方位｛０－１１－２｝を有する複合面ＳＲを構成している。すなわち複合面ＳＲは、面Ｓ１およびＳ２が周期的に繰り返されることによって構成されている。このような周期的構造は、たとえば、ＴＥＭまたはＡＦＭ（Atomic Force Microscopy）により観察し得る。この場合、複合面ＳＲは｛０００－１｝面に対して巨視的に６２°のオフ角を有する。ここで「巨視的」とは、原子間隔程度の寸法を有する微細構造を無視することを意味する。このように巨視的なオフ角の測定としては、たとえば、一般的なＸ線回折を用いた方法を用い得る。好ましくは複合面ＳＲは面方位（０－１１－２）を有する。この場合、複合面ＳＲは（０００－１）面に対して巨視的に６２°のオフ角を有する。

[0075] 好ましくは、チャネル面上においてキャリアが流れる方向（すなわちＭＯＳＦＥＴの厚さ方向（図１などにおける縦方向））であるチャネル方向ＣＤは、上述した周期的繰り返しが行われる方向に沿っている。

[0076] 次に複合面ＳＲの詳細な構造について説明する。

一般に、ポリタイプ４Ｈの炭化珪素単結晶を（０００－１）面から見ると、図１７に示すように、Ｓｉ原子（またはＣ原子）は、Ａ層の原子（図中の実線）と、この下に位置するＢ層の原子（図中の破線）と、この下に位置するＣ層の原子（図中の一点鎖線）と、この下に位置するＢ層の原子（図示せず）とが繰り返し設けられている。つまり４つの層ＡＢＣＢを１周期としてＡＢＣＢＡＢＣＢＡＢＣＢ・・・のような周期的な積層構造が設けられている。

[0077] 図１８に示すように、（１１－２０）面（図１７の線ＸＶＩＩＩ－ＸＶＩＩＩの断面）において、上述した１周期を構成する４つの層ＡＢＣＢの各層の原子は、（０－１１－２）面に完全に沿うようには配列されていない。図１８においてはＢ層の原子の位置を通るように（０－１１－２）面が示され

ており、この場合、Ａ層およびＣ層の各々の原子は（０－１１－２）面からずれていることがわかる。このため、炭化珪素単結晶の表面の巨視的な面方位、すなわち原子レベルの構造を無視した場合の面方位が（０－１１－２）に限定されたとしても、この表面は、微視的には様々な構造をとり得る。

[0078] 図１９に示すように、複合面ＳＲは、面方位（０－３３－８）を有する面Ｓ１と、面Ｓ１につながりかつ面Ｓ１の面方位と異なる面方位を有する面Ｓ２とが交互に設けられることによって構成されている。面Ｓ１および面Ｓ２の各々の長さは、Ｓｉ原子（またはＣ原子）の原子間隔の２倍である。なお面Ｓ１および面Ｓ２が平均化された面は、（０－１１－２）面に対応する。

[0079] 図２０に示すように、複合面ＳＲを（０１－１０）面から見て単結晶構造は、部分的に見て立方晶と等価な構造（面Ｓ１の部分）を周期的に含んでいる。具体的には複合面ＳＲは、上述した立方晶と等価な構造における面方位（００１）を有する面Ｓ１と、面Ｓ１につながりかつ面Ｓ１の面方位と異なる面方位を有する面Ｓ２とが交互に設けられることによって構成されている。このように、立方晶と等価な構造における面方位（００１）を有する面（図１７においては面Ｓ１）と、この面につながりかつこの面方位と異なる面方位を有する面（図１７においては面Ｓ２）とによって表面を構成することは４Ｈ以外のポリタイプにおいても可能である。ポリタイプは、たとえば６Ｈまたは１５Ｒであってもよい。

[0080] 次に図２１を参照して、側壁面ＳＷの結晶面と、チャネル面の移動度ＭＢとの関係について説明する。図２１のグラフにおいて、横軸は、チャネル面を有する側壁面ＳＷの巨視的な面方位と（０００－１）面とのなす角度Ｄ１を示し、縦軸は移動度ＭＢを示す。プロット群ＣＭは側壁面ＳＷが熱エッチングによる特殊面として仕上げられた場合に対応し、プロット群ＭＣはそのような熱エッチングがなされない場合に対応する。

[0081] プロット群ＭＣにおける移動度ＭＢは、チャネル面の表面の巨視的な面方位が（０－３３－８）のときに最大となった。この理由は、熱エッチングが行われない場合、すなわち、チャネル表面の微視的な構造が特に制御されな

い場合においては、巨視的な面方位が（０－３３－８）とされることによって、微視的な面方位（０－３３－８）、つまり原子レベルまで考慮した場合の面方位（０－３３－８）が形成される割合が確率的に高くなったためと考えられる。

[0082] 一方、プロット群ＣＭにおける移動度ＭＢは、チャネル面の表面の巨視的な面方位が（０－１１－２）のとき（矢印ＥＸ）に最大となった。この理由は、図１９および図２０に示すように、面方位（０－３３－８）を有する多数の面Ｓ１が面Ｓ２を介して規則正しく稠密に配置されることで、チャネル面の表面において微視的な面方位（０－３３－８）が占める割合が高くなったためと考えられる。

[0083] なお移動度ＭＢは複合面ＳＲ上において方位依存性を有する。図２２に示すグラフにおいて、横軸はチャネル方向と＜０－１１－２＞方向との間の角度Ｄ２を示し、縦軸はチャネル面の移動度ＭＢ（任意単位）を示す。破線はグラフを見やすくするために補助的に付してある。このグラフから、チャネル移動度ＭＢを大きくするには、チャネル方向ＣＤ（図１６）が有する角度Ｄ２は、０°以上６０°以下であることが好ましく、ほぼ０°であることがより好ましいことがわかった。

[0084] 図２３に示すように、側壁面ＳＷは複合面ＳＲに加えてさらに面Ｓ３（第３の面）を含んでもよい。より具体的には、面Ｓ３および複合面ＳＲが周期的に繰り返されることによって構成された複合面ＳＱを側壁面ＳＷが含んでもよい。この場合、側壁面ＳＷの｛０００－１｝面に対するオフ角は、理想的な複合面ＳＲのオフ角である６２°からずれる。このずれは小さいことが好ましく、±１０°の範囲内であることが好ましい。このような角度範囲に含まれる表面としては、たとえば、巨視的な面方位が{０－３３－８}面となる表面がある。より好ましくは、側壁面ＳＷの（０００－１）面に対するオフ角は、理想的な複合面ＳＲのオフ角である６２°からずれる。このずれは小さいことが好ましく、±１０°の範囲内であることが好ましい。このような角度範囲に含まれる表面としては、たとえば、巨視的な面方位が（０－３

３－８）面となる表面がある。

[0085] このような周期的構造は、たとえば、ＴＥＭまたはＡＦＭにより観察し得る。

上述した理由により、トレンチＴＲの側壁面ＳＷ（図１）上においてｐベース層８２には、面方位｛０－３３－８｝を有する面Ｓ１（図１６）を含む表面が設けられていることが好ましい。これにより、ＭＯＳＦＥＴ２００のオン抵抗のうち、ｐベース層８２によって構成される部分であるチャネル部分の抵抗を小さくすることができる。よってｎドリフト層８１の抵抗がより大きくても許容される。よってｎドリフト層８１の不純物濃度をより小さくすることができる。これにより耐圧をより大きくすることができる。

[0086] この表面は面Ｓ１を微視的に含んでもよく、表面はさらに、面方位｛０－１１－１｝を有する面Ｓ２（図１６）を微視的に含んでもよい。この表面の面Ｓ１およびＳ２は、面方位｛０－１１－２｝を有する複合面ＳＲ（図１６）を構成することが好ましい。またこの表面は｛０００－１｝面に対して、巨視的に６２°±１０°のオフ角を有することがより好ましい。これによりチャネル部分の抵抗をより小さくすることができる。

[0087] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0088] ４０ マスク層、８０ 単結晶基板、８１ ドリフト層（第１の層）、８１ａ 下方領域（第１の領域）、８１ｂ 上方領域（第２の領域）、８２ ベース層（第２の層）、８３ ｎ層（第３の層）、８４ コンタクト領域、８５ 埋込領域、８５ａ 接続部分（第１の部分）、８５ｂ 延在部分（第２の部分）、９１ ゲート酸化膜（ゲート絶縁膜）、９２ ゲート電極、９３ 層間絶縁膜、９４ ソース電極（第２の電極）、９５ ソース配線層、９８ ドレイン電極（第１の電極）、１００ エピタキシャル層（炭化珪素

層）、２００　ＭＯＳＦＥＴ（炭化珪素半導体装置）、ＢＴ　底面、ＣＤ　チャネル方向、Ｐ１　下面（第１の主面）、Ｐ２　上面（第２の主面）、Ｓ１　面（第１の面）、Ｓ２　面（第２の面）、ＳＱ，ＳＲ　複合面、ＳＷ　側壁面、ＴＱ　凹部、ＴＲ　トレンチ。

請求の範囲

[請求項1] 炭化珪素半導体装置であって、

厚さ方向を有し、第１の主面と、前記厚さ方向において前記第１の主面と対向する第２の主面とを有する炭化珪素層を備え、前記炭化珪素層は、

前記第１の主面をなし、第１の導電型を有する第１の層と、

前記第１の層によって前記第１の主面から隔てられるように前記第１の層上に設けられ、第２の導電型を有する第２の層と、

前記第２の層によって前記第１の層から隔てられるように前記第２の層上に設けられ、前記第２の主面をなし、前記第１の導電型を有する第３の層とを含み、前記炭化珪素層には、前記第２の主面から前記第３の層および前記第２の層を貫通して前記第１の層に至る側壁面を有するトレンチが設けられており、前記炭化珪素層はさらに

前記第２の主面から前記第３の層および前記第２の層を貫通して前記第１および第２の層の界面よりも深い位置まで延在し、前記第１の主面から離れ、前記第２の導電型を有し、前記第２の層の不純物濃度よりも高い不純物濃度を有するコンタクト領域を含み、前記炭化珪素層はさらに

前記第１の主面、前記第２の主面、前記第２の層、前記第３の層、および前記トレンチの各々から離れ、前記コンタクト領域に接し、前記第２の導電型を有する埋込領域を含み、前記埋込領域は、前記厚さ方向において前記コンタクト領域と前記第１の主面との間に挟まれている第１の部分と、前記第１の部分から前記トレンチに近づくように延びる第２の部分とを有し、前記炭化珪素半導体装置はさらに

前記トレンチ上に設けられたゲート絶縁膜と、

前記ゲート絶縁膜上に設けられたゲート電極と、

前記炭化珪素層の前記第１の主面上に設けられた第１の電極と、

前記炭化珪素層の前記第２の主面上に設けられ、前記第３の層およ

び前記コンタクト領域の各々に接する第２の電極とを備える、炭化珪素半導体装置。

[請求項2] 前記第１の層は、前記第１の主面をなす第１の領域と、前記第１の領域と前記第２の層との間に設けられ前記第１の領域の不純物濃度よりも高い不純物濃度を有する第２の領域とを含み、前記トレンチの前記側壁面は前記第２の領域を貫通して前記第１の領域に至っており、前記第２の領域は前記厚さ方向において前記埋込領域の前記第２の部分と前記第２の層との間に位置している、請求項１に記載の炭化珪素半導体装置。

[請求項3] 前記埋込領域の少なくとも一部は、前記第２の層の不純物濃度よりも高い不純物濃度を有する、請求項１または請求項２に記載の炭化珪素半導体装置。

[請求項4] 前記埋込領域は前記トレンチから１μｍ以上４μｍ以下離れている、請求項１から請求項３のいずれか１項に記載の炭化珪素半導体装置。

[請求項5] 前記埋込領域の前記第２の部分は、前記トレンチに近づくように前記埋込領域の前記第１の部分から１μｍ以上延びている、請求項１から請求項４のいずれか１項に記載の炭化珪素半導体装置。

[請求項6] 前記トレンチの前記側壁面上において前記第２の層には、面方位｛０－３３－８｝を有する第１の面を含む表面が設けられている、請求項１から請求項５のいずれか１項に記載の炭化珪素半導体装置。

[請求項7] 前記表面は前記第１の面を微視的に含み、前記表面はさらに、面方位｛０－１１－１｝を有する第２の面を微視的に含む、請求項６に記載の炭化珪素半導体装置。

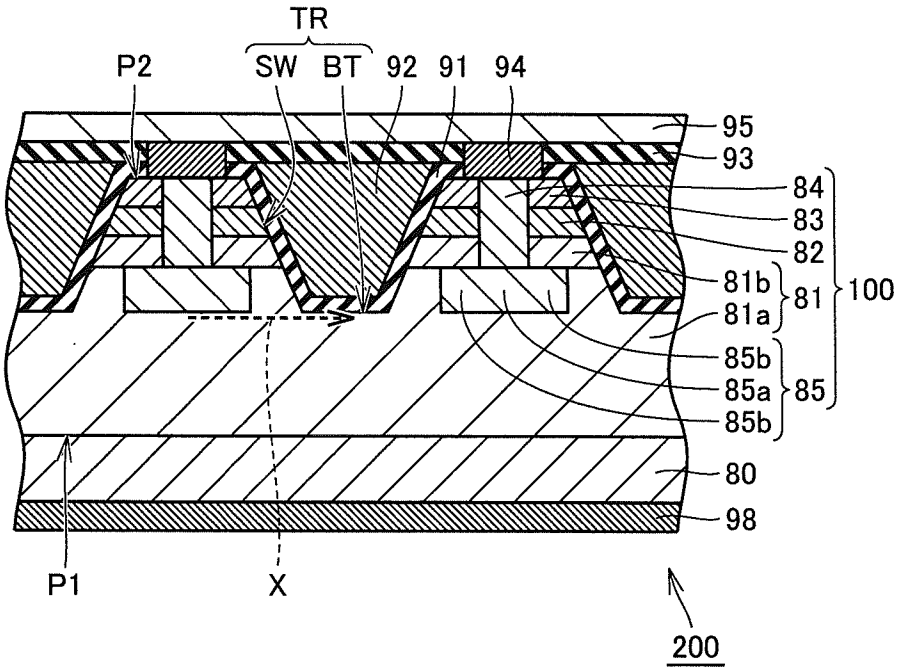
[請求項8] 前記表面の前記第１および第２の面は、面方位｛０－１１－２｝を有する複合面を構成している、請求項７に記載の炭化珪素半導体装置。

[請求項9] 前記表面は｛０００－１｝面に対して、巨視的に６２°±１０°の

オフ角を有する、請求項８に記載の炭化珪素半導体装置。

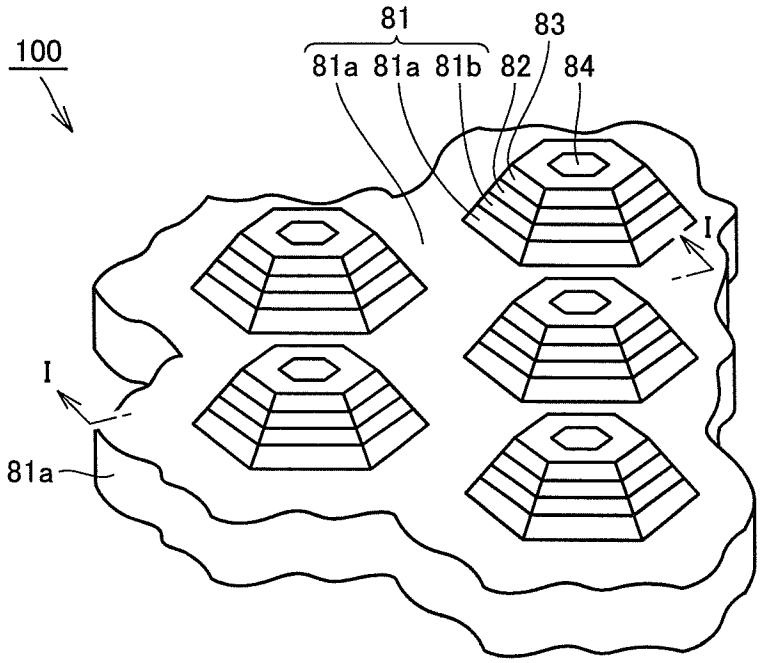
[図1]

FIG.1



[図2]

FIG.2



[図3]

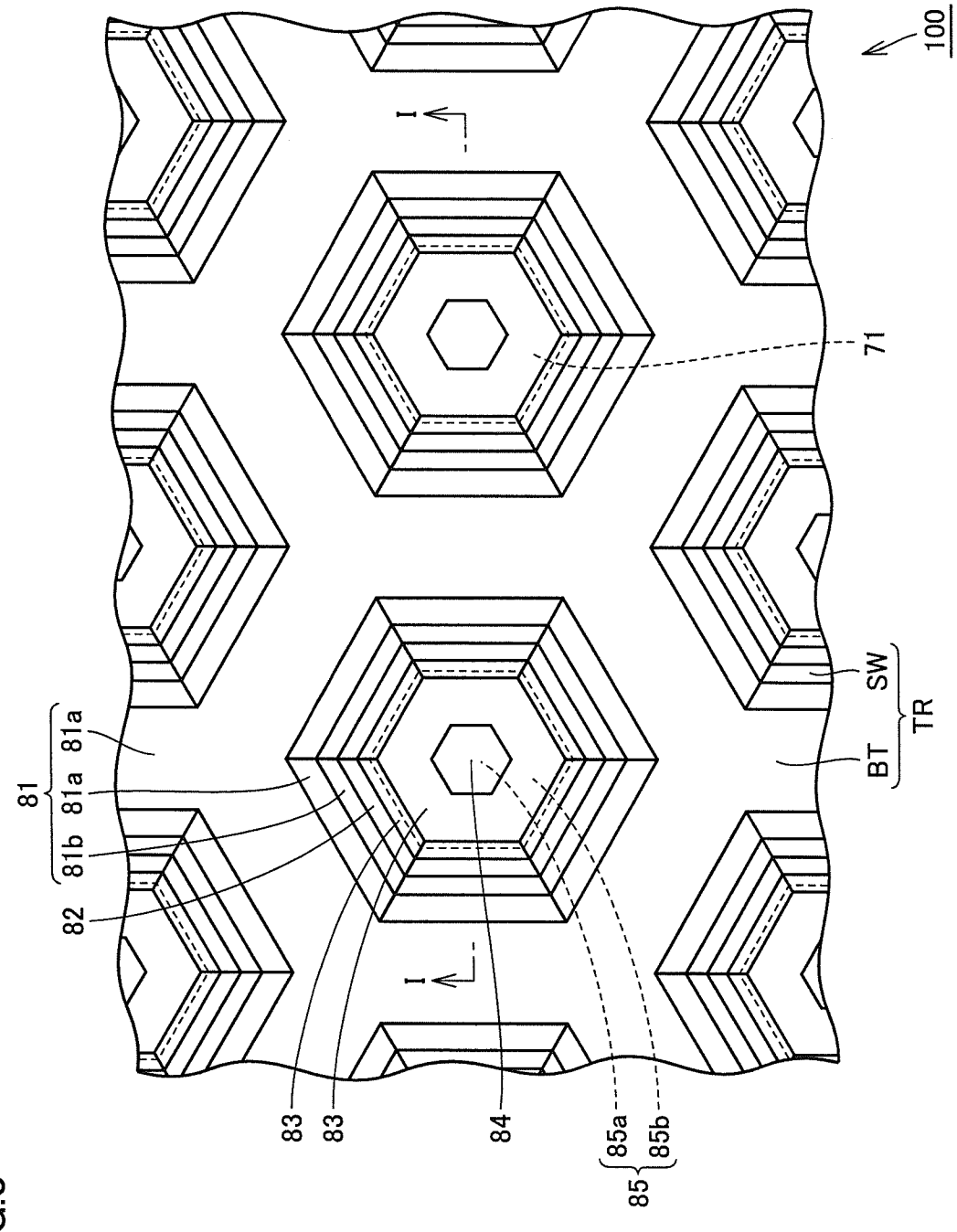
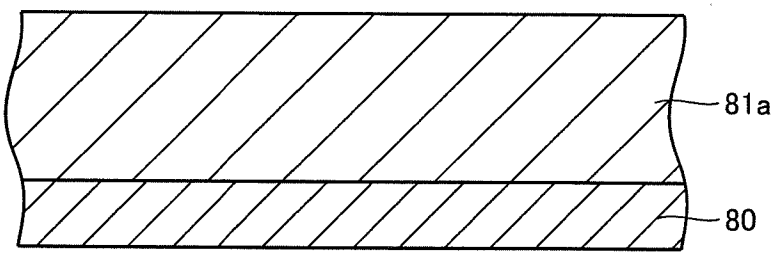


FIG.3

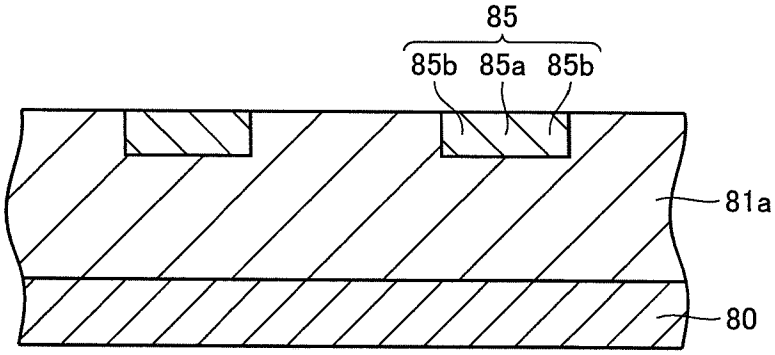
[図4]

FIG.4



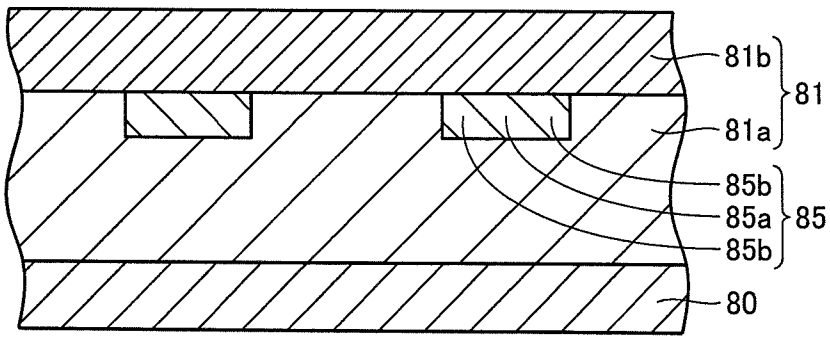
[図5]

FIG.5



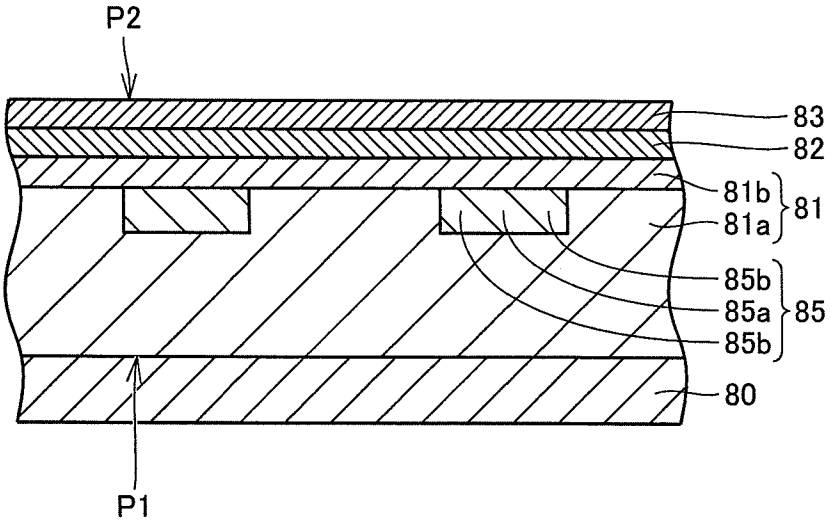
[図6]

FIG.6



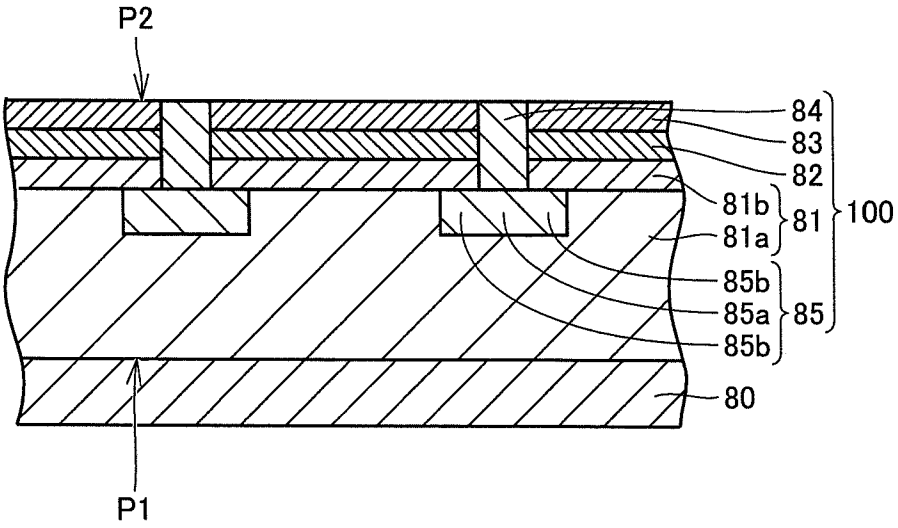
[図7]

FIG.7



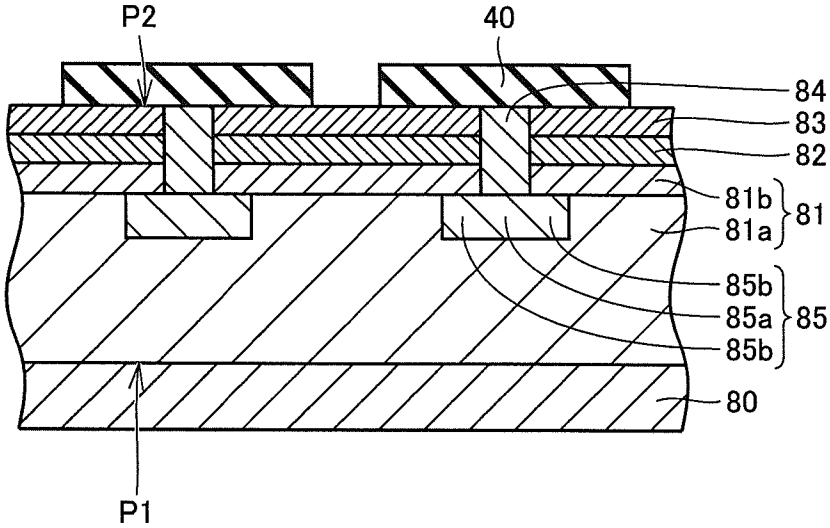
[図8]

FIG.8



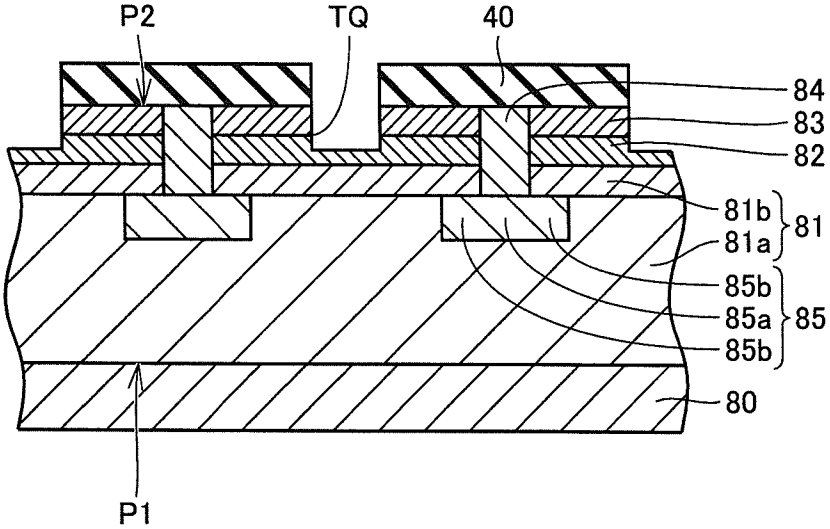
[図9]

FIG.9



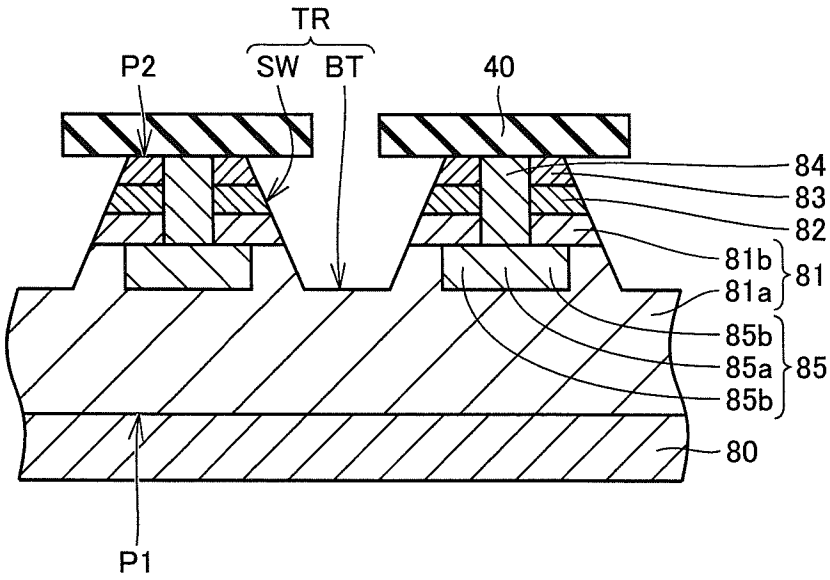
[図10]

FIG.10



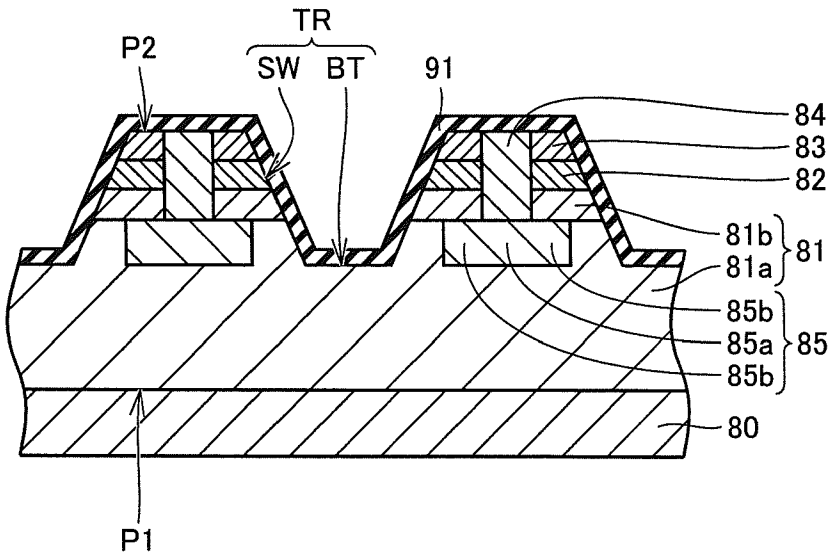
[図11]

FIG.11



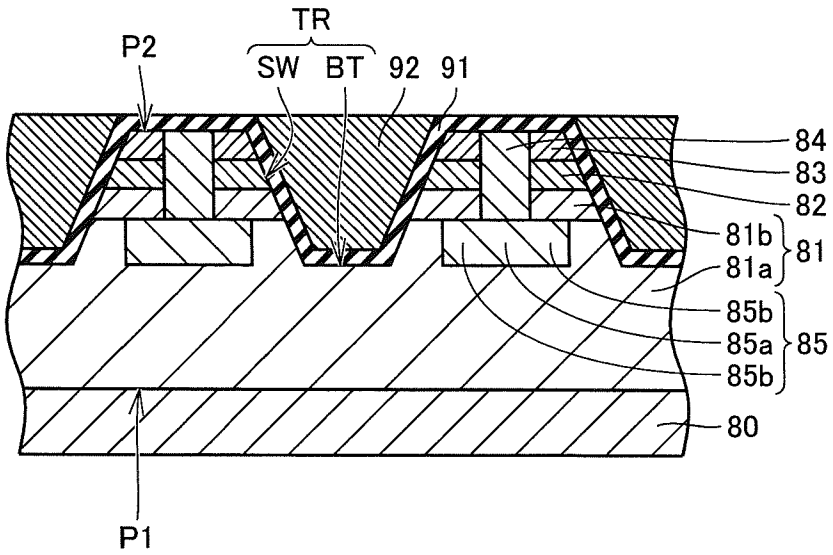
[図12]

FIG.12



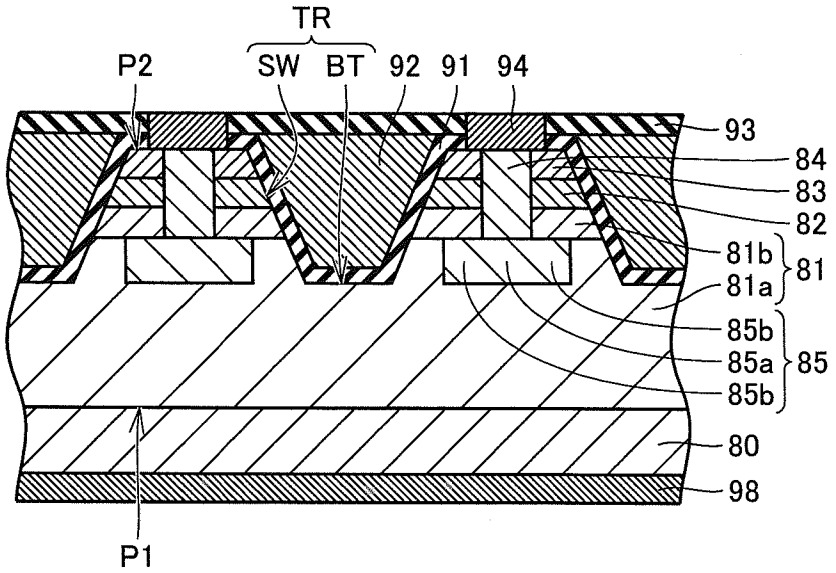
[図13]

FIG.13



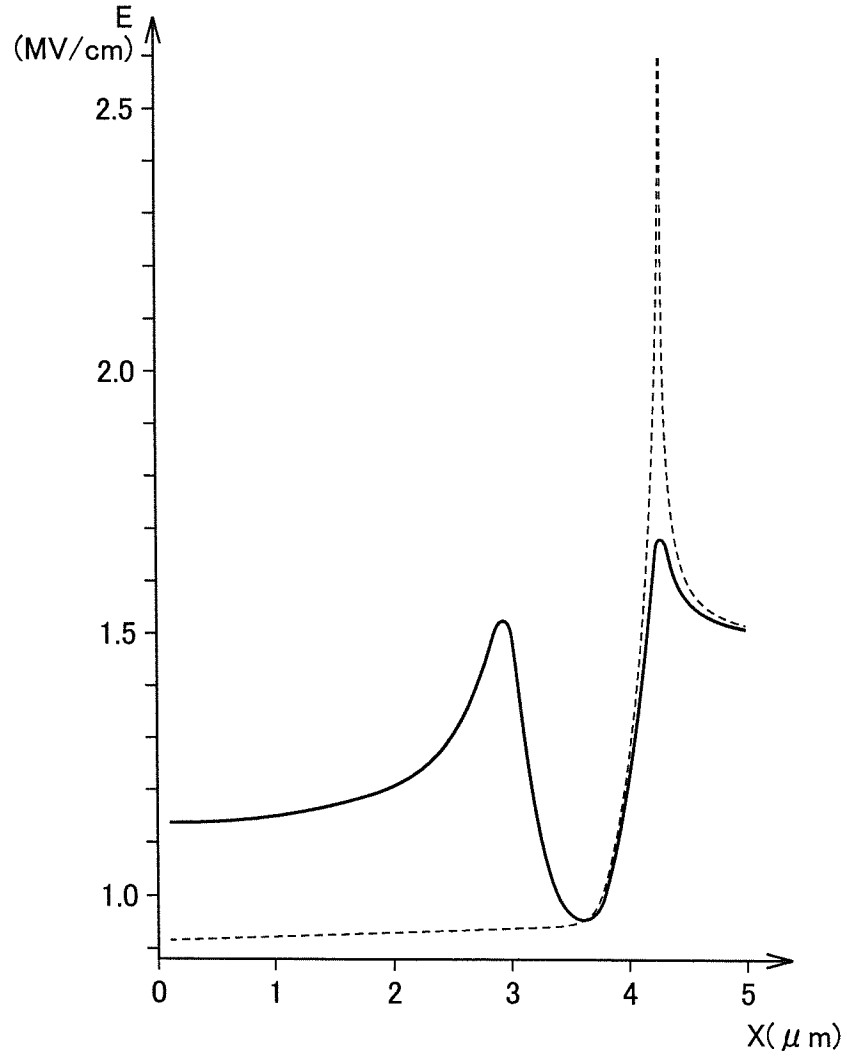
[図14]

FIG.14



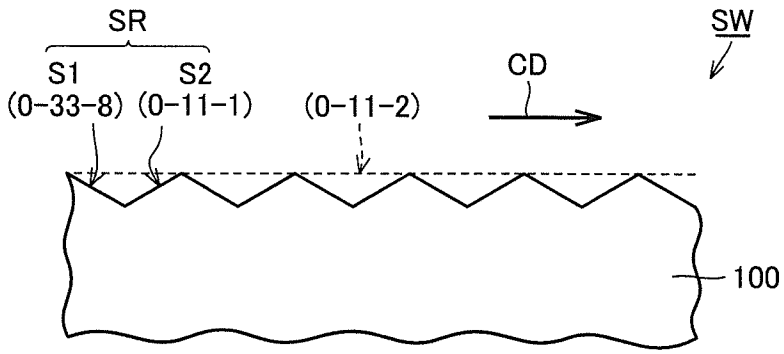
[図15]

FIG.15



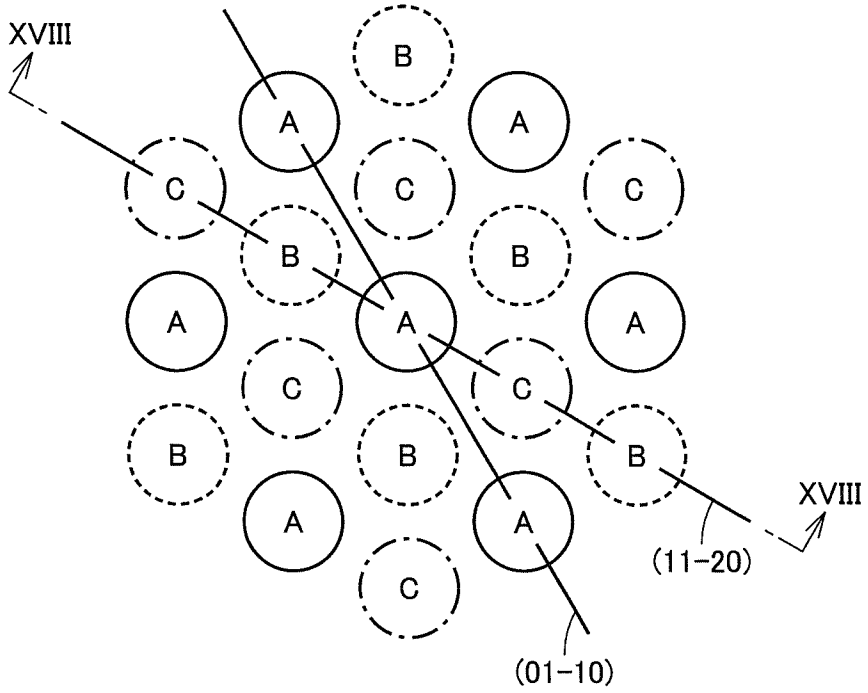
[図16]

FIG.16



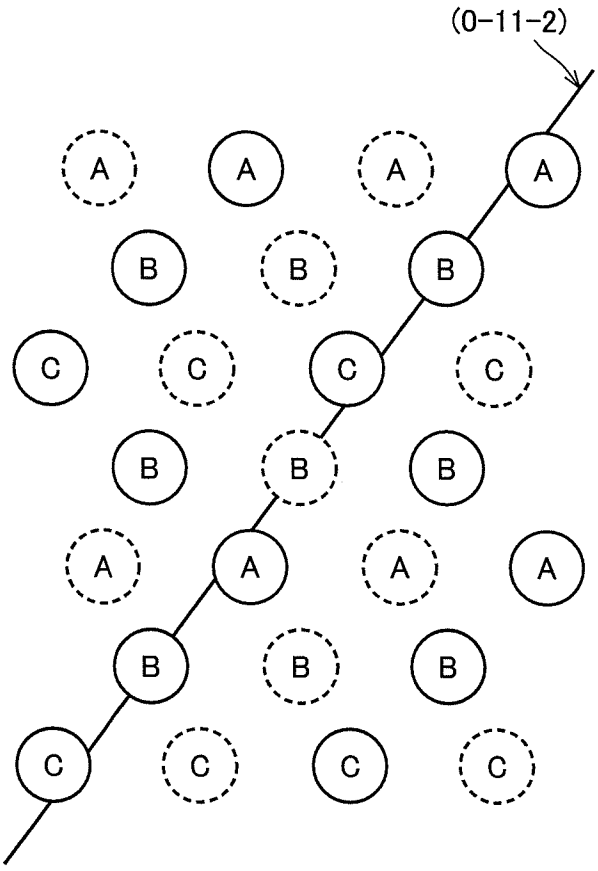
[図17]

FIG.17



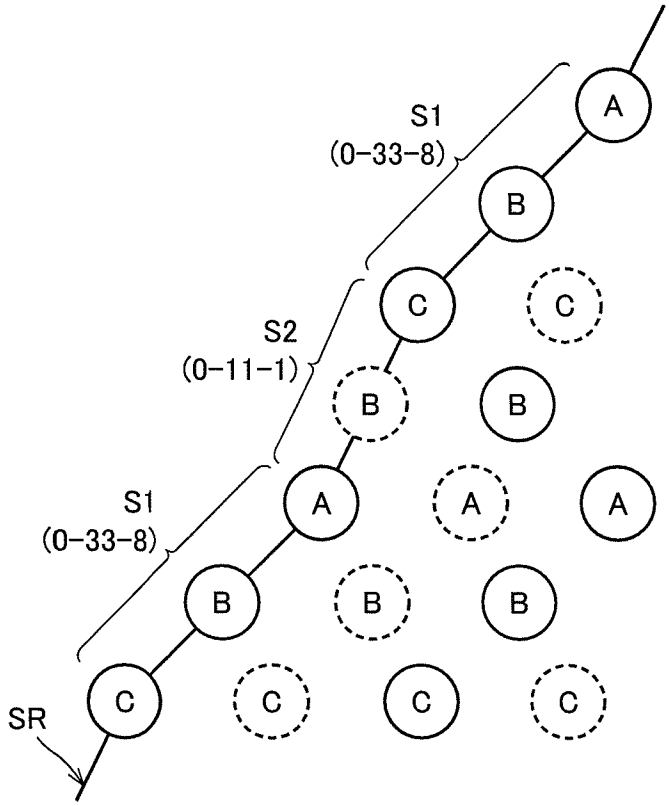
[図18]

FIG.18



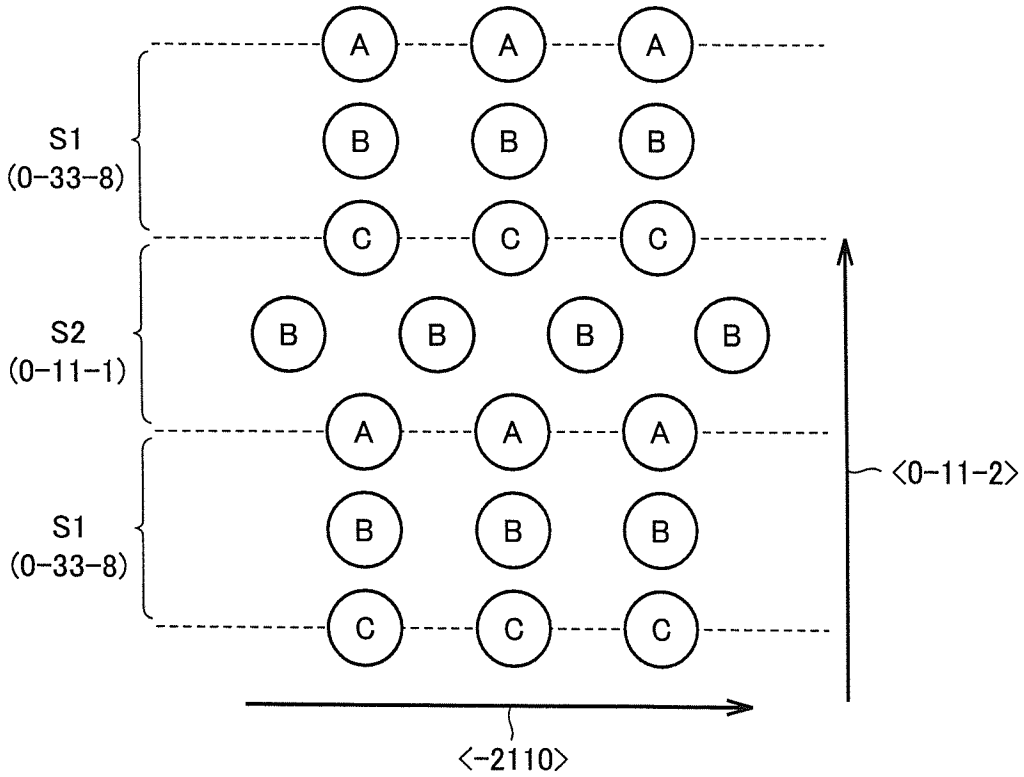
[図19]

FIG.19



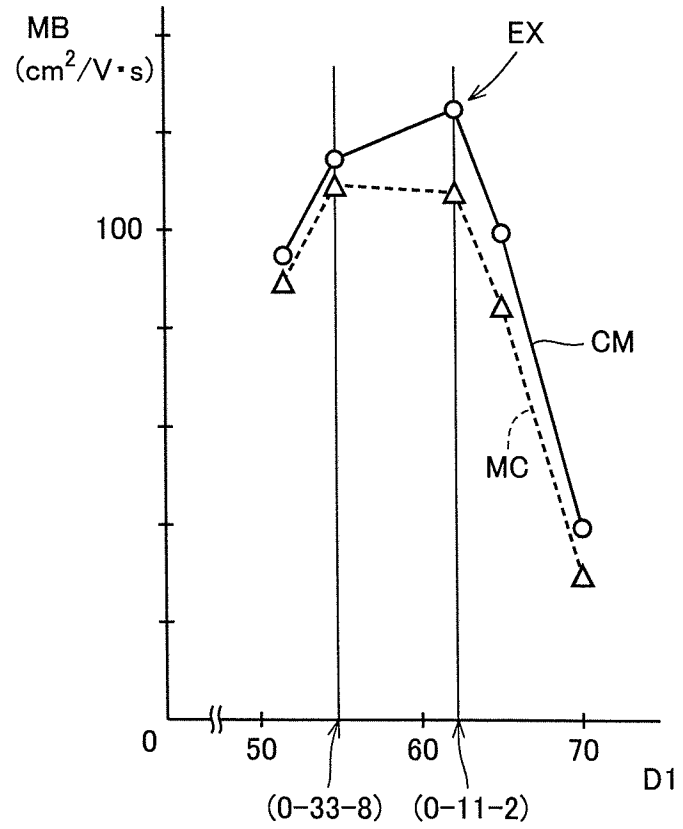
[図20]

FIG.20



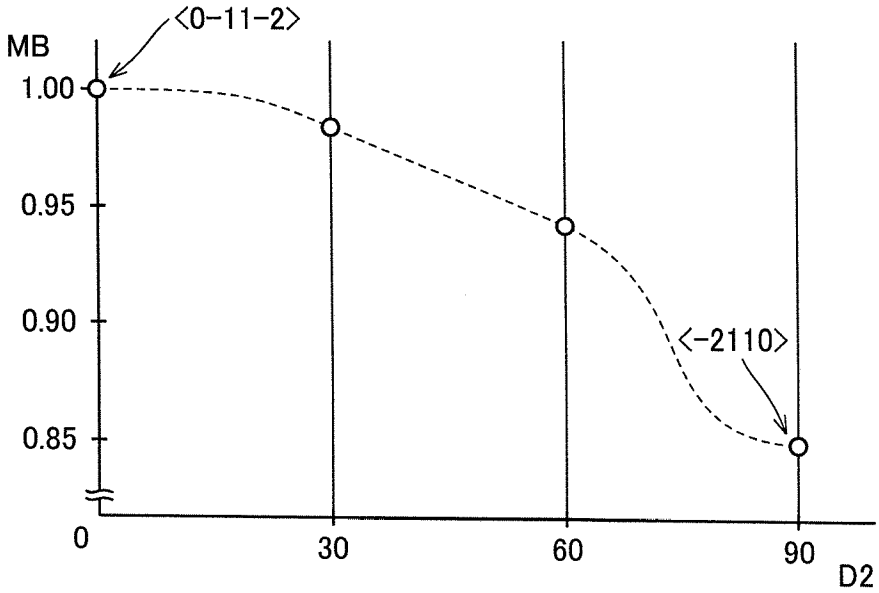
[図21]

FIG.21



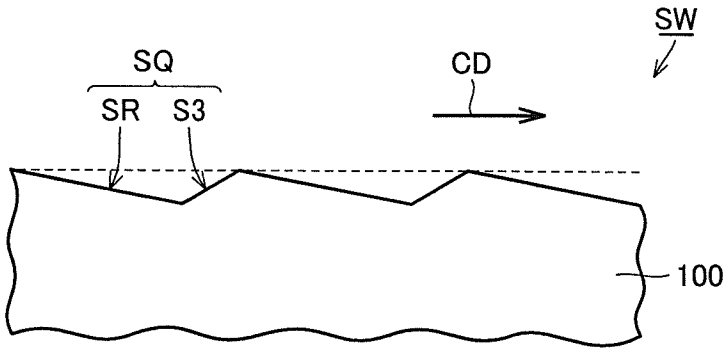
[図22]

FIG.22



[図23]

FIG.23



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/062305

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/78(2006.01)i, *H01L21/336*(2006.01)i, *H01L29/06*(2006.01)i, *H01L29/12*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/78, H01L21/336, H01L29/06, H01L29/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6091108 A (ABB RESEARCH LTD.), 18 July 2000 (18.07.2000), column 6, line 64 to column 7, line 24; fig. 13 & JP 2001-523895 A & JP 2012-191229 A & EP 1029363 A & EP 2144277 A2 & WO 1999/026296 A2 & SE 9704149 D	1-9
Y	JP 2009-117593 A (Denso Corp.), 28 May 2009 (28.05.2009), paragraphs [0029] to [0035]; fig. 1 & US 2009/0114969 A1 & DE 102008055689 A	1-9
Y	JP 2001-267570 A (Mitsubishi Electric Corp.), 28 September 2001 (28.09.2001), paragraphs [0026] to [0027], [0037] to [0041]; fig. 4 (Family: none)	2-9

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 13 June, 2014 (13.06.14)	Date of mailing of the international search report 08 July, 2014 (08.07.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/062305

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-008890 A (Sumitomo Electric Industries, Ltd.), 10 January 2013 (10.01.2013), paragraphs [0019] to [0082]; fig. 1 to 31 & US 2012/0326166 A1 & WO 2013/001949 A1 & TW 201304146 A	6-9

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０６２３０５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/78(2006.01)i, H01L21/336(2006.01)i, H01L29/06(2006.01)i, H01L29/12(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/78, H01L21/336, H01L29/06, H01L29/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	US 6091108 A (ABB RESEARCH LTD.) 2000.07.18, 第6欄第64行－第7欄第24行、FIG.13 & JP 2001-523895 A & JP 2012-191229 A & EP 1029363 A & EP 2144277 A2 & WO 1999/026296 A2 & SE 9704149 D	1-9
Y	JP 2009-117593 A (株式会社デンソー) 2009.05.28, 段落[0029]-[0035],図1 & US 2009/0114969 A1 & DE 102008055689 A	1-9

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１３．０６．２０１４	０８．０７．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｆ　４６８８
大橋　達也
電話番号　０３－３５８１－１１０１　内線　３５１６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2001-267570 A (三菱電機株式会社) 2001.09.28, 段落[0026]-[0027]、[0037]-[0041]、図４（ファミリーなし）	2-9
Y	JP 2013-008890 A (住友電気工業株式会社) 2013.01.10, 段落[0019]-[0082]、図1-31 & US 2012/0326166 A1 & WO 2013/001949 A1 & TW 201304146 A	6-9