



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I585425 B

(45) 公告日：中華民國 106 (2017) 年 06 月 01 日

(21) 申請案號：101141623

(22) 申請日：中華民國 101 (2012) 年 11 月 08 日

(51) Int. Cl. : G01R31/28 (2006.01)

G01R31/317 (2006.01)

(30) 優先權：2011/12/01 南韓

10-2011-0127807

(71) 申請人：三星顯示器有限公司 (南韓) SAMSUNG DISPLAY CO., LTD. (KR)
南韓

(72) 發明人：賈智鉉 KA, JI-HYUN (KR)；鄭鎮泰 JEONG, JIN-TAE (KR)

(74) 代理人：李國光；張仲謙

(56) 參考文獻：

US 7663396B2

US 8451445B2

US 8525757B2

US 2009/0050889A1

US 2011/0018571A1

審查人員：李泉河

申請專利範圍項數：15 項 圖式數：10 共 41 頁

(54) 名稱

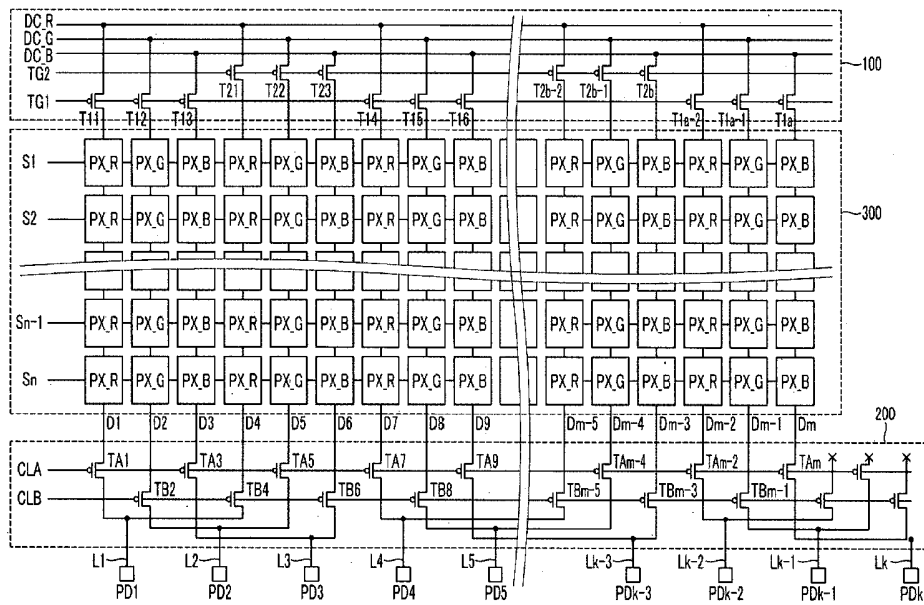
線路與解多工器之缺陷檢測方法、缺陷檢測裝置、以及包含該缺陷檢測裝置之顯示面板
DETECTING METHOD OF DEFECTS OF LINE AND DEMULTIPLEXER, DEFECT DETECTING
DEVICE, AND DISPLAY PANEL INCLUDING THE DEFECT DETECTING DEVICE

(57) 摘要

實施例係有關於線路與解多工器之缺陷檢測方法、缺陷檢測裝置、以及包含缺陷檢測裝置之顯示面板。解多工器可連接複數個資料線至複數個對應線路。缺陷檢測裝置包含供應個別的直流電壓之直流線路、連接至直流線路之第一開關以及配置以依據第一開極訊號傳送個別的直流電壓至複數個資料線中之對應第一資料線、以及連接至第一至第三直流線路之第二開關且配置以依據第二開極訊號傳送個別的直流電壓中之其一至複數個資料線中之對應第二資料線。

Embodiments relate to a defect detecting method of a line and a demultiplexer, a defect detecting device, and a display panel including the defect detecting device. A demultiplexer may connect a plurality of data lines to a plurality of corresponding lines. The defect detecting device includes DC lines supplied with respective DC voltages, first switches connected to the DC lines and configured to transmit the respective DC voltages to the corresponding first data lines among a plurality of data lines according to a first gate signal, and second switches connected to the first to third DC lines and configured to transmit one of the respective DC voltages to corresponding second data lines among a plurality of data lines according to a second gate signal.

指定代表圖：



第 1 圖

符號簡單說明：

- 100 . . . 缺陷檢測裝置
- 200 . . . 解多工器
- 300 . . . 顯示單元
- D1-Dm . . . 資料線
- TG1 . . . 第一閘極線
- TG2 . . . 第二閘極線
- DC_R . . . 紅色直流線路
- DC_G . . . 綠色直流線路
- DC_B . . . 藍色直流線路
- T11-T1a . . . 第一控制開關
- T21-T2b . . . 第二控制開關
- S1-Sn . . . 掃描線
- PX_R、PX_G、PX_B . . . 像素
- TA1、TA3、...、TAm . . . 第一薄膜電晶體
- TB2、TB4、...、TBm-1 . . . 第二薄膜電晶體
- CLA . . . 第一控制線路
- CLB . . . 第二控制線路
- L1-Lk . . . 線路
- PD1-PDk . . . 墊片

【發明說明書】

【中文發明名稱】線路與解多工器之缺陷检测方法、缺陷检测装置、以及包含该缺陷检测装置之显示面板

【英文發明名稱】DETECTING METHOD OF DEFECTS OF LINE AND DEMULTIPLEXER, DEFECT DETECTING DEVICE, AND DISPLAY PANEL INCLUDING THE DEFECT DETECTING DEVICE

【技術領域】

【0001】一或多個實施例係有關於用以檢測包含於顯示裝置之解多工器及/或線路之缺陷之方法及裝置，以及包含缺陷检测装置之显示面板。

【先前技術】

【0002】紅、綠及藍(RGB)直流電壓及閘極訊號係用以檢驗主動矩陣方法之顯示面板。

【0003】在上述顯示面板中，複數個紅色像素係與閘極訊號同步供應紅色(R)直流電壓，複數個綠色像素係與閘極訊號同步供應綠色(G)直流電壓，以及複數個藍色像素係與閘極訊號同步供應藍色(B)直流電壓。

【0004】紅色、綠色以及藍色像素係藉由R直流電壓、G直流電壓以及B直流電壓以發出光線，黑/白點、線缺陷等班點(mura)係以發光狀態檢驗。

【0005】在此檢驗作業中，位於顯示面板及資料驅動電路之間之解多工器係於關閉狀態。因此，解多工器及資料驅動電路間之線路以及形成解多工器之薄膜電晶體(TFT)之缺陷可能無法被檢測到。

【0006】上述在此先前技術部分所揭露之資訊僅用以加強了解本發明之背景，因此其可包含本發明所屬技術領域中具有通常知識者已知之非形成先前技術之資訊。

【發明內容】

【0007】一或多個實施例提供一種檢測線路及解多工器缺陷之方法及裝置。

【0008】一或多個實施例提供用以檢測線路及/或解多工器以及包含其之顯示面板之缺陷之方法及裝置。

【0009】一或多個實施例提供使用連接複數個資料線中之多者至複數個對應線路之解多工器之缺陷檢測裝置，缺陷檢測裝置包含分別供應第一至第三直流電壓之第一至第三直流線路、複數個第一開關，其係連接至第一至第三直流線路並配置以依據第一閘極訊號傳送第一至第三直流電壓中之其一者至複數個資料線中之複數個第一資料線、以及複數個第二開關，其係連接至第一至第三直流線路並配置以依據一第二閘極訊號傳送第一至第三直流電壓中之其一者至複數個資料線中之複數個第二資料線。

【0010】解多工器可包含複數個第一薄膜電晶體，其係連接複數個線路中之複數個第一線路至複數個資料線之相對應的多個、以及複數個第二薄膜電晶體，其係連接複數個線路中之複數個第二線路至複數個資

料線之相對應的多個，其中，當缺陷檢測裝置在複數個線路中檢測一短路缺陷時，複數個第一開關及複數個第二開關於開啟狀態，且複數個第一薄膜電晶體或複數個第二薄膜電晶體中僅一者於開啟狀態。

【0011】當複數個第一薄膜電晶體於開啟狀態時，複數個線路之相對應的多個及複數個資料線係分別經由複數個第一薄膜電晶體而連接，並且，當複數個線路中之其一者為短路時，經由資料線之相對應的多個連接至短路線路之複數個像素係依據自短路線路產生之短路電壓而發出光線。

【0012】當複數個第二薄膜電晶體於開啟狀態時，複數個線路之相對應的多個及複數個資料線係經由複數個第二薄膜電晶體而連接，且當複數個線路中之其一者為短路，經由資料線之相對應的多個連接至短路線路之複數個像素係依據自短路線路產生之短路電壓而發出光線。

【0013】解多工器可包含複數個第一薄膜電晶體，其係連接複數個線路至複數個資料線中資料線之相對應的多個、複數個第二薄膜電晶體，其係連接複數個線路至複數個資料線中資料線之相對應的多個，並且，缺陷檢測裝置檢測當複數個第一薄膜電晶體及複數個第二薄膜電晶體於開啟狀態，且複數個第一開關或複數個第二開關中僅其一者於開啟狀態之缺陷。

【0014】當複數個第一開關於開啟狀態，且複數個第一薄膜電晶體及複數個第二薄膜電晶體於開啟狀態時，第一資料線，其係分別連接至於開啟狀態之複數個第一開關，係經由個別的第一及/或第二薄膜電晶體連接至第二資料線之相對應的多個。

【0015】當第一及第二薄膜電晶體中至少其一者為缺陷，第二資料線之相對應的多個不接受及/或傳送第一至第三直流電壓中相對應的一個。

【0016】當複數個第二開關於開啟狀態，且複數個第一薄膜電晶體及複數個第二薄膜電晶體於開啟狀態時，第二資料線，其係分別連接至於開啟狀態之複數個第二開關，係經由個別的第一及/或第二薄膜電晶體連接至第一資料線之相對應的多個。

【0017】當第一及第二薄膜電晶體中至少一者為缺陷，第一資料線之相對應的多個不接受及/或傳送第一至第三直流電壓中直流電壓之相對應的一個。

【0018】每一複數個第一開關可包含配置以接受第一閘極訊號之閘極電極、連接至第一至第三直流線路之相對應的一個之第一電極、以及連接至第一資料線之相對應的一個之第二電極。

【0019】每一複數個第二開關可包含配置以接受第二閘極訊號之閘極電極、連接至第一至第三直流線路之相對應的一個之第一電極、以及連接至第二資料線之相對應的一個之第二電極。

【0020】一或多個實施例提供適用於分別經由第一薄膜電晶體及第二薄膜電晶體連接至第一資料線及第二資料線之線路之缺陷檢測方法，其中第一資料線對應於第一像素陣列且第二資料線對應於第二像素陣列，缺陷檢測方法包含下列步驟：供應第一直流電壓至第一資料線及第二資料線；僅開啟第一薄膜電晶體及第二薄膜電晶體中之其一者；以及

依據連接至已開啟之第一及第二薄膜電晶體中之其一者之第一或第二像素陣列之發光狀態檢測缺陷。

【0021】當第一薄膜電晶體開啟時，檢測缺陷之步驟可包含當第一像素陣列於產生相對於預定亮度之暗線或亮線之發光狀態時，檢測此線路為缺陷。

【0022】檢測缺陷之步驟可包含當第一像素陣列於產生相對於灰階範圍之中間灰階(intermediate grayscale)之暗或亮之線路之發光狀態時，檢測此線路為缺陷。

【0023】當第二薄膜電晶體開啟時，檢測缺陷之步驟可包含當第二像素陣列於產生相對於預定亮度之暗線或亮線之發光狀態時，檢測此線路為缺陷。

【0024】一或多個實施例提供適用於包含分別連接至第一資料線及第二資料線之第一薄膜電晶體及第二薄膜電晶體之解多工器之缺陷檢測方法，其中第一資料線連接至第一開關及第一像素陣列，第二資料線連接至第二開關及第二像素陣列，缺陷檢測方法包含下列步驟：僅開啟第一開關及第二開關中之其一者，開啟第一薄膜電晶體及第二薄膜電晶體，以及依據第一像素陣列及第二像素陣列之發光狀態檢測第一薄膜電晶體及/或第二薄膜電晶體之缺陷。

【0025】檢測缺陷之步驟可包含當第一像素陣列及第二像素陣列之發光狀態不同時，檢測第一薄膜電晶體及/或第二薄膜電晶體之缺陷。

【0026】當第一開關開啟時，檢測缺陷之步驟可包含當第一像素陣列顯示為暗且第二像素陣列顯示預定亮度時，檢測第一薄膜電晶體及第二薄膜電晶體之至少其一者為缺陷。

【0027】當第二開關開啟時，檢測缺陷之步驟可包含當第二像素陣列顯示為暗且第一像素陣列顯示預定亮度時，檢測第一薄膜電晶體及第二薄膜電晶體之至少其一者為缺陷。

【0028】一或多個實施例提供一種顯示裝置，其包含複數個資料線、分別連接複數個資料線之複數個像素、連接複數個資料線至複數個對應線路之解多工器、以及配置以檢測複數個線路及/或解多工器之缺陷之缺陷檢測裝置，缺陷檢測裝置包含複數個第一開關，其係配置以依據第一閘極訊號傳送第一至第三直流電壓中之其一者至複數個資料線中之複數個對應第一資料線、以及複數個第二開關、配置以依據第二閘極訊號傳送第一至第三直流電壓中之其一者至複數個資料線中之複數個對應第二資料線。

【圖式簡單說明】

【0029】藉由參閱附圖詳細描述例示性實施例，本發明之特徵對於所屬技術領域具有通常知識者將顯而易見，其中：

第1圖描述依據一例示性實施例之包含缺陷檢測裝置之顯示裝置之示意圖；

第2圖描述第1圖中顯示裝置之像素之例示性實施例之示意圖；

第3圖描述於一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；

第4圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；

第5圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；

第6圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；

第7圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；

第8圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；

第9圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖；以及

第10圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置及解多工器之示意圖。

【實施方式】

【0030】在此說明書及其後之申請專利範圍中，當描述一元件“耦接至(coupled)”另一元件時，此元件可“直接耦接(directly coupled)”至另一元件或藉由一第三元件“電性耦接(electrically coupled)”至另一元件。此外，除非另有明確地描述，文字“包含(comprise)”及其變形例如“包含(comprises)”或“包含(comprising)”將被理解意指包含所述元件但不排除任何其他元件。

【0031】缺陷檢測方法、缺陷檢測裝置及包含其之顯示裝置的例示性實施例將藉由參閱附圖描述。

【0032】第1圖係描述包含缺陷檢測裝置100、解多工器200及/或顯示單元300之顯示裝置之一例示性實施例之示意圖。

【0033】顯示單元300可包含複數個掃描線S1-Sn、複數個資料線D1-Dm以及形成於複數個掃描線S1-Sn及複數個資料線D1-Dm之交叉區域之複數個像素PX_R、PX_G、PX_B。

【0034】缺陷檢測裝置100可連接至複數個資料線D1-Dm且可依據複數個，例如兩個測試閘極訊號(TGS1、TGS2)傳送紅色直流電壓(RDV)、綠色直流電壓(GDV)及藍色直流電壓(BDV)至複數個資料線D1-Dm。

【0035】缺陷檢測裝置100可包含複數個，例如兩個閘極線TG1、TG2、紅色直流線路DC_R、綠色直流線路DC_G、藍色直流線路DC_B、複數個第一控制開關T11-T1a以及複數個第二控制開關T21-T2b。

【0036】請參閱第1圖，第一閘極線TG1可連接至複數個第一控制開關T11-T1a之閘極電極，且第二閘極線TG2可連接至複數個第二控制開關T21-T2b之閘極電極。

【0037】第一閘極訊號TGS1可經由第一閘極線TG1傳送至複數個第一控制開關T11-T1a之閘極電極。第二閘極訊號TGS2可經由第二閘極線TG2傳送至複數個第二控制開關T21-T2b之閘極電極。

【0038】複數個第一控制開關T11-T1a及複數個第二控制開關T21-T2b可藉由P型通道電晶體而被實現。在上述實施例中，當禁能電

平(disable level)為高能階時，第一及第二閘極訊號(TGS1及TGS2)之致能電平(enable level)為低能階。

【0039】複數個第一開關T11-T1a可各包含源極電極，其連接至紅色直流線路DC_R、綠色直流線路DC_G及藍色直流線路DC_B中之直流線路之相對應的一個，以及汲極電極，其連接至複數個資料線D1-Dm中之相對應的資料線。

【0040】複數個第二開關T21-T2b可各包含源極電極，其連接至紅色直流線路DC_R、綠色直流線路DC_G及藍色直流線路DC_B中之直流線路之相對應的一個，以及汲極電極，連接至複數個資料線D1-Dm中之相對應的資料線。

【0041】在一或多個實施例中，當線路L1-Lk中之缺陷被缺陷檢測裝置100決定時，第一及第二閘極訊號(TGS1及TGS2)皆位於致能電平。在一或多個實施例中，當解多工器200中之缺陷被缺陷檢測裝置100決定時，僅第一及第二閘極訊號(TGS1及TGS2)中之其一位於致能電平。

【0042】在顯示單元300中，複數個掃描線S1-Sn可以列(row)方向延伸排列，且每一列中複數個像素PX_R、PX_G及PX_B可連接至相同掃描線。複數個資料線D1-Dm可以行(column)方向延伸排列，且每一行中複數個像素PX_R、PX_G及PX_B可連接至相同資料線。

【0043】每一複數個像素PX_R、PX_G、PX_B可包含驅動電路及發光元件。複數個像素PX_R、PX_G、PX_B之每一驅動電路可藉由經由對應掃描線所傳送之掃描訊號而寫入經由對應資料線所傳送之資料訊

號，且驅動電路依據已寫入之資料訊號可被產生並供應予個別的發光元件。

【0044】第2圖係描述第1圖中顯示裝置之像素PXij之例示性實施例之示意圖。像素PXij可對應顯示單元300之複數個像素PX_R、PX_G、PX_B之一者、多者或全部。第2圖中顯示之像素PXij為連接至第i個掃描線Si及第j個資料線Dj之像素。例示性實施例並不限於此。

【0045】如第2圖所示，像素PXij可包含開關電晶體TS、驅動電晶體TD、電容C及有機發光裝置(OLED)。

【0046】開關電晶體TS可包含連接至掃描線Si之閘極電極、連接至資料線Dj之第一電極以及連接至驅動電晶體TD之閘極電極之第二電極。

【0047】驅動電晶體TD可包含連接至第一電壓來源ELVDD之源極電極、連接至有機發光裝置(OLED)之陽極之汲極電極以及連接至開關電晶體TS之閘極電極。

【0048】電容C可連接於驅動電晶體TD之閘極電極及源極電極之間，且OLED之陰極連接至第二電壓來源ELVSS。

【0049】當經由掃描線Si傳送之掃描訊號為低能階時，開關電晶體TS為開啟，且電容C藉由經由資料線Dj傳送之資料訊號而充電。

【0050】驅動電晶體TD之閘極電壓為了下一次掃描而藉由電容C維持恆定，且驅動電晶體TD之驅動電流依據其源極-汲極電壓之差異而產生。有機發光裝置(OLED)可依據驅動電流發出光線。

【0051】請回頭參閱第1圖，解多工器200可連接於複數個線路L1-Lk及複數個資料線D1-Dm之間。複數個線路L1-Lk連接至複數個墊片

PD1-PDk，且輸入至複數個墊片PD1-PDk之複數個資料訊號係經由複數個線路L1-Lk傳送至解多工器200。

【0052】解多工器200可經由複數個薄膜電晶體傳送由複數個線路L1-Lk傳送至複數個對應資料線之複數個資料訊號。解多工器200可包含複數個第一薄膜電晶體TA1、TA3、...、TAm、複數個第二薄膜電晶體TB2、TB4、...、TBm-1、第一控制線路CLA以及第二控制線路CLB。

【0053】第一控制線路CLA連接至複數個第一薄膜電晶體TA1、TA3、...、TAm之閘極電極。用以經由第一控制線路CLA控制複數個第一薄膜電晶體TA1、TA3、...、TAm之第一控制訊號(CON1)係傳送至複數個第一薄膜電晶體TA1、TA3、...、TAm之閘極電極。

【0054】第二控制線路CLB連接至複數個第二薄膜電晶體TB2、TB4、...、TBm-1之閘極電極。用以經由第二控制線路CLA控制複數個第二薄膜電晶體TB2、TB4、...、TBm-1之第二控制訊號(CON2)係傳送至複數個第二薄膜電晶體TB2、TB4、...、TBm-1之閘極電極。

【0055】在一或多個實施例中複數個墊片PD1-PDk連接至資料驅動電路(圖中未顯示)，且複數個資料訊號可自資料驅動電路輸入至複數個墊片PD1-PDk。

【0056】在一或多個實施例中，若複數個第一薄膜電晶體TA1、TA3、...、TAm藉由第一控制訊號(CON1)開啟，複數個資料線D1、D3、...、Dm可傳送個別的資料訊號，而若複數個第二薄膜電晶體TB2、TB4、...、TBm-1藉由第二控制訊號(CON2)開啟，複數個資料線D2、D4、...、Dm-1可傳送個別的資料訊號。

【0057】在一或多個實施例中，若複數個第一薄膜電晶體TA1、TA3、...、TAm及複數個第二薄膜電晶體TB2、TB4、...、TBm-1以及複數個墊片PD1-PDk未連接至資料驅動電路，可決定一或多個線路L1-Lk及/或解多工器200中具有缺陷。

【0058】當在複數個線路L1-Lk中檢測缺陷時，複數個第一薄膜電晶體TA1、TA3、...、TAm及複數個第二薄膜電晶體TB2、TB4、...、TBm-1中僅有一組為開啟狀態。當複數個第一薄膜電晶體TA1、TA3、...、TAm中檢測缺陷時，複數個第二薄膜電晶體TB2、TB4、...、TBm-1可為開啟狀態。

【0059】接著，請參閱第3圖至第6圖，檢測線路缺陷之方法之例示性實施例將被描述。為了更易了解以及描述，在第3圖至第6圖中，顯示9個像素作為複數個像素之例子。

【0060】為了檢測線路缺陷，複數個掃描線S1-Sn傳送具有用以開啟個別的開關電晶體TS之能階之複數個掃描訊號。當檢測線路缺陷時，紅色、綠色及藍色直流電壓(RDV、GDV及BDV)之能階係依據檢測條件而決定。

【0061】舉例來說，若線路至第二電壓來源ELVSS為短路電路，連接至短路線路之像素陣列發出高亮度之光線。較佳地，若線路至第一電壓來源ELVDD為短路電路，連接至短路線路之像素陣列不發出光線。因此，紅色、綠色及/或藍色直流電壓(RDV、GDV及BDV)能階之程度可用以區別連接至一般線路之像素陣列以及連接至為短路線路之第一電壓來源ELVDD或第二電壓來源ELVSS的像素陣列。

【0062】在一或多個實施例中，紅色、綠色及藍色直流電壓(RDV、GDV及BDV)可被決定為如灰階範圍中對應預定灰階之資料電壓之相同能階。

【0063】第3圖描述於一缺陷狀態之第1圖中缺陷檢測裝置100及解多工器200之示意圖(例如線路L1與第一電壓來源ELVDD短路)。

【0064】如第3圖所示，複數個第一開關T11-T1a及複數個第二開關T21-T2b藉由第一閘極訊號(TGS1)及第二閘極訊號(TGS2)皆為開啟狀態，且複數個第一薄膜電晶體TA1、TA3、...、TAm藉由第一控制訊號(CON1)為開啟狀態。因此，複數個線路L1-Lk藉由已開啟之複數個第一薄膜電晶體TA1、TA3、...、TAm連接至複數個資料線D1-Dm。

【0065】在第3圖之例示性實施例中，複數個資料線D1-Dm係經由對應的第一開關(或第二開關)而由紅色、綠色及藍色直流電壓(RDV、GDV及BDV)中供應對應的直流電壓，且複數個墊片PD1-PDk不連接至資料驅動電路，因而於浮動(floating)狀態。因此，經由複數個資料線D1-Dm傳送之紅色、綠色及藍色直流電壓(RDV、GDV及BDV)係傳送至複數個像素PX_R、PX_G及PX_B，且複數個像素PX_R、PX_G及PX_B依據紅色、綠色及藍色直流電壓(RDV、GDV及BDV)發出光線。

【0066】於此同時，若複數個線路L1-Lk中短路線路產生，連接至短路線路之資料線經由短路線路而短路，且連接至短路資料線之複數個像素PX_R、PX_G及PX_B中之多個發出不同於連接至未短路線路之像素之亮度的光線。

【0067】舉例來說，如第3圖所示，假設線路L1短路於第一電壓來源ELVDD。線路L1及第一電壓來源ELVDD之間可存在電阻元件。

【0068】線路L1經由已開啟之第一薄膜電晶體TA1連接至資料線D1。因此，資料線D1被供應相似於第一電壓來源ELVDD之電壓之高能階電壓。因此，驅動電晶體TD之閘極電極經由如第2圖所示之開關電晶體TS被供應高能階電壓。

【0069】因此，連接至資料線D1之複數個像素PX_R發出非常低亮度之光線。亦即，依據資料線D1呈現暗線。如上所述，電性連接至連接像素行(pixel column)之資料線D1的線路可被檢測為短路線路。

【0070】在第3圖之例示性實施例中，線路L1與第一電壓來源ELVDD短路，在一或多個實施例中，一或多個線路可與其他元件短路，例如線路L1-Lk可短路於第二電壓來源ELVSS。

【0071】第4圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置100及解多工器200之示意圖(例如L1與第二電壓來源ELVSS短路)。更特別的是，第4圖顯示線路L1短路於電壓ELVSS之狀態。因此，資料線D1被供應相似於第二電壓來源ELVSS之電壓之低能階電壓。因此，驅動電晶體TD之閘極電極經由個別的開關電晶體TS被供應低能階電壓。

【0072】因此，連接至資料線D1之複數個像素PX_R發出非常高亮度之光線。亦即，依據資料線D1呈現亮線。如上所述，作為亮度能階之結果，例如線路電性連接至連接像素行之對應資料線可被檢測為短路。

【0073】如上所述，在一或多個實施例中，相對應於複數個像素行中顯示相對較暗線路或相對較亮線路之像素行之線路可被檢測為短路。

此外，在第4圖之例示性實施例及條件中，當線路L2為短路，連接至資料線D5之像素行可顯示為暗線或亮線，當線路L3為短路，連接至資料線D3之像素行可顯示為暗線或亮線，而當線路L4為短路，連接至資料線D7之像素行可顯示為暗線或亮線。

【0074】 在第3圖及第4圖之例示性實施例中，描述複數個第一薄膜電晶體TA1、TA3、...、TAm為開啟狀態之條件，然而，在一或多個實施例中，取代複數個第一薄膜電晶體TA1、TA3、...、TAm，複數個第二薄膜電晶體TB2、TB4、...、TBm-1可為開啟狀態。

【0075】 第5圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置100及解多工器200之示意圖。一般而言，下列僅描述不同例示性缺陷狀態之間之差異。如第5圖所示，當複數個第二薄膜電晶體TB2、TB4、...、TBm-1為開啟狀態，僅對應於短路線路(例如線路L1與第一電壓來源ELVDD短路)之像素陣列之操作不同於上述於正常狀態(例如非短路狀態)之像素。在第5圖中，假設線路L1短路於電壓ELVDD。線路L1及電壓ELVDD之間可存在電阻元件。

【0076】 線路L1經由已開啟之第二薄膜電晶體TB4連接至資料線D4。因此，資料線D4被供應相似於第一電壓來源ELVDD之電壓之高能階電壓。因此，個別的驅動電晶體TD之閘極電極經由如第2圖所示之個別的開關電晶體TS被供應高能階電壓。

【0077】 因此，連接至資料線D4之複數個像素PX_R發出非常低亮度之光線。亦即，依據資料線D4呈現暗線。如上所述，電性連接至連接顯示為暗線之像素行之資料線的線路可被檢測為短路。

【0078】第6圖描述於另一缺陷狀態，例如產生短路線路，之第1圖中缺陷檢測裝置100及解多工器200之示意圖。更特別的是，第6圖顯示線路L1短路於電壓ELVSS之狀態。如第6圖所示，複數個第一開關T11-T1a及複數個第二開關T21-T2b藉由第一閘極訊號(TGS1)及第二閘極訊號(TGS2)皆為開啟狀態，且複數個第二薄膜電晶體TB2、TB4、...、TBm-1藉由第二控制訊號(CON2)為開啟狀態。

【0079】因此，資料線D4被供應相似於電壓ELVSS之低能階電壓。因此，驅動電晶體TD之閘極電極經由開關電晶體TS被供應低能階電壓。

【0080】因此，連接至資料線D4之複數個像素PX_R發出非常高亮度之光線。亦即，依據資料線D4呈現亮線。如上所述，電性連接至連接顯示為亮線之像素行之資料線的線路可被檢測為短路。

【0081】藉由此方法，對應於複數個像素行中以暗線或亮線顯示之像素行之線路可被檢測為短路。當線路L2為短路時，連接至資料線D2之像素行以亮線(即相對亮線)或暗線(即相對暗線)顯示，當線路L3為短路時，連接至資料線D6之像素行以亮線或暗線顯示，而當線路L4為短路，連接至資料線D10(未顯示)之像素行以亮線或暗線顯示。

【0082】接著，解多工器200之缺陷檢測方法之例示性實施例將參閱第7圖至第10圖而被描述。

【0083】如同第3圖至第6圖，為便於了解及描述，第7圖至第10圖例示性地顯示9個像素行。

【0084】此外，為了檢測解多工器之缺陷，複數個掃描線S1-Sn傳送用以開啟開關電晶體TS之能階的複數個掃描訊號。當檢測解多工器之

缺陷時，紅色、綠色及藍色直流電壓(RDV、GDV及BDV)之能階可被決定為產生於解多工器中可檢測缺陷薄膜電晶體之適當電壓。

【0085】第7圖描述於另一缺陷狀態，例如產生短路線路，之第1圖中缺陷檢測裝置100及解多工器200之示意圖。

【0086】如第7圖所示，複數個第一開關T11-T1a及複數個第二開關T21-T2b中僅有一組之開關藉由第一閘極訊號(TGS1)及第二閘極訊號(TGS2)為開啟狀態。

【0087】在第7圖之例示性實施例中，複數個第二開關T21-T2b藉由第二閘極訊號(TGS2)而開啟，且複數個第一開關T11-T1a藉由第一閘極訊號(TGS1)而開啟。

【0088】此外，複數個第一薄膜電晶體TA1、TA3、...、TAm藉由第一控制訊號(CON1)為開啟狀態，且複數個第二薄膜電晶體TB2、TB4、...、TBm-1藉由第二控制訊號(CON2)為開啟狀態。

【0089】因此，紅色、綠色及藍色直流電壓(RDV、GDV及BDV)藉由複數個第二開關T21-T2b、複數個第一薄膜電晶體TA1、TA3、...、TAm以及開啟之複數個第二薄膜電晶體TB2、TB4、...、TBm-1連接至複數個資料線D1-Dm。

【0090】亦即，顯示單元300之全部紅色、綠色及藍色像素PX_R、PX_G、PX_B係被供應相對應之紅色、綠色及藍色直流電壓(RDV、GDV及BDV)。

【0091】在例示性實施例中，用以檢測解多工器200缺陷之紅色、綠色及藍色直流電壓(RDV、GDV及BDV)可被決定為對應至沒有光發出之個別的像素之電壓的電壓。

【0092】詳細而言，形成包含第二開關T21、資料線D4、第二薄膜電晶體TB4、第一薄膜電晶體TA1以及資料線D1之通路，且紅色直流電壓(RDV)被供應予連接至資料線D1及資料線D4之複數個紅色像素PX_R。形成包含第二開關T22、資料線D5、第一薄膜電晶體TA5、第二薄膜電晶體TB2以及資料線D2之通路，且綠色直流電壓(GDV)被供應予連接至資料線D2及資料線D5之複數個綠色像素PX_G。形成包含第二開關T23、資料線D6、第二薄膜電晶體TB6、第一薄膜電晶體TA3以及資料線D3之通路，且藍色直流電壓(BDV)被供應予連接至資料線D3及資料線D6之複數個藍色像素PX_B。

【0093】藉由此方法，若全部像素皆被供應相對應之直流電壓，整個顯示單元300顯示黑色。然而，當形成解多工器200之複數個第一薄膜電晶體TA1、TA3、...、Tam以及複數個第二薄膜電晶體TB2、TB4、...、TBm-1中產生缺陷薄膜電晶體時，包含缺陷薄膜電晶體之通路之資料線則不被供應相對應之直流電壓。

【0094】第8圖描述於另一缺陷狀態，例如產生缺陷薄膜電晶體，之第1圖中缺陷檢測裝置100及解多工器200之示意圖。舉例來說，假設第二薄膜電晶體TB6及第一薄膜電晶體TA3中至少一者為缺陷。

【0095】當第二薄膜電晶體TB6為缺陷時，資料線D3不被供應藍色直流電壓(BDV)。因此，連接至資料線D3之複數個像素PX_B不顯示黑

色且發出預定亮度之光線。亦即，產生亮線。當第一薄膜電晶體TA3取代第二薄膜電晶體TB6為缺陷，連接至資料線D3之像素行顯示亮線。亦即，連接至資料線之第一薄膜電晶體及第二薄膜電晶體中至少其一者為缺陷。

【0096】藉由此方法，藉由產生暗線之缺陷資料線之第一薄膜電晶體或第二薄膜電晶體可被檢測。

【0097】然而，實施例並不限於此，且取代複數個第二開關T21-T2b之複數個第一開關T11-T1a可被開啟。

【0098】第9圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置100及解多工器200之示意圖。

【0099】如第9圖所示，假設複數個第二開關T21-T2b藉由第二閘極訊號(TGS2)而被關閉，且複數個第一開關T11-T1a藉由第一閘極訊號(TGS1)而被開啟。

【0100】此外，複數個第一薄膜電晶體TA1、TA3、...、TAm藉由第一控制訊號(CON1)為開啟狀態，且複數個第二薄膜電晶體TB2、TB4、...、TBm-1藉由第二控制訊號(CON2)為開啟狀態。

【0101】因此，紅色、綠色及藍色直流電壓(RDV、GDV及BDV)藉由複數個第一開關T11-T1a、複數個第一薄膜電晶體TA1、TA3、...、TAm以及開啟之複數個第二薄膜電晶體TB2、TB4、...、TBm-1連接至複數個資料線D1-Dm。

【0102】亦即，顯示單元300之全部紅色、綠色及藍色像素PX_R、PX_G、PX_B可被供應相對應之紅色、綠色及藍色直流電壓(RDV、GDV

及BDV)，且用以檢測解多工器200缺陷之紅色、綠色及藍色直流電壓(RDV、GDV及BDV)可被決定為可發光像素之電壓。

【0103】詳細而言，形成包含第一開關T11、資料線D1、第一薄膜電晶體TA1、第二薄膜電晶體TB4以及資料線D4之通路，且紅色直流電壓(RDV)被供應予連接至資料線D1及資料線D4之複數個紅色像素PX_R。形成包含第一開關T12、資料線D2、第二薄膜電晶體TB2、第一薄膜電晶體TA5以及資料線D5之通路，且綠色直流電壓(GDV)被供應予連接至資料線D2及資料線D5之複數個綠色像素PX_G。形成包含第一開關T13、資料線D3、第一薄膜電晶體TA3、第二薄膜電晶體TB6以及資料線D6之通路，且藍色直流電壓(BDV)被供應予連接至資料線D3及資料線D6之複數個藍色像素PX_B。

【0104】若所有的像素階被供應予相對應之直流電壓，整個顯示單元300顯示黑色。然而，當形成解多工器200之複數個第一薄膜電晶體TA1、TA3、...、Tam以及複數個第二薄膜電晶體TB2、TB4、...、TBm-1中產生缺陷薄膜電晶體時，包含缺陷薄膜電晶體之資料線不被供應相對應之直流電壓。

【0105】第10圖描述於另一缺陷狀態之第1圖中缺陷檢測裝置100及解多工器200之示意圖。舉例來說，如同第8圖，假設第二薄膜電晶體TB6及第一薄膜電晶體TA1中至少其一者為缺陷。

【0106】當第二薄膜電晶體TB6為缺陷時，資料線D6不被供應藍色直流電壓(BDV)。因此，連接至資料線D6之複數個像素PX_B不以黑色顯示，但以預定亮度發出光線。亦即，產生亮線。當第一薄膜電晶體TA3

取代第二薄膜電晶體TB6為缺陷，連接至資料線D6之像素行也顯示亮線。亦即，連接至資料線之第一薄膜電晶體及第二薄膜電晶體中至少其一者為缺陷。

【0107】藉由此方法，藉由產生亮線之缺陷資料線之第一薄膜電晶體或第二薄膜電晶體可被檢測。

【0108】實施例已在此揭露，雖然使用特定之形式，其係使用且僅被解釋為一般及描述性的意義而非限制之目的。因此，將被本發明所屬技術領域具有通常知識者理解的是，在不脫離本發明下列申請專利範圍之精神及範疇下可以不同形式及細節進行改變。

【符號說明】

【0109】

100：缺陷檢測裝置

200：解多工器

D1-Dm、Dj：資料線

TG1：第一閘極線

TG2：第二閘極線

DC_R：紅色直流線路

DC_G：綠色直流線路

DC_B：藍色直流線路

T11-T1a：第一控制開關

300：顯示單元

T21-T2b：第二控制開關

S1-Sn、Si：掃描線

PX_R、PX_G、PX_B、PXij：像素

TS：開關電晶體

TD：驅動電晶體

C：電容

OLED：有機發光裝置

TA1、TA3、...、TAm：第一薄膜電晶體

TB2、TB4、...、TBm-1：第二薄膜電晶體

CLA：第一控制線路

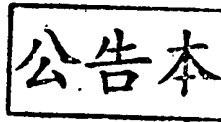
CLB：第二控制線路

L1-Lk：線路

PD1-PDk：墊片

ELVDD：第一電壓來源

ELVSS：第二電壓來源



申請日: 10/11/8

IPC分類: G01R 31/28 (2006.01)
G01R 31/17 (2006.01)**【發明摘要】**

【中文發明名稱】線路與解多工器之缺陷檢測方法、缺陷檢測裝置、以及包含該缺陷檢測裝置之顯示面板

【英文發明名稱】 DETECTING METHOD OF DEFECTS OF LINE AND DEMULTIPLEXER, DEFECT DETECTING DEVICE, AND DISPLAY PANEL INCLUDING THE DEFECT DETECTING DEVICE

【中文】

實施例係有關於線路與解多工器之缺陷檢測方法、缺陷檢測裝置、以及包含缺陷檢測裝置之顯示面板。解多工器可連接複數個資料線至複數個對應線路。缺陷檢測裝置包含供應個別的直流電壓之直流線路、連接至直流線路之第一開關以及配置以依據第一閘極訊號傳送個別的直流電壓至複數個資料線中之對應第一資料線、以及連接至第一至第三直流線路之第二開關且配置以依據第二閘極訊號傳送個別的直流電壓中之其一至複數個資料線中之對應第二資料線。

【英文】

Embodiments relate to a defect detecting method of a line and a demultiplexer, a defect detecting device, and a display panel including the defect detecting device. A demultiplexer may connect a plurality of data lines to a plurality of corresponding lines. The defect detecting device includes DC lines supplied with respective DC voltages, first switches connected to the DC lines and configured to transmit the

respective DC voltages to the corresponding first data lines among a plurality of data lines according to a first gate signal, and second switches connected to the first to third DC lines and configured to transmit one of the respective DC voltages to corresponding second data lines among a plurality of data lines according to a second gate signal.

【發明申請專利範圍】

【第1項】 一種使用連接複數個資料線中之多個至複數個對應線路之解多工器之缺陷檢測裝置，該缺陷檢測裝置包含：

第一至第三直流線路，分別供應第一至第三直流電壓；

複數個第一開關，連接至該第一至第三直流線路並配置以依據一第一閘極訊號傳送該第一至第三直流電壓中之其中之一至該複數個資料線中之複數個第一資料線；以及

複數個第二開關，連接至該第一至第三直流線路並配置以依據一第二閘極訊號傳送該第一至第三直流電壓中之其中之一至該複數個資料線中之複數個第二資料線；

其中該解多工器包含：

複數個第一薄膜電晶體，連接該複數個線路至該複數個資料線中之該資料線之相對應的多個；

複數個第二薄膜電晶體，連接該複數個線路至該複數個資料線中之該資料線之相對應的多個；

該缺陷檢測裝置係配置以檢測當該複數個第一薄膜電晶體及該複數個第二薄膜電晶體於一開啟狀態，且該複數個第一開關或該複數個第二開關中僅一者於一開啟狀態之一缺陷。

【第2項】 如申請專利範圍第 1 項所述之缺陷檢測裝置，其中該解多工器包含：

複數個第一薄膜電晶體，連接該複數個線路中之複數個第一線路至該複數個資料線之相對應的多個，以及

複數個第二薄膜電晶體，連接該複數個線路中之複數個第二線路至該複數個資料線之相對應的多個，

其中該缺陷檢測裝置係配置以檢測當該複數個第一開關及該複數個第二開關於一開啟狀態，且該複數個第一薄膜電晶體或該複數個第二薄膜電晶體中僅一者於一開啟狀態之一狀態時之該複數個線路中之一短路缺陷。

【第3項】 如申請專利範圍第 2 項所述之缺陷檢測裝置，其中：

當該複數個第一薄膜電晶體於該開啟狀態時，該複數個線路之相對應的多個及該複數個資料線係分別經由該複數個第一薄膜電晶體而連接，以及

當該複數個線路中之其一短路時，經由該複數個資料線之相對應的多個連接至短路線路之複數個像素係依據自該短路線路產生之一短路電壓而發出光線。

【第4項】 如申請專利範圍第 2 項所述之缺陷檢測裝置，其中：

當該複數個第二薄膜電晶體於該開啟狀態時，該複數個線路之相對應的多個及該複數個資料線係經由該複數個第二薄膜電晶體而連接，以及

當該複數個線路中之其一短路時，經由該複數個資料線之相對應的多個連接至短路線路之複數個像素係依據自該短路線路產生之一短路電壓而發出光線。

【第5項】 如申請專利範圍第 1 項所述之缺陷檢測裝置，其中當該複數個第一開關於該開啟狀態，且該複數個第一薄膜電晶體及該複數個第二薄膜電晶體於該開啟狀態時，分別連接至於該開啟狀態

之該複數個第一開關之該複數個第一資料線係經由個別的該複數個第一薄膜電晶體及/或該複數個第二薄膜電晶體連接至該複數個第二資料線之相對應的多個。

【第6項】如申請專利範圍第 5 項所述之缺陷檢測裝置，其中當該複數個第一薄膜電晶體及該複數個第二薄膜電晶體中至少其一為缺陷時，該複數個第二資料線之相對應的多個不接受及/或傳送該第一至第三直流電壓中之相對應的一者。

【第7項】如申請專利範圍第 4 項所述之缺陷檢測裝置，其中當該複數個第二開關於該開啟狀態，且該複數個第一薄膜電晶體及該複數個第二薄膜電晶體於該開啟狀態時，分別連接至於該開啟狀態之該複數個第二開關之該複數個第二資料線係經由個別的該複數個第一薄膜電晶體及/或該複數個第二薄膜電晶體連接至該第一資料線之相對應的多個。

【第8項】如申請專利範圍第 7 項所述之缺陷檢測裝置，其中當該複數個第一薄膜電晶體及該複數個第二薄膜電晶體中至少其一缺陷時，該複數個第一資料線之相對應的多個不接受及/或傳送該第一至第三直流電壓中直流電壓之相對應的一者。

【第9項】如申請專利範圍第 1 項所述之缺陷檢測裝置，其中每一該複數個第一開關包含配置以接受該第一閘極訊號之一閘極電極、連接至該第一至第三直流線路之相對應之一者之一第一電極、以及連接至該複數個第一資料線之相對應之一者之一第二電極。

【第10項】如申請專利範圍第 1 項所述之缺陷檢測裝置，其中每一該複數個第二開關包含配置以接受該第二閘極訊號之一閘極電極、連接至該第一至第三直流線路之相對應之一者之一第一電極、以

及連接至該複數個第二資料線之相對應之一者之一第二電極。

【第11項】一種適用於包含分別連接至第一資料線及第二資料線之第一薄膜電晶體及第二薄膜電晶體之解多工器之缺陷檢測方法，其中該第一資料線連接至一第一開關及一第一像素陣列，該第二資料線連接至一第二開關及一第二像素陣列，該缺陷檢測方法包含下列步驟：

僅開啟該第一開關及該第二開關中之其一；

開啟該第一薄膜電晶體及該第二薄膜電晶體；以及

依據該第一像素陣列及該第二像素陣列之一發光狀態檢測該第一薄膜電晶體及/或該第二薄膜電晶體之一缺陷。

【第12項】如申請專利範圍第 11 項所述之缺陷檢測方法，其中檢測該缺陷之步驟包含當該第一像素陣列及該第二像素陣列之發光狀態不同時，檢測該第一薄膜電晶體及/或該第二薄膜電晶體之該缺陷。

【第13項】如申請專利範圍第 12 項所述之缺陷檢測方法，其中當該第一開關開啟時，檢測該缺陷之步驟包含當該第一像素陣列顯示為暗且該第二像素陣列顯示一預定亮度時，檢測該第一薄膜電晶體及該第二薄膜電晶體之至少其一為缺陷。

【第14項】如申請專利範圍第 11 項所述之缺陷檢測方法，其中當該第二開關開啟時，檢測該缺陷之步驟包含當該第二像素陣列顯示為暗且該第一像素陣列顯示一預定亮度時，檢測該第一薄膜電晶體及該第二薄膜電晶體之至少其一為缺陷。

【第15項】一種顯示面板，包含：

複數個資料線；

複數個像素，分別連接至該複數個資料線；

一解多工器，連接該複數個資料線至複數個對應線路；以及

一缺陷檢測裝置，配置以檢測該複數個線路及/或該解多工器之一缺陷，其中該缺陷檢測裝置包含：

複數個第一開關，配置以依據一第一閘極訊號傳送第一至第三直流電壓中之其一至該複數個資料線中之複數個對應第一資料線，以及

複數個第二開關，配置以依據一第二閘極訊號傳送該第一至第三直流電壓中之其一至該複數個資料線中之複數個對應第二資料線；

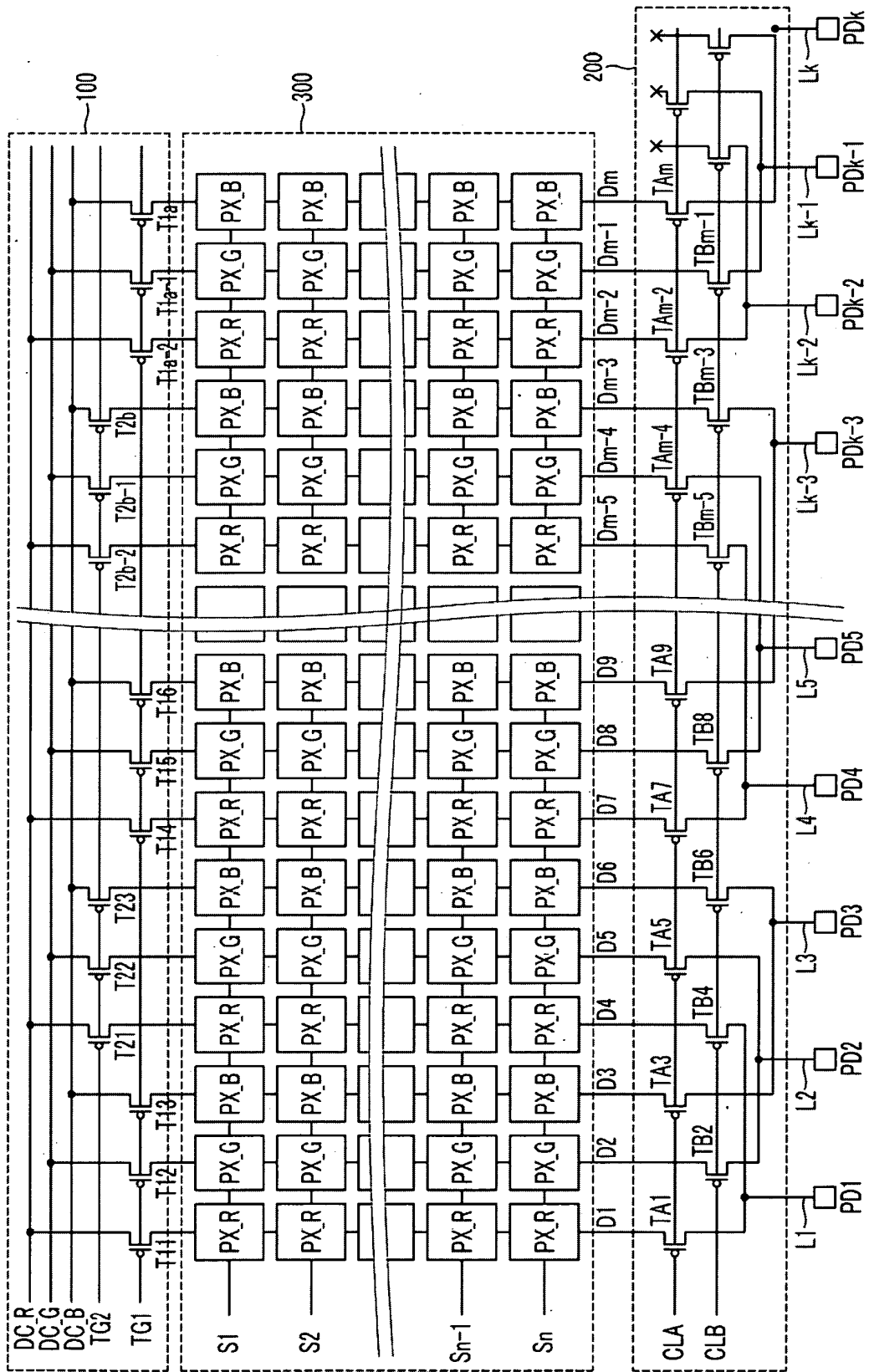
其中該解多工器包含：

複數個第一薄膜電晶體，連接該複數個線路至該複數個資料線中之該資料線之相對應的多個；

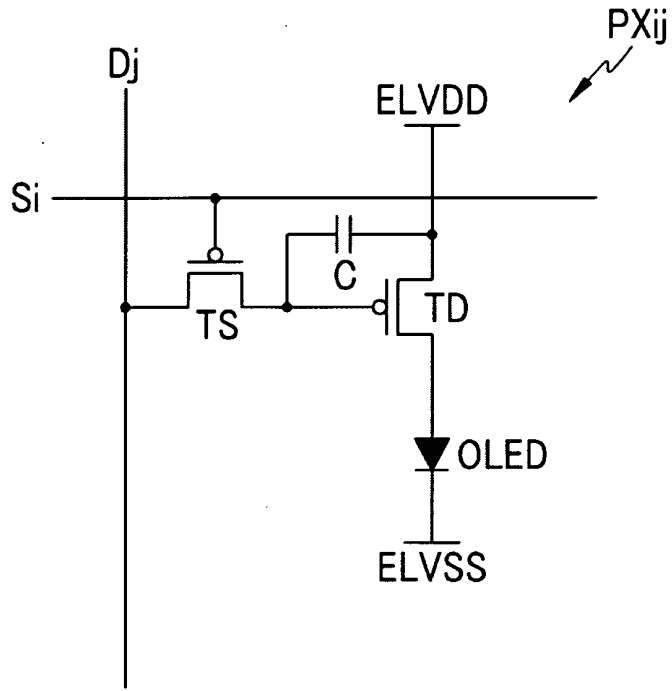
複數個第二薄膜電晶體，連接該複數個線路至該複數個資料線中之該資料線之相對應的多個；

該缺陷檢測裝置係配置以檢測當該複數個第一薄膜電晶體及該複數個第二薄膜電晶體於一開啟狀態，且該複數個第一開關或該複數個第二開關中僅一者於一開啟狀態之一缺陷。

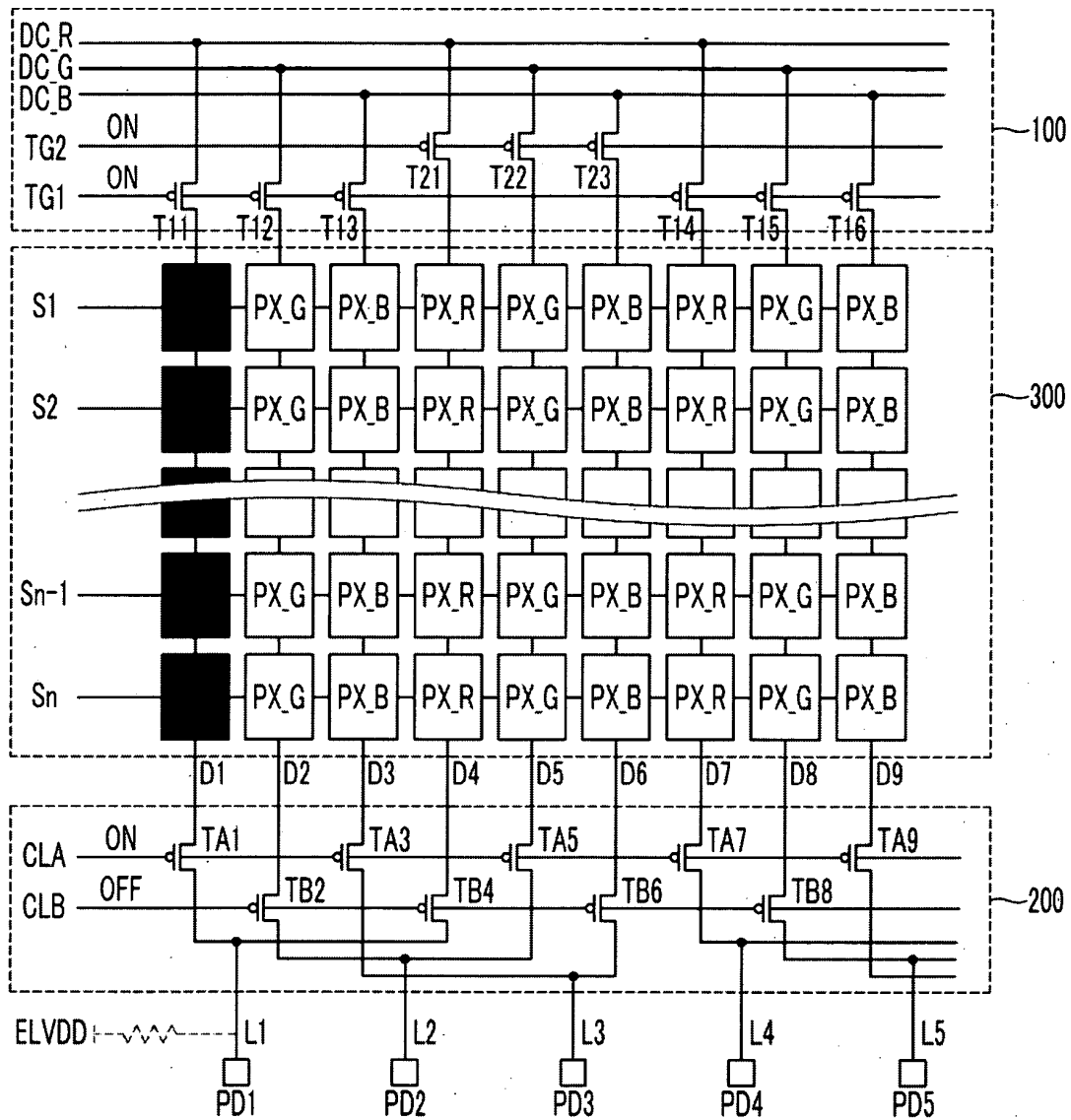
【發明圖式】



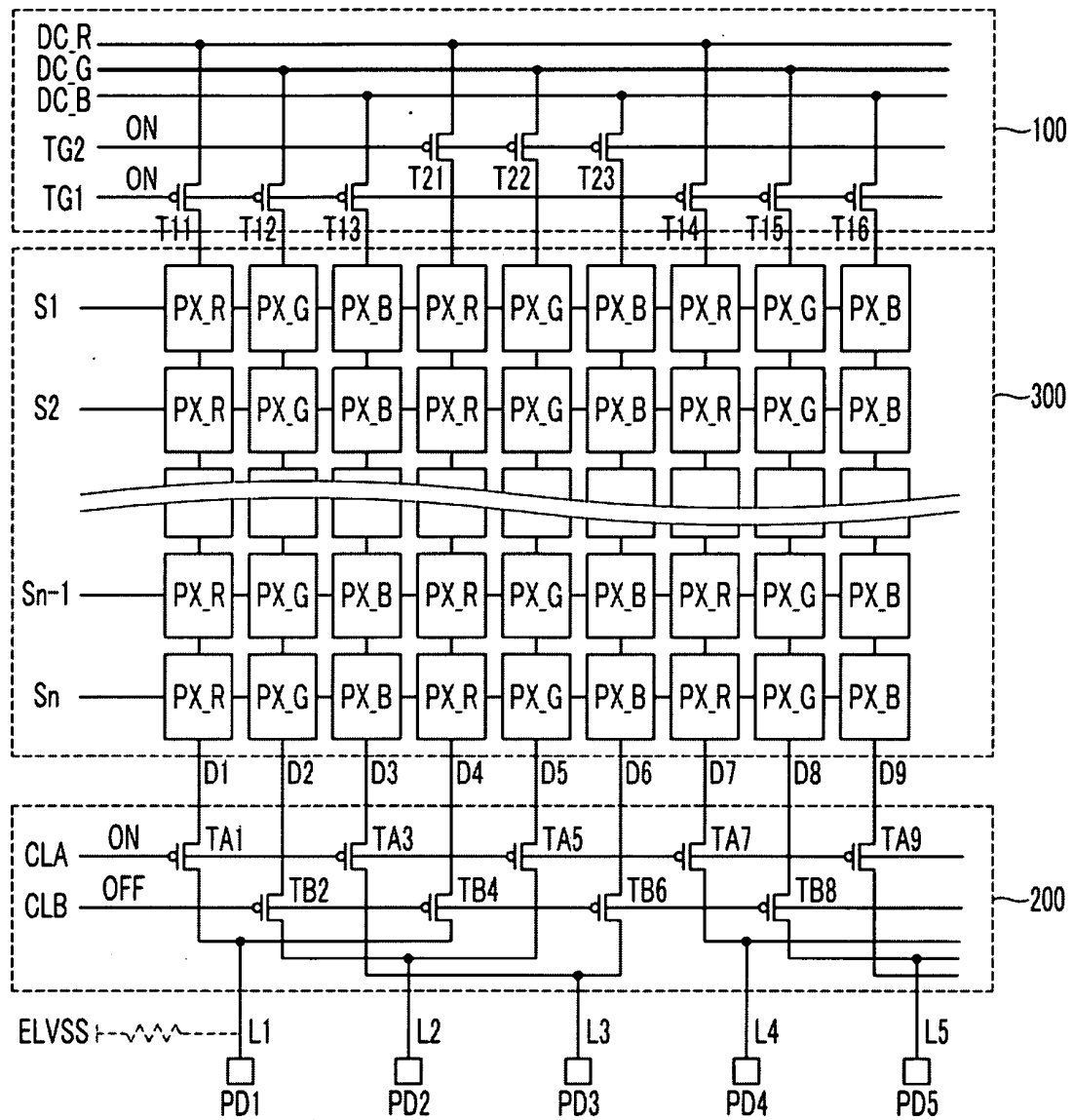
第 1 圖



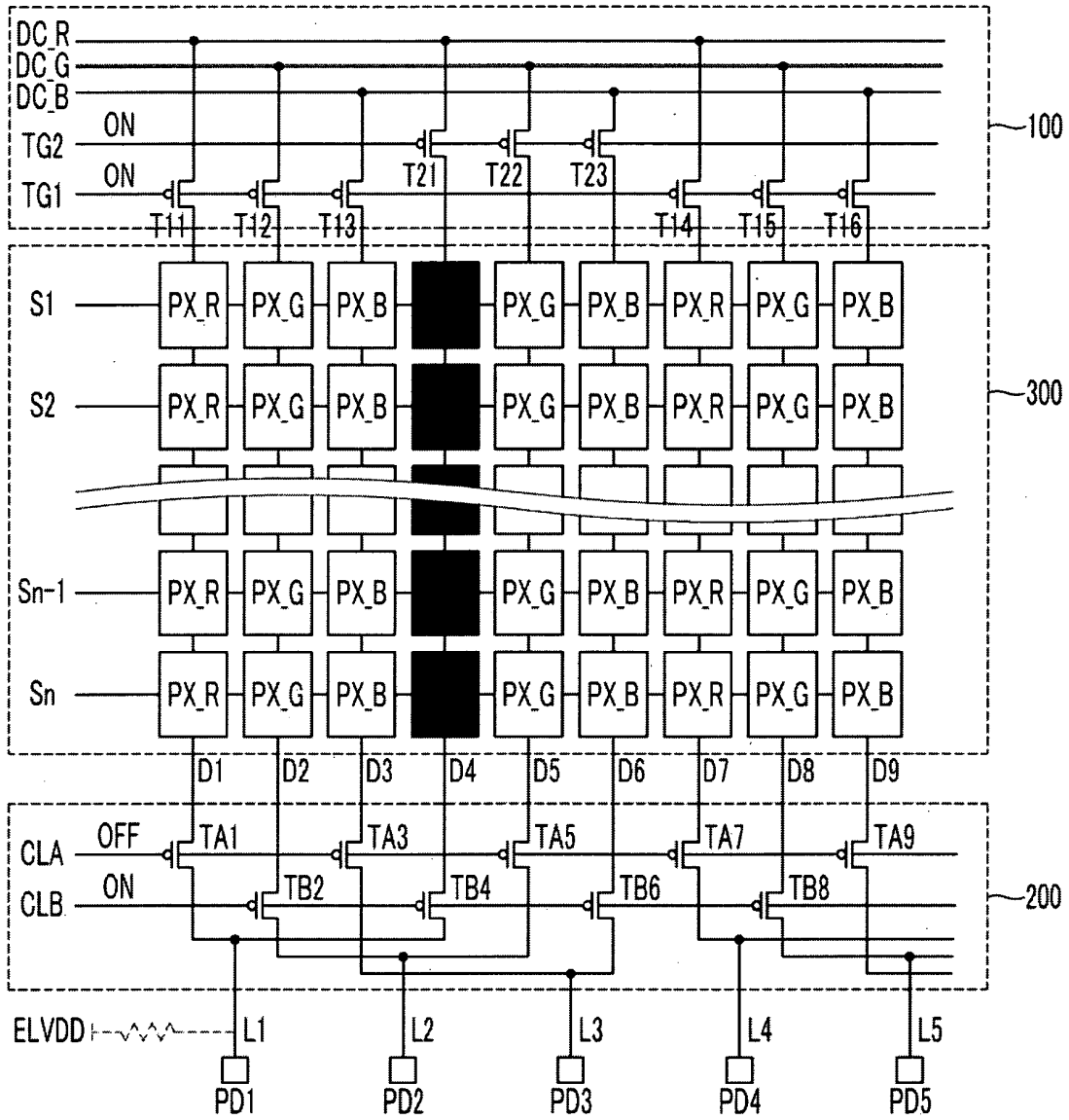
第 2 圖



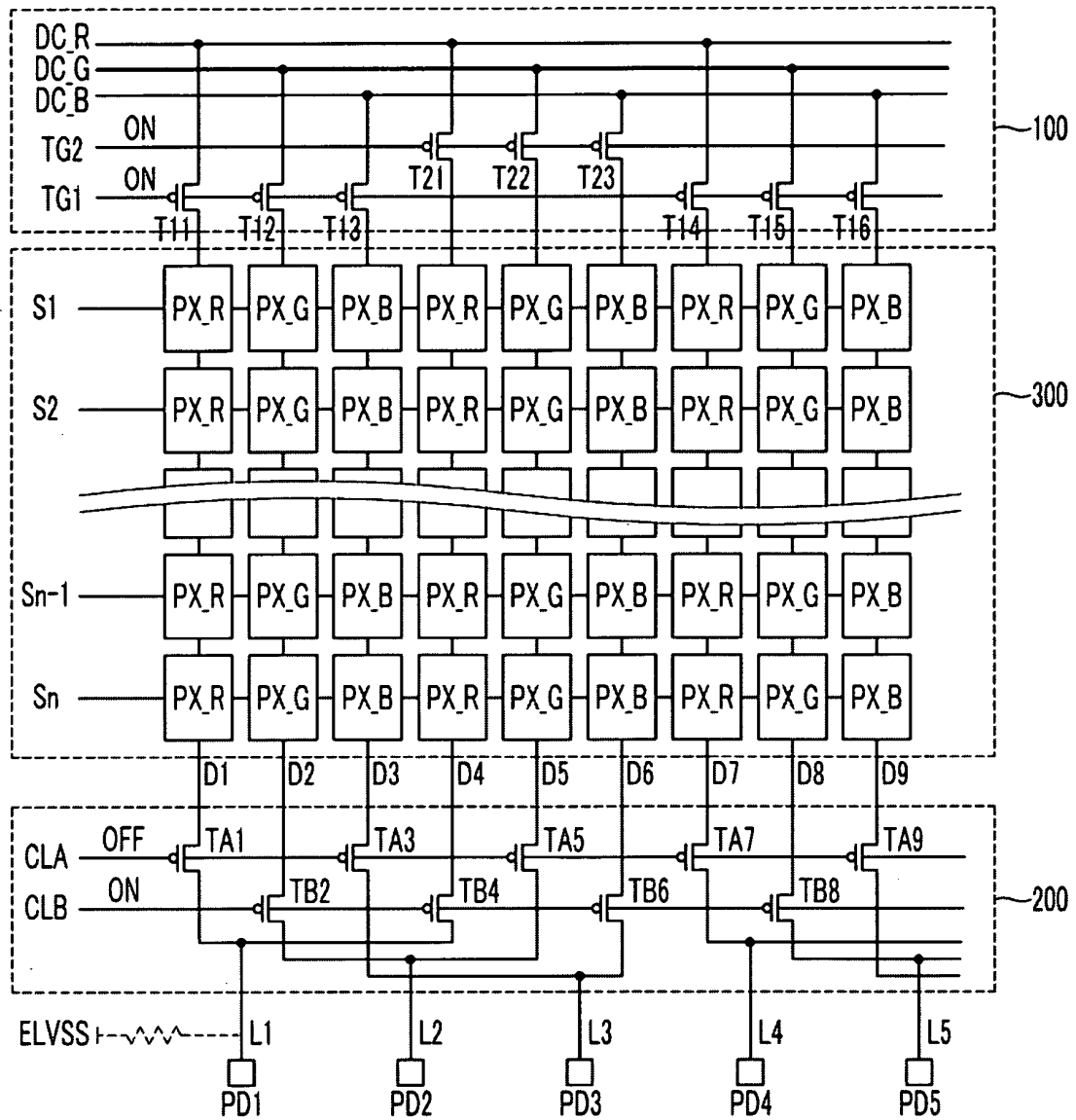
第 3 圖



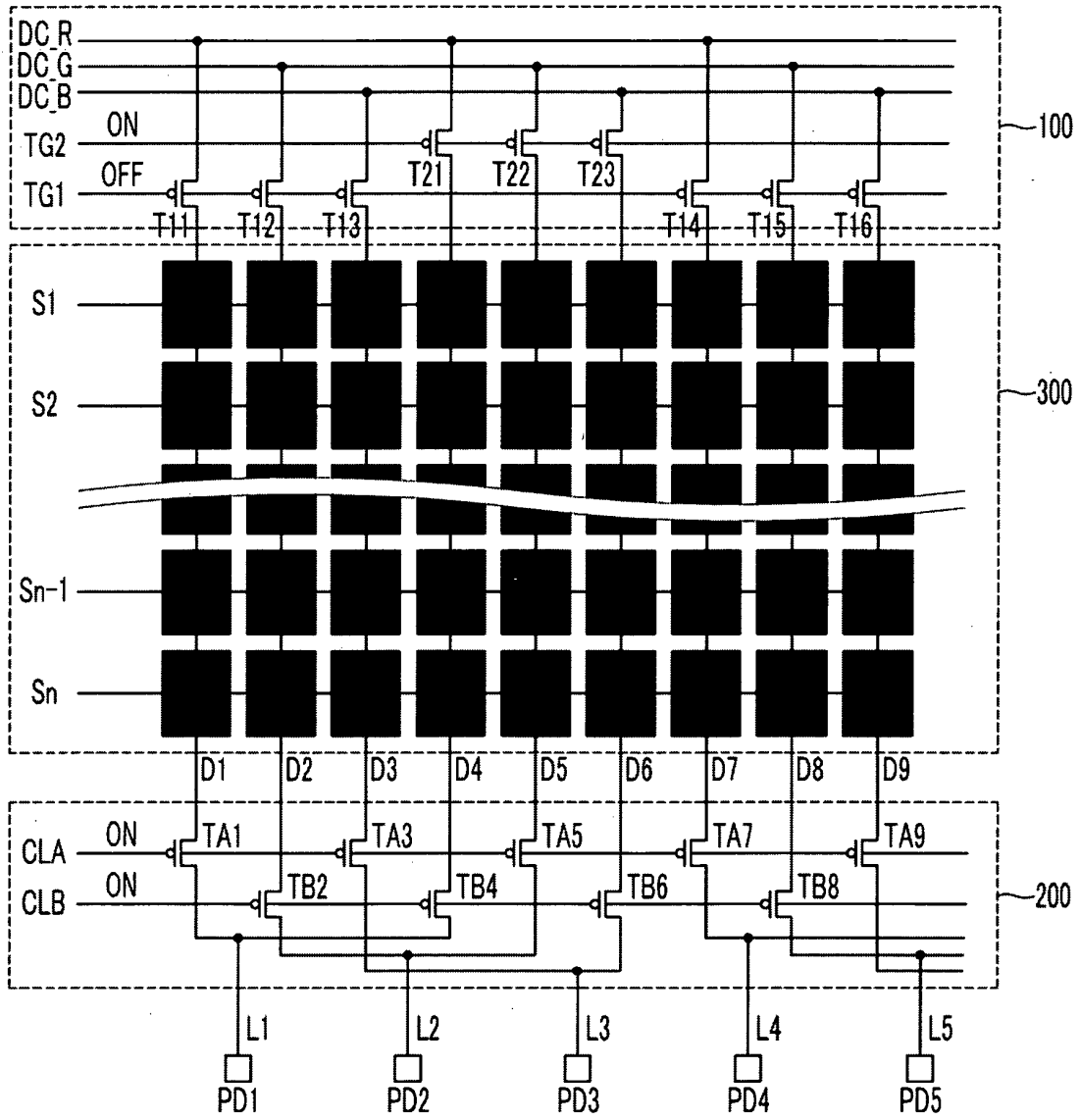
第 4 圖



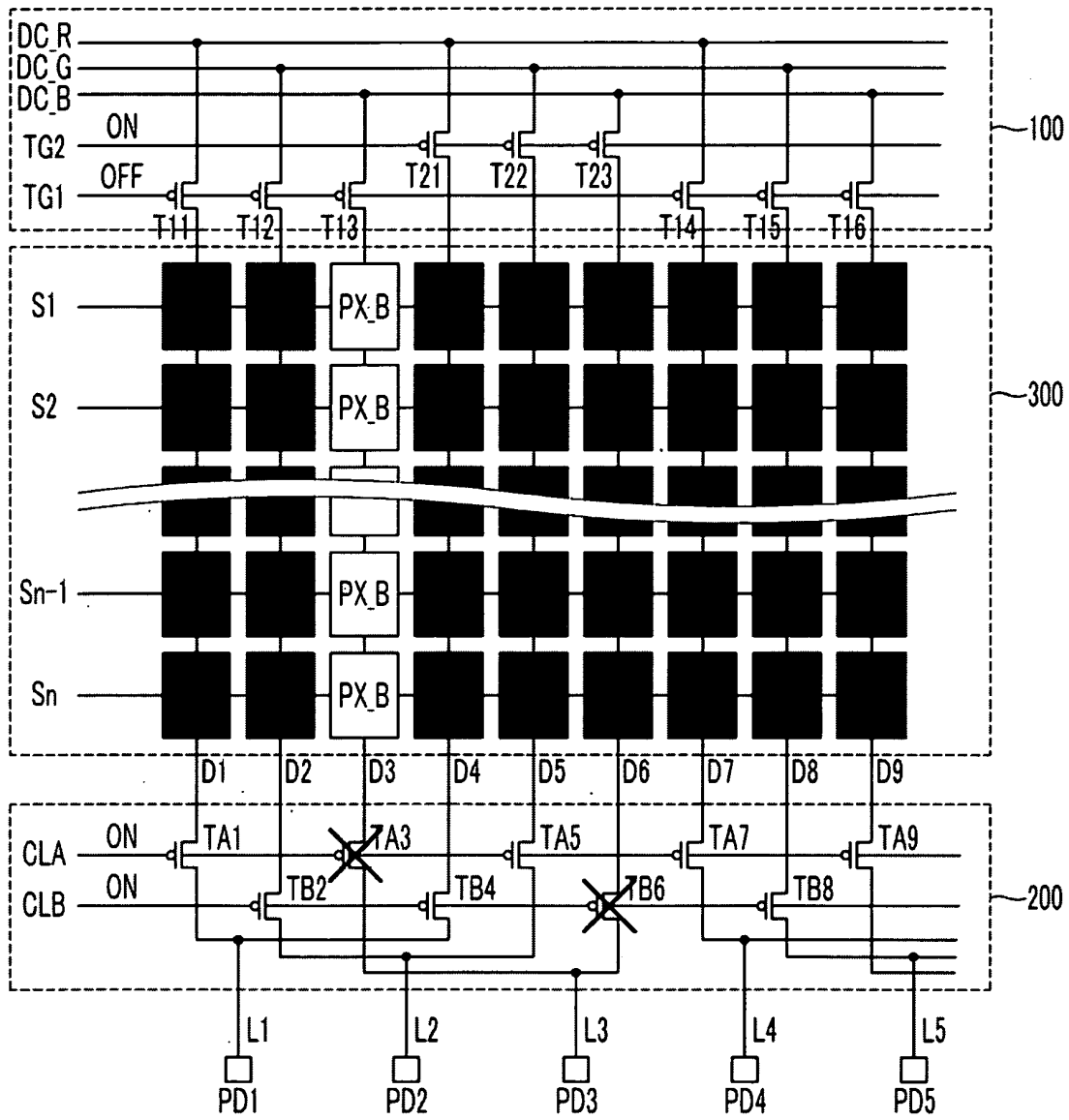
第 5 圖



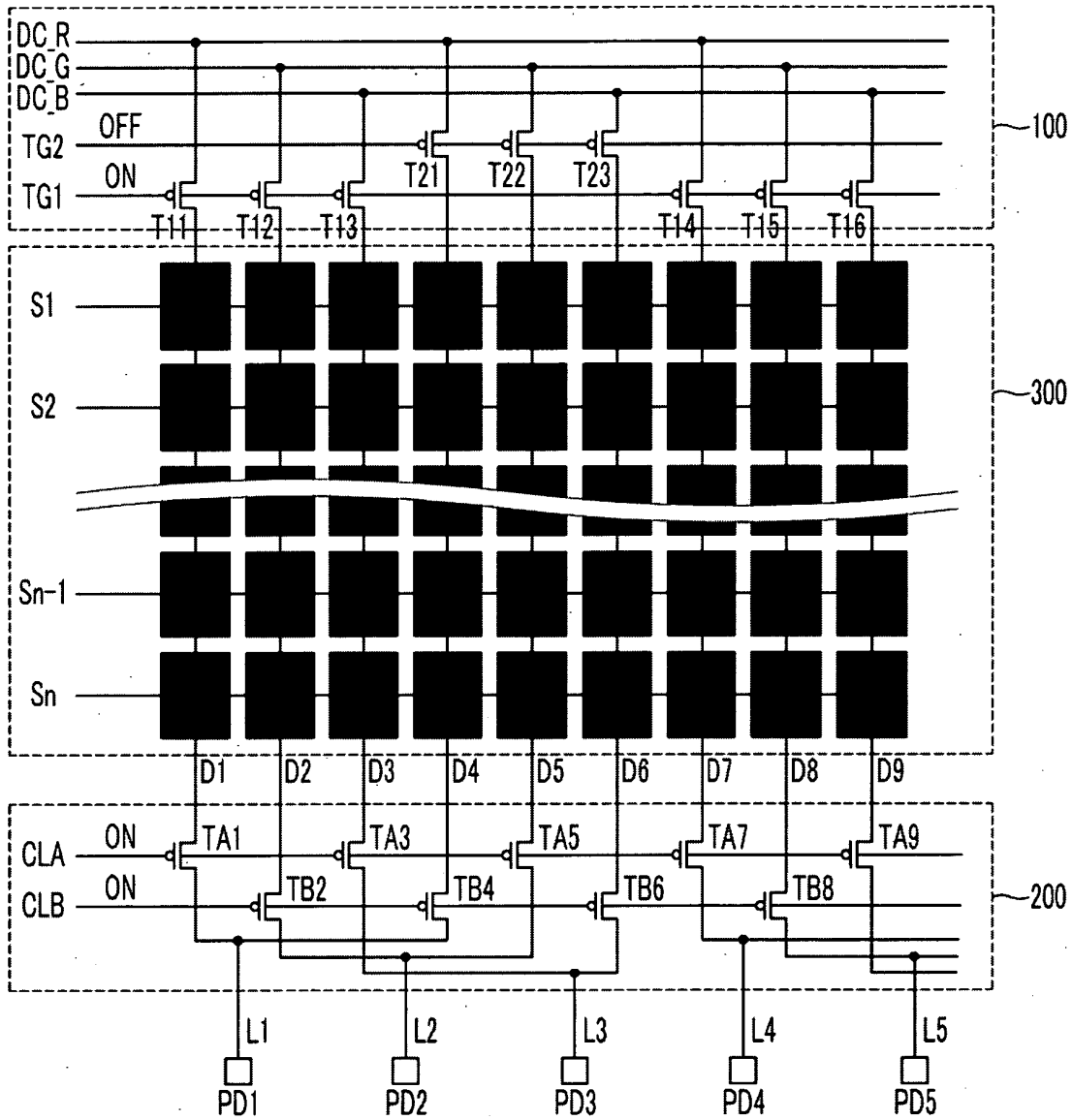
第 6 圖



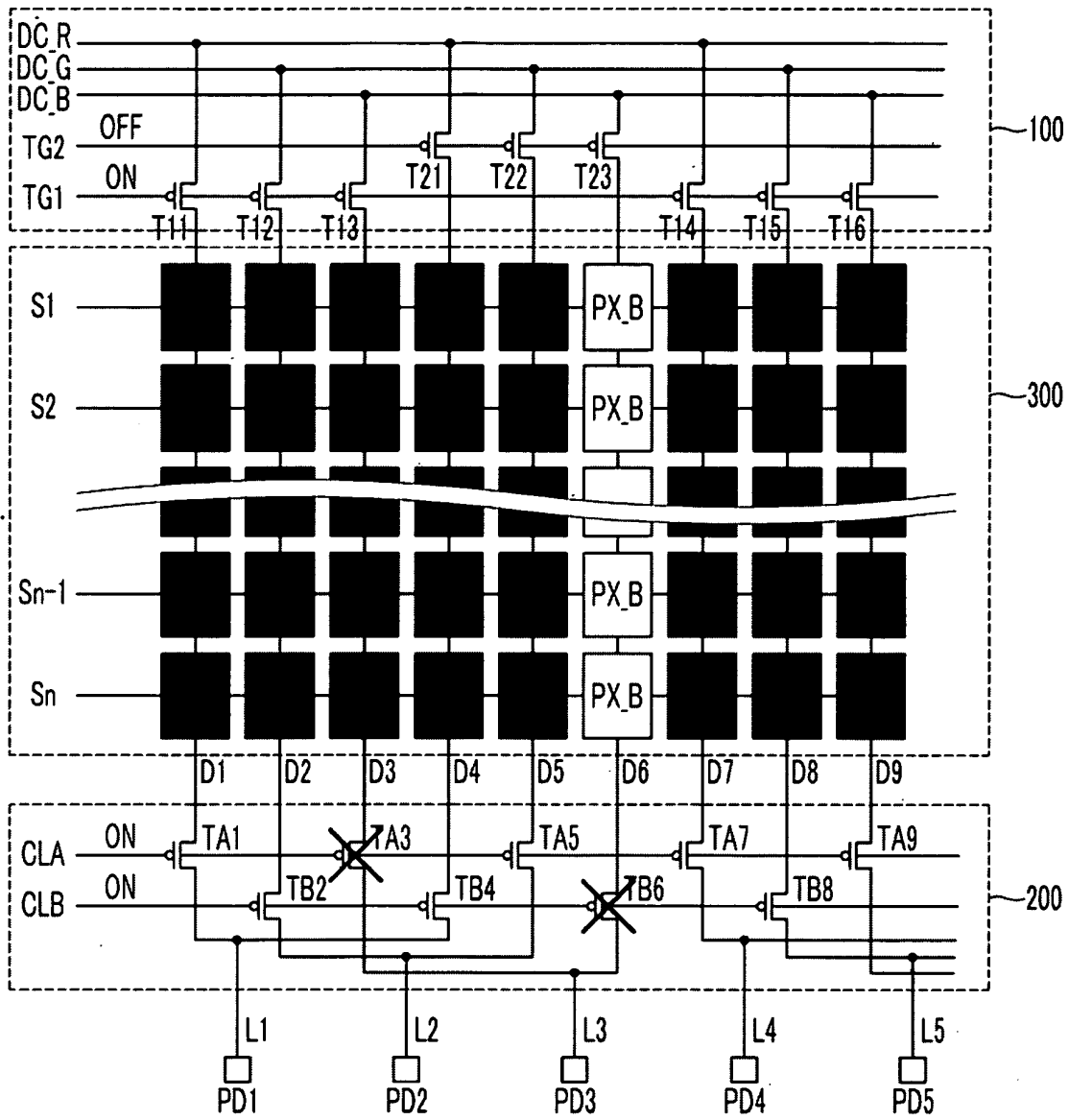
第 7 圖



第 8 圖



第 9 圖



第 10 圖

【指定代表圖】第（ 1 ）圖

【代表圖之符號簡單說明】

100：缺陷檢測裝置

200：解多工器

300：顯示單元

D1-Dm：資料線

TG1：第一閘極線

TG2：第二閘極線

DC_R：紅色直流線路

DC_G：綠色直流線路

DC_B：藍色直流線路

T11-T1a：第一控制開關

T21-T2b：第二控制開關

S1-Sn：掃描線

PX_R、PX_G、PX_B：像素

TA1、TA3、...、TAm：第一薄膜電晶體

TB2、TB4、...、TBm-1：第二薄膜電晶體

CLA：第一控制線路

CLB：第二控制線路

L1-Lk：線路

PD1-PDk：墊片

【特徵化學式】

無