



(12) 发明专利

(10) 授权公告号 CN 103208451 B

(45) 授权公告日 2015. 10. 28

(21) 申请号 201310085293. 3

JP 200878411 A, 2008. 04. 03, 全文.

(22) 申请日 2013. 03. 15

KR 2009002611 A, 2009. 03. 13, 全文.

(73) 专利权人 日月光半导体制造股份有限公司
地址 中国台湾高雄市楠梓加工出口区经三
路 26 号

TW I225279 B, 2004. 12. 11, 全文.

US 2007/0218651 A1, 2007. 09. 20, 全文.

审查员 陈慧玲

(72) 发明人 徐沛好 洪嘉临 花霈馨

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

代理人 陆勍

(51) Int. Cl.

H01L 21/687(2006. 01)

H01L 21/67(2006. 01)

(56) 对比文件

CN 102024668 A, 2011. 04. 20, 全文.

CN 1359144 A, 2002. 07. 17, 全文.

JP 200439722 A, 2004. 02. 05, 全文.

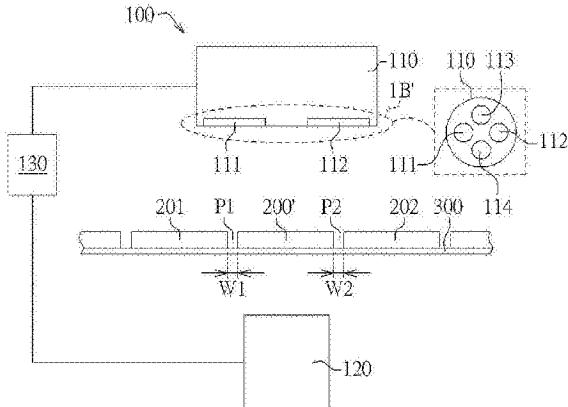
权利要求书2页 说明书7页 附图7页

(54) 发明名称

芯片顶起的方法及模块

(57) 摘要

芯片顶起模块用以顶起待顶起芯片。待顶起芯片与第一芯片之间形成第一切割道，而与第二芯片之间形成第二切割道。芯片顶起模块包括影像撷取装置、顶针装置及控制单元。影像撷取装置撷取第一切割道及第二切割道的影像。顶针装置用以顶起待顶起芯片。控制单元计算第一切割道的第一宽度及第二切割道的第二宽度、判断第一宽度及第二宽度是否小于安全宽度、若第一宽度及第二宽度大于安全宽度，则控制顶针装置一次顶起待顶起芯片以及若第一宽度与该第二宽度至少一者等于或小于安全宽度，则控制顶针装置分次顶起待顶起芯片。



1. 一种芯片顶起的方法,其特征在于,包括:

提供一芯片顶起模块,该芯片顶起模块包括一影像撷取装置及一顶针装置;

提供一待顶起芯片、一第一芯片及一第二芯片,其中该待顶起芯片与该第一芯片之间形成一第一切割道,而该待顶起芯片与该第二芯片之间形成一第二切割道;

该影像撷取装置撷取该第一切割道的影像;

该影像撷取装置撷取该第二切割道的影像;

计算该第一切割道的第一宽度及该第二切割道的第二宽度;

判断该第一宽度及该第二宽度是否小于一安全宽度;

若该第一宽度及该第二宽度大于该安全宽度,一次顶起该待顶起芯片;以及

若该第一宽度与该第二宽度至少一者等于或小于该安全宽度,分次顶起该待顶起芯片。

2. 如权利要求 1 所述的方法,其特征在于,于分次顶起该待顶起芯片步骤包括:

该顶针装置顶起该待顶起芯片的第一侧,其中该第一侧面向该第一宽度与该第二宽度较小者的一侧;以及

于该顶针装置顶起该待顶起芯片的该第一侧后,该顶针装置顶起该待顶起芯片的第二侧,其中该第二侧相对该第一侧,且该第二侧面向该第一宽度与该第二宽度较大者的一侧。

3. 如权利要求 2 所述的方法,其特征在于,于该顶针装置顶起该待顶起芯片的该第一侧的步骤包括:

在该待顶起芯片的该第二侧尚未接触到邻近的该芯片前,持续顶起该待顶起芯片的该第一侧。

4. 如权利要求 2 所述的方法,其特征在于,于该顶针装置顶起该待顶起芯片的该第二侧的步骤包括:

该顶针装置顶起该待顶起芯片的该第二侧,直到该待顶起芯片的该第一侧与该第二侧位于一水平方位;

该方法更包括:

该顶针装置同时顶起该待顶起芯片的该第一侧与该第二侧。

5. 如权利要求 2 所述的方法,其特征在于,于该顶针装置顶起该待顶起芯片的该第二侧的步骤中包括:

该顶针装置顶起该待顶起芯片的该第二侧,直到该待顶起芯片的邻近该第二侧的底面高于该第二芯片;

该方法更包括:

该顶针装置顶起该待顶起芯片的该第一侧,直到该待顶起芯片的该底面高于该第一芯片及该第二芯片。

6. 如权利要求 2 所述的方法,其特征在于,该顶针装置包括数个第一顶针及数个第二顶针;

于该顶针装置顶起该待顶起芯片的该第一侧的步骤中,该顶针装置驱动该些第一顶针顶起该待顶起芯片的该第一侧;以及

于该顶针装置顶起该待顶起芯片的该第二侧的步骤中,该顶针装置停止驱动该些第一

顶针并驱动该些第二顶针顶起该待顶起芯片的该第二侧。

7. 如权利要求 1 所述的方法, 其特征在于, 该影像撷取装置撷取该第一切割道的影像的步骤与该影像撷取装置撷取该第二切割道的影像的步骤同时进行。

8. 如权利要求 1 所述的方法, 其特征在于, 该待顶起芯片具有一定位标记, 该方法更包括:

该影像撷取装置撷取该定位标记的影像; 以及

依据该定位标记的影像, 驱动该待顶起芯片于该影像撷取装置的下方。

9. 一种芯片顶起模块, 其特征在于, 用以顶起一待顶起芯片, 该待顶起芯片与一第一芯片之间形成一第一切割道, 而与一第二芯片之间形成一第二切割道, 该芯片顶起模块包括:

一影像撷取装置, 撷取该第一切割道及该第二切割道的影像;

一顶针装置, 用以顶起该待顶起芯片;

一控制单元, 计算该第一切割道的第一宽度及该第二切割道的第二宽度、判断该第一宽度及该第二宽度是否小于一安全宽度、若该第一宽度及该第二宽度大于该安全宽度, 则控制该顶针装置一次顶起该待顶起芯片, 以及若该第一宽度与该第二宽度至少一者等于或小于该安全宽度, 则控制该顶针装置分次顶起该待顶起芯片。

10. 如权利要求 9 所述的芯片顶起模块, 其特征在于, 该待顶起芯片具有一定位标记, 该影像撷取装置用以撷取该定位标记的影像; 该控制单元依据该定位标记的影像, 驱动该待顶起芯片至该影像撷取装置的下方。

11. 如权利要求 9 所述的芯片顶起模块, 其特征在于, 该影像撷取装置包括一第一镜头及一第二镜头; 该第一镜头用以同时撷取该第一切割道的影像与一第四切割道的影像, 而该第二镜头用以同时撷取该第二切割道的影像、一第三切割道的影像与一定位标记的影像。

12. 如权利要求 9 所述的芯片顶起模块, 其特征在于, 该影像撷取装置包括一第一镜头、一第二镜头及一第三镜头; 该第一镜头用以撷取该第一切割道的影像与一第四切割道的影像; 该第二镜头用以撷取该第二切割道的影像与一第三切割道的影像; 而该第三镜头用以撷取一定位标记的影像。

芯片顶起的方法及模块

技术领域

[0001] 本发明是有关于一种芯片顶起的方法及模块,且特别是有关于一种可改善顶起失败的芯片顶起的方法及模块。

背景技术

[0002] 为符合未来芯片产品轻、薄、短、小的设计需求,芯片尺寸及厚度、凸块尺寸及间距等亦随之薄化及缩小,甚至,多颗芯片堆迭的3D产品封装需求亦开始显现。

[0003] 晶圆于切割工艺中分离成多个芯片并于芯片之间形成切割道,其中为了提高晶圆的利用率,芯片之间的切割道越来越窄,使芯片与芯片之间的距离也相对越来越接近,容易导致后续在取芯片时的顶起芯片过程中,芯片彼此碰撞造成芯片损坏的问题。

发明内容

[0004] 本发明有关于一种用于芯片顶起的方法及模块,可改善顶起芯片过程中芯片碰撞的问题。

[0005] 根据本发明,提出一种芯片顶起的方法。方法包括以下步骤。提供一芯片顶起模块,芯片顶起模块包括一影像撷取装置及一顶针装置;提供一待顶起芯片、一第二芯片及一第二芯片,其中待顶起芯片与第二芯片之间形成一第一切割道,而待顶起芯片与第二芯片之间形成一第二切割道;影像撷取装置撷取第一切割道的影像;影像撷取装置撷取第二切割道的影像;计算第一切割道的第一宽度及第二切割道的第二宽度;判断第一宽度及第二宽度是否小于一安全宽度;若第一宽度及第二宽度大于安全宽度,一次顶起待顶起芯片;以及,若第一宽度与第二宽度至少一者等于或小于安全宽度,分次顶起待顶起芯片。

[0006] 根据本发明,提出一种芯片顶起模块。芯片顶起模块用以顶起一待顶起芯片。待顶起芯片与一第一芯片之间形成一第一切割道,而与一第二芯片之间形成一第二切割道。芯片顶起模块包括一影像撷取装置、一顶针装置及一控制单元。影像撷取装置撷取第一切割道及第二切割道的影像。顶针装置用以顶起待顶起芯片。控制单元计算第一切割道的第一宽度及第二切割道的第二宽度、判断第一宽度及第二宽度是否小于一安全宽度、若第一宽度及第二宽度大于安全宽度,则控制顶针装置一次顶起待顶起芯片以及若第一宽度与该第二宽度至少一者等于或小于安全宽度,则控制顶针装置分次顶起待顶起芯片。

[0007] 为让本发明的上述内容能更明显易懂,下文特举实施例,并配合附图,作详细说明如下:

附图说明

[0008] 图1A至1H绘示依照本发明一实施例的芯片顶起的过程图。

[0009] 图2A至2D绘示依照本发明另一实施例的芯片顶起的过程图。

[0010] 图3A绘示依照本发明另一实施例的影像撷取装置的仰视图。

[0011] 图3B绘示图3A的影像撷取装置所撷取的影像示意图。

- [0012] 图 4A 绘示依照本发明另一实施例的影像撷取装置的仰视图。
- [0013] 图 4B 绘示图 4A 的影像撷取装置所撷取的影像示意图。
- [0014] 主要元件符号说明：
- [0015] 100 : 芯片顶起模块
- [0016] 110 : 影像撷取装置
- [0017] 111 : 第一镜头
- [0018] 112 : 第二镜头
- [0019] 113 : 第三镜头
- [0020] 114 : 第四镜头
- [0021] 120 : 顶针装置
- [0022] 121 : 第一顶针
- [0023] 122 : 第二顶针
- [0024] 123 : 第三顶针
- [0025] 130 : 控制单元
- [0026] 200 : 芯片
- [0027] 200' : 待顶起芯片
- [0028] 200b : 底面
- [0029] 200s1 : 第一侧
- [0030] 200s2 : 第二侧
- [0031] 200s3 : 第三侧
- [0032] 200s4 : 第四侧
- [0033] 201 : 第一芯片
- [0034] 202 : 第二芯片
- [0035] 203 : 第三芯片
- [0036] 204 : 第四芯片
- [0037] 300 : 黏贴膜
- [0038] C1 : 间隙
- [0039] L1、Y1t : 间距
- [0040] M1 : 定位标记
- [0041] P1 : 第一切割道
- [0042] P2 : 第二切割道
- [0043] P3 : 第三切割道
- [0044] P4 : 第四切割道
- [0045] S1 : 转动支点
- [0046] S2 : 接触点
- [0047] T1 : 厚度
- [0048] W1 : 第一宽度
- [0049] W2 : 第二宽度
- [0050] W3 : 第三宽度

- [0051] W4 :第四宽度
- [0052] Y1、Y2 :实际伸出长度
- [0053] Y2” :伸出长度
- [0054] Y1’、Y2’ :最大可伸出长度
- [0055] θ 1、θ 2 :接触角度

具体实施方式

- [0056] 请参照图 1A 至 1H, 其绘示依照本发明一实施例的芯片顶起的过程图。
- [0057] 如图 1A 所示, 提供数个芯片 200 及黏贴膜 300, 其中芯片 200 黏贴于黏贴膜 300 上。在切割工艺后, 此些芯片 200 之间形成数个切割道。以其中的待顶起芯片 200’、第一芯片 201、第二芯片 202、第三芯片 203 及第四芯片 204 为例来说, 待顶起芯片 200’ 与第一芯片 201 之间形成第一切割道 P1、与第二芯片 202 之间形成第二切割道 P2、与第三芯片 203 之间形成第三切割道 P3 且与第四芯片 204 之间形成第四切割道 P4。待顶起芯片 200’ 具有相对的第一侧 200s1 与第二侧 200s2 以及相对的第三侧 200s3 与第四侧 200s4, 其中第一侧 200s1、第二侧 200s2、第三侧 200s3 及第四侧 200s4 分别由第一切割道 P1、第二切割道 P2、第三切割道 P3 及第四切割道 P4 所形成。
- [0058] 如图 1B 所示, 提供芯片顶起模块 100, 芯片顶起模块 100 包括影像撷取装置 110、顶针装置 120 及控制单元 130, 其中芯片 200 及黏贴膜 300 位于顶针装置 120 上方, 并透过影像撷取装置 110 监控芯片 200。如图 1B 中局部 1B’ 的仰视图, 影像撷取装置 110 包括第一镜头 111、第二镜头 112、第三镜头 113 及第四镜头 114, 其可撷取此些芯片之间的切割道的影像。
- [0059] 请参照图 1C, 其绘示图 1B 的影像撷取装置所撷取的切割道影像的示意图。影像撷取装置 110 监控待顶起芯片 200’、第一芯片 201 及第二芯片 202 上方后, 在一次的拍摄中, 同时撷取第一切割道 P1、第二切割道 P2、第三切割道 P3 及第四切割道 P4 的影像。
- [0060] 然后, 控制单元 130 计算第一切割道 P1 的第一宽度 W1、第二切割道 P2 的第二宽度 W2、第三切割道 P3 的第三宽度 W3 及第四切割道 P4 的第四宽度 W4。控制单元 130 依据宽度 W1、W2、W3 及 W4 控制顶针装置 120 顶起待顶起芯片 200’ 的方式。以第一宽度 W1 及第二宽度 W2 为例来说, 控制单元 130 判断第一宽度 W1 及第二宽度 W2 是否小于一安全宽度, 此安全宽度待顶起芯片一次顶起的情况下, 仍不致碰撞到邻近芯片的宽度。本例的安全宽度以 50 微米为例, 然亦可为其它任意宽度值。若第一宽度 W1 及第二宽度 W2 大于此安全宽度, 则控制单元 130 控制顶针装置 120 一次顶起待顶起芯片 200’。若第一宽度 W1 与第二宽度 W2 中至少一者等于或小于安全宽度, 则控制单元 130 控制顶针装置 120 分次顶起待顶起芯片 200’。
- [0061] 此外, 控制单元 130 例如是单芯片控制器 (Single-Chip Microcomputer), 又称微控制器 (Microcontroller), 其是把中央处理器、存储器、定时 / 计数器 (Timer/Counter)、各种输入输出接口等都整合在一块集成电路芯片上的微型电脑。本发明对控制单元 130 的种类不加以限制, 只要是可完成上述功能的集成电路、芯片、控制器、处理器及 / 或电路模块等, 皆可作为本发明实施例的控制单元 130。
- [0062] 如图 1D 所示, 控制单元 130 判断出第一宽度 W1 小于第二宽度 W2 且小于安全距离,

则控制顶针装置 120 先顶起待顶起芯片 200' 的第一侧 200s1。在顶起待顶起芯片 200' 前，控制单元 130 可先控制顶针装置 120 接触到黏贴膜 300，以支撑黏贴膜 300，如此可提升待顶起芯片 200' 被顶起过程的稳定性。

[0063] 顶针装置 120 包括至少一第一顶针 121，第一顶针 121 分布于顶针装置 120 的第一边缘。第一顶针 121 伸出后接触到待顶起芯片 200' 的底面 200b，使待顶起芯片 200' 的第一侧 200s1 相对第二侧 200s2 往上转动。在待顶起芯片 200' 的第一侧 200s1 往上转动过程中，第二侧 200s2 也会往邻近的第二芯片 202 靠近。本例中，数根第一顶针 121 沿第一侧 200s1 的延伸长度配置，而增加与待顶起芯片 200' 的接触范围，进而稳定地顶起待顶起芯片 200'。

[0064] 如图 1E 所示,在待顶起芯片 200' 的第二侧 200s2 尚未接触到邻近的第二芯片 202 前,持续顶起待顶起芯片 200' 的第一侧 200s1。在第二侧 200s2 与邻近的第二芯片 202 间隔一安全间隙 C1 时,第一顶针 121 停止伸出,避免第二侧 200s2 接触到邻近的第二芯片 202,进而避免后续第二侧 200s2 被顶起时干涉到邻近的第二芯片 202 而导致顶起失败。

[0065] 如图 1E 的放大图所示,假设待顶起芯片 200' 接触(图中虚线处)到邻近的第二芯片 202,此时接触角度 θ_2 由下式(1)决定。

[0068] 式(1)中, T_1 为待顶起芯片 200' 的厚度, 而 L_1 为第一顶针 121 与第二顶针 122 的横向间距。第一顶针 121 的最大可伸出长度 Y_1' 可由上式(2)决定。

[0069] 当第一顶针 121 的实际伸出长度 Y_1 (图 1E) 等于或大于最大可伸出长度 Y_1' 时，待顶起芯片 200' 会接触到邻近的第二芯片 202，如局部放大图中虚线 200' 所示。也就是说，只要顶针装置 120 控制第一顶针 121 的实际伸出长度 Y_1 (图 1E) 不大于最大可伸出长度 Y_1' ，即可避免待顶起芯片 200' 干涉邻近的第二芯片 202，进而避免负面影响到后续顶起动作。

[0070] 本例中，顶针装置 120 可持续待顶起芯片 200'，直到待顶起芯片 200' 的邻近第一侧 200s1 的底面 200b 高于邻近的第一芯片 201。

[0071] 如图 1F 所示,当邻近第一侧 200s1 的底面 200b 高于邻近的第一芯片 201,控制单元 130 停止驱动第一顶针 121,并控制顶针装置 120 顶起待顶起芯片 200' 的第二侧 200s2。顶针装置 120 包括至少一第二顶针 122,第二顶针 122 分布于顶针装置 120 的第二边缘。第二顶针 122 伸出后接触到待顶起芯片 200' 的底面 200b,使待顶起芯片 200' 的第二侧 200s2 往上转动。本例中,数根第二顶针 122 沿第二侧 200s2 的延伸长度(垂直于纸面)配置,而增加与待顶起芯片 200' 的接触范围,进而稳定地顶起待顶起芯片 200'。

[0072] 如图 1G 所示,第二顶针 122 持续顶起待顶起芯片 200' 的第二侧 200s2,直到待顶起芯片 200' 的第一侧 200s1 与第二侧 200s2 位于水平方位。

[0073] 如图 1H 所示,当待顶起芯片 200' 处于水平方位时,顶针装置 120 同时顶起待顶起芯片 200' 的第一侧 200s1 与第二侧 200s2。顶针装置 120 包括数根第三顶针 123,这些第三顶针 123 的区域对应待顶起芯片 200' 的第一侧 200s1 与第二侧 200s2 之间的区域。第三顶针 123 伸出后一接触到待顶起芯片 200' 的底面 200b,然后第一顶针 121、第二顶针 122

及第三顶针 123 同时伸出，而同时顶起第一侧 200s1 与第二侧 200s2，使待顶起芯片 200' 被顶起过成尽可能保持在水平方位，其中第三顶针 123 可与第二顶针同时作动或待第二顶针 122 与第一顶针 121 水平时再伸出至与第一顶针及第二顶针水平的高度。

[0074] 在待顶起芯片 200' 的底面 200b 被顶起而高于邻近的芯片后,一拿取工具(未绘示)拿取(pick up)待顶起芯片 200',使待顶起芯片 200'脱离黏贴膜 300(图 1B)。接着,芯片顶起模块 100 可对其它芯片重复相同动作,以一一拿取其它芯片。

[0075] 另一例中，芯片 200 包括定位标记 M1(绘示于图 1A)，在顶起待顶起芯片 200' 之前，影像撷取装置 110 可撷取定位标记 M1 的影像，以执行一芯片对位，确认第一颗要拿取的芯片。以顶起待顶起芯片 200' 第一颗要拿取的芯片为例来说，控制单元 130 可依据定位标记 M1 的影像，驱动顶起待顶起芯片 200' 位于影像撷取装置 110 下方，然后进行上述顶起步骤。

[0076] 另一例中，控制单元 130 亦可控制顶针装置 120 分次顶起待顶起芯片 200' 的第三侧 200s3 及第四侧 200s4。顶起过程相似于顶起待顶起芯片 200' 的第一侧 200s1 及第二侧 200s2 的过程，容此不再赘述。

[0077] 请参照图 2A 至 2D, 其绘示依照本发明另一实施例的芯片顶起的过程图。

[0078] 如图 2A 所示，顶针装置 120 顶起待顶起芯片 200' 的第一侧 200s1，直到待顶起芯片 200' 的第一侧 200s1 高于第二侧 200s2。

[0079] 如图 2B 所示,在待顶起芯片 200' 的底面 200b 高于邻近的第一芯片 201 前,第一顶针 121 停止伸出;接着,顶针装置 120 的第二顶针 122 顶起待顶起芯片 200' 的第二侧 200s2,直到待顶起芯片 200' 的第二侧 200s2 高于第一侧 200s1,但底面 200b 仍可低于邻近的第二芯片 202。

[0080] 第二顶针 122 的最大可伸出长度 Y2' 可由下式 (3) 决定。

[0083] 式(3)中,间距Y_{1t}为顶针装置120的第一顶针121从接触面120u(与黏贴膜300的接触面)至待顶起芯片200'的第二侧200s2的转动支点S1的直向间距,其值实质上为第一顶针121的实际伸出长度Y₁与黏贴膜300的膜厚t之和。伸出长度Y₂"当待顶起芯片200'接触到邻近的第一芯片201时(如局部放大图中虚线200'所示),转动支点S1与接触点S2(黏贴膜300的上表面与待顶起芯片200'的接触点)的直向间距(此直向间距未绘示于图2B),其可由式(4)决定。由于第二顶针122的实际伸出长度Y₂从顶针装置120与黏贴膜300的接触面120u起算至接触到黏贴膜300的下表面为止,为使第二顶针122的最大可伸出长度Y₂'的终点基准与第二顶针122的实际伸出长度Y₂的终点基准(黏贴膜300的下表面)相同,故式(3)的最大可伸出长度Y₂'需要减去黏贴膜300的膜厚t;然,当膜厚甚小或不影响芯片顺利顶起时,式(3)中的膜厚t亦可选择性省略。

[0084] 式(4)中,间距L1为第一顶针121与第二顶针122的横向间距,而接触角度θ1为待顶起芯片200'的第一侧200s1接触到邻近的第一芯片201时,待顶起芯片200'的第一侧200s1与邻近的第一芯片201之间的夹角。

[0085] 当第二顶针 122 的实际伸出长度 Y2(图 2B) 等于或大于最大可伸出长度 Y2' 时，待顶起芯片 200' 会接触到邻近的第一芯片 201。也就是说，只要第二顶针 122 的实际伸出

长度 Y2(图 2B) 不大于最大可伸出长度 Y2'，即可避免待顶起芯片 200' 干涉到邻近的第一芯片 201。

[0086] 如图 2C 所示，顶针装置 120 的第一顶针 121 再次顶起待顶起芯片 200' 的第一侧 200s1，直到待顶起芯片 200' 的第一侧 200s1 高于第二侧 200s2 且待顶起芯片 200' 的邻近第一侧 200s1 的底面 200b 高于邻近的第一芯片 201。本步骤中，顶针装置 120 的第一顶针 121 的最大可伸出长度可依上式 (3) 及 (4) 的概念决定，容此不再赘述。

[0087] 如图 2D 所示，顶针装置 120 再次顶起待顶起芯片 200' 的第二侧 200s2，直到待顶起芯片 200' 的第一侧 200s1 与第二侧 200s2 位于一水平方位。

[0088] 本例中，共顶起待顶起芯片 200' 四次而使待顶起芯片 200' 位于水平方位。另一例中，顶起待顶起芯片 200' 位于水平方位的次数可多于四次，举例来说，在图 2C 的步骤中，待顶起芯片 200' 邻近第一侧 200s1 的底面 200b 可不高于邻近的第一芯片 201；然后，再依序顶起待顶起芯片 200' 的第二侧 200s2 及第一侧 200s1，直到待顶起芯片 200' 的底面 200b 高于邻近的第一芯片 201 与第二芯片 202，在此设计下，顶起待顶起芯片 200' 位于水平方位的次数超过四次。再一例中，顶起待顶起芯片 200' 位于水平方位的次数可少于四次，举例来说，在图 2B 的步骤中，待顶起芯片 200' 邻近第二侧 200s2 的底面 200b 可高于邻近的第二芯片 202；然后，再顶起待顶起芯片 200' 的第一侧 200s1，直到待顶起芯片 200' 的底面 200b 高于邻近的第一芯片 201 与第二芯片 202，在此设计下，顶起待顶起芯片 200' 位于水平方位的次数为三次。

[0089] 然后，当待顶起芯片 200' 位于一水平方位，顶针装置 120 可同时顶起待顶起芯片 200' 的第一侧 200s1 及第二侧 200s2，此动作相似于图 1H。

[0090] 此外，本实施例的其它步骤相似于图 1A 至 1H 的对应步骤，容此不再赘述。

[0091] 请参照图 3A，其绘示依照本发明另一实施例的影像撷取装置的仰视图。影像撷取装置 110 包括二镜头，如第一镜头 111 及第二镜头 112。当影像撷取装置 110 位于待顶起芯片 200' 上方，第一镜头 111 与第二镜头 112 的区域分别对应待顶起芯片 200' 的相对二对角。

[0092] 请参照图 3B，其绘示图 3A 的影像撷取装置所撷取的影像示意图。第一镜头 111 可撷取第一切割道 P1 的影像及第四切割道 P4 的影像，而第二镜头 112 可撷取第二切割道 P2 及第三切割道 P3 的影像。本例中，第一切割道 P1 的影像、第二切割道 P2 的影像、第三切割道 P3 的影像、第四切割道 P4 的影像及可于一次拍摄中，由第一镜头 111 及第二镜头 112 同时撷取。

[0093] 请参照图 4A，其绘示依照本发明另一实施例的影像撷取装置的仰视图。影像撷取装置 110 包括三镜头，如第一镜头 111、第二镜头 112 及第三镜头 113，其沿直线排列。当影像撷取装置 110 位于待顶起芯片 200' 上方，第一镜头 111 及第二镜头 112 的区域分别对应待顶起芯片 200' 的相对二对角，而第三镜头 113 的区域对应于待顶起芯片 200' 的定位标记 M1 的区域。

[0094] 请参照图 4B，其绘示图 4A 的影像撷取装置所撷取的影像示意图。第一镜头 111 可撷取第一切割道 P1 的影像及第四切割道 P4 的影像，第二镜头 112 可撷取第二切割道 P2 及第三切割道 P3 的影像，而第三镜头 113 可撷取定位标记 M1 的影像。本例中，第一切割道 P1 的影像、第二切割道 P2 的影像、第三切割道 P3 的影像、第四切割道 P4 的影像及定位标记 M1

的影像可于一次拍摄中，由第一镜头 111、第二镜头 112 及第三镜头 113 同时撷取。

[0095] 综上所述，虽然本发明已以实施例揭露如上，然其并非用以限定本发明。本发明所属技术领域中具有通常知识者，在不脱离本发明的精神和范围内，当可作各种的更动与润饰。因此，本发明的保护范围当视权利要求书所界定者为准。

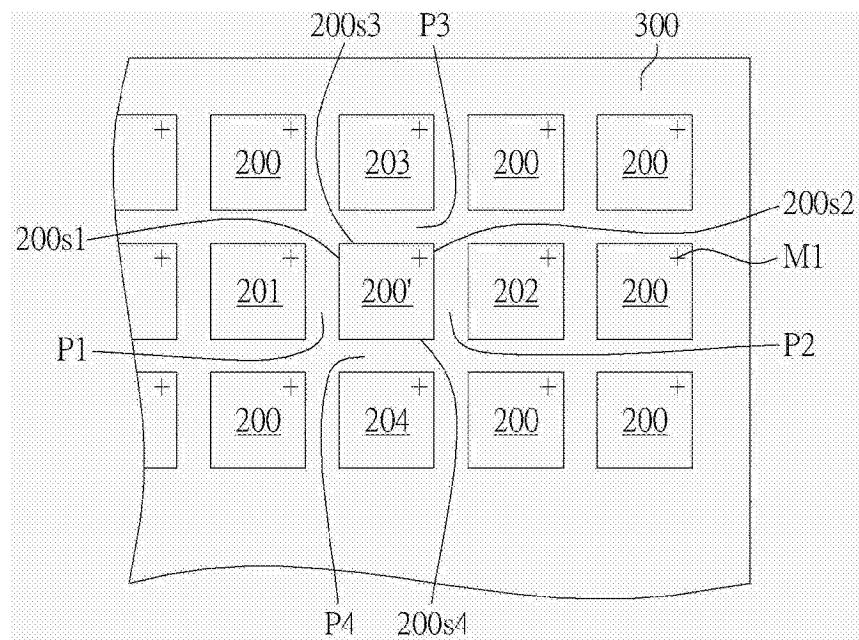


图 1A

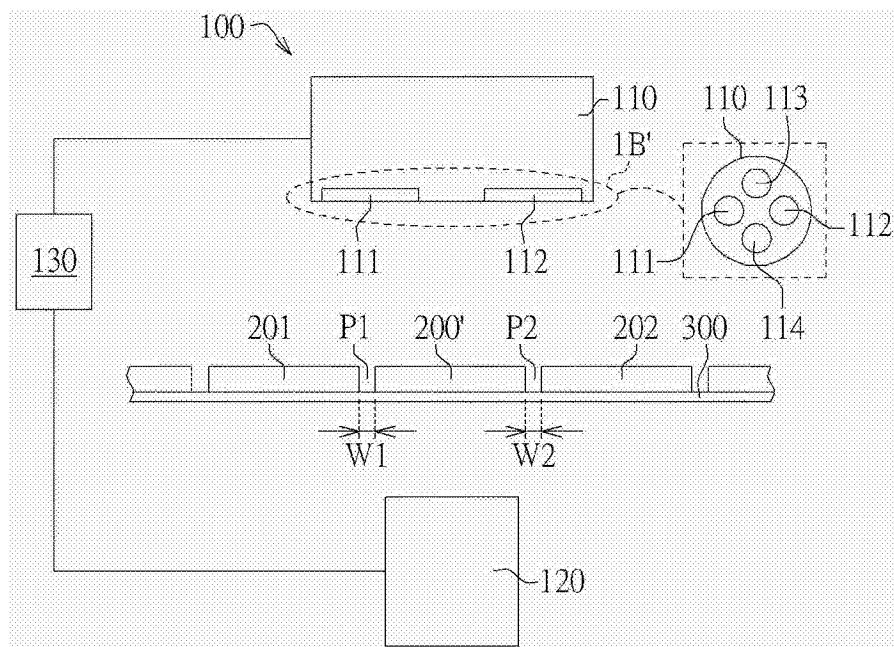


图 1B

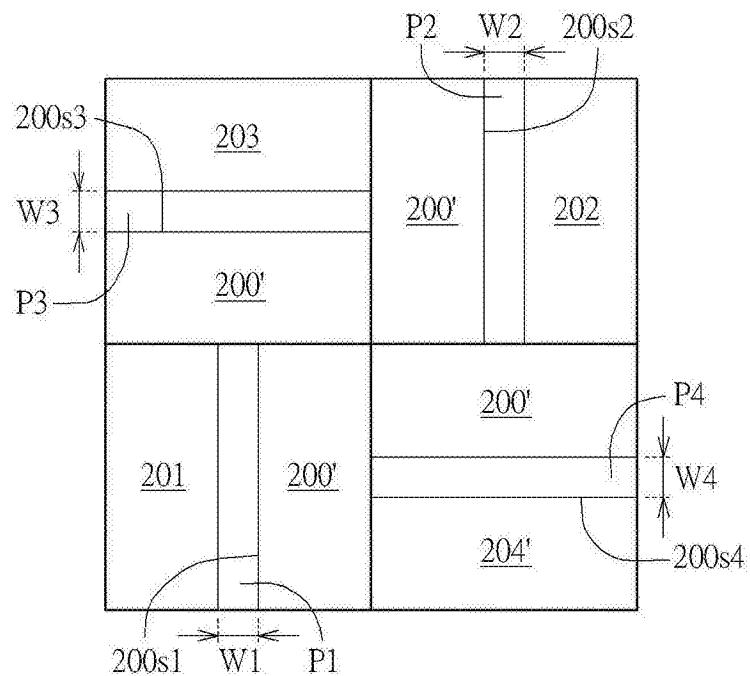


图 1C

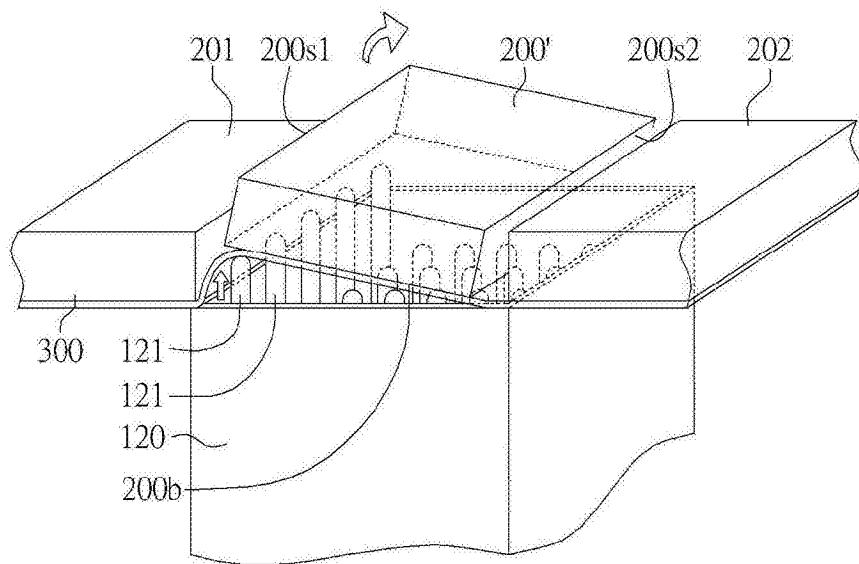


图 1D

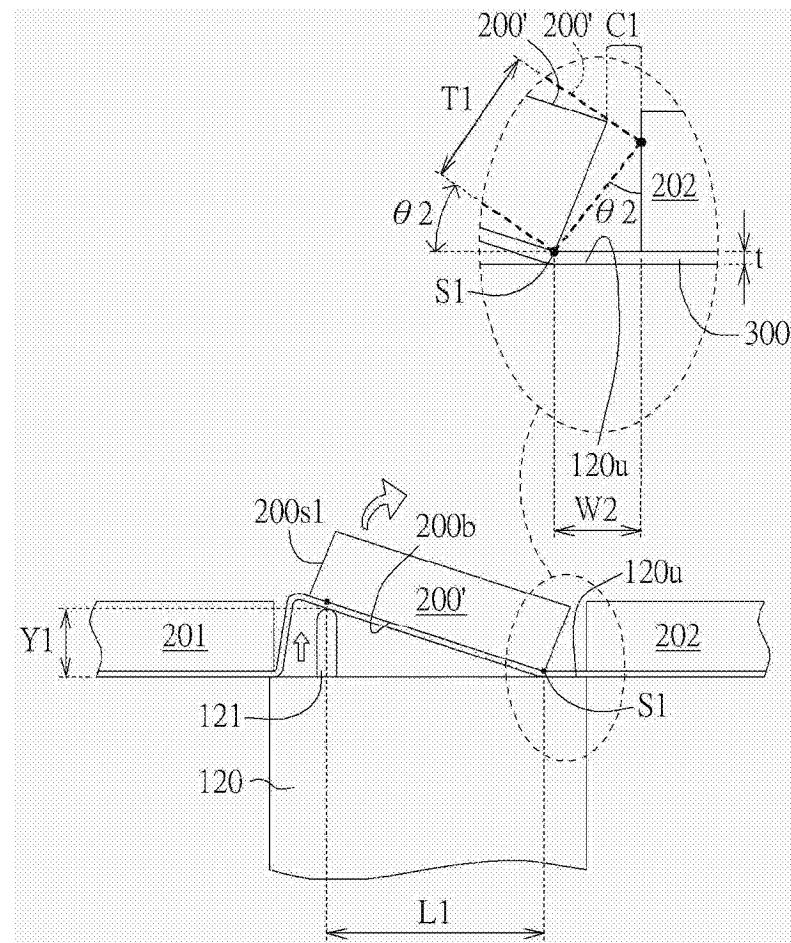


图 1E

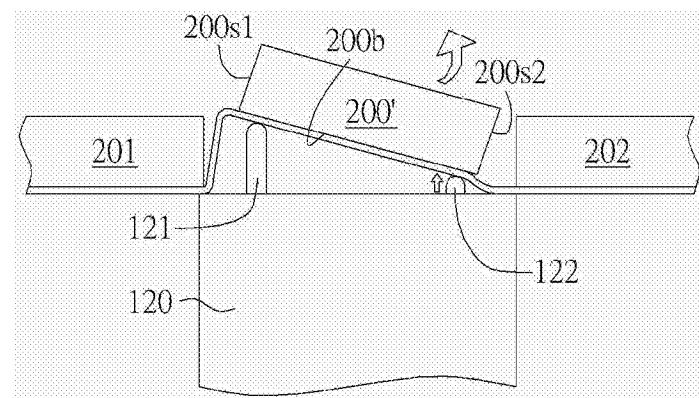


图 1F

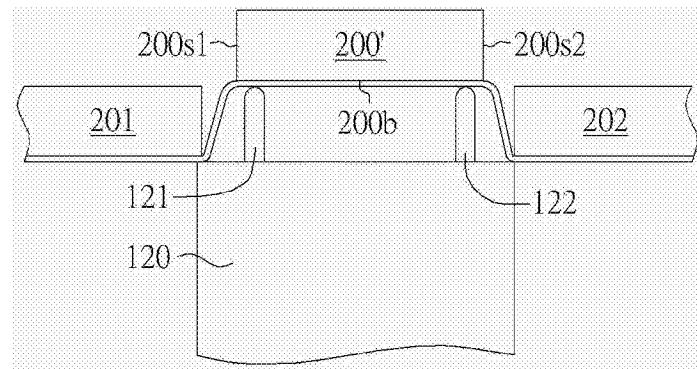


图 1G

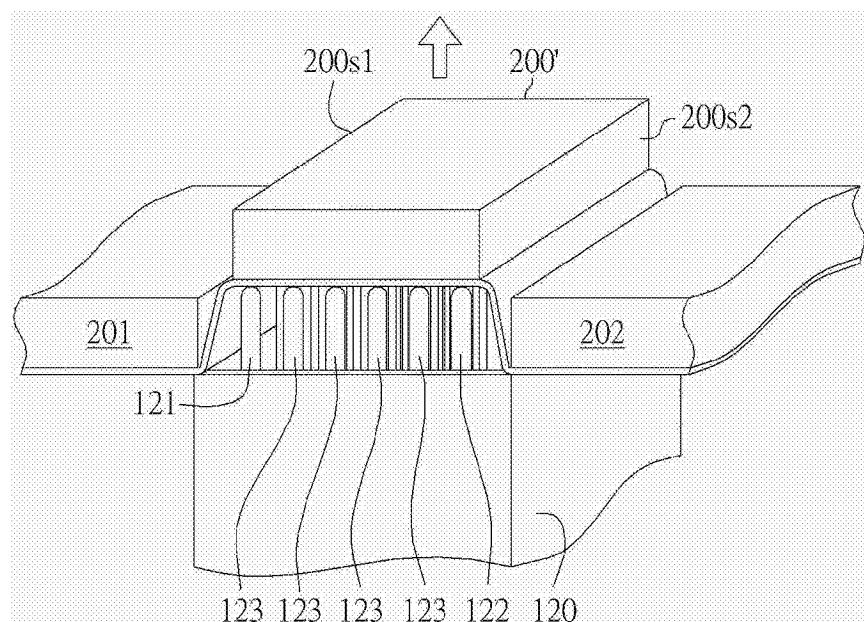


图 1H

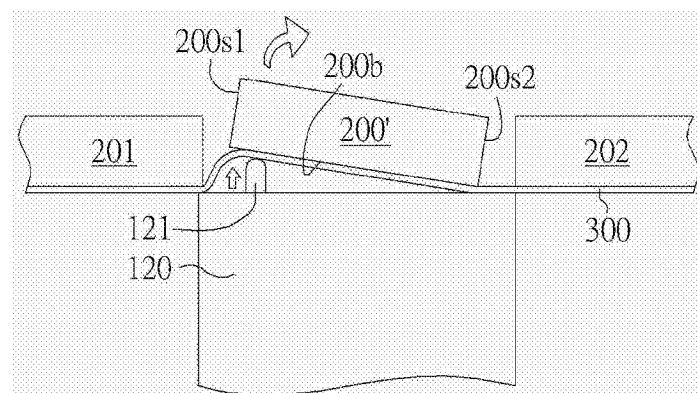


图 2A

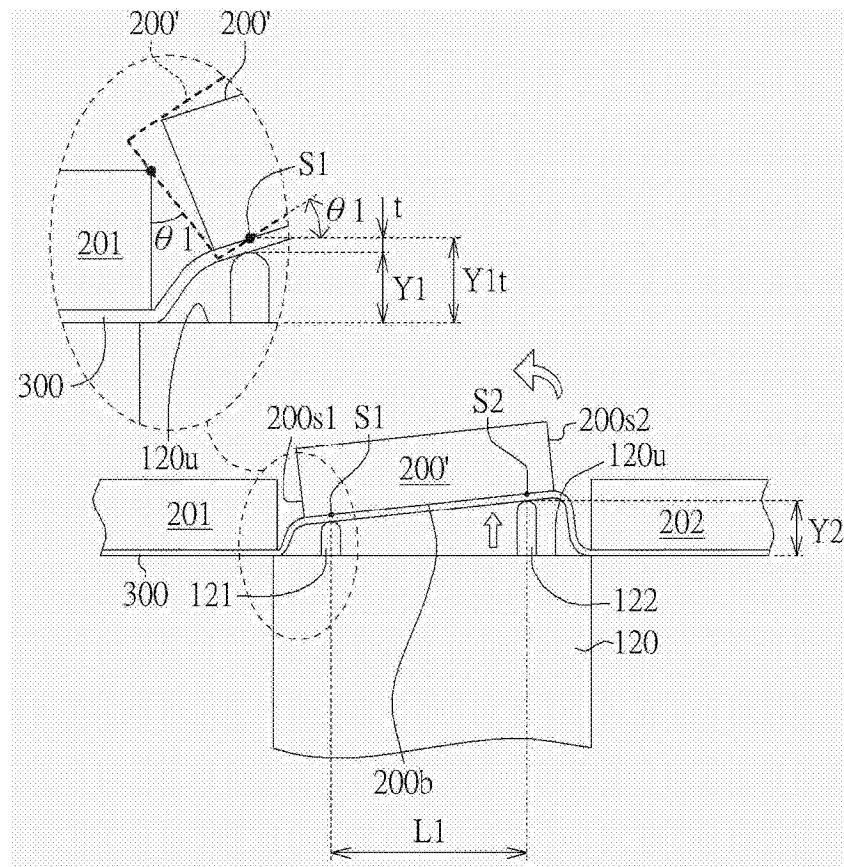


图 2B

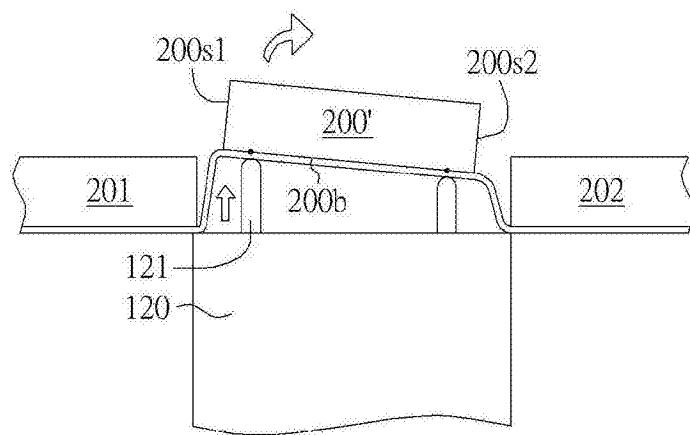


图 2C

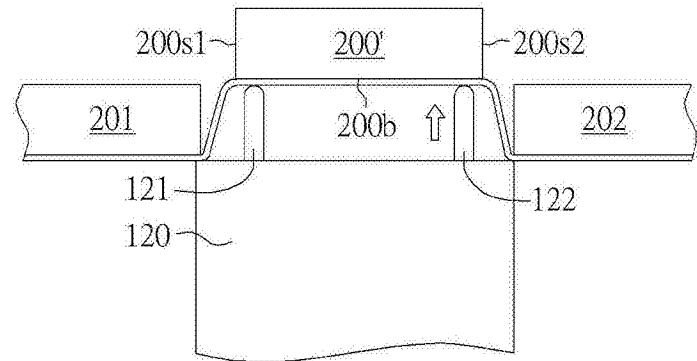


图 2D

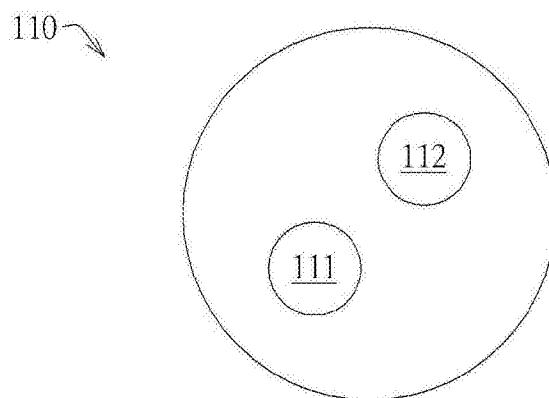


图 3A

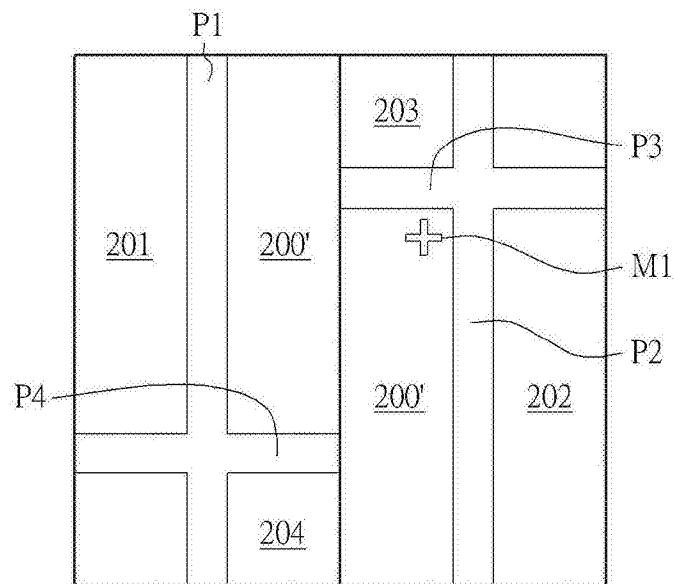


图 3B

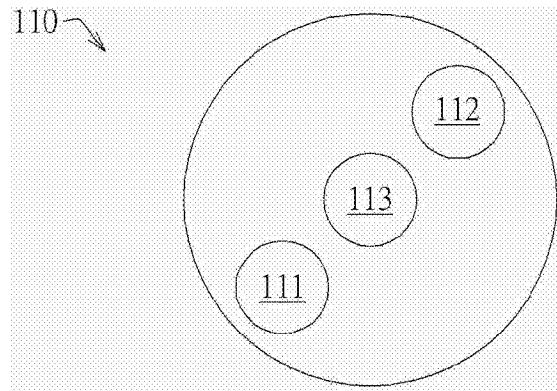


图 4A

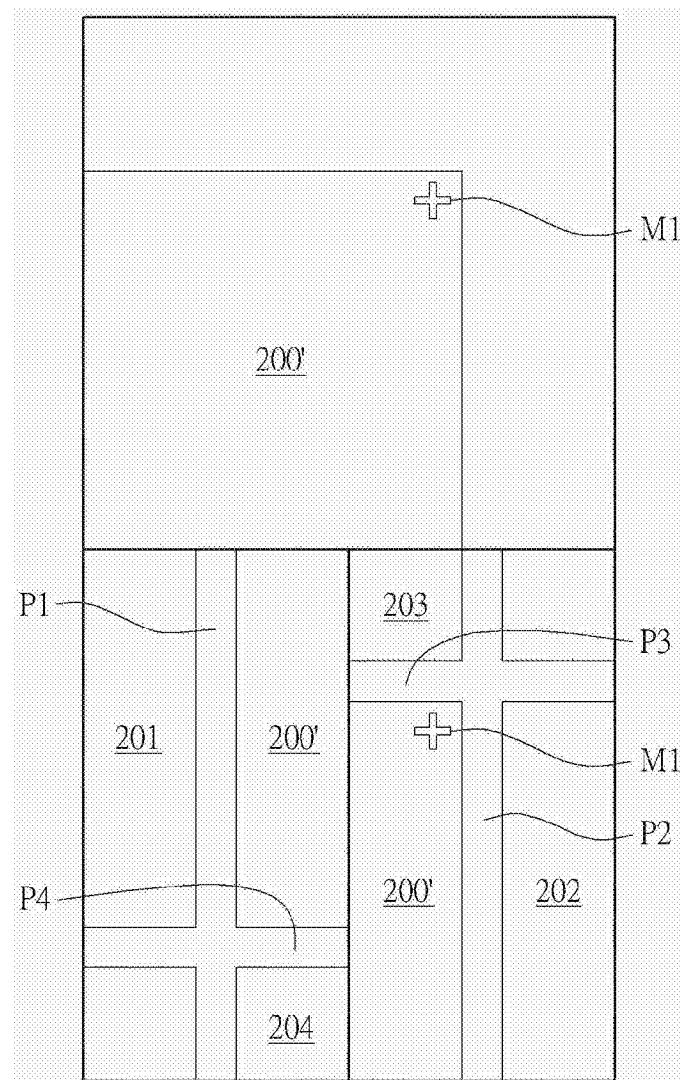


图 4B