

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4748967号
(P4748967)

(45) 発行日 平成23年8月17日(2011.8.17)

(24) 登録日 平成23年5月27日(2011.5.27)

(51) Int.Cl.	F 1
HO 1 L 21/768	(2006.01)
HO 1 L 21/3205	(2006.01)
HO 1 L 23/52	(2006.01)
HO 1 L 29/786	(2006.01)
HO 1 L	21/90
HO 1 L	21/88
HO 1 L	29/78
HO 1 L	29/78
	A
	R
	6 1 2 C
	6 1 6 S

請求項の数 7 (全 23 頁)

(21) 出願番号	特願2004-311126 (P2004-311126)
(22) 出願日	平成16年10月26日 (2004.10.26)
(65) 公開番号	特開2005-159326 (P2005-159326A)
(43) 公開日	平成17年6月16日 (2005.6.16)
審査請求日	平成19年7月4日 (2007.7.4)
(31) 優先権主張番号	特願2003-375038 (P2003-375038)
(32) 優先日	平成15年11月4日 (2003.11.4)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878
	株式会社半導体エネルギー研究所
	神奈川県厚木市長谷398番地
(72) 発明者	石川 明
	神奈川県厚木市長谷398番地 株式会社
	半導体エネルギー研究所内
(72) 発明者	山口 哲司
	神奈川県厚木市長谷398番地 株式会社
	半導体エネルギー研究所内

審査官 綿引 隆

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

有機材料を用いて第1の絶縁膜を形成し、
前記第1の絶縁膜上に、第1の導電膜を形成し、
前記第1の導電膜上に第1のマスクを形成し、
前記第1のマスクを用いて、前記第1の導電膜の少なくとも一部が前記第1の絶縁膜を
覆い、且つ、前記第1のマスクを形成した位置に柱状の導電性部材が形成されるように工
ツチング処理を行い、
前記第1のマスクを除去し、
前記柱状の導電性部材を覆って第2の導電膜を形成し、 10
前記第2の導電膜上に、無機材料を用いて第2の絶縁膜を形成し、
前記第2の絶縁膜上に第2のマスクを形成し、
前記第2のマスクを用いて、前記第1の導電膜又は前記第2の導電膜の少なくとも一部
が前記第1の絶縁膜を覆うように、少なくとも前記第2の絶縁膜のエッチング処理を行い
`
前記第2のマスクを除去し、
前記第2の絶縁膜をマスクとして、前記第1の導電膜、又は、前記第1の導電膜及び前
記第2の導電膜のエッチング処理を行い、前記柱状の導電性部材を含む配線を形成すること
を特徴とする半導体装置の作製方法。

【請求項 2】

請求項 1において、

前記第1の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、又は該高融点金属の窒化物から選ばれた一種でなる層と、アルミニウム、又はアルミニウムを主成分とする金属材料でなる層と、を含んで形成し、

前記第2の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、又は該高融点金属の窒化物から選ばれた一種でなる層を含んで形成することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 1において、

前記第1の導電膜は、窒化タンタル、窒化チタン、窒化タングステン、炭化タンタル、炭化チタン、又は窒化タングステンから選ばれた一種若しくは複数種でなる層と、タングステン、アルミニウム、銅又はそれらを主成分とする合金若しくは化合物でなる層と、を含んで形成し、

10

前記第2の導電膜は、チタン、タングステン、タンタル、窒化タンタル、窒化チタン、窒化タングステン、炭化タンタル、又は炭化チタンから選ばれた一種でなる層と、窒化タンタル、窒化チタン、窒化タングステン、炭化タンタル、炭化チタン、又は窒化タングステンから選ばれた一種若しくは複数種でなる層と、タングステン、アルミニウム、銅又はそれらを主成分とする合金若しくは化合物でなる層と、を含んで形成することを特徴とする半導体装置の作製方法。

【請求項 4】

20

第1の絶縁膜にコンタクトホールを形成し、

前記第1の絶縁膜上に、第1の導電膜を形成し、

前記第1の絶縁膜における前記コンタクトホールによる凹部を、前記第1の導電膜が充填するように加熱処理を行い、

前記第1の導電膜上に第1のマスクを形成し、

前記第1のマスクを用いて、前記コンタクトホール内に前記第1の導電膜が残存し、且つ、前記第1のマスクを形成した位置に第1の柱状の導電性部材が形成されるようにエッチング処理を行い、

前記第1のマスクを除去し、

前記第1の柱状の導電性部材を覆って第2の導電膜を形成し、

30

前記第2の導電膜上に第2のマスクを形成し、

前記第2のマスクを用いて、前記第1の導電膜及び前記第2の導電膜をエッチング処理して、前記第1の柱状の導電性部材を含む第1の配線を形成し、

有機材料を用いて、前記第1の配線を埋め込む第2の絶縁膜を形成し、

前記第2の絶縁膜を加工して、前記第1の配線の一部を露出させ、

前記第2の絶縁膜上に、前記第1の配線と電気的に接続する第3の導電膜を形成し、

前記第3の導電膜上に第3のマスクを形成し、

前記第3のマスクを用いて、前記第3の導電膜の少なくとも一部が前記第2の絶縁膜を覆い、且つ、前記第3のマスクを形成した位置に第2の柱状の導電性部材が形成されるようにエッチング処理を行い、

40

前記第3のマスクを除去し、

前記第2の柱状の導電性部材を覆って第4の導電膜を形成し、

前記第4の導電膜上に、無機材料を用いて第3の絶縁膜を形成し、

前記第3の絶縁膜上に第4のマスクを形成し、

前記第4のマスクを用いて、前記第3の導電膜又は前記第4の導電膜の少なくとも一部が前記第2の絶縁膜を覆うように、少なくとも前記第4の絶縁膜のエッチング処理を行い

前記第4のマスクを除去し、

前記第4の絶縁膜をマスクとして、前記第4の導電膜、又は、前記第3の導電膜及び前記第4の導電膜のエッチング処理を行い、前記第2の柱状の導電性部材を含む第2の配線

50

を形成することを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 4 において、

前記第1の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、又は該高融点金属の窒化物から選ばれた一種でなる層と、アルミニウム、又はアルミニウムを主成分とする金属材料でなる層と、を含んで形成し、

前記第2の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、又は該高融点金属の窒化物から選ばれた一種でなる層を含んで形成することを特徴とする半導体装置の作製方法。

【請求項 6】

10

請求項 4 又は請求項 5 において、

前記第3の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、又は該高融点金属の窒化物から選ばれた一種でなる層と、アルミニウム、又はアルミニウムを主成分とする金属材料でなる層と、を含んで形成し、

前記第4の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、又は該高融点金属の窒化物から選ばれた一種でなる層を含んで形成することを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 4 において、

20

前記第1の導電膜、前記第2の導電膜、及び前記第4の導電膜は、チタン、タングステン、タンタル、窒化タンタル、窒化チタン、窒化タングステン、炭化タンタル、又は炭化チタンから選ばれた一種でなる層と、窒化タンタル、窒化チタン、窒化タングステン、炭化タンタル、炭化チタン、又は窒化タングステンから選ばれた一種若しくは複数種でなる層と、タングステン、アルミニウム、銅又はそれらを主成分とする合金若しくは化合物でなる層と、を含んで形成し、

前記第3の導電膜は、窒化タンタル、窒化チタン、窒化タングステン、炭化タンタル、炭化チタン、又は窒化タングステンから選ばれた一種若しくは複数種でなる層と、タングステン、アルミニウム、銅又はそれらを主成分とする合金若しくは化合物でなる層と、を含んで形成することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、多層配線構造を備えた半導体装置に関し、特に層間絶縁膜を介して配線間の接続を形成する技術に関する。

【背景技術】

【0002】

複数の回路素子が基板上又は基板内に集積された所謂半導体集積回路の配線構造として、層間絶縁膜と呼ばれる酸化珪素などの絶縁膜で異なる配線層間を電気的に絶縁分離した多層配線構造が知られている。

【0003】

40

層間絶縁膜を介して形成された配線間の導通をとる場合、コンタクトホールと呼ばれる開孔を層間絶縁膜に形成して導通をとる方法が用いられている。また、半導体集積回路の微細化技術では、上層配線と下層配線の間に柱状の導電性部材を介在させてコンタクトを形成する方法も開発されている。例えば、下層配線上に凸状の導電性部材を設け、上層配線とのコンタクトを形成する技術が開示されている（特許文献1及び2参照。）。

【特許文献1】特開平6-314687号公報

【特許文献2】特開平8-306779号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

50

多層配線構造を形成する場合には、配線の形成工程や異なる配線間で電気的な接続を形成する工程が複雑でなく、なるべく簡素であることが望まれている。

【0005】

しかしながら、従来の技術のように、下層配線若しくは下層配線用の導電膜を形成した後、その上に凸状の導電性部材を形成する方法では、下層配線用の導電膜と凸状の導電性部材を形成する導電膜との間にエッティングストッパーとなる導電性の被膜を介在させない限り加工することができないので、材料の選択肢が狭くなってしまうことが問題となる。

【0006】

また、下層配線を形成する導電膜と凸状の導電性部材を形成するための導電膜を一度に形成する工程を採用すると合計の膜厚が厚くなり、フォトリソグラフィーの工程において下層に形成したアライメントマーカーと呼ばれる凸状の識別パターンが埋め込まれてしまう。そのために、CCDなどのカメラを用いたアライメントが困難になり、フォトマスクを精度良く位置合わせ出来なくなる。従って、微細なパターンの形成が著しく阻害されるといったことが問題となる。

【0007】

本発明は、このような問題点を解決するためのものであり、微細でかつ信頼性の高い多層配線構造を、容易に形成することができる技術を提供することを目的としている。

【課題を解決するための手段】

【0008】

本発明は、アスペクト比（コンタクトホールの径と深さの比）の高いコンタクトホールを形成することを必要とせずに、多層配線間の接続を容易に実現することができる技術を提供する。これは、層間絶縁膜に隔てられた上層配線と下層配線の導通をとる箇所において、下層配線に凸状部（「プラグ」若しくは「ピラー」ともいう。）を設け、それを介して上層配線との電気的な接続を形成する。

【0009】

本発明は、下層配線の上方に絶縁層を介して配設される上層配線との電気的な接続を、下層配線に設けられた凸状部において形成した多層配線構造としたものである。凸状部は、柱状の導電性部材とその上層及び下層に形成されたものであり、下層配線の全体に渡って形成された導電膜とで構成され、上層配線は、凸状部が絶縁層の上面と略同一平面で露出した部箇所で、下層配線と電気的に接続していることを特徴としている。

【0010】

本発明は、コンタクトホールが形成された第1の絶縁膜と、第1の絶縁膜上に形成された第1の配線と前記第1の配線の上方に、第2の絶縁膜を介して配設された第2の配線とを有した多層配線構造を有し、第1の配線と第2の配線との電気的な接続を、第1配線に設けられた凸状部において形成し、コンタクトホールは、柱状の導電性部材と同一若しくは同様な材質の導電性材料で充填されている。さらに、凸状部は、凸状部を形成する柱状の導電性部材と、その上層及び下層に形成され、前記下層配線の全体に渡って形成された導電膜とで形成されることで、第2の配線は、凸状部が前記第2の絶縁膜の上面と略同一平面で露出した部箇所で、第1の配線と電気的に接続することを可能としていることを特徴としている。

【0011】

柱状の導電性部材は、アルミニウム若しくはアルミニウムを主成分とする金属材料で形成され、柱状の導電性部材の上層及び下層に形成される導電膜は、チタン、タンタル、タンゲステンから選ばれた高融点金属、若しくは該高融点金属の窒化物から選ばれた一種で形成することが好ましい。

【0012】

凸状部、すなわち下層配線と上層配線を接続するプラグは、単層又は複数の層を積層して形成する。複数の層を積層する場合には、凸状部を形成する導電性部材の上下層及び側面を、耐熱性又は耐エレクトロマイグレーション性のある導電性材料で被覆するように形成する。すなわち、Al、Cu、Ag、Auその他の金属材料で形成された導電性部材を

10

20

30

40

50

、該金属の拡散を防止することができるバリア性を有する導電膜で被覆することが好ましい。このバリア性を有する導電膜（以下、「バリア層」ともいう。）としては、Ti、Ta、Wや、Ti、Ta、Wの窒素化合物若しくは炭素化合物などから選ばれた一種類または数種類の材料を用いることができる。バリア層は上記材料からなる一層若しくは複数層を積層して形成することができる。

【0013】

本発明は、第1の導電膜を一主表面の全面に形成し、第1の導電膜上に第1のマスクを形成し、第1の導電膜にエッティング処理を行い、第1の導電膜の少なくとも一部が一主表面を覆った状態でエッティング処理を止め、マスクを形成した位置に柱状の導電性部材を形成し、柱状の導電性部材を覆って第2の導電膜とハードマスク層を一主表面の全面に形成し、ハードマスク上に第2のマスクを形成し、エッティング処理を行い、第2のマスクで覆われていないハードマスクが除去され、且つ第1の導電膜若しくは第2の導電膜の少なくとも一部が一主表面を覆った状態でエッティング処理を止め、第2のマスクを除去し、ハードマスク層に覆われていない一主表面上に残存している第1の導電膜若しくは第2の導電膜を除去する各工程を有することを特徴としている。

10

【0014】

本発明は、第1の絶縁膜のコンタクトホールを形成し、第1の絶縁膜上及びコンタクトホールに第1の導電膜を形成し、第1の絶縁膜においてコンタクトホールによる凹部を第1の導電膜の材料が充填するように加熱処理を行い、第1の導電膜上に第1のマスクを形成し、第1の導電膜に対してエッティングを行い第1の導電膜の少なくとも一部が第1の絶縁膜を覆い前記コンタクトホールを充填している状態でエッティング処理を止め、マスクを形成した位置に凸状部を形成し、凸状部を覆って第2の導電膜とハードマスク層を第1の絶縁膜の全面に形成し、第2の導電膜上に第2のマスクを形成し、第2の導電膜、又は第1及び第2の導電膜に対してエッティングを行い、第1の導電膜若しくは第2の導電膜の少なくとも一部が一主表面を覆った状態でエッティング処理を止め、第2のマスクを除去し、ハードマスク層に覆われていない、第1の絶縁膜上に残存している第1の導電膜若しくは第2の導電膜を除去する各工程を有することを特徴としている。

20

【0015】

第2の導電膜は、チタン、タンタル、タングステンから選ばれた高融点金属、若しくは該高融点金属の窒化物から選ばれた一種で形成する第1層と、アルミニウム若しくはアルミニウムを主成分とする金属材料で形成される第2層を含んで形成することが好ましい。

30

【0016】

本発明は、層間絶縁膜に隔てられた配線間の導通を取る場合、まず、下層配線に凸状部を形成した後層間絶縁膜を形成する。次いで、選択的に層間絶縁膜を除去して凸状部を露出させた後、上層配線を形成することで多層配線構造を形成する。層間絶縁膜を平坦化する場合、凸状部は層間絶縁膜の上面から突出した形状、または、凸状部の層間絶縁膜が選択的に除去され凹部となった形状、或いは凸状部が層間絶縁膜の上面と略同一平面で露出した形状とすることが望ましい。また、下層配線に形成されたプラグにできる段差を利用して、上層配線、若しくは上層配線の一部として凸状部を形成する際に必要なアラインメントマークを形成できる利点がある。

40

【0017】

本発明は、第1のバリア層上に、第1の導電膜を形成し、これをエッティング加工することで第1のバリア層上に柱状の導電性部材を形成する。さらに該柱状の導電性部材を覆って第2のバリア層を積層する。その上層に第2の導電膜を形成し、凸状部を含む下層配線を形成する。層間絶縁膜により埋め込まれる下層配線は、層間絶縁膜の表面を、エッティング或いは化学的または機械的な研磨を行って除去することにより、凸状部の表面が、層間絶縁膜と略同一平面で、或いは突出する形で露出させることができる。その後、露出した凸状部に重ねて層間絶縁膜上に上層配線を形成することにより多層配線構造を形成する。

【0018】

柱状の導電性部材は、第1の導電膜を形成した後、第1のマスクを形成し、この第1の

50

マスクを用いたエッティングにより形成する。この場合、第1の導電膜の下層側に第1のバリア層がある場合には、該第1のバリア層は残存するようとする。該凸状部を覆って第2のバリア層を積層し、その上層に第2の導電膜を形成することで凸状部を含む下層配線を形成する。勿論、これは下層配線に限定されるものではなく、層間絶縁膜を介して形成される上層配線にも適用することができる。すなわち、このような凸状部を含む配線を繰り返し形成することで、多層配線構造を形成することができる。

【0019】

この凸状部は、フォトマスクから転写される第1のマスクの寸法幅を縮小させる所謂スリミング処理を加えることで、露光処理の解像限界以下のパターンの形成を可能としている。すなわち、より微細なパターンでコンタクトを形成することができ、より高密度の集積回路を形成することができる。

10

【0020】

また、本発明は、コンタクトホールが形成された第1の層間絶縁膜上に第1のバリア層を形成し、その上に第1の導電膜を形成する。その後、加熱処理を行い所謂リフローと呼ばれる処理により、第1の導電膜をもって該コンタクトホールの埋込を行う。その後、第1のマスクを形成し、第1の導電膜からなる柱状の導電性部材を形成し、該柱状の導電性部材を覆って第2のバリア層を積層し、その上層に第2の導電膜を形成することで凸状部を含む下層配線を形成する。以後、同様の工程とすれば、第1の層間絶縁膜に形成されたコンタクトホールに由来する凹部を第1の導電膜で埋込み、かつ、本発明の多層配線構造を形成することができる。これは、数十から数百ナノメートルの厚さで形成される多結晶半導体膜若しくはSOI(Silicon on Insulator)基板のように、コンタクトを形成する下層部材が薄く選択加工が難しい場合に、組みあわせて適用することができる。

20

【0021】

層間絶縁膜は、無機層間膜、例えば、気相成長法やスパッタリング法により形成された酸化珪素膜などの他、塗布系層間絶縁膜を用いる事ができる。塗布系層間絶縁膜とは、液状の組成物を塗布して形成する層間絶縁膜を指す。塗布系層間絶縁膜としては、アクリル、ポリイミドなどの有機樹脂、有機溶媒中に溶かされた珪素を含む絶縁膜材料を塗布した後熱処理により被膜を形成する所謂塗布珪素酸化膜(Spin on Glass、以下「SOG」ともいう。)、シロキサンポリマーなどの焼成によりシロキサン結合を形成する材料などが挙げられる。

30

【0022】

塗布系層間絶縁膜は、剥離液に浸すことによる膨潤を防ぐために、凸状部の形成のためのエッティングをアンダーエッティングで止め、導電膜が基板全面を覆っている状態でレジストを剥離することは、本発明において有効に作用する。同様に、上層配線を形成した後のレジスト剥離の際に、層間絶縁膜をレジスト剥離液に曝さないために、上層配線の配線パターンを形成するエッティングをアンダーエッティングで止め、導電膜が基板全面を覆っている状態でレジストを剥離すればよい。そして、レジストを剥離した後に追加工エッティングを行い、配線パターンを完成させる。なお、追加工エッティング時に配線パターンが損傷を受ける事を防ぐため、上層配線の最上層を導電性のバリア層で構成する事が難しい場合は、バリア層上に酸化珪素膜などを、ハードマスクとして形成とする。ハードマスクを用いる場合、上層配線に凸状部を形成する工程において、その部分のハードマスクのみを除去する。

40

【0023】

本発明の主要部は上記の説明の通りであり、本発明の適用により、半導体素子と、半導体素子を接続する複数の配線層から構成される半導体装置を形成することができる。

【0024】

本発明において、半導体素子とは、少なくとも一部に半導体膜を含む電子部品であって、具体的には単結晶半導体基板上若しくは基板内に形成されたトランジスタ、絶縁表面上に形成された薄膜トランジスタ(以下、「TFT」ともいう。)、電極の少なくとも一部が半導体膜からなるキャパシタなどを含んでいる。また、半導体素子を接続する配線が複

50

数層存在する場合、その配線を便宜上、第1配線、第2配線と区別して呼ぶこととする。或いは、層間絶縁膜を介して形成された配線を下層配線、上層配線と呼んで区別することするが、これらはいずれも厳密な意味で上下関係若しくは作製順序を限定するものではない。

【発明の効果】

【0025】

本発明により、凸状部を含む下層配線を形成することにより、高アスペクト比のコンタクトホールを形成しないので、高度の微細化が必要な場合、高度の露光技術やエッティング技術をはじめ、導電膜や絶縁膜によるコンタクトホール埋め込み技術を開発しなくて済み、多層配線構造を容易に形成することができる。

10

【0026】

また、導電膜を一度に厚く形成する工程がないので、フォトリソグラフィーの工程において下層に形成したアライメントマーカーと呼ばれる凸状パターンが埋め込まれてしまい、フォトマスクの合わせ精度が悪くなり、微細なパターンの形成を阻害することができないので、多層配線構造を容易に形成することができる。

【0027】

さらに、凸状部の形成にレジストのスリミング技術を適用することで、解像限界以下のパターンの形成が可能となる。

【0028】

以上に示した本発明の構成によれば、下層配線に凸状部を設けそれを層間絶縁膜で埋め込んで上層配線との電気的な接続部を形成することにより、微細化を進めてもコンタクト抵抗の増大を防ぎ、信頼性の高い多層配線構造を実現することができる。

20

【発明を実施するための最良の形態】

【0029】

本発明は、層間絶縁膜（層間絶縁層）を介して形成される下層配線と上層配線とを電気的に接続するために、下層配線を構成する導電膜（導電層）を利用して凸状部を形成して、それにより半導体集積回路の埋込コンタクトで用いるプラグと同等の機能を発現させている。すなわち、下層配線を形成する少なくとも一つの導電膜を利用して、エッティング加工することで柱状の導電性部材を設け、それを含めて下層配線を形成して層間絶縁膜で埋め込み、かつ、上層配線と接続可能なように露出させることで、多層配線構造を形成している。

30

【0030】

柱状の導電性部材は、下層配線の凸状部が層間絶縁膜を貫通して上層配線と接続できるよう、膜厚の厚い導電膜をエッティング加工して形成する。この場合、導電膜の膜厚やエッティング速度のばらつきにより、エッティング残渣が残る可能性もあるが、その後の配線を形成するためのエッティングにより残渣が取り除かれるため、この段階でエッティング残渣が残っていても致命的な問題とはならず、アンダーエッティング状態でエッティングを終了する事も可能である。このため、柱状の導電性部材の形成のためのエッティング工程を、エッティングストッパーを必要とすることなく容易に行うことができる。

【0031】

40

層間絶縁膜を無機材料で構成する場合は、選択的に層間絶縁膜を除去して凸状部を露出させる必要がある。例えば、気相成長法により成膜された酸化珪素膜を層間絶縁膜とする場合、凸状部上の層間絶縁膜において下層の凹凸を反映して突出する部分を利用して、レジストをエッチバックして凸状部を露出させることができる。具体的には、レジストの塗布と全面エッチバックにより凸状部上の層間絶縁膜のみをレジスト膜上に露出させた後、層間絶縁膜のエッティングを行えばよい。その後、レジストを剥離すれば、層間絶縁膜に形成された凹部内に凸状部が露出した状態とする事ができる。

【0032】

また、他の方法としては、化学的機械研磨（C M P）により、層間絶縁膜を研削し、その後層間絶縁膜を全面エッチバックすることにより、下層配線の凸状部の一部を露出させ

50

た構造とすることができます。

【0033】

層間絶縁膜をスピニ塗布で形成する場合には、層間絶縁膜の形成と平坦化が同時にできるので、層間絶縁膜から凸状部が露出するまで層間絶縁膜を全面エッチバックする方法が簡便である。スピニ塗布は、SOG材料や、珪素、酸素、水素からなり、Si-O-Si結合を含む無機シロキサン系材料、珪素上の水素がメチルやフェニルのような有機基によって置換された有機シロキサン系材料、(Si-O-Si-O)のように長くのびた有機ポリシリコキサン系材料を用いて行うことができる。

【0034】

また、層間絶縁膜をポリイミドなどのネガ型感光性材料で形成する場合は、現像液によるウエットエッチングで凸状部を形成できるため、全面エッチバックにドライエッチングを用いる必要がなく、プラズマダメージを低減することができる。

【0035】

層間絶縁膜を塗布系層間絶縁膜で形成する場合、層間絶縁膜をレジスト剥離液に曝さないことが好ましいが、本発明を適用すればコンタクトホールを形成するエッチング工程が不要となる。層間絶縁膜上に配線を形成する場合でも、凸状部を形成するためのエッチングを意図的にアンダーエッチングで止め、導電膜が基板全面を覆っている状態でレジストを剥離すればよい。

【0036】

追加のエッチングをする時に配線パターンが損傷を受ける事を防ぐため、上層配線の最上層の材質、膜厚を予め最適化しておくことが好ましい。上層配線の最上層を、導電性のバリア層で構成する事が難しい場合は、バリア層上に酸化珪素膜などの絶縁膜を成膜してハードマスクを形成すればよい。ハードマスクを用いる場合、配線の凸状部を露出させる工程において、その上のハードマスクのみを除去すれば良い。

【0037】

以上 の方法を用いる事で、層間絶縁膜が無機材料の場合であっても、スピニ塗布で形成する層間絶縁膜の場合であっても本発明を適用する事が可能である。

【0038】

層間絶縁膜上に形成される凸状部を含む配線であって、該層間絶縁膜の下層側にある半導体膜（半導体層）とコンタクトをとる配線にも本発明を適用することができる。まず、半導体膜を覆う層間絶縁膜にコンタクトホールを形成する。続いて、第1のバリア層を層間絶縁膜及びコンタクトホール形成部に形成し、前述と同様にして柱状の導電性部材を形成する。柱状の導電性部材を形成するに際し、第1のバリア層上に第1の導電膜を形成することで、コンタクトホールが原因で形成される凹状部を埋め込むことができる。

【0039】

すなわち、第1の導電膜を成膜し、コンタクトホールを埋め込むこと及び柱状の導電性部材を形成するためのエッチングを、アンダーエッチングとして行い、それによりコンタクトホール内に導電膜を残存させることで、該コンタクトホールを埋め込むことができる。柱状の導電性部材を形成する第1の導電膜は必然的に厚くなる。さらに、配線を形成するために第2の導電膜を形成するので、コンタクトホールを埋め込む導電膜の膜厚は厚くなり、容易にその凹部を埋め込むことができる。

【0040】

導電膜の厚膜化だけではコンタクトホールを埋め込むことが難しい場合の対策として、リフローを組み合わせても良い。この場合、第1の導電膜はより低温でリフロー可能な材質であることが望ましく、Al-Cu系の合金であれば400～500でリフローを行うことができる。一方、配線として引き回す部分を形成する導電膜には、ストレスマイグレーションやエレクトロマイグレーションで劣化しない（マイグレーション耐性が高い）材質であることが要求される。本発明では、コンタクトホールを埋め込む第1の導電性材料と、配線として引き回す第2の導電性材料とを使い分けることができるので、そのような問題を解決することができる。

10

20

30

40

50

【0041】

本発明は、半導体集積回路における多層配線構造に対してのみでなく、複数の半導体素子を配線で連接して構成する表示装置に対しても適用することができる。例えば、平坦化膜に形成されたコンタクトホールを介して画素電極がスイッチング素子と接続する画素を備えた液晶表示装置では、コンタクトホールによる段差により、液晶の配向が乱れてしまい表示品質に悪影響を与えてしまうが、本発明を適用すれば、液晶の配向を乱す段差を大幅に低減できるので、表示品質の向上が期待できる。

【0042】

また、一対の電極間にエレクトロルミネセンス（以下「EL」ともいう。）を発現する有機化合物を介在させた発光素子を有する画素を備えたEL表示装置であって、その一方の電極が平坦化膜に形成されたコンタクトホールを介してスイッチング素子と接続される場合にも有効である。すなわち、通常のコンタクトホール及びその周辺部は電極の平坦性が損なわれる所以発光領域とすることが出来ないが、本発明を適用することにより、コンタクトホールに由来する凹部が無くなるので、発光領域が広がり開口率を向上させることができる。

【0043】

いずれにしても、コンタクトホールを微細化するのと同等の効果を得ることができる。

【0044】

以下、本発明の実施例を図面に基づいて詳細に説明する。なお、実施例を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

【実施例1】

【0045】

図1(A)に示すように、絶縁表面を有する基板上に下地膜100と、第1の絶縁膜(絶縁層)101を形成する。基板には、例えばバリウムホウケイ酸ガラスや、アルミニオホウケイ酸ガラスなどのガラス基板、石英基板、半導体基板表面に絶縁膜を形成した基板、金属基板表面に絶縁膜を形成した基板などを用いることができる。また、ポリエチレン-テレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルフォン(PES)に代表されるプラスチックや、アクリルなどの可撓性を有する合成樹脂からなる基板を用いることができる。

【0046】

半導体膜100は、トランジスタなどの能動素子の主要部を形成するための部材であり、珪素(シリコン)の他に、シリコンゲルマニウム、ガリウム砒素などの化合物半導体であっても良い。また、単結晶に限定されず、非晶質、多結晶、準結晶などの各種半導体を適用することができる。例えば、スパッタ法、LPCVD法、またはプラズマCVD法などにより形成される非晶質半導体膜をレーザー光などの強光で結晶化させた結晶性半導体膜を用いることもできる。

【0047】

第1の絶縁膜101は、半導体膜100に形成される素子と、その素子を接続する配線とを分離する所謂層間絶縁膜として機能させるものである。これは、無機材料(酸化シリコン、窒化シリコン、酸化窒化シリコンなど)、感光性または非感光性の有機材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン)を用いることができる。また、珪素(Si)と酸素(O)との結合で骨格構造が構成され、置換基に少なくとも水素を含む、または置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも1種を有する材料、いわゆるシロキサン結合を有する絶縁膜及びそれらの積層構造を用いることができる。

【0048】

第1の絶縁膜101を貫通する開孔102は、所謂コンタクトホールと呼ばれるものであり、フォトレジストにより所定のマスクを形成し、該マスクを用いてドライエッチング又はウェットエッチングにより形成することができる。

10

20

30

40

50

【0049】

第1の絶縁膜101上には、半導体膜100とオーミックコンタクトを形成するための導電膜(以下、便宜上「コンタクト層」ともいう。)を形成する。第1の絶縁膜101上に形成された第1のコンタクト層103は、開孔102で半導体膜100と接触する。第1のコンタクト層103は、チタン(Ti)、タングステン(W)、タンタル(Ta)窒化タンタル(TaN)、窒化チタン(TiN)又は窒化タングステン(WN)、炭化タンタル(TaC)、炭化チタン(TiC)、その他半導体膜100とオーミックコンタクトを形成することのできる導電性材料で形成する。一例としては、珪素半導体膜に対し10~45 atomic%の窒素を含む窒化チタンを用いることで良好なオーミックコンタクトを形成することができる。また、窒化チタンは、珪素との反応により、その剥離(ピーリングとも呼ばれる。)を抑制する効果もある。その他にもコンタクト層は、アルミニウムや銅など比較的化学的安定性に欠く導電性材料とのコンタクト形成にも適用する。

【0050】

次いで、第1のコンタクト層103上に第1のバリア層104と、第1の導電膜105を形成する。第1のバリア層104は、第1の導電膜105を形成する材料が半導体膜100に拡散することを防止するために設け、窒化タンタル(TaN)、窒化チタン(TiN)又は窒化タングステン(WN)、炭化タンタル(TaC)、炭化チタン(TiC)窒化タングステン(TiW)から選ばれた一種或いは複数種の材料を用いることができる。例えば、ほぼ化学量論的組成に近い窒化チタンを用いれば、アルミニウム若しくはアルミニウムを主成分とする材料で形成する第1の導電膜105からの拡散を防止することができる。

【0051】

第1の導電膜105は、開孔102を埋め込み、かつ、層間絶縁膜に埋め込まれ下層配線と上層配線との間に介装される柱状の導電性部材を形成できる程度の厚さで形成する。第1の導電膜105は、タングステン(W)、アルミニウム(Al)、銅(Cu)及びそれらを主成分とする合金又は化合物を用いることができる。具体的な合金としては、AlにSc、Si、Cu、Ti、Geなどを0.01~5wt%添加したAl合金、例えばAl-Si合金、Al-Ti合金、Al-Ge合金を用いることができる。また、Ge、Sn、Ga、Zn、Pb、In及びSbなどから選択された元素を含む材料を用いるか、Al膜上に前記の元素を含む薄膜を積層形成することで、加熱処理による流動性の向上やリフローによるコンタクトホールの埋め込みを可能とする熱処理温度の低温化を図ることが好ましい。第1の導電膜105としてスパッタリング法により形成されるAl-Ge合金を用いると、300~500の熱処理によりリフローを行うことができる。

【0052】

第1の導電膜105上にマスク106を形成し、エッチング加工をして、図1(B)に示すように、柱状の導電性部材107、108を形成する。なお柱状の導電性部材は、コンタクトホールを充填する導電層として形成される。エッチングは、マスク106の位置に柱状の導電性部材107を残存させ、かつ、開孔102を埋め込む導電層108が第1の絶縁膜101若しくは第1のバリア層104と略同一平面を形成するように、第1のバリア層104の上面をエッチングストッパーとして利用している。なお、柱状の導電性部材107を形成する位置は、導電層108が形成される領域外として、第1の絶縁膜101の下層側と上層側に対するコンタクトの形成位置を異ならせている。

【0053】

次に、マスク106を除去して、図1(C)に示すように、柱状の導電性部材107を覆うように第2のコンタクト層109、第2のバリア層110、第2の導電膜111を順次形成する。第2のコンタクト層109は柱状の導電性部材107、導電層108との低接触抵抗のコンタクトを確保するために設け、第2のバリア層110は、第2の導電膜111に含まれるアルミニウム(Al)、銅(Cu)及びそれらを主成分とする合金又は化合物が半導体膜側など周辺に拡散することを抑制するために設けている。第2の導電膜111は、柱状の導電性部材107を十分被覆できる厚さで形成し、その上に第3のバリア

層 112、第3のコンタクト層 113を形成する。

【0054】

その後、第1のコンタクト層 103、第1のバリア層 104、第2のコンタクト層 109、第2のバリア層 110、第2の導電膜 111、第3のバリア層 112、第3のコンタクト層 113をエッティングして、第1の絶縁膜 101上に下層配線 114を形成する。この下層配線 114は、柱状の導電性部材 107に起因する凸状部が作り込まれることとなる。

【0055】

下層配線 114を埋め込む第2の絶縁膜 115を形成し、エッチバック又はCMPなどの技術により、表面を平坦化すると共に後退させて凸状部を露出させることで、図2(A)に示すような構造を得る。

【0056】

第2の絶縁膜 115は、無機材料(酸化シリコン、窒化シリコン、酸化窒化シリコンなど)、感光性または非感光性の有機材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン)、珪素(Si)と酸素(O)との結合で骨格構造が構成され、置換基に少なくとも水素、又は置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料、いわゆるシロキサン、及びそれらの積層構造を用いることができる。有機材料として、ポジ型感光性有機樹脂又はネガ型感光性有機樹脂を用いることができる。

【0057】

凸状部は、第2の絶縁膜上に形成する上層配線と電気的な接続を形成できる程度に露出していれば良い。従って、第2の絶縁膜の上面と略同一平面で露出していても良いし、一部が突出していても良い。但し、第2の絶縁膜により段差が平坦化される場合、凸状部の段差のみでアライメントマークを形成することになるので、凸状部の作る段差は、アライメントマークの検出に必要な高さがなければならない。

【0058】

図2(B)に示すように、第2の絶縁膜 115から露出した下層配線 114の凸状部で電気的な接続をとることができるように第4のバリア層 116と第3の導電膜 117を形成する。これらの層は、同様の目的のために前述したものと同じ材料を用いて形成することができる。

【0059】

その後、マスク 118を形成し、第3の導電膜 117をエッティングして、図2(C)に示すような柱状の導電性部材 119を形成する。柱状の導電性部材 119を形成する位置は、柱状の導電性部材 107と重ならない位置に形成しているが、重なっていても構わない。このエッティングでは、第4のバリア層 116がエッティングストッパーとして機能するため、下地とは選択性良く加工することができる。さらに、全面に形成された第4のバリア層 116を残存させることにより、第2の絶縁膜を剥離液に晒すことなくマスク 118を剥離することができる。これは、第2の絶縁膜 115を有機樹脂系の材料で形成した場合には特に有効である。

【0060】

図3(A)に示すように、柱状の導電性部材 107を覆うようにして、第4のコンタクト層 120、第5のバリア層 121、第4の導電膜 122、第6のバリア層 123、第5のコンタクト層 124、酸化珪素などの無機材料から成るマスク(以下「ハードマスク」ともいう。) 125を順次形成する。その後、フォトレジストで上層配線を形成するためのマスク 126を形成する。

【0061】

その後、図3(B)に示すように、第4の導電膜 122、第6のバリア層 123、第5のコンタクト層 124、ハードマスク 125をエッティングして除去する。このエッティングでも、第4のバリア層 116や第5のバリア層 121がエッティングストッパーとなり、さらにマスク 126を剥離するときに第2の絶縁膜 115が剥離液に晒さないための保護膜

10

20

30

40

50

(保護層)としても機能する。特に、第2の絶縁膜115が有機樹脂系の材料で形成されている場合には、剥離液に晒されて膨潤してしまうことを防ぐことができる。すなわち、マスク除去のために直接剥離液に曝されることがない。そのため、剥離液に曝されたことによる脱水処理や膨潤を回復させるための加熱処理を行う必要がない。また、マスク126を剥離した後に、ハードマスク125があることで、第5のコンタクト層124よりも下層の配線を保護することができる。

【0062】

その後、図4に示すように、ハードマスク125を用いて、第4のバリア層116、第4のコンタクト層120、第5のバリア層121をエッティング除去する。その後、第3の絶縁膜128をハードマスク及び第2の絶縁膜上に形成する。第3の絶縁膜128は第2の絶縁膜115と同様に、エッチバック又はCMPなどの技術により、表面を平坦化すると共に後退させて凸状部を露出させることで、第5のコンタクト層124が露出するような構造とする。第3の絶縁膜128には、無機材料(酸化シリコン、窒化シリコン、酸化窒化シリコンなど)、感光性または非感光性の有機材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン)、珪素(Si)と酸素(O)との結合で骨格構造が構成され、置換基に少なくとも水素を含む、または置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも1種を有する材料、いわゆるシロキサン、及びそれらの積層構造を用いることができる。有機材料として、ポジ型感光性有機樹脂又はネガ型感光性有機樹脂を用いることができる。

【0063】

以上のような工程を繰り返すことにより、多層配線構造を形成することができる。この多層配線構造は、解像限界以下のパターン形成が比較的容易に行うことができるので、コンタクト径の微細化を達成することができる。さらに、配線を積層構造とすることにより、配線抵抗を低減することができる。加えて、下層配線と上層配線の間の層間絶縁膜を非常に厚くしたい場合においても、凸状部を有する下層配線を用いれば、凸状部の高さの制御のみで簡便に下層配線と上層配線の導通をとることができる。

【0064】

なお、本実施例では、第1の絶縁膜101にコンタクトホールを形成したが、本発明はこれに限定されず、全ての配線に関し、層間絶縁膜を介して形成される下層配線と上層配線とを電気的に接続するために、下層配線を構成する導電膜を利用して凸状部を形成して、それにより電気的な接続を形成する多層配線構造で形成しても良い。

【0065】

このような多層配線構造は、半導体基板に形成されたMOSトランジスタや絶縁表面上に形成されたTFTで形成された回路を有する半導体装置のみでなく、液晶表示装置や発光素子を各画素に備えた発光装置、DMD(Digital Micro mirror Device)、PDP(Plasma Display Panel)、FED(Field Emission Display)などの画素部及び駆動回路部にも適用することができる。

【実施例2】

【0066】

本実施例は、本発明の配線構造で構成される発光装置の一例について図面を参照して説明する。本実施例で説明する発光装置は、TFTで発光素子の制御を行うものであり、特に、当該TFTと発光素子とを接続する配線に本発明を適用する場合について説明する。

【0067】

図5は、絶縁膜201が形成された基板200上にTFT202、第1の絶縁膜203、配線204及び205が形成されている。配線204及び205は、第1の絶縁膜203に形成された開口部(コンタクトホール)206を介してTFT202のソース又はドレイン領域を形成する一導電型の不純物領域に接続している。実施例1と同様に、配線204及び205は、第1のコンタクト層103、第1のバリア層104、柱状の導電性部材107及び導電層108、第2のコンタクト層109、第2のバリア層110、第2の導電膜111、第3のバリア層112、第3のコンタクト層113から構成されている。

10

20

30

40

50

【0068】

第2の絶縁膜207は、配線204及び205を埋め込む形で形成され、配線204の凸状部の頂部が略同一平面で露出するように形成する。若しくは、第2の絶縁膜207を形成後、表面層をCMPやエッチバック処理により除去して平坦化しつつ凸状部を露出させても良い。

【0069】

第2の絶縁膜207上には、配線204の露出している凸状部と接するように第1の電極208を形成する。第1の電極208は発光素子の一方の電極を形成するものであり、このような接続構造を形成することにより、平坦な面に第1の電極208を形成することができ、発光素子の有効面積を拡大することができる。

10

【0070】

そして、第1の電極208を覆うように第3の絶縁膜209を設ける。第3の絶縁膜209は第1の電極208上に開口部を形成する。第1の電極208と接するようにEL層210を設ける。EL層210上には第2の電極211を形成し、これらが第1の電極208と重なる領域で発光素子が形成される。第3の絶縁膜209は、第1の電極208の端部を覆うことにより、この部位での短絡欠陥の発生を防ぎ、隣接する発光素子間を分離している。

【0071】

EL層210はそのキャリア輸送特性から、正孔輸送層、発光層、電子輸送層を積層させるものである。また、正孔注入電極と正孔輸送層との間に正孔注入層を設けても良いし、電子注入電極と電子輸送層との間に電子注入層を設けても良い。正孔注入層と正孔輸送層、及び電子注入層と電子輸送層との区別は必ずしも厳密なものではなく、これらは正孔輸送性（正孔移動度）及び電子輸送性（電子移動度）が特に重要な特性である意味において同じである。また、電子輸送層と発光層の間に正孔ブロック層を設けた構成としても良い。発光層はホスト材料に顔料や金属錯体などのゲスト材料を添加して、発光色を異なせた構成としても良い。すなわち、発光層は蛍光物質又は燐光物質を含ませて形成すれば良い。発光層は電子輸送層を兼ねる場合もあり、発光性電子輸送層とも呼ばれる。

20

【0072】

EL層210の一例としては、正孔注入層としてCuPc若しくはPEDOT、正孔輸送層として-NPD、電子輸送層としてBCP若しくはAlq₃、電子注入層としてBCP:Li若しくはCaF₂を用いることができる。また、発光層としては、赤色、緑色、青色のそれぞれの発光色に対応したドーパント（赤色の場合DCMなど、緑色の場合はDMQDなど）を添加したAlq₃を用いればよい。

30

【0073】

EL層は有機化合物のみでなく、有機材料と無機材料とを複合化した材料、有機化合物に金属錯体を添加した材料などを用いても、同様な機能を発現するものであれば置換して適用することができる。例えば、正孔注入層に酸化モリブデン（MoO_x:x=2~3）などの酸化物と-NPDやルブレンを共蒸着した複合材料を用いることができる。

【0074】

勿論、ELを発現するための層構造には様々なものがあり、特定の正孔注入層や電子輸送層などの代わりに、もっぱらこの目的を奏するための電極を備えたり、同質の効果が得られる材料を分散させて備えたりする変形は、本実施例の趣旨を逸脱しない範囲において許容されうるものである。

40

【0075】

また、多色表示を行う場合、各画素に応じてカラーフィルター又は色変換層などを別途設けることによって色純度の良い表示を行うことができる。

【0076】

第1の電極208及び第2の電極211は、一方が正孔を注入する側の電極（陽極）（以下「正孔注入電極」ともいう。）となり、他方が電子を注入する側の電極（陰極）（以下「電子注入電極」ともいう。）として機能するように形成する材料を選択する。

50

【0077】

第1の電極208（正孔注入電極）としては、仕事関数の大きい（仕事関数4.0eV以上）金属、合金、電気伝導性化合物、およびこれらの混合物などを用いることが好ましい。具体的な材料としては、ITO(indium tin oxide)、酸化インジウムに2~20%の酸化亜鉛(ZnO)を混合したIZO(indium zinc oxide)、酸化インジウムに2~20%の酸化珪素(SiO₂)を混合した材料(ITSOとも表記する)、金(Au)、白金(Pt)、ニッケル(Ni)、タンゲステン(W)、クロム(Cr)、モリブデン(Mo)、鉄(Fe)、コバルト(Co)、銅(Cu)、パラジウム(Pd)、または金属材料の窒化物(TiN)などを用いることができる。

【0078】

10

第2の電極211（電子注入電極）としては、仕事関数の小さい（仕事関数3.8eV以下）金属、合金、電気伝導性化合物、およびこれらの混合物などを用いることが好ましい。具体的には、元素周期律表の1族または2族に属する元素、すなわちLiやCsなどのアルカリ金属、およびMg、Ca、Srなどのアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Li)や化合物(LiF、CsF、CaF₂)の他、希土類金属を含む遷移金属を用いて形成することができる。また、これらの金属又はこれらの金属を含む合金を非常に薄く形成し、ITO、IZO、ITSO又はその他の金属（合金を含む）との積層により形成することができる。

【0079】

このように、発光素子213は第1の電極208と第2の電極211との間にEL層210を挟み込む形で構成される。

20

【0080】

勿論、正孔注入電極として機能する第1の電極と、電子注入電極として機能する第2の電極とは、EL層と相対的な関係にあるので、EL層の積層構造に応じて、第1の電極を電子注入電極、第2の電極を正孔注入電極として上記の材料を用いて形成しても良い。

【0081】

第2の電極211上には、保護膜212を設けても良い。保護膜212は、プラズマCVD法やスパッタリング法などにより窒化珪素などの絶縁層で形成する。勿論、保護膜212は、水蒸気など外因性の不純物の侵入を防止できるバリア性のある絶縁層であれば他のものを適用することができ、窒化炭素やダイヤモンドライクカーボンなどの材料で形成することができる。また、ガスバリア性を高め、さらに保護膜による応力の影響を低減する構造として、バリア性の絶縁層と吸湿性の絶縁層とを交互に積層した多層構造としても良い。

30

【0082】

以上のように、TFT202と発光素子213との接続に、柱状の導電性部材を埋め込んで形成した凸状部を有する配線を用いた発光装置が得られる。

【0083】

図6は同様に、逆スタガ型TFT302と発光素子213を柱状の導電性部材を埋め込んで形成した凸状部を有する配線を用いた発光装置の一例を示している。逆スタガ型TFT302は、ゲート電極、ゲート絶縁膜、チャネル形成領域、ソース及びドレインを形成する半導体膜を順次積層した構造を有している。配線204、205は、第1の絶縁膜203に形成されたコンタクトホール206によって逆スタガ型TFT302と接続している。この接続構造は、図5で説明したものと同様である。

40

【0084】

なお、本実施例では、第1の絶縁膜を介してTFTと発光素子の一方の電極とを、本発明の多層配線構造を適用して接続する構成について例示したが、本発明はこれに限定されず、複数の絶縁層を介して下層配線と上層配線とを電気的に接続した構造を持った発光装置とすることもできる。

【実施例3】

【0085】

50

図9～図12は実施例2で示す発光素子の詳細な構成を説明する図であり、以下に示す発光素子を実施例2の発光素子として適用して発光装置を構成することができる。

【0086】

図9(A)は第1の電極11を透光性の酸化物導電性材料で形成した例であり、ITOなどの酸化物導電性材料若しくは酸化珪素を含む酸化物導電性材料で形成している。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層したEL層16を設けている。第2の電極17は、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成している。この構造の画素は、図中に矢印で示したように第1の電極11側から光を放射することが可能となる。

10

【0087】

図9(B)は第2の電極17から光を放射する例を示し、第1の電極11はアルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第1の電極層31と、酸化珪素を1～15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層32で形成している。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層したEL層16を設けている。第2の電極17は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第2の電極17から光を放射することが可能となる。

20

【0088】

図10(A)は第1の電極11から光を放射する例を示し、かつ、EL層を電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層した構成を示している。第2の電極17は、EL層16側から酸化珪素を1～15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層32、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第1の電極層35で形成している。第1の電極11は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第1の電極11から光を放射することが可能となる。

30

【0089】

図10(B)は第2の電極17から光を放射する例を示し、かつ、EL層16を電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層した構成を示している。第1の電極11は図10(A)と同様な構成とし、膜厚はEL層16で発光した光を反射可能な程度に厚く形成している。第2の電極17は、ITOなどの酸化物導電性材料若しくは酸化珪素を含む酸化物導電性材料で形成している。この構造において、正孔注入層を無機物である金属酸化物(代表的には酸化モリブデン若しくは酸化バナジウム)で形成することにより、第2の電極層32を形成する際に導入される酸素が供給されて正孔注入性が向上し、駆動電圧を低下させることができる。

40

【0090】

図11と図12は、第1の電極11及び第2の電極17の両側から光を放射することができる構成の画素を示している。

【0091】

図11(A)は、第1の電極11を透光性の酸化物導電性材料で形成した例であり、ITOなどの酸化物導電性材料若しくは酸化珪素を含む酸化物導電性材料で形成する。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層したEL層16を設けている。第2の電極17は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第2の電極17と第1の電極11の両方から光を放射

50

することが可能となる。

【0092】

図11(B)は、第1の電極をLiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておく。この上にEL層16を、電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層している。第2の電極17は、ITOなどの酸化物導電性材料若しくは酸化珪素を含む酸化物導電性材料で形成している。このような構成としても、第2の電極17と第1の電極11の両方から光を放射することが可能となる。

【0093】

10

図12(A)と(B)は、第1の電極11と第2の電極17を共に同様な材料で形成したものであり、すなわち、酸化物導電性材料で第1の電極11と第2の電極17の両方を形成したものであり、ITOなどの酸化物導電性材料若しくは酸化珪素を含む酸化物導電性材料で形成している。このとき、EL層16の正孔注入層若しくは正孔輸送層41の第2の電極層32側の層を金属酸化物(代表的には酸化モリブデン若しくは酸化バナジウム)で形成し、電子輸送層若しくは電子注入層43の第3の電極層33側の層を、アルカリ金属又はアルカリ土類金属を含む有機物(代表的にはベンゾオキサゾール誘導体、ピリジン誘導体)で形成すると良い。

【実施例4】

【0094】

20

本実施例は、本発明の配線構造で構成される液晶表示装置の一例について図面を参照して説明する。本実施例で説明する液晶表示装置は、TFTで液晶の制御を行うものであり、特に、当該TFTと液晶の配向を制御する電極とを接続する配線に本発明を適用する場合について説明する。

【0095】

図7は、基板200上に逆スタガ型TFT302、第1の絶縁膜203、配線204及び205が形成されている。配線204及び205は、第1の絶縁膜203に形成された開口部206を介してTFT302のソース又はドレイン領域を形成する一導電型の不純物領域に接続している。実施例2と同様に、配線204及び205は、第1のコンタクト層103、第1のバリア層104、凸状部107及び108、第2のコンタクト層109、第2のバリア層110、第2の導電膜111、第3のバリア層112、第3のコンタクト層113から構成されている。

30

【0096】

第2の絶縁膜207は、配線204及び205を埋め込む形で形成され、配線204の凸状部の頂部が略同一平面で露出するように形成する。若しくは、第2の絶縁膜207を形成後、表面層をCMPやエッチバック処理により除去して平坦化しつつ凸状部を露出させても良い。

【0097】

第2の絶縁膜207上には、配線204の露出している凸状部と接するように第1の電極401を形成する。第1の電極401は発光素子の一方の電極を形成するものであり、このような接続構造を形成することにより、平坦な面に第1の電極401を形成することができ、画素電極の有効面積を拡大することができ、ディスクリネーションを防止することができる。

40

【0098】

対向基板400には、遮光層403、着色層404、アクリル材などで形成される平坦化層405、対向電極406が形成されている。対向基板400と基板200とは、スペーサ(図示しない)を介して固着されその間に液晶407が封入されている。

【0099】

第1の電極401及び第2の電極(対向電極に相当)406の両者を透光性の導電膜で形成すると透過型の液晶表示装置とすることができます、一方を光反射性の導電膜で形成する

50

ことで、反射型の液晶表示装置とすることができる。勿論、一方の電極を光反射性の電極として、光透過用の窓部を形成することにより半透過型としても良い。

【実施例 5】

【0100】

実施例 1 で示した多層配線構造は半導体集積回路の配線に適用することができる。半導体集積回路としては、メモリー、各種プロセッサをはじめ、中央処理装置（以下「CPU」ともいう。）など様々な集積回路が含まれる。

【0101】

図 8 は CPU の一例を示している。基板 600 上に、演算回路（ALU : Arithmetic Logic unit）601、演算回路用の制御部（ALU Controller）602、命令解析部（Instruction Decoder）603、割り込み制御部（Interrupt Controller）604、タイミング制御部（Timing Controller）605、レジスタ（Register）606、レジスタ制御部（Register Controller）607、バスインターフェース（Bus I/F）608、書き換え可能な ROM 609、ROM インターフェース（ROM I/F）620 が配設されている。ROM 609 及び ROM インターフェース（ROM I/F）620 は別体としても良い。

【0102】

バスインターフェース 608 を介して CPU に入力された命令は、命令解析部 603 に入力され、デコードされた後、演算回路用の制御部 602、割り込み制御部 604、レジスタ制御部 607、タイミング制御部 605 に入力される。

【0103】

演算回路用の制御部 602、割り込み制御部 604、レジスタ制御部 607、タイミング制御部 605 は、デコードされた命令に基づき、各種制御を行う。具体的に演算回路用の制御部 602 は、演算回路 601 の動作を制御するための信号を生成する。また、割り込み制御部 604 は、CPU のプログラム実行中に、外部の入出力装置や、周辺回路からの割り込み要求を、その優先度やマスク状態から判断し、処理する。レジスタ制御部 607 は、レジスタ 606 のアドレスを生成し、CPU の状態に応じてレジスタ 606 の読み出しや書き込みを行う。

【0104】

またタイミング制御部 605 は、演算回路 601、演算回路用の制御部 602、命令解析部 603、割り込み制御部 604、レジスタ制御部 607 の動作のタイミングを制御する信号を生成する。例えばタイミング制御部 605 は、基準クロック信号 CLK1 (621) を元に、内部クロック信号 CLK2 (622) を生成する内部クロック生成部を備えており、クロック信号 CLK2 を上記各種回路に供給する。

【0105】

勿論、図 8 に示す CPU は、その構成を簡略化して示した一例にすぎず、実際の CPU はその用途によって多種多様な構成を有している。このような CPU はパッケージングされ、外部から保護され、さらに携帯しやすくなる。そして所望箇所に、CPU を実装することができフレキシブル性を有するように形成すると、実装する位置の自由度が高まる。またパッケージングすることにより CPU の機能を補助することもできる。

【0106】

以上のように、ガラス基板上の薄膜トランジスタにより形成される CPU は、多様な形態をとることができる。そして、ガラス基板上の薄膜トランジスタにより形成される CPU は軽量であるため、携帯や実装するときの負担を軽減することができる。

【0107】

このような CPU は単結晶半導体基板を用いて形成することができるが、その他にも TFT を用いてガラス基板上に形成することができる。特に、ガラス基板上に CPU などの集積回路を形成する場合には、基板の平坦性の違いにより単結晶半導体基板を用いるよりも微細化が難しくなる。この場合にコンタクトホールパターンに代えて、解像限界以下のパターン形成が比較的容易に行うことができる本発明の多層配線構造を適用すれば、コンタクトの微細化を達成することができる。さらに本発明の多層配線構造は、微細化に有利

10

20

30

40

50

な点に加えて、配線遅延の低減を目的として層間絶縁膜の膜厚を厚くしたい場合にも、凸状部の高さを制御するのみで容易に多層配線間のコンタクトと取れるという特徴を有している。

【実施例 6】

【0108】

本発明は、図13に例示するテレビ受像機、コンピュータ、映像再生装置、その他の電子装置を完成させることができる。

【0109】

図13(A)は本発明を適用してテレビ受像機を完成させる一例であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005などにより構成されている。例えば、実施例3の発光装置又は実施例4の液晶表示装置は、テレビ受像機として機能を特化することで高精細な画像を表示することができる。

10

【0110】

図13(B)は本発明を適用してノート型のパーソナルコンピュータを完成させた一例であり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206などにより構成されている。例えば、実施例3の発光装置又は実施例4の液晶表示装置は、表示部2203に適用することが可能であり、実施例5によりパーソナルコンピュータの中核部であるCPUを安価で製造でき、前述の表示装置と一体形成することで、薄型のノート型のパーソナルコンピュータを製造することができる。

20

【0111】

図13(C)は本発明を適用して映像再生装置を完成させた一例であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体読込部2405、操作キー2406、スピーカー部2407などにより構成されている。実施例3の発光装置又は実施例4の液晶表示装置は、表示部A2403、表示部B2404に適用することが可能であり、実施例5によりCPUを安価で製造でき、前述の表示装置と一体形成することで、薄型の映像再生装置を製造することができる。

【図面の簡単な説明】

【0112】

【図1】本発明の多層配線構造を有する半導体装置の作製方法を示す断面図である。

30

【図2】本発明の多層配線構造を有する半導体装置の作製方法を示す断面図である。

【図3】本発明の多層配線構造を有する半導体装置の作製方法を示す断面図である。

【図4】本発明の多層配線構造を有する半導体装置の作製方法を示す断面図である。

【図5】本発明の多層配線構造を有する発光装置を示す断面図である。

【図6】本発明の多層配線構造を有する発光装置を示す断面図である。

【図7】本発明の多層配線構造を有する液晶表示装置を示す断面図である。

【図8】本発明の多層配線構造を有するCPUを示す断面図である。

【図9】本発明の多層配線構造と組み合わせ可能な発光素子の構造を説明する断面図である。

【図10】本発明の多層配線構造と組み合わせ可能な発光素子の構造を説明する断面図である。

40

【図11】本発明の多層配線構造と組み合わせ可能な発光素子の構造を説明する断面図である。

【図12】本発明の多層配線構造と組み合わせ可能な発光素子の構造を説明する断面図である。

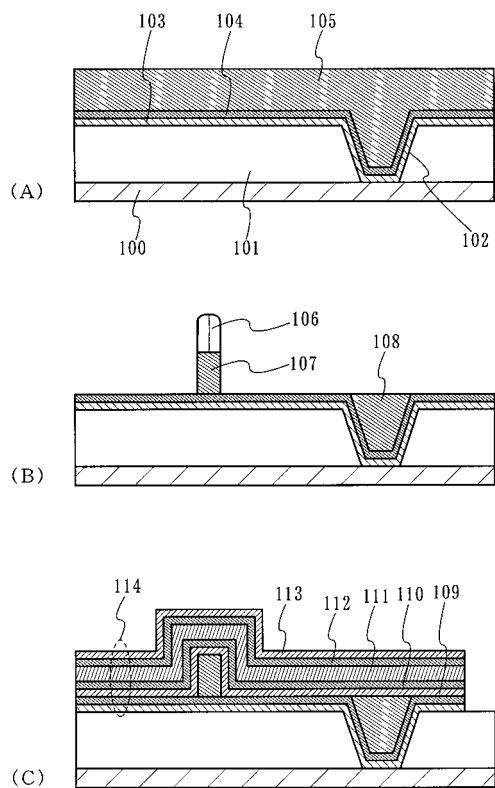
【図13】本発明により完成するテレビ受像機、コンピュータ、映像再生装置の一例を説明する図である。

【符号の説明】

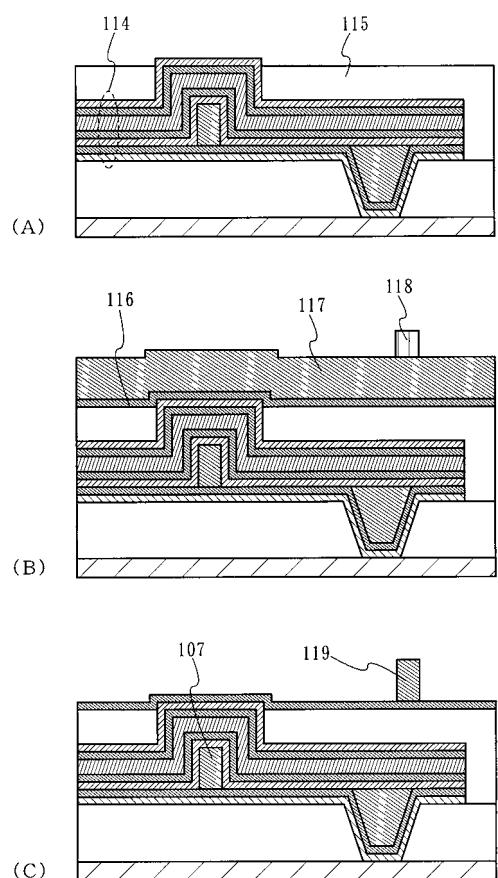
【0113】

1 0 1、 2 0 3	第 1 の絶縁膜	
1 0 3	第 1 のコンタクト層	
1 0 4	第 1 のバリア層	
1 0 5	第 1 の導電膜	
1 0 7、 1 0 8、 1 1 9	プラグ	
1 0 9	第 2 のコンタクト層	
1 1 0	第 2 のバリア層	
1 1 1	第 2 の導電膜	
1 1 2	第 3 のバリア層	10
1 1 3	第 3 のコンタクト層	
1 1 5、 2 0 7	第 2 の絶縁膜	
1 1 6	第 4 のバリア層	
1 1 7	第 3 の導電膜	
1 2 0	第 4 のコンタクト層	
1 2 1	第 5 のバリア層	
1 2 2	第 4 の導電膜	
1 2 3	第 6 のバリア層	
1 2 4	第 5 のコンタクト層	
1 2 5	ハードマスク	
1 2 6	ハードマスク	20
2 0 2	TFT	
2 0 4、 2 0 5	配線	
2 0 8	第 1 の電極	
2 0 9	第 3 の絶縁膜	
2 1 0	EL層	
2 1 1	第 2 の電極	
2 1 2	保護膜	
2 1 3	発光素子	

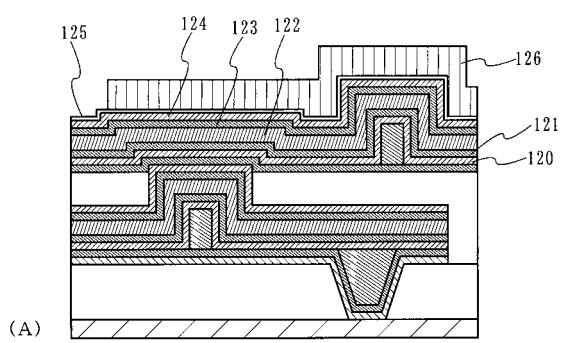
【図1】



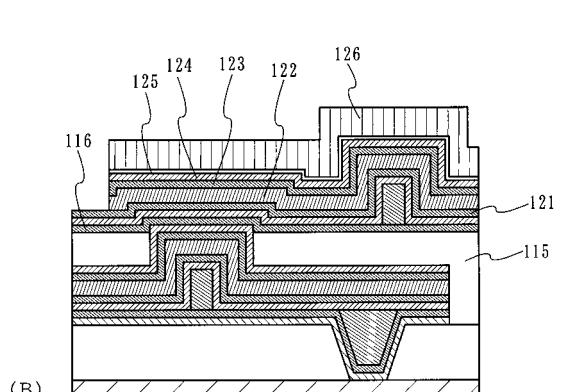
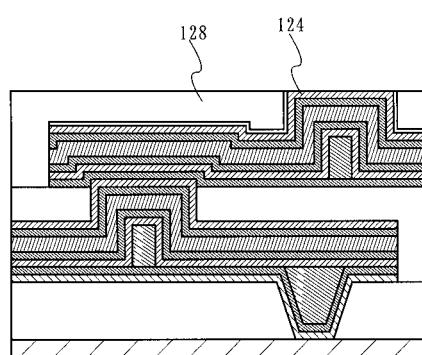
【図2】



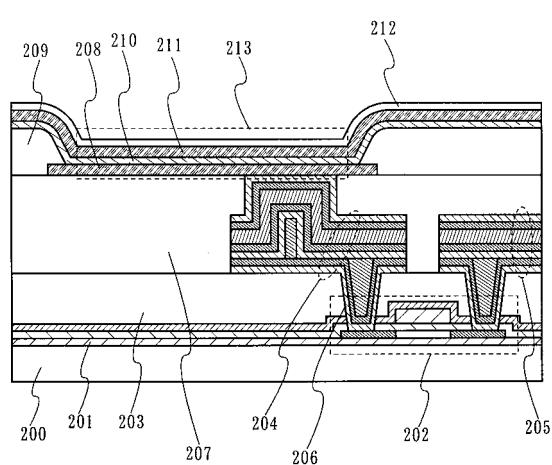
【図3】



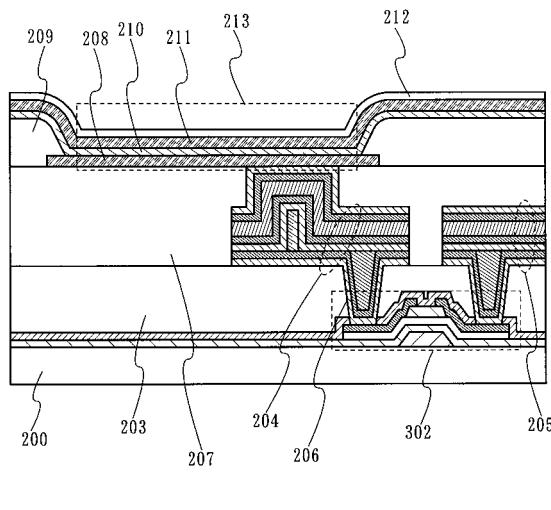
【図4】



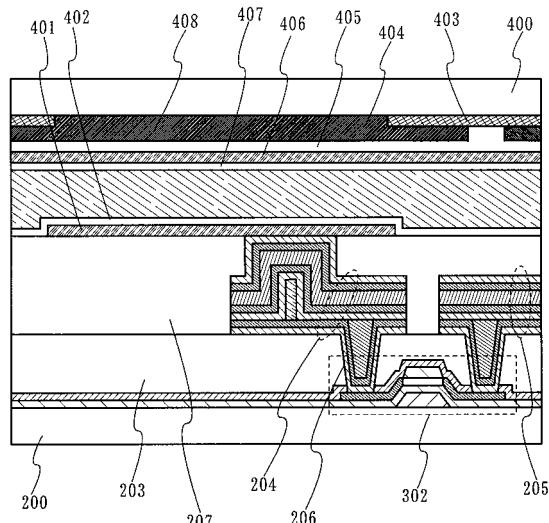
【図5】



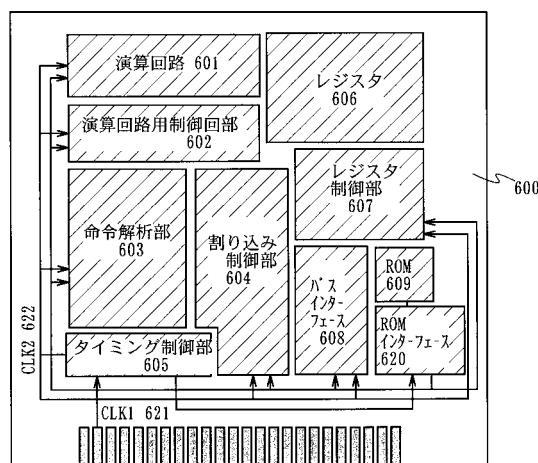
【図6】



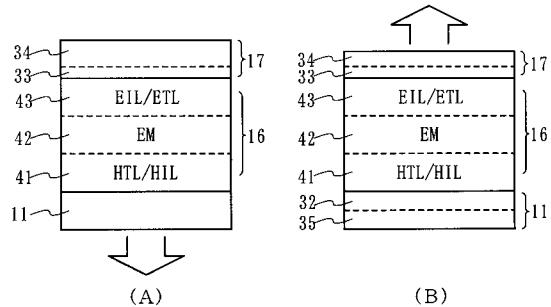
【図7】



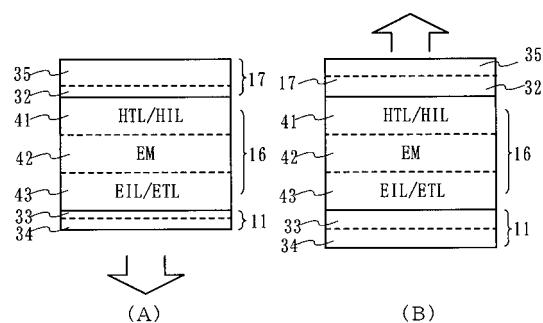
【図8】



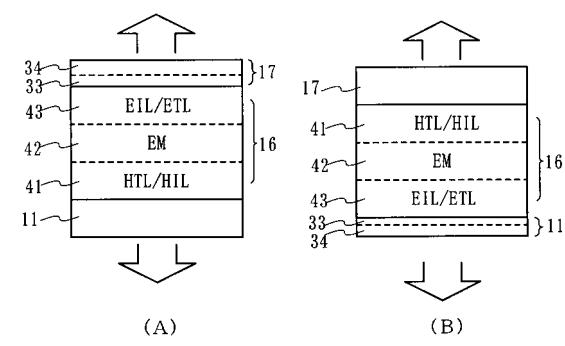
【図9】



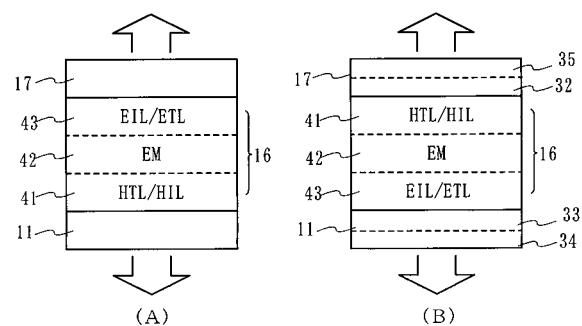
【図10】



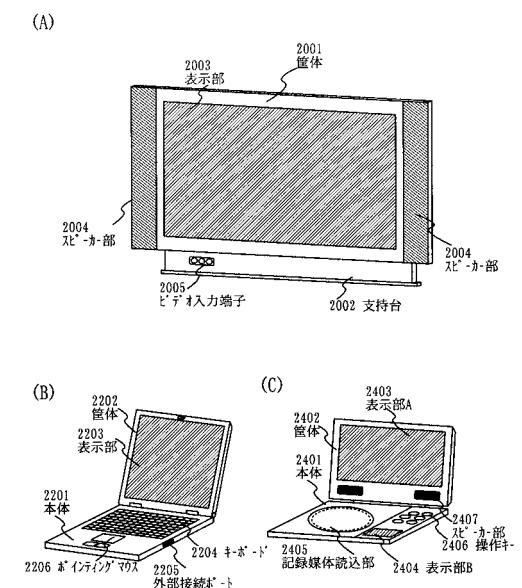
【図11】



【図12】



【図13】



フロントページの続き

(56)参考文献 特開平08-306779(JP,A)
特開平08-181213(JP,A)
特開平02-168625(JP,A)
特開2000-012683(JP,A)
特開平08-274164(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/3205
H01L 21/336
H01L 21/768
H01L 23/52
H01L 29/786