

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4984439号
(P4984439)

(45) 発行日 平成24年7月25日(2012.7.25)

(24) 登録日 平成24年5月11日(2012.5.11)

(51) Int. Cl. F I
G09F 9/30 (2006.01) G O 9 F 9/30 3 3 O Z
H01L 33/02 (2010.01) H O 1 L 33/00 1 0 0

請求項の数 6 (全 14 頁)

(21) 出願番号	特願2005-172455 (P2005-172455)	(73) 特許権者	000002369
(22) 出願日	平成17年6月13日 (2005.6.13)		セイコーエプソン株式会社
(65) 公開番号	特開2006-349753 (P2006-349753A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成18年12月28日 (2006.12.28)	(74) 代理人	100125689
審査請求日	平成20年2月4日 (2008.2.4)		弁理士 大林 章
		(74) 代理人	100125335
			弁理士 矢代 仁
		(74) 代理人	100121108
			弁理士 高橋 太朗
		(74) 代理人	100095728
			弁理士 上柳 雅普
		(74) 代理人	100107261
			弁理士 須澤 修

最終頁に続く

(54) 【発明の名称】 発光装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上の発光領域に設けられた複数の単位回路を備え、前記複数の単位回路の各々は、第1の電極と第2の電極との間に挟まれた発光層を有する発光素子を有し、前記第1の電極は、複数の単位回路に共通に設けられた共通電極である発光装置であって、

前記発光領域の外側に設けられ、前記第1の電極に第1電源電圧を供給するための電極用配線と、

前記発光領域の外側に配置され、前記複数の単位回路を駆動又は検査する周辺回路と、を備え、

前記周辺回路を動作させる複数の電源電圧のうち一つは、前記第1電源電圧であり、前記電極用配線は、前記周辺回路の一部又は全部と重なるように、前記第2の電極と同一の層において同一の材料によって形成されるとともに、前記周辺回路に前記第1電源電圧を供給するための電源配線に接続され、

前記第1の電極は、前記発光領域からその外側にかけて前記電極用配線と交差するように配置されるとともに、当該交差する領域の一部又は全部で前記電極用配線に接続されることを特徴とする発光装置。

【請求項2】

前記電極用配線を前記発光領域の全ての辺に沿って配置したことを特徴とする請求項1に記載の発光装置。

【請求項3】

前記発光領域には、複数の走査線と複数のデータ線とが形成されており、
前記電極用配線は、前記複数の走査線および前記複数のデータ線と絶縁性を有する層を隔てて形成される、

請求項 1 または 2 に記載の発光装置。

【請求項 4】

前記発光領域の内側に設けられ、前記複数の単位回路に第 2 電源電圧を供給する複数の電源供給線と、

前記発光領域の外側に設けられ、前記複数の電源供給線と接続された電源配線とを備え、

前記電源配線の一部又は全部と前記電極用配線とを交差するように配置した、

ことを特徴とする請求項 1 乃至 3 のうちいずれか 1 項に記載の発光装置。

10

【請求項 5】

請求項 1 乃至 4 のうちいずれか 1 項に記載した発光装置を備えたことを特徴とする電子機器。

【請求項 6】

基板上の発光領域に設けられた複数の単位回路を備え、前記複数の単位回路の各々は、第 1 の電極と第 2 の電極との間に挟まれた発光層を有する発光素子を有し、前記第 1 の電極は、複数の単位回路に共通に設けられた共通電極であり、

前記発光領域の外側に設けられ、前記第 1 の電極に電源電圧を供給するための電極用配線と、

20

前記発光領域の外側に配置され、前記複数の単位回路を駆動又は検査する周辺回路と、を備える発光装置の製造方法であって、

前記周辺回路を動作させる複数の電源電圧のうち一つは、前記第 1 電源電圧であり、

前記電極用配線を、前記周辺回路の一部又は全部と重なるように、前記第 2 の電極と同一の層において同一の材料によって形成するとともに、前記周辺回路に前記電源電圧を供給するための電源配線に接続し、

前記第 1 の電極を、前記発光領域からその外側にかけて前記電極用配線と交差するように配置させるとともに、当該交差する領域の一部又は全部で前記電極用配線に接続する

ことを特徴とする発光装置の製造方法。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、有機発光ダイオード素子のように電流量に応じた大きさの光を発光する発光素子を用いた発光装置およびその製造方法に関する。

【背景技術】

【0002】

近年、液晶素子に代わる次世代の発光デバイスとして、有機エレクトロルミネッセンス素子や発光ポリマー素子等と呼ばれる有機発光ダイオード(Organic Light Emitting Diode、以下適宜「OLED素子」と略称する)素子が注目されている。このOLED素子を含む単位回路を格子状に配列した発光装置が開発されている。OLED素子は陰極と陽極との間に発光層を挟持して構成される。

40

この発光装置として、特許文献 1 には、走査線駆動回路の外に形成された電極用配線が記載されている。この場合、ゲート電極層とソース電極層(あるいは、走査線の層と信号線の層)の複数の配線層により、形成することが可能となる。したがって、電極用配線の抵抗値をある程度、下げることができる。また、電極用配線の全面にて陰極とのコンタクトを形成することができるため、陰極での電圧降下を低減させることができ、表示を均一にすることができる。

また、特許文献 2 には、走査線駆動回路と有効領域の間に形成された電極用配線が記載されている。

【特許文献 1】特開 2004 - 055529 号公報

50

【特許文献2】特開2001-109395号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、特許文献1で開示された技術では、走査線駆動回路の外側に電極用配線を配置するため、基板全体に占める発光領域の割合を大きくすることができない。この点は、また、封止領域と陰極とが近いため、陰極が劣化する。一方、特許文献2に記載された技術では、走査線と電極用配線が近接して交差するため、その部分の寄生容量によって信号波形が鈍るといった問題がある。

本発明は、上述した事情に鑑みてなされたもので、その目的とするところは、電源インピーダンスを低減しつつ、小型化することことが可能な発光装置その製造方法を提供することにある。

10

【課題を解決するための手段】

【0004】

上述した課題を解決するため、本発明に係る発光装置は、基板上の発光領域に設けられた複数の単位回路を備え、前記複数の単位回路の各々は、第1の電極と第2の電極との間に挟まれた発光層を有する発光素子を有し、前記第1の電極は、複数の単位回路に共通に設けられた共通電極であり、前記発光領域の外側に設けられ、前記第1の電極に第1電源電圧を供給するための電極用配線と、前記発光領域の外側に配置され、前記複数の単位回路を駆動又は検査する周辺回路と、を備え、前記周辺回路を動作させる複数の電源電圧のうち一つは、前記第1電源電圧であり、前記電極用配線は、前記周辺回路の一部又は全部と重なるように、前記第2の電極と同一の層において同一の材料によって形成されるとともに、前記周辺回路に前記第1電源電圧を供給するための電源配線に接続され、前記第1の電極は、前記発光領域からその外側にかけて前記電極用配線と交差するように配置されるとともに、当該交差する領域の一部又は全部で前記電極用配線に接続されることを特徴とする。

20

【0005】

この発明によれば、電極用配線を発光領域の外側において第2の電極と同一の層で構成したので、発光素子を駆動するための電氣的な要素と電極用配線とが交差するように配置することができる。即ち、立体的な構造を採用することによって、基板の面積を小さくすることが可能となる。電氣的な要素とは、例えば、積層することによって形成されるトランジスタが該当する。ここで、発光素子が形成される複数の層を第1層群とし、発光素子を駆動する電氣的な要素が形成される複数の層を第2層群としたとき、第1層群と第2層群とは同じ層を含まないことが好ましい。第1層群と第2層群が分離されるから、第1層群のうち第2の電極が形成される層を用いて電極用配線を形成すれば、第2層群の電氣的な要素と電極用配線とが重なるように配置することが可能となる。しかも、第2の電極と同時に電極用配線は形成されるので、製造工程が増加することもない。なお、発光素子としては、有機発光ダイオードや無機発光ダイオード等が該当する。さらに、第1層群と第2層群との間には層間絶縁層が設けられることが好ましい。このようにすると、発光素子を駆動するための電氣的な要素と電極用配線とが交差したとしても、層間絶縁膜を介しているため、発光素子を駆動するための電氣的な要素にて伝播される信号を遅延させることがない。

30

40

【0006】

周辺回路と電極用配線が交差するように配置できるので、発光装置を小型化することができる。

【0007】

電源配線を共通化して、かつ、多層化できるので、電源インピーダンスを低減できるとともに、配線の占有面積を削減できる。

【0009】

また、上述した発光装置において、前記電極用配線を前記発光領域の全ての辺に沿って

50

配置することが好ましい。この場合には、電源インピーダンスを大幅に低減することができる、発光装置内の輝度均一性を向上させることができる。

【0010】

また、上述した発光装置において、前記発光領域には、複数の走査線と複数のデータ線とが形成されており、前記電極用配線は、前記複数の走査線および前記複数のデータ線と絶縁性を有する層を隔てて形成されることが好ましい。この場合には、絶縁性を有する層を備えるので、電極用配線と複数の走査線および複数のデータ線の距離を長くすることができる。この結果、寄生容量が小さくなり、信号の遅延時間を縮小することができる。

【0013】

次に、本発明に係る電子機器は、上述した発光装置を備えたものであって、例えば、ディスプレイ等の表示装置、これを用いた携帯電話機、パーソナルコンピュータ、あるいはプリンタヘッド、これを用いたプリンタ等が該当する。

【0014】

次に、本発明に係る発光装置の製造方法は、基板上の発光領域に設けられた複数の単位回路を備え、前記複数の単位回路の各々は、第1の電極と第2の電極との間に挟まれた発光層を有する発光素子を有し、前記第1の電極は、複数の単位回路に共通に設けられた共通電極であり、前記発光領域の外側に設けられ、前記第1の電極に電源電圧を供給するための電極用配線と、前記発光領域の外側に配置され、前記複数の単位回路を駆動又は検査する周辺回路と、を備える発光装置の製造方法であって、前記周辺回路を動作させる複数の電源電圧のうち一つは、前記第1電源電圧であり、前記電極用配線を、前記周辺回路の一部又は全部と重なるように、前記第2の電極と同一の層において同一の材料によって形成するとともに、前記周辺回路に前記電源電圧を供給するための電源配線に接続し、前記第1の電極を、前記発光領域からその外側にかけて前記電極用配線と交差するように配置させるとともに、当該交差する領域の一部又は全部で前記電極用配線に接続することを特徴とする。この発明によれば、電極用配線を第2の電極と同時に形成することができるので、工程を増加させることなく電源インピーダンスを大幅に低減した発光装置を製造することができる。

【発明を実施するための最良の形態】

【0015】

以下、本発明の実施形態について図面を参照して説明する。

< 1 . 第1実施形態 >

図1(A)は、本発明の第1実施形態に係る発光装置1の構成を示すブロック図である。この発光装置1は、パネル10とフレキシブル基板20とを備える。パネル10の端部には接続端子が形成され、この接続端子とフレキシブル基板20に形成された接続端子とが、ACF(Anisotropic conductive film:異方性導電膜)と呼ばれる導電粒子を含有したフィルム状の接着剤を介して圧着固定される。また、フレキシブル基板20には、データ線駆動回路200が設けられており、さらに、フレキシブル基板20を介して各種の電源電圧がパネル10に供給される。

【0016】

パネル10には、走査線駆動回路100Aおよび100B、プリチャージ回路120、ならびに発光領域Aが設けられている。ここで、プリチャージ回路120は書き込み動作に先立って、データ線112の電位を所定の電位に設定するための回路である。なお、走査線駆動回路100Aおよび100B、ならびにプリチャージ回路120は、周辺回路である。周辺回路は、単位回路Pや配線の良否を検査する検査回路を含んでもよい。

【0017】

発光領域Aには、複数の走査線111と複数のデータ線112が形成され、それらの交差に対応して複数の単位回路Pが設けられている。単位回路PはOLED素子を含み、電源供給線113から給電を受ける。この例の単位回路Pは、走査線駆動回路100Aおよび100Bが複数の走査線111を順次選択すると、データ線112を介して供給されるデータ信号を内部に保持し、データ信号のレベルに応じた電流をOLED素子に供給する

。これにより、O L E D素子は、データ信号のレベルに応じた輝度で発光する。

【 0 0 1 8 】

また、図 1 (B) に示すように発光領域 A の外側には、発光領域 A の全ての辺に沿って電極用配線 1 5 0 が形成されている。電極用配線 1 5 0 は、後述するように O L E D素子の陰極 (第 1 の電極) に電源電圧 (この例では、 V_{SS} : グラウンドレベル) を供給するための配線である。電極用配線 1 5 0 はフレキシブル基板 2 0 およびパネル 1 0 に形成された第 1 主電源配線 1 4 0 と接続される。さらに、フレキシブル基板 2 0 およびパネル 1 0 には第 2 主電源配線 1 3 0 が設けられており、発光領域 A の外側において電源供給線 1 1 3 と接続されている。

【 0 0 1 9 】

図 2 にパネル 1 0 の部分断面図を示す。この例において、領域 S は発光領域 A である一方、領域 T には周辺回路たる走査線駆動回路 1 0 0 A が形成されている。同図に示すように、基板 3 0 の上に下地保護層 3 1 が形成され、その上にトランジスタ 4 0、5 0、および 6 0 が形成される。トランジスタ 4 0 は n チャンネル型、トランジスタ 5 0 および 6 0 は p チャンネル型である。

【 0 0 2 0 】

トランジスタ 4 0、5 0、および 6 0 は、 SiO_2 を主体とする下地保護層 3 1 を介して基板 3 0 の表面に設けられている。下地保護層 3 1 の上層にはシリコン層 4 0 1、5 0 1 および 6 0 1 が形成される。ゲート絶縁層 3 2 はシリコン層 4 0 1、5 0 1 および 6 0 1 を覆うように下地保護層 3 1 の上層に設けられる。ゲート絶縁層 3 2 の上面のうちシリコン層 4 0 1、5 0 1 および 6 0 1 に対向する部分にゲート電極 4 2、5 2 および 6 2 が設けられる。トランジスタ 4 0 においてゲート電極 4 2 を介してシリコン層 4 0 1 には V 族元素がドーピングされ、ドレイン領域 4 0 c およびソース領域 4 0 a が形成される。ここで、V 族元素がドーピングされていない領域がチャンネル領域 4 0 b となる。

【 0 0 2 1 】

トランジスタ 5 0 および 6 0 においてゲート電極 5 2 および 6 2 を介してシリコン層 5 0 1 および 6 0 1 にはゲート電極 5 2 および 6 2 を介して III 族元素がドーピングされ、ドレイン領域 5 0 a および 6 0 a、ならびにソース領域 5 0 c および 6 0 c が形成される。ここで、III 族元素がドーピングされていない領域がチャンネル領域 5 0 b および 6 0 b となる。なお、トランジスタ 4 0、5 0、および 6 0 のゲート電極 4 2、5 2、および 6 2 を形成すると同時に走査線 1 1 1 が形成される。

【 0 0 2 2 】

第 1 層間絶縁層 3 3 はゲート電極 4 2、5 2 および 6 2 を覆うようにゲート絶縁層 3 2 の上層に形成される。第 1 層間絶縁層 3 3 には SiO_2 等が用いられる。さらに、ソース電極 4 1、5 1、および 6 3、ドレイン・ソース電極 4 3、ならびにドレイン電極 6 1 が、ゲート絶縁層 3 2 および第 1 層間絶縁層 3 3 にわたって開孔するコンタクトホールを介してシリコン層 4 0 1、5 0 1、および 6 0 1 と接続される。

【 0 0 2 3 】

そして、パシベーション膜 3 4 が、ソース電極 4 1、5 1、および 6 3、ドレイン・ソース電極 4 3、ならびにドレイン電極 6 1 を覆うように第 1 層間絶縁層 3 3 の上層に設けられる。パシベーション膜 3 4 は、例えば、窒化珪素を材料とする。これにより、トランジスタ 4 0、5 0、および 6 0 からの水素の離脱を防止する。なお、パシベーション膜 3 4 をソース電極やドレイン電極の下に形成してもよい。

【 0 0 2 4 】

次に、第 2 層間絶縁層 3 5 がパシベーション膜 3 4 の上層に設けられる。第 2 層間絶縁層 3 5 は、例えば、アクリルもしくはポリイミド等の有機樹脂を材料とする。この場合、有機樹脂にパターンニングのための感光性材料を混合して、直接レジストと同様にパターンニングしても良い。第 2 層間絶縁層 3 5 の材料としては、パシベーション膜 3 4 と同様に酸化珪素を用いても良い。あるいは、第 1 層間絶縁層 3 3 と同様に SiO_2 を用いても良い。但し、酸化珪素や SiO_2 を用いた場合の膜厚は $1 \mu m$ にとどまるのに対し、有機樹脂

10

20

30

40

50

の場合には2～3 μm程度の膜厚にできる。したがって、有機樹脂の方が厚膜化に適している。

【0025】

次に、画素電極76（第2の電極）を形成すると同時に、発光領域Aと基板30の外周の間に電極用配線150を形成する。即ち、画素電極76と電極用配線150とは同一の層において、同一の材料を用いて同時に形成される。この例における、画素電極76はOLED素子70の陽極であり、第2層間絶縁層35およびパシベーション膜34にわたって開孔するコンタクトホールを介してトランジスタ60のドレイン電極61と接続される。また、画素電極76および電極用配線150の材料としては、仕事関数が高い材料が望ましく、例えば、ニッケル、金、白金等やその合金が好適である。

10

【0026】

図に示すように電極用配線150は、領域Xにおいて走査線111と交差する。走査線111には走査信号が供給されるため、走査線111に付随する寄生容量は小さいことが望ましい。この例においては、走査線111と電極用配線150との間に、第1層間絶縁層33、パシベーション膜34および第2層間絶縁層35を設けた。特に、第2層間絶縁層35は厚膜化が容易な有機樹脂を用いて構成したので、寄生容量の低減を図ることができる。また、領域Tにおいて電極用配線150と周辺回路とが重なるが、第2層間絶縁層35として厚膜化が容易な有機樹脂を用いたので、寄生容量の低減を図ることができる。

【0027】

次に、隔壁37を形成する。隔壁37は画素電極76を区画するものである。具体的には、例えば、アクリルもしくはポリイミド等を用いる。この場合、パターニングのため感光性材料を混合して、直接レジストと同様にパターニングしても良い。なお、隔壁37を設けなくても良い。

20

【0028】

次に、画素電極76の上に、少なくとも発光層を含む有機化合物層74を形成する。発光層には、発光能を有する有機EL物質が用いられる。有機EL物質は、低分子材料であっても良いし、高分子材料であっても良い。有機化合物層74を構成する他の層として、正孔注入層、正孔輸送層、電子輸送層、電子注入層、正孔ブロック層、および電子ブロック層の一部又は全部を備えていてもよい。

【0029】

次に、電極用配線150および有機化合物層74を覆うように、共通電極72（第1の電極）が形成される。ここで、共通電極72は電極用配線150と発光領域Aの外側で接続される。この例の共通電極72は、OLED素子70の陰極として機能する。共通電極72は電子を注入しやすいように、仕事関数が低い材料によって形成される。例えば、アルミ、カルシウム、マグネシウム、またはリチウム等やその合金である。また、合金は仕事関数が低い材料とその材料を安定化される材料を用いることが望ましい。例えば、マグネシウムと銀の合金が好適である。

30

【0030】

以上の構成において、共通電極72（第1の電極）と電極用配線150との関係は図3に示すようになる。共通電極72たる陰極は、電極用配線150および発光領域Aを覆うように配置される。そして、電極用配線150と共通電極72とを接続する接続領域Yは、発光領域Aを囲むように形成される。つまり、発光領域Aの辺に沿って電極用配線150が形成されており、接続領域Yも発光領域Aの辺に沿って形成される。この場合、共通電極72として最上層の導電膜を用いるため、共通電極72と電極用配線150との接続領域Yを電極用配線150の全面に形成することも可能である。いずれにしても、発光領域Aを囲むように接続領域Yを形成することができるので、発光装置内の輝度均一性を大幅に向上させることができる。なお、接続領域Yは、電極用配線150の全面になくてもよく、その一部に形成されていればよく、共通電極72と電極用配線150との接続抵抗により、適宜設定されるものである。また、電極用配線150は、発光領域Aの少なくとも一辺に設けられていればよく、接続領域Yについても同様である。例えば、図10に示

40

50

すように、電極用配線 150 を発光領域 A の 3 辺に沿って設けてもよい。

【0031】

また、画素電極 76 と同層で電極用配線 150 を設けたので、走査線駆動回路 100A 等の周辺回路、走査線 111、あるいはデータ線 112 があっても、その上に電極用配線 150 を形成できるため、発光領域 A の外周からパネル 10 の外周までの額縁部分の面積を小さくすることができ、パネル 10 ひいては発光装置 1 を小型化することができる。しかも、電極用配線 150 と、走査線 111 やデータ線 112 等の配線との間には、第 2 層間絶縁層 35 を有するので、信号遅延を起こさず電極用配線 150 を形成することができる。また、発光領域 A と電極用配線 150 とは近接して配置できるため、その間の電圧降下を低減させることができる。

10

【0032】

また、本実施形態において、発光領域 A の内部に設けられた電源供給線 113 は、上述したように発光領域 A の外側において第 2 主電源配線 130 と接続されている（図 1（A）参照）。また、電極用配線 150 を画素電極 76 と同一の層で構成することによって、第 2 主電源配線 130 と電極用配線 150 とを重なることができる。これにより、発光領域と基板外周の間に形成される額縁の面積を小さくすることができる。

【0033】

ここで、第 2 主電源配線 130 をゲート電極が形成される層とソース電極が形成される層との 2 層で構成し、電極用配線 150 を画素電極 76 が形成される層で形成しても良い。また、第 2 主電源配線 130 をゲート電極が形成される層で構成し、電極用配線 150 をソース電極が形成される層と画素電極 76 が形成される層との 2 層で形成しても良い。このような 2 層構造を採用することによって電源インピーダンスを低減することができる。但し、発光装置 1 が RGB に対応するものであって、R 色、B 色、G 色の各々単位回路 P に異なる電源電圧を供給する場合には、第 2 主電源配線 130 を 3 本設ける必要がある。この場合には、電源供給線 113 と各第 2 主電源配線 130 とを接続するために立体交差を設ける。立体交差の部分については、ゲート電極が形成される層とソース電極が形成される層とのうち一方の層を用いて第 2 主電源配線 130 を構成し、他方の層を用いて立体交差の配線とすれば良い。

20

【0034】

また、上述したようにパネル 10 の下端には、第 1 主電源線 140、第 2 主電源線 130、走査線駆動回路 100A および 100B への信号入力端子、ならびにデータ信号の入力端子が形成される。これらの端子群が形成される端子領域には、第 2 層間絶縁層 35 が形成されていない。これは、電極用配線 150 が、第 2 層間絶縁層 35 の上層のまま端子領域までくると、端子との間で段差が生じてしまう可能性があるからである。そこで、電極用配線 150 と端子との間には、第 2 層間絶縁層 35 を形成しない領域を設け、当該領域の電極用配線 150 を介して、電極用配線 150 と端子との間を電氣的に接続する。

30

【0035】

次に、第 1 実施形態の変形例について説明する。

図 4 に、変形例に係る発光装置 1 の部分断面図を示す。この発光装置 1 は、電極用配線 150 が、周辺回路において電源電圧 V_{SS} を供給する配線と接続される点を除いて、上述した第 1 実施形態の発光装置と同様に構成されている。図 4 に示すように電極用配線 150 は、第 2 層間絶縁層 35 およびパシベーション膜 34 にわたって形成されたコンタクトホール CH を介してトランジスタ 40 のソース電極 41 に接続されている。トランジスタ 40 は走査線駆動回路 100A のバッファ 103 を構成する。このソース電極 41 は、電源電圧 V_{SS} を供給する配線と接続されている。

40

【0036】

図 5 に、走査線駆動回路 100A と発光領域 A のブロック図を示す。走査線駆動回路 100A は、スタートパルス SP をクロック信号 CK に従って順次シフトするシフトレジスタ 101、101...、と、レベル変換を行うレベルシフタ 102、102...、と、バッファ 103、103... とを備える。また、走査線駆動回路 100A には電源電圧として、V

50

V_{ss} 、 V_{dd} 、 V_{hh} が供給される。これらの電源電圧は、 $V_{ss} < V_{dd} < V_{hh}$ となるように設定されている。シフトレジスタ101には電源電圧 V_{ss} および V_{dd} が供給され、レベルシフト102およびバッファ103には電源電圧 V_{ss} および V_{hh} が供給される。なお、バッファ103は、図2に示すトランジスタ40および50によって構成される。以上の構成において、電極用配線150は、走査線駆動回路100Aを覆うように配置される。

【0037】

このように走査線駆動回路100Aのロジック電源と電極用配線150を接続することにより、電源電圧 V_{ss} を供給する配線と電極用配線150を共通化すると共に多層化することができる。この結果、配線の抵抗を下げ電源インピーダンスを低減することができる。加えて、多層化により配線占有面積を削減することができる。

10

また、クロック信号CKと電源電圧 V_{ss} とは交差しているため、クロック信号が劣化する虞がある。電源電圧 V_{ss} を供給する配線を電極用配線150と同様に画素電極76と同一層のみで構成することが好ましい。このようにすることにより、クロック信号CKと電源電圧 V_{ss} とは交差したとしても、寄生容量によりクロック信号CKが劣化することを防止することができる。

【0038】

< 2. 第2実施形態 >

上述した第1実施形態の発光装置1は、発光領域Aに複数の単位回路Pを配置したものであった。単位回路Pは、トランジスタ60やOLED素子70等によって構成される。この場合、静電気が走査線111やデータ線112からトランジスタ60に入来すると、トランジスタ60の耐圧を上回ることがある。第2実施形態の発光装置1は、発光領域Aに隣接するダミー画素領域A'にダミー単位回路Qを配置し、単位回路Pを静電破壊から保護するものである。

20

【0039】

図6に、第2実施形態に係る発光装置1のダミー単位回路Qの配置を示す。この図に示すように、発光領域Aの周辺にはダミー画素領域A'が設けられている。ダミー画素領域A'には、ダミー単位回路Qが設けられている。ダミー単位回路Qは、OLED素子70を含むが、発光に寄与しない回路である。

【0040】

図7に、第2実施形態に係る発光装置1の部分断面を示す。同図においてトランジスタ80は、トランジスタ60と同様にpチャネル型で構成される。この図に示すように、ダミー画素領域A'においては、トランジスタ80の上には、電極用配線150が設けられている。ダミー単位回路Qは、発光に寄与しない。本実施形態では、ダミー画素領域A'の全部に電極用配線150が重なるように配置される。これにより、電極用配線150の抵抗を低減することができる。なお、ダミー画素領域A'の一部と重なるように電極用配線150を配置しても良い。

30

【0041】

図8に、第2実施形態の変形例に係る発光装置1の部分断面を示す。この変形例では、トランジスタ80のドレイン電極81と電極用配線150が接続されている。この場合、外部から流入した静電気を電極用配線150を介して放出することができる。したがって、発光領域Aの単位回路Pが劣化するのを防止することができる。

40

【0042】

図9に、第2実施形態の変形例に係る発光装置1のブロック図を示す。この例において、単位回路Pは、nチャネル型のトランジスタ68、pチャネル型のトランジスタ60、容量素子69、およびOLED素子70を含む。一方、ダミー単位回路Qには、OLED素子70が設けられていない。なお、ダミー単位回路Qにトランジスタ60と接続されないOLED素子70を設けてもよい。

【0043】

走査線111、データ線112、および電源供給線113の端部には、静電保護回路と

50

して機能するダイオードD 1およびD 2が設けられている。ダイオードD 1およびD 2はロジック電源配線L 1およびL 2と接続されており、データ線1 1 2、走査線1 1 1、および電源供給線1 1 3で発生した静電気をロジック電源配線L 1又はL 2に放出し、ダミー単位回路Qおよび単位回路Pに含まれる各素子が静電気によって静電破壊されることを抑制する。

【0044】

ここで、ダミー単位回路Qと単位回路Pに接続されるデータ線1 1 2-1には抵抗R 1が介挿され、ダミー単位回路Qのみが接続されるデータ線1 1 2-2には抵抗R 1およびR 2が介挿される。これは、ダミー単位回路Qのみが接続されるデータ線1 1 2-2においては、信号波形の鈍りが問題とならないからである。同様に、ダミー単位回路Qと単位回路Pに接続される走査線1 1 2-1には抵抗R 1が介挿され、ダミー単位回路Qのみが接続される走査線1 1 1-2には抵抗R 1およびR 2が介挿される。また、ダミー単位回路Qと単位回路Pに接続される電源供給線1 1 3-1には抵抗が介挿されないが、ダミー単位回路Qのみが接続される電源供給線1 1 3-2には抵抗R 1およびR 2が介挿される。これは、電源電圧の降下が問題とならないからである。

10

【0045】

斜線部分には、電極用配線1 5 0が配置される。ダミー画素領域A'においても電極用配線1 5 0を配置することによって、抵抗を低減することが可能となる。ここで、端子C 1乃至C 3のうち少なくとも一つを電極用配線1 5 0に接続し、電源電圧V_{ss}を供給しても良い。この場合には、ダミー単位回路Qのみが接続される走査線1 1 1-2、データ線1 1 2-2、および電源供給線1 1 3-2のインピーダンスを低減することができるので、静電気がこれらの配線に入来してもダミー単位回路Qの破壊を防止することができ、ひいては単位回路Pを静電破壊から有効に保護することができる。

20

【0046】

< 3 . 応用例 >

次に、本発明に係る発光装置を適用した電子機器について説明する。図1 1は、上記実施形態に係る発光装置1を表示装置に適用したモバイル型のパーソナルコンピュータの構成を示す斜視図である。パーソナルコンピュータ2 0 0 0は、表示装置としての発光装置1と本体部2 0 1 0とを備える。本体部2 0 1 0には、電源スイッチ2 0 0 1およびキーボード2 0 0 2が設けられている。この発光装置1はO L E D素子7 0を用いるので、視野角が広く見易い画面を表示できる。

30

【0047】

図1 2に、上記実施形態に係る発光装置1を適用した携帯電話機の構成を示す。携帯電話機3 0 0 0は、複数の操作ボタン3 0 0 1およびスクロールボタン3 0 0 2、ならびに表示装置としての発光装置1を備える。スクロールボタン3 0 0 2を操作することによって、発光装置1に表示される画面がスクロールされる。

【0048】

図1 3に、上記実施形態に係る発光装置1を適用した情報携帯端末(P D A : Personal Digital Assistants)の構成を示す。情報携帯端末4 0 0 0は、複数の操作ボタン4 0 0 1および電源スイッチ4 0 0 2、ならびに表示装置としての発光装置1を備える。電源スイッチ4 0 0 2を操作すると、住所録やスケジュール帳といった各種の情報が発光装置1に表示される。

40

【0049】

なお、本発明に係る発光装置が適用される電子機器としては、図1 1から図1 3に示したもののほか、デジタルスチルカメラ、テレビ、ビデオカメラ、カーナビゲーション装置、ページャ、電子手帳、電子ペーパー、電卓、ワードプロセッサ、ワークステーション、テレビ電話、P O S 端末、プリンタヘッドのような発光源、プリンタ、スキャナ、複写機、ビデオプレーヤ、タッチパネルを備えた機器等等が挙げられる。

【図面の簡単な説明】

【0050】

50

【図1】本発明の第1実施形態の発光装置1の構成を示すブロック図である。

【図2】同装置の部分断面図である。

【図3】共通電極72と電極用配線150との関係を示す平面図である。

【図4】第1実施形態の変形例に係る発光装置1の部分断面図である。

【図5】変形例に係る発光装置1の走査線駆動回路100Aと発光領域Aのブロック図である。

【図6】第2実施形態に係る発光装置1のダミー単位回路Qの配置を示す説明図である。

【図7】同装置の部分断面図である。

【図8】変形例に係る発光装置1の部分断面図である。

【図9】第2実施形態の変形例に係る発光装置1のブロック図である。

【図10】電極用配線150を発光領域Aの3辺に沿って設けた発光措置の平面図である。

【図11】パーソナルコンピュータの外観構成を示す斜視図である。

【図12】携帯電話機の外観構成を示す斜視図である。

【図13】携帯情報端末の外観構成を示す斜視図である。

【符号の説明】

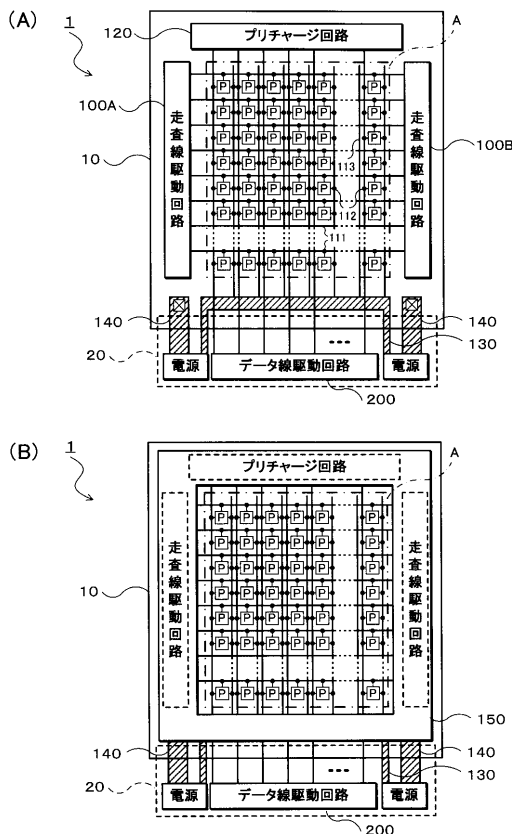
【0051】

1...発光装置、35...第2層間絶縁層、70...OLED素子、72...共通電極、76...画素電極、100A, 100B...走査線駆動回路、111...走査線、112...データ線、113...電源供給線、130...第2主電源配線、140...第1主電源配線、150...電極用配線、A...発光領域、A'...ダミー画素領域。

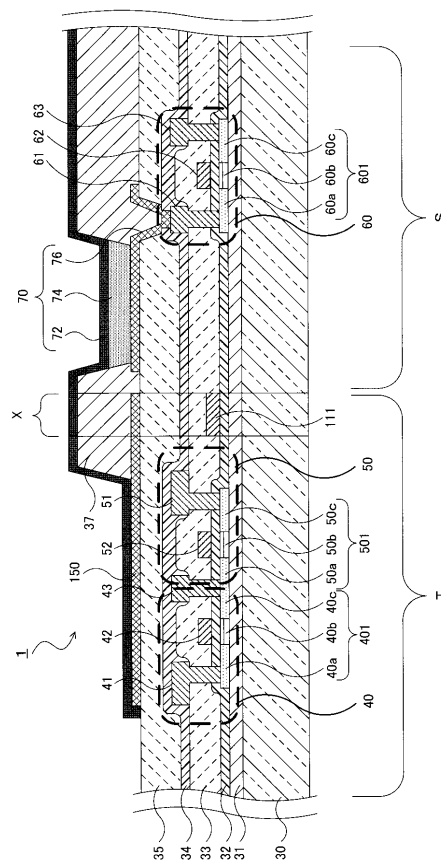
10

20

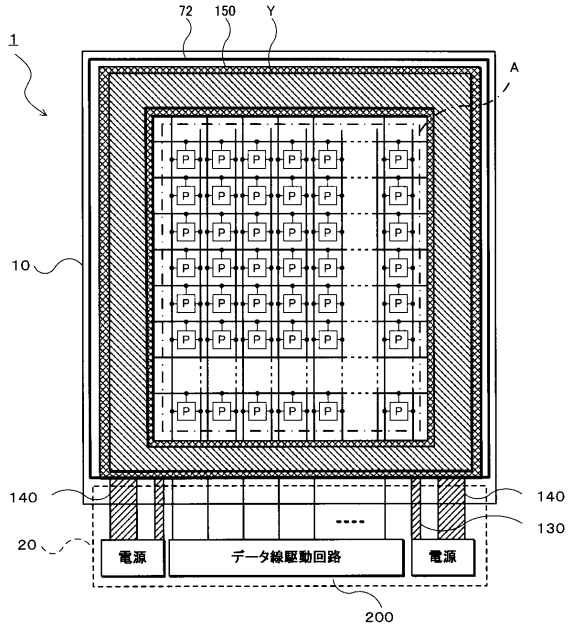
【図1】



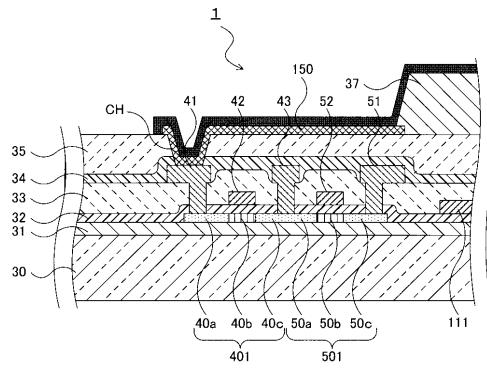
【図2】



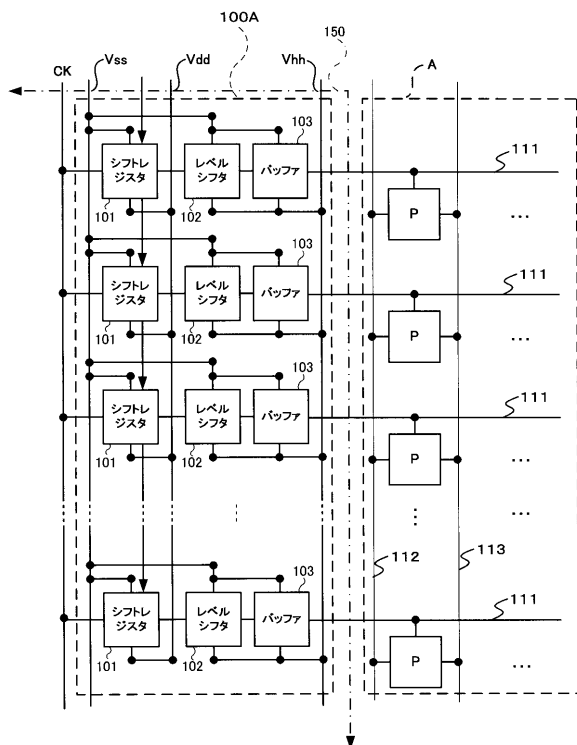
【図3】



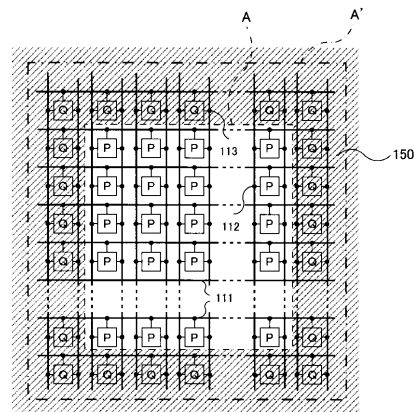
【図4】



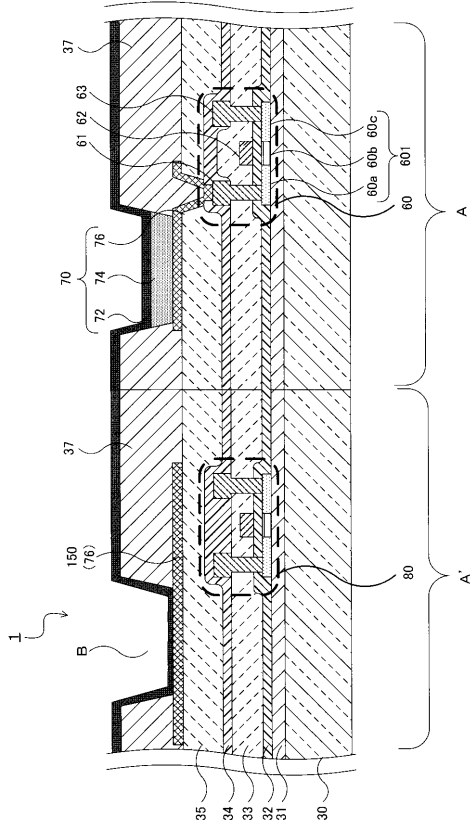
【図5】



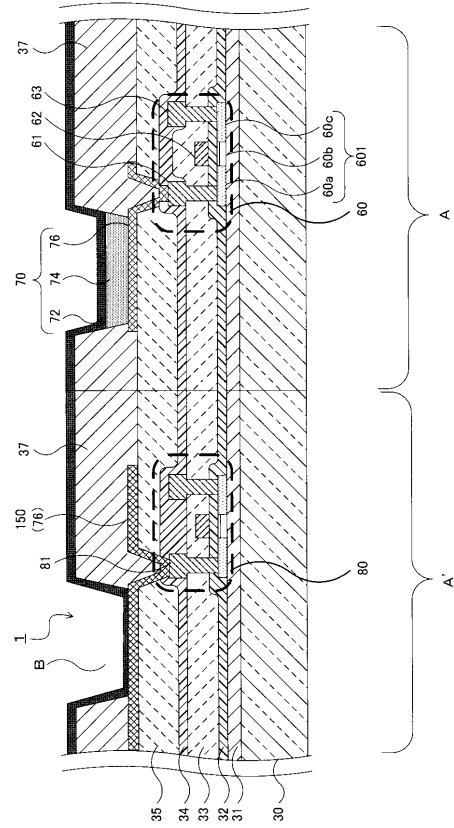
【図6】



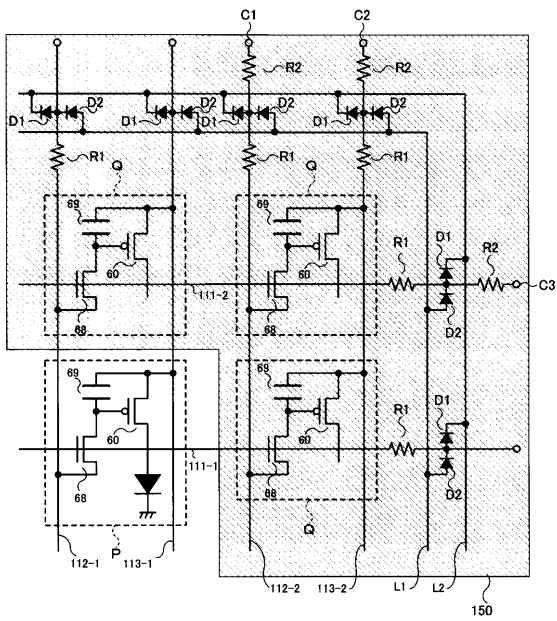
【図7】



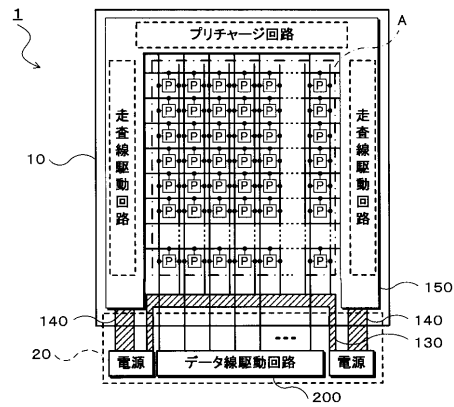
【図8】



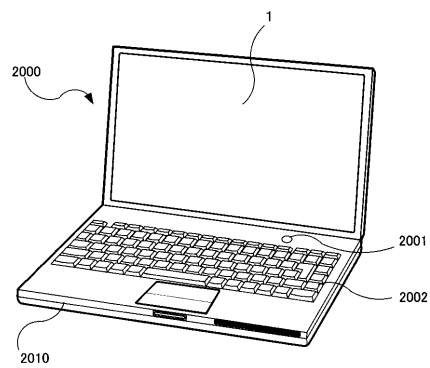
【図9】



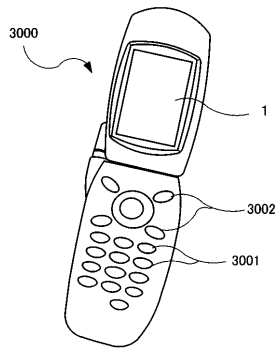
【図10】



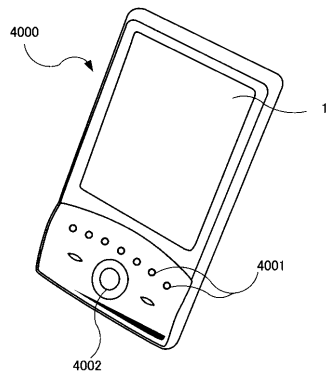
【図11】



【図12】



【図13】



フロントページの続き

(72)発明者 野澤 陵一
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 佐藤 久則

(56)参考文献 特開2002-318556(JP,A)
特開2004-118015(JP,A)
特開2003-059660(JP,A)
特開2005-077635(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09F 9/00 - 9/30、9/307 - 9/46、
H01L27/32、51/50、
H05B33/00 - 33/28