

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年1月18日(18.01.2024)



(10) 国際公開番号

WO 2024/014107 A1

(51) 国際特許分類:

H04N 25/60 (2023.01) H04N 25/78 (2023.01)
H04N 25/76 (2023.01)

(21) 国際出願番号: PCT/JP2023/018082

(22) 国際出願日: 2023年5月15日(15.05.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2022-111406 2022年7月11日(11.07.2022) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

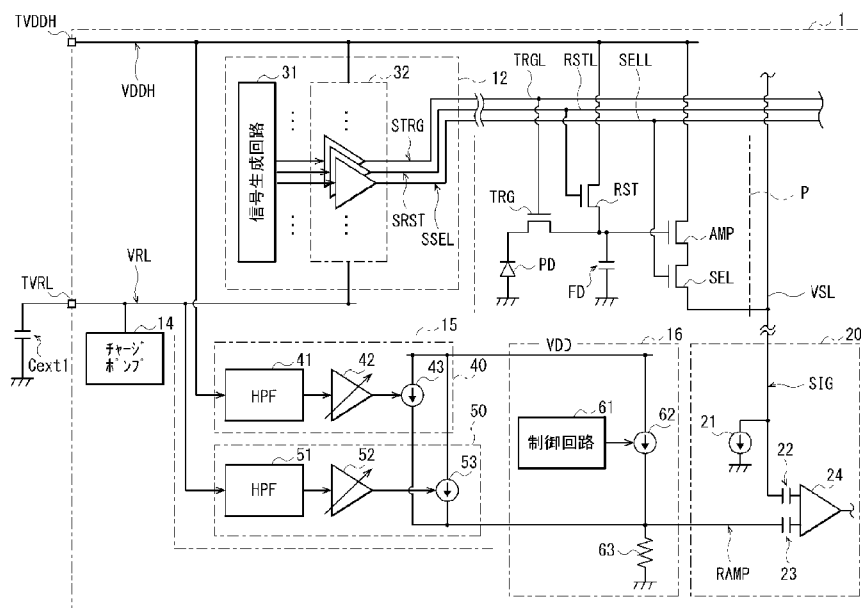
(72) 発明者: 松浦 知宏 (MATSUURA, Tomohiro); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 弁理士法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿1丁目15番9号さわだビル3階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: IMAGING DEVICE AND PHOTODETECTION DEVICE

(54) 発明の名称: 撮像装置および光検出装置



14 Charge pump
31 Signal generation circuit
61 Control circuit

(57) Abstract: An imaging device according to an embodiment of the present disclosure comprises: photoreception pixels that can generate pixel signals each including the pixel voltage in accordance with a respective photoreception amount; a first connection terminal that is connected to a first external capacitor; a first voltage generation circuit that can generate a voltage at the first connection terminal; a drive circuit that can drive the photoreception pixels on the basis of the voltage at the first connection terminal; a reference signal generation circuit that can generate a reference signal having a ramp

CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

waveform; a noise correction circuit that can generate a noise correction signal in accordance with the voltage at the first connection terminal and that can superimpose the noise correction signal on the reference signal; a comparison circuit that can compare the pixel signals with the reference signal on which the noise correction signal has been superimposed; and a processing circuit that can calculate pixel values on the basis of the comparison results of the comparison circuit.

(57) 要約: 本開示の一実施の形態に係る撮像装置は、受光量に応じた画素電圧を含む画素信号を生成可能な受光画素と、第1の外部キャパシタに接続される第1の接続端子と、第1の接続端子における電圧を生成可能な第1の電圧生成回路と、第1の接続端子における電圧に基づいて受光画素を駆動可能な駆動回路と、ランプ波形を有する参照信号を生成可能な参照信号生成回路と、第1の接続端子における電圧に応じたノイズ補正信号を生成可能であり、ノイズ補正信号を参照信号に重畳可能なノイズ補正回路と、画素信号と、ノイズ補正信号が重畳された参照信号とを比較可能な比較回路と、比較回路の比較結果に基づいて画素値を算出可能な処理回路とを備える。

明 細 書

発明の名称 : 撮像装置および光検出装置

技術分野

[0001] 本開示は、被写体を撮像する撮像装置、および光を検出する光検出装置に関する。

背景技術

[0002] 例えば撮像装置では、様々なノイズにより撮像画像の画質が低下し得る。特許文献1は、ノイズ補正回路を設け、電源ノイズに起因する画質の低下を抑える技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2017／159394号

発明の概要

[0004] ところで、撮像装置や光検出装置では、様々な電圧が生成される。これらの電圧は、しばしば外部キャパシタにより安定化される。これらの電圧にもノイズが重畳され得るので、そのノイズの、撮像結果や検出結果への影響を抑えることが望まれている。

[0005] ノイズの影響を抑えることができる撮像装置および光検出装置を提供することが望ましい。

[0006] 本開示の一実施の形態における撮像装置は、受光画素と、第1の接続端子と、第1の電圧生成回路と、駆動回路と、参照信号生成回路と、ノイズ補正回路と、比較回路と、処理回路とを備えている。受光画素は、受光量に応じた画素電圧を含む画素信号を生成可能なものである。第1の接続端子は、第1の外部キャパシタに接続されるものである。第1の電圧生成回路は、第1の接続端子における電圧を生成可能なものである。駆動回路は、第1の接続端子における電圧に基づいて受光画素を駆動可能なものである。参照信号生成回路は、ランプ波形を有する参照信号を生成可能なものである。ノイズ補

正回路は、第1の接続端子における電圧に応じたノイズ補正信号を生成可能であり、ノイズ補正信号を参照信号に重畳可能なものである。比較回路は、画素信号と、ノイズ補正信号が重畳された参照信号とを比較可能なものである。処理回路は、比較回路の比較結果に基づいて画素値を算出可能なものである。

[0007] 本開示の一実施の形態における光検出装置は、受光回路と、第1の接続端子と、第1の電圧生成回路と、駆動回路と、参照信号生成回路と、ノイズ補正回路と、比較回路と、処理回路とを備えている。受光回路は、受光量に応じた電圧を含む検出信号を生成可能なものである。第1の接続端子は、第1の外部キャパシタに接続されるものである。第1の電圧生成回路は、第1の接続端子における電圧を生成可能なものである。駆動回路は、第1の接続端子における電圧に基づいて受光回路を駆動可能なものである。参照信号生成回路は、ランプ波形を有する参照信号を生成可能なものである。ノイズ補正回路は、第1の接続端子における電圧に応じたノイズ補正信号を生成可能であり、ノイズ補正信号を参照信号に重畳可能なものである。比較回路は、検出信号と、ノイズ補正信号が重畳された参照信号とを比較可能なものである。処理回路は、比較回路の比較結果に基づいて検出値を算出可能なものである。

[0008] 本開示の一実施の形態における撮像装置では、受光画素により、受光量に応じた画素電圧を含む画素信号が生成される。第1の電圧生成回路により、第1の外部キャパシタに接続される第1の接続端子における電圧が生成される。駆動回路により、受光画素が、この第1の接続端子における電圧に基づいて駆動される。参照信号生成回路により、ランプ波形を有する参照信号が生成される。ノイズ補正回路により、第1の接続端子における電圧に応じたノイズ補正信号が生成され、このノイズ補正信号が参照信号に重畳される。比較回路により、画素信号と、ノイズ補正信号が重畳された参照信号とが比較される。そして、この比較回路の比較結果に基づいて、処理回路により画素値が算出される。

[0009] 本開示の一実施の形態における光検出装置では、受光回路により、受光量に応じた電圧を含む検出信号が生成される。第1の電圧生成回路により、第1の外部キャパシタに接続される第1の接続端子における電圧が生成される。駆動回路により、受光回路が、この第1の接続端子における電圧に基づいて駆動される。参照信号生成回路により、ランプ波形を有する参照信号が生成される。ノイズ補正回路により、第1の接続端子における電圧に応じたノイズ補正信号が生成され、このノイズ補正信号が参照信号に重畳される。比較回路により、検出信号と、ノイズ補正信号が重畳された参照信号とが比較される。そして、この比較回路の比較結果に基づいて、処理回路により検出値が算出される。

図面の簡単な説明

[0010] [図1]図1は、本開示の第1の実施の形態に係る撮像装置の一構成例を表すブロック図である。

[図2]図2は、図1に示した受光画素の一構成例を表す回路図である。

[図3]図3は、図1に示した画素アレイにおける受光画素の配列例を表す説明図である。

[図4]図4は、図1に示した読出部の一構成例を表すブロック図である。

[図5]図5は、図1に示したノイズ補正部の一具体例を表すブロック図である。

[図6]図6は、図5に示したノイズ補正部の一具体例を表す回路図である。

[図7A]図7Aは、図6に示したノイズ補正部の一動作例を表す説明図である。

[図7B]図7Bは、図6に示したノイズ補正部の他の一動作例を表す説明図である。

[図7C]図7Cは、図6に示したノイズ補正部の他の一動作例を表す説明図である。

[図8]図8は、図1に示した撮像装置の一動作例を表すタイミング図である。

[図9]図9は、図1に示した撮像装置の一動作例を表すタイミング波形図であ

る。

[図10A]図10Aは、第1の実施の形態に係るノイズ補正の一例を表す説明図である。

[図10B]図10Bは、第1の実施の形態に係るノイズ補正の一例を表す他の説明図である。

[図11]図11は、図1に示した撮像装置におけるノイズ除去比の一特性例を表す特性図である。

[図12]図12は、第1の実施の形態に係るノイズ補正の一例を表す他の説明図である。

[図13]図13は、第2の実施の形態に係る撮像装置の一構成例を表すブロック図である。

[図14]図14は、図13に示した受光画素の一構成例を表す回路図である。

[図15]図15は、図13に示した画素アレイにおける受光画素の配列例を表す説明図である。

[図16]図16は、図13に示したノイズ補正部の一具体例を表すブロック図である。

[図17]図17は、図13に示した撮像装置の一動作例を表すタイミング波形図である。

[図18A]図18Aは、図13に示した撮像装置の一動作例を表す他のタイミング波形図である。

[図18B]図18Bは、図13に示した撮像装置の一動作例を表す他のタイミング波形図である。

[図19A]図19Aは、図14に示した受光画素の動作状態の一例を表す説明図である。

[図19B]図19Bは、図14に示した受光画素の動作状態の他の一例を表す説明図である。

[図19C]図19Cは、図14に示した受光画素の動作状態の他の一例を表す説明図である。

[図20]図20は、図13に示した信号処理部の一動作例を表す説明図である。

[図21]図21は、第2の実施の形態の変形例に係るノイズ補正部の一具体例を表すブロック図である。

[図22]図22は、図21に示したノイズ補正部の一具体例を表す回路図である。

[図23]図23は、第2の実施の形態の変形例に係る撮像装置の一動作例を表すタイミング波形図である。

[図24]図24は、第2の実施の形態の他の変形例に係るノイズ補正部の一具体例を表すブロック図である。

[図25]図25は、図24に示したノイズ補正部の一具体例を表す回路図である。

[図26]図26は、車両制御システムの概略的な構成の一例を示すブロック図である。

[図27]図27は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図28]図28は、本技術が適用された測距装置の一構成例を表すブロック図である。

発明を実施するための形態

[0011] 以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第1の実施の形態
2. 第2の実施の形態
3. 移動体への応用例

[0012] <1. 第1の実施の形態>

[構成例]

図1は、第1の実施の形態に係る撮像装置（撮像装置1）の一構成例を表すものである。撮像装置1は、画素アレイ11と、駆動部12と、読出部2

0と、チャージポンプ14と、ノイズ補正部15と、参照信号生成部16と、信号処理部17と、撮像制御部18とを備えている。

[0013] 画素アレイ11は、マトリックス状に配置された複数の受光画素Pを有している。受光画素Pは、受光量に応じた画素電圧 V_{pix} を含む画素信号SIGを生成するように構成される。

[0014] 図2は、受光画素Pの一構成例を表すものである。画素アレイ11は、複数の制御線TRGLと、複数の制御線RSTLと、複数の制御線SELLと、複数の信号線VSLとを有している。制御線TRGLは、水平方向（図2における横方向）に延伸し、一端が駆動部12に接続される。この制御線TRGLには、駆動部12により制御信号STRGが供給される。制御線RSTLは、水平方向に延伸し、一端が駆動部12に接続される。この制御線RSTLには、駆動部12により制御信号SRSTが供給される。制御線SELLは、水平方向に延伸し、一端が駆動部12に接続される。この制御線SELLには、駆動部12により制御信号SELが供給される。信号線VSLは、垂直方向（図2における縦方向）に延伸し、一端が読出部20に接続される。この信号線VSLは、受光画素Pが生成した画素信号SIGを読出部20に伝える。水平方向（図1, 2において横方向）に並設された1行分の複数の受光画素Pは、画素ラインLを構成する。

[0015] 受光画素Pは、フォトダイオードPDと、トランジスタTRGと、フローティングディフュージョンFDと、トランジスタRST, AMP, SELとを有している。トランジスタTRG, RST, AMP, SELは、この例ではN型のMOS (Metal Oxide Semiconductor) トランジスタである。

[0016] フォトダイオードPDは、受光量に応じた量の電荷を生成し、生成した電荷を内部に蓄積する光電変換素子である。フォトダイオードPDのアノードは接地され、カソードはトランジスタTRGのソースに接続される。

[0017] トランジスタTRGのゲートは制御線TRGLに接続され、ソースはフォトダイオードPDのカソードに接続され、ドレインはフローティングディフュージョンFDに接続される。

- [0018] フローティングディフュージョンFDは、フォトダイオードPDからトランジスタTRGを介して転送された電荷を蓄積するように構成される。フローティングディフュージョンFDは、例えば、半導体基板の表面に形成された拡散層を用いて構成される。図2では、フローティングディフュージョンFDを、キャパシタのシンボルを用いて示している。
- [0019] トランジスタRSTのゲートは制御線RSTLに接続され、ドレインは電源電圧VDDHの電源ノードに接続され、ソースはフローティングディフュージョンFDに接続される。
- [0020] トランジスタAMPのゲートはフローティングディフュージョンFDに接続され、ドレインは電源電圧VDDHの電源ノードに接続され、ソースはトランジスタSELのドレインに接続される。
- [0021] トランジスタSELのゲートは制御線SELLに接続され、ドレインはトランジスタAMPのソースに接続され、ソースは信号線VSLに接続される。
- [0022] この構成により、受光画素Pでは、例えば制御信号STRG, SRSTに基づいてトランジスタTRG, RSTがオン状態になることにより、フォトダイオードPDに蓄積された電荷が、電源電圧VDDHの電源ノードに排出される。そして、これらのトランジスタTRG, RSTがオフ状態になることにより、露光期間Tが開始され、フォトダイオードPDに、受光量に応じた量の電荷が蓄積される。そして、露光期間Tが終了した後に、受光画素Pは、リセット電圧Vresetおよび画素電圧Vpixを含む画素信号SIGを、信号線VSLに出力する。具体的には、まず、制御信号SELLに基づいてトランジスタSELがオン状態になることにより、受光画素Pが信号線VSLと電氣的に接続される。これにより、トランジスタAMPは、読出部20の定電流源21（後述）に接続され、いわゆるソースフォロフとして動作する。そして、受光画素Pは、後述するように、トランジスタRSTがオン状態になることによりフローティングディフュージョンFDの電圧がリセットされた後のP相（Pre-charge相）期間TPにおいて、その時のフローティング

ディフュージョンFDの電圧に応じた電圧をリセット電圧 V_{reset} として出力する。また、受光画素Pは、トランジスタTRGがオン状態になることによりフォトダイオードPDからフローティングディフュージョンFDへ電荷が転送された後のD相（Data相）期間TDにおいて、その時のフローティングディフュージョンFDの電圧に応じた電圧を画素電圧 V_{pix} として出力する。画素電圧 V_{pix} とリセット電圧 V_{reset} との差電圧は、露光期間Tにおける受光画素Pの受光量に対応する。このようにして、受光画素Pは、これらのリセット電圧 V_{reset} および画素電圧 V_{pix} を含む画素信号SIGを、信号線VSLに出力するようになっている。

[0023] 図3は、画素アレイ11の一構成例を表すものである。画素アレイ11では、4つの受光画素P（受光画素PR, PG_r, PG_b, PB）を含む単位画素PPが並設される。受光画素PRは、赤色（R）のカラーフィルタを有し、赤色の光を受光するように構成される。受光画素PG_r, PG_bは、緑色（G）のカラーフィルタを有し、緑色の光を受光するように構成される。受光画素PBは、青色（B）のカラーフィルタを有し、青色の光を受光するように構成される。単位画素PPにおいて、受光画素PRは左上に配置され、受光画素PG_rは右上に配置され、受光画素PG_bは左下に配置され、受光画素PBは右下に配置される。このように、4つの受光画素PR, PG_r, PG_b, PBは、いわゆるベイヤー配列により配置される。

[0024] 駆動部12（図1）は、撮像制御部18からの指示に基づいて、画素ラインL単位で、画素アレイ11における複数の受光画素Pを順次駆動するように構成される。具体的には、駆動部12は、画素アレイ11における複数の制御線TRGLに複数の制御信号STRGをそれぞれ供給し、複数の制御線RSTLに複数の制御信号SRSTをそれぞれ供給し、複数の制御線SELLに複数の制御信号SELをそれぞれ供給することにより、画素ラインL単位で画素アレイ11における複数の受光画素Pを駆動する。駆動部12には、チャージポンプ14により生成された電圧VRLが供給される。駆動部12は、この電圧VRLを、制御信号STRG, SRST, SELの低レ

ベル電圧として用いて、複数の受光画素Pを駆動するようになっている。

[0025] 読出部20は、撮像制御部18からの指示に基づいて、画素アレイ11から信号線VSLを介して供給された画素信号SIGに基づいてAD変換を行うことにより、画像データDTOを生成するように構成される。

[0026] 図4は、読出部20の一構成例を表すものである。なお、図4には、読出部20に加え、ノイズ補正部15、参照信号生成部16、信号処理部17、および撮像制御部18をも描いている。読出部20は、複数の定電流源21と、複数のAD (Analog to Digital) 変換部ADCと、転送制御部27とを有している。複数の定電流源21および複数のAD変換部ADCは、複数の信号線VSLに対応してそれぞれ設けられる。以下に、ある1つの信号線VSLに対応する定電流源21およびAD変換部ADCについて説明する。

[0027] 定電流源21は、対応する信号線VSLに所定の電流を流すように構成される。定電流源21の一端は、対応する信号線VSLに接続され、他端は接地ノードに接続される。

[0028] AD変換部ADCは、対応する信号線VSLにおける画素信号SIGに基づいてAD変換を行うように構成される。AD変換部ADCは、キャパシタ22、23と、比較回路24と、カウンタ25と、ラッチ26とを有している。

[0029] キャパシタ22の一端は信号線VSLに接続されるとともに画素信号SIGが供給され、他端は比較回路24に接続される。キャパシタ23の一端には参照信号生成部16から供給された参照信号RAMPが供給され、他端は比較回路24に接続される。参照信号RAMPは、時間の経過に応じて電圧レベルが徐々に変化する、いわゆるランプ波形を有する信号である。

[0030] 比較回路24は、受光画素Pから信号線VSLおよびキャパシタ22を介して供給された画素信号SIG、および参照信号生成部16からキャパシタ23を介して供給された参照信号RAMPに基づいて、比較動作を行うことにより信号CPを生成するように構成される。比較回路24は、撮像制御部18から供給された制御信号AZSWに基づいて、キャパシタ22、23の

電圧を設定することにより動作点を設定する。そしてその後に、比較回路 24 は、P 相期間 T_P において、画素信号 $S_I G$ に含まれるリセット電圧 V_{reset} と、参照信号 $RAMP$ の電圧とを比較する比較動作を行い、D 相期間 T_D において、画素信号 $S_I G$ に含まれる画素電圧 V_{pix} と、参照信号 $RAMP$ の電圧とを比較する比較動作を行うようになっている。

[0031] カウンタ 25 は、比較回路 24 から供給された信号 CP に基づいて、撮像制御部 18 から供給されたクロック信号 CLK のパルスのカウントするカウント動作を行うように構成される。具体的には、カウンタ 25 は、P 相期間 T_P において、信号 CP が遷移するまでクロック信号 CLK のパルスをダウンカウントし、D 相期間 T_D において、信号 CP が遷移するまでクロック信号 CLK のパルスをアップカウントすることにより、カウント値 CNT を生成する。そして、カウンタ 25 は、このカウント値 CNT を、複数のビットを有するデジタルコードとして出力するようになっている。

[0032] ラッチ 26 は、カウンタ 25 から供給されたデジタルコードを一時的に保持するとともに、転送制御部 27 からの指示に基づいて、そのデジタルコードをバス配線 BUS に出力するように構成される。

[0033] 転送制御部 27 は、撮像制御部 18 から供給された制御信号 CTL に基づいて、複数の AD 変換部 ADC のラッチ 26 が、デジタルコードをバス配線 BUS に順次出力させるように制御するように構成される。読出部 20 は、このバス配線 BUS を用いて、複数の AD 変換部 ADC から供給された複数のデジタルコードを、画像データ DTO として、信号処理部 17 に順次転送するようになっている。

[0034] チャージポンプ 14 (図 1) は、所定のポンプ動作を行うことにより、電圧 V_{RL} を生成するように構成される。チャージポンプ 14 は、端子 TV_{RL} を介して、撮像装置 1 の外部に設けられたキャパシタ C_{ext1} に接続される。電圧 V_{RL} は、この例では、接地電圧よりも低い電圧である。チャージポンプ 14 は、このキャパシタ C_{ext1} に対して充放電を行うことにより、電圧 V_{RL} を生成するようになっている。

[0035] ノイズ補正部 15 は、撮像制御部 18 からの指示に基づいて、電源電圧 V_{DDH} に重畳されたノイズに応じたノイズ補正信号、および電圧 V_{RL} に重畳されたノイズに応じたノイズ補正信号を生成し、これらのノイズ補正信号を、参照信号生成部 16 が生成した参照信号 $RAMP$ に重畳させるように構成される。電源電圧 V_{DDH} は、電源端子 T_{VDDH} を介して撮像装置 1 に供給される。電圧 V_{RL} は、チャージポンプ 14 が、撮像装置 1 の外部に設けられたキャパシタ C_{ext1} に対して充放電を行うことにより生成される。これにより、電源電圧 V_{DDH} および電圧 V_{RL} には、例えば外部環境に起因するノイズが重畳され得る。ノイズ補正部 15 は、これらのノイズに応じたノイズ補正信号を生成し、生成したこれらのノイズ補正信号を、参照信号生成部 16 が生成した参照信号 $RAMP$ に重畳させるようになっている。

[0036] 参照信号生成部 16 は、撮像制御部 18 からの指示に基づいて、参照信号 $RAMP$ を生成するように構成される。参照信号 $RAMP$ は、読出部 20 が AD 変換を行う 2 つの期間（ P 相期間 T_P および D 相期間 T_D ）において、時間の経過に応じて電圧レベルが徐々に変化する、いわゆるランプ波形を有する。参照信号生成部 16 は、このような参照信号 $RAMP$ を読出部 20 に供給するようになっている。

[0037] 図 5 は、駆動部 12、ノイズ補正部 15、および参照信号生成部 16 の一構成例を表すものである。なお、図 5 には、駆動部 12、ノイズ補正部 15、および参照信号生成部 16 に加え、受光画素 P 、チャージポンプ 14、読出部 20 をも描いている。

[0038] 駆動部 12 は、信号生成回路 31 と、ドライバ部 32 とを有している。信号生成回路 31 は、例えばシフトレジスタを用いて構成され、複数の制御信号 $STRG$ の元となる複数の制御信号、複数の制御信号 S_{RST} の元となる複数の制御信号、および複数の制御信号 S_{SEL} の元となる複数の制御信号を生成するように構成される。ドライバ部 32 は、複数のドライバを有する。ドライバ部 32 は、信号生成回路 31 から供給された複数の制御信号に基づいて、複数の制御信号 $STRG$ 、複数の制御信号 S_{RST} 、および複数の

制御信号 SSEL を生成するように構成される。ドライバ部 32 には、電源電圧 VDDH および電圧 VRL が供給される。ドライバ部 32 は、電源電圧 VDDH を高レベル電圧として用いるとともに、電圧 VRL を低レベル電圧として用いることにより、制御信号 STRG, SRST, SSEL を生成するようになっている。

[0039] ノイズ補正部 15 は、ノイズ補正部 40 と、ノイズ補正部 50 とを有している。ノイズ補正部 40 は、電源電圧 VDDH に重畳されたノイズに応じたノイズ補正信号を生成するように構成される。ノイズ補正部 50 は、電圧 VRL に重畳されたノイズに応じたノイズ補正信号を生成するように構成される。

[0040] ノイズ補正部 40 は、ハイパスフィルタ (HPF) 41 と、調節回路 42 と、電流源 43 とを有している。ハイパスフィルタ 41 は、電源電圧 VDDH に重畳された、交流成分であるノイズ信号を調節回路 42 に供給するように構成される。調節回路 42 は、撮像制御部 18 からの指示に基づいて、ハイパスフィルタ 41 から供給されたノイズ信号の振幅や位相を調節するように構成される。電流源 43 は、調節回路 42 により調節されたノイズ信号を電流信号に変換するように構成される。

[0041] ノイズ補正部 50 は、ハイパスフィルタ (HPF) 51 と、調節回路 52 と、電流源 53 とを有している。ハイパスフィルタ 51 は、電圧 VRL に重畳された、交流成分であるノイズ信号を調節回路 52 に供給するように構成される。調節回路 52 は、撮像制御部 18 からの指示に基づいて、ハイパスフィルタ 51 から供給されたノイズ信号の振幅や位相を調節するように構成される。電流源 53 は、調節回路 52 により調節されたノイズ信号を電流信号に変換するように構成される。

[0042] ノイズ補正部 15 は、ノイズ補正部 40 により生成された電流信号を参照信号生成部 16 に供給することにより、この電流信号に応じた電圧信号であるノイズ補正信号を参照信号 RAMP に重畳させる。同様に、ノイズ補正部 15 は、ノイズ補正部 50 により生成された電流信号を参照信号生成部 16

に供給することにより、この電流信号に応じた電圧信号であるノイズ補正信号を参照信号 RAMP に重畳させるようになっている。

[0043] 参照信号生成部 16 は、制御回路 61 と、電流源 62 と、抵抗素子 63 とを有している。制御回路 61 は、撮像制御部 18 からの指示に基づいて、電流源 62 に流す電流量を設定するように構成される。電流源 62 は、抵抗素子 63 に接続され、制御回路 61 からの指示に応じた電流量の電流を、抵抗素子 63 に流すように構成される。抵抗素子 63 の一端は電流源 62 に接続され、他端は接地ノードに接続される。抵抗素子 63 には、電流源 62 から供給された電流が流れる。これにより、参照信号生成部 16 は、この電流に応じた電圧信号である参照信号 RAMP を生成する。また、この抵抗素子 63 には、ノイズ補正部 15 から供給された電流信号が流れる。これにより、参照信号 RAMP に、この電流信号に応じた電圧信号であるノイズ補正信号が重畳されるようになっている。

[0044] 図 6 は、ノイズ補正部 50 の一構成例を表すものである。なお、ノイズ補正部 40 についても同様である。図 6 には、ノイズ補正部 50 に加え、参照信号生成部 16、撮像制御部 78A、および撮像制御部 18 をも描いている。ノイズ補正部 50 は、キャパシタ C1 と、抵抗素子 R1 と、トランジスタ MN1 と、電流源 CS1 と、スイッチ SW1 と、抵抗素子 R2 と、トランジスタ MN2 と、電流源 CS2 と、キャパシタ C2 と、トランジスタ MP1、MP2 と、キャパシタ C3 とを有している。トランジスタ MN1、MN2 は、N 型の MOS トランジスタである。トランジスタ MP1、MP2 は、P 型のトランジスタである。キャパシタ C1 は、図 5 に示したハイパスフィルタ 51 に対応する。抵抗素子 R1、トランジスタ MN1、電流源 CS1、スイッチ SW1、抵抗素子 R2、トランジスタ MN2、電流源 CS2、キャパシタ C2、トランジスタ MP1、およびキャパシタ C3 は、図 5 に示した調節回路 52 に対応する。トランジスタ MP2 は、図 5 に示した電流源 53 に対応する。

[0045] キャパシタ C1 の一端には電圧 VRL が供給され、他端はスイッチ SW1

およびトランジスタMN2のゲートに接続される。抵抗素子R1の一端はトランジスタMN1のソースに接続され、他端は接地ノードに接続される。トランジスタMN1のゲートはスイッチSW1、トランジスタMN1のドレイン、および電流源CS1に接続され、ドレインは電流源CS1、トランジスタMN1のゲート、およびスイッチSW1に接続され、ソースは抵抗素子R1の一端に接続される。電流源CS1の一端は電源電圧VDDの電源ノードに接続され、他端はトランジスタMN1のドレイン、トランジスタMN1のゲート、およびスイッチSW1に接続される。スイッチSW1の一端はトランジスタMN1のゲート、トランジスタMN1のドレイン、および電流源CS1の他端に接続され、他端はキャパシタC1の他端およびトランジスタMN2のゲートに接続される。スイッチSW1は、撮像制御部18からの指示に基づいてオンオフするようになっている。抵抗素子R2の一端はトランジスタMN2のソースに接続され、他端は接地ノードに接続される。トランジスタMN2のゲートはキャパシタC1の他端およびスイッチSW1の他端に接続され、ドレインは電流源CS2、キャパシタC2、トランジスタMP1のドレイン、およびトランジスタMP1、MP2のゲートに接続され、ソースは抵抗素子R2の一端に接続される。電流源CS2の一端は電源電圧VDDの電源ノードに接続され、他端はトランジスタMN2のドレイン、キャパシタC2、トランジスタMP1のドレイン、およびトランジスタMP1、MP2のゲートに接続される。電流源CS2は、撮像制御部18からの指示に基づいて電流量を変化させることができるようになっている。キャパシタC2の一端は電源電圧VDDの電源ノードに接続され、他端はトランジスタMN2のドレイン、電流源CS2の他端、トランジスタMP1のドレイン、およびトランジスタMP1、MP2のゲートに接続される。キャパシタC2は、撮像制御部18からの指示に基づいて容量値を変化させることができるようになっている。トランジスタMP1のゲートはトランジスタMP2のゲート、トランジスタMP1のドレイン、トランジスタMN2のドレイン、電流源CS2の他端、およびキャパシタC2の他端に接続され、ソースは電源電

圧VDDの電源ノードに接続され、ドレインはトランジスタMP1, MP2のゲート、トランジスタMN2のドレイン、電流源CS2の他端、およびキャパシタC2の他端に接続される。トランジスタMP2のゲートは、トランジスタMP1のゲート、トランジスタMP1, MN2のドレイン、電流源CS2の他端、およびキャパシタC2の他端に接続され、ソースは電源電圧VDDの電源ノードに接続され、ドレインはキャパシタC3に接続されるとともに、参照信号生成部16に接続される。トランジスタMP2は、撮像制御部18からの指示に基づいて、動作させるトランジスタのゲート幅を変化させることができるようになっている。キャパシタC3の一端には電圧VRLが供給され、他端はトランジスタMP2のドレインに接続されるとともに、参照信号生成部16に接続される。キャパシタC3は、撮像制御部18からの指示に基づいて容量値を変化させることができるようになっている。

[0046] この構成により、スイッチSW1がオン状態になることにより、ノイズ補正部50の動作点が設定され、その後に、スイッチSW1がオフ状態になる。これにより、電圧VRLに重畳された、交流成分であるノイズ信号が、トランジスタMN2のゲートに印加され、トランジスタMN2は、トランジスタMN2のゲートの電圧に応じた電流を流す。電流源CS2は、直流電流を流す。これにより、トランジスタMN2に流れる電流のうち、電流源CS2の直流電流を除く電流が、トランジスタMP1に流れる。トランジスタMP1, MP2は、カレントミラー回路を構成し、トランジスタMP2は、トランジスタMP1に流れる電流に応じた電流を流す。これにより、ノイズ補正部50は、電圧VRLに重畳されたノイズ信号に応じた電流信号を出力する。この電流信号は、参照信号生成部16の抵抗素子63に流れる。これにより、この電流信号に応じた電圧信号であるノイズ補正信号が生成される。

[0047] ノイズ補正部50における、電流源CS2、キャパシタC2, C3、およびトランジスタMP2は、撮像制御部18から供給された調節パラメータに基づいて動作する。これにより、ノイズ補正部50の調節回路52は、ノイズ補正信号の振幅および位相を調節することができる。

[0048] 図7A～7Cは、調節回路52の一動作例を表すものであり、図7Aはノイズ補正信号の振幅を調節する例を示し、図7B、7Cはノイズ補正信号の位相を調節する例を示す。

[0049] 例えば、トランジスタMP2における、動作させるトランジスタのゲート幅を変化させると、トランジスタMP1、MP2におけるカレントミラー比が変化する。これにより、ノイズ補正部50におけるゲインが変化するので、図7Aに示したように、ノイズ補正信号の振幅が変化する。具体的には、調節回路52は、トランジスタMP2における、動作させるトランジスタのゲート幅を大きくすることにより、ノイズ補正信号の振幅を大きくすることができる。

[0050] ノイズ補正信号の振幅 ΔV_o は、以下の式で表すことができる。

$$\Delta V_o = 1 / R_s \times m \times R_o \times \Delta V$$

ここで、 ΔV は、トランジスタMN2におけるノイズ信号の電圧振幅である。 R_s は、抵抗素子R2の抵抗値である。 m は、トランジスタMP1、MP2におけるカレントミラー比であり、トランジスタMP1に流れる電流を“1”とした場合における、トランジスタMP2に流れる電流を示す。 R_o は、抵抗素子63の抵抗値である。よって、カレントミラー比を変化させることにより、ノイズ補正信号の振幅を変化させることができる。

[0051] 例えば、キャパシタC2の容量値を変化させると、図7Bに示したように、ノイズ補正信号の位相が変化する。具体的には、調節回路52は、キャパシタC2の容量値を大きくすることにより、ノイズ補正信号の位相を遅らせることができる。

[0052] 例えば、キャパシタC3の容量値を変化させると、図7Cに示したように、ノイズ補正信号の位相が変化する。具体的には、調節回路52は、キャパシタC3の容量値を大きくすることにより、ノイズ補正信号の位相を進めることができる。

[0053] 信号処理部17（図1）は、画像データDT0および撮像制御部18からの指示に基づいて、所定の画像処理を行うことにより画像データDTを生成

するように構成される。所定の画像処理は、例えば、黒レベルを補正する黒レベル補正処理や、ノイズを低減する処理などを含む。

[0054] 撮像制御部 18 は、駆動部 12、読出部 20、ノイズ補正部 15、参照信号生成部 16、および信号処理部 17 に制御信号を供給し、これらの回路の動作を制御することにより、撮像装置 1 の動作を制御するように構成される。具体的には、撮像制御部 18 は、駆動部 12 に対して制御信号を供給することにより、駆動部 12 が、画素ライン L 単位で、画素アレイ 11 における複数の受光画素 P を順次駆動するように制御する。また、撮像制御部 18 は、ノイズ補正部 15 に対して制御信号を供給することにより、ノイズ補正部 15 が例えばノイズ補正信号の振幅および位相を調節するように制御する。また、撮像制御部 18 は、参照信号生成部 16 に対して制御信号を供給することにより、参照信号生成部 16 が参照信号 RAMP を生成するように制御する。また、撮像制御部 18 は、読出部 20 に対して制御信号を供給することにより、読出部 20 が、画素信号 SIG に基づいて AD 変換を行うことにより画像データ DTO を生成するように制御する。また、撮像制御部 18 は、信号処理部 17 に対して制御信号を供給することにより、信号処理部 17 における画像処理を制御するようになっている。

[0055] ここで、受光画素 P は、本開示の一実施の形態における「受光画素」の一具体例に対応する。端子 TVRL は、本開示の一実施の形態における「第 1 の接続端子」の一具体例に対応する。キャパシタ Cext1 は、本開示の一実施の形態における「第 1 の外部キャパシタ」の一具体例に対応する。チャージポンプ 14 は、本開示の一実施の形態における「第 1 の電圧生成回路」の一具体例に対応する。駆動部 12 は、本開示の一実施の形態における「駆動回路」の一具体例に対応する。参照信号 RAMP は、本開示の一実施の形態における「参照信号」の一具体例に対応する。参照信号生成部 16 は、本開示の一実施の形態における「参照信号生成回路」の一具体例に対応する。ノイズ補正部 50 は、本開示の一実施の形態における「ノイズ補正回路」の一具体例に対応する。比較回路 24 は、本開示の一実施の形態における「比較回

路」の一具体例に対応する。カウンタ 25 は、本開示の一実施の形態における「処理回路」の一具体例に対応する。

[0056] [動作および作用]

続いて、本実施の形態の撮像装置 1 の動作および作用について説明する。

[0057] (全体動作概要)

まず、図 1, 4 を参照して、撮像装置 1 の全体動作概要を説明する。チャージポンプ 14 は、撮像装置 1 の外部に設けられたキャパシタ C_{ext1} に対して充放電を行うことにより、電圧 V_{RL} を生成する。駆動部 12 は、撮像制御部 18 からの指示に基づいて、画素ライン L 単位で、画素アレイ 11 における複数の受光画素 P を順次駆動する。参照信号生成部 16 は、撮像制御部 18 からの指示に基づいて、参照信号 $RAMP$ を生成する。ノイズ補正部 15 は、撮像制御部 18 からの指示に基づいて、電源電圧 V_{DDH} に重畳されたノイズに応じたノイズ補正信号、および電圧 V_{RL} に重畳されたノイズに応じたノイズ補正信号を生成し、生成したこれらのノイズ補正信号を、参照信号生成部 16 が生成した参照信号 $RAMP$ に重畳させる。受光画素 P は、 P 相期間 T_P において、リセット電圧 V_{reset} を画素信号 SIG として出力し、 D 相期間 T_D において、受光量に応じた画素電圧 V_{pix} を画素信号 SIG として出力する。読出部 20 は、画素アレイ 11 から信号線 VSL を介して供給された画素信号 SIG 、参照信号生成部 16 から供給された参照信号 $RAMP$ 、および撮像制御部 18 からの指示に基づいて、画像データ DTO を生成する。具体的には、読出部 20 において、 AD 変換部 ADC は、画素信号 SIG および参照信号 $RAMP$ に基づいて、 AD 変換を行うことによりカウント値 CNT を生成し、このカウント値 CNT を、複数のビットを有するデジタルコードとして出力する。読出部 20 は、複数の AD 変換部 ADC により生成された、カウント値 CNT を含む複数のデジタルコードを、バス配線 BUS を介して、順次、画像データ DTO として信号処理部 17 に供給する。信号処理部 17 は、画像データ DTO および撮像制御部 18 からの指示に基づいて、所定の画像処理を行うことにより画像データ DT を生成する。

[0058] (詳細動作)

撮像装置 1 において、複数の受光画素 P は、受光量に応じて電荷を蓄積し、受光量に応じた画素電圧 V_{pix} を含む画素信号 S I G を生成する。そして、読出部 20 は、この画素信号 S I G および参照信号 R A M P に基づいて A D 変換を行う。以下に、この動作について詳細に説明する。

[0059] 図 8 は、画素アレイ 11 における複数の受光画素 P を画素ライン L 単位で走査する動作の一例を表すものである。

[0060] 撮像装置 1 は、タイミング $t_0 \sim t_1$ の期間において、画素アレイ 11 に対して、垂直方向において上から順に露光開始駆動 D 1 を行う。具体的には、駆動部 12 は、例えば、制御信号 S T R G, S R S T を生成することにより、画素ライン L を順次選択し、受光画素 P におけるトランジスタ T R G, R S T を所定の長さの時間だけ順次オン状態にする。これにより、受光画素 P では、フローティングディフュージョン F D の電圧およびフォトダイオード P D のカソードの電圧が電源電圧 V_{DDH} に設定される。そして、トランジスタ T R G, R S T がオフ状態になると、フォトダイオード P D は、受光量に応じて電荷を蓄積し始める。このようにして、複数の受光画素 P では、露光期間 T が順次開始する。

[0061] そして、撮像装置 1 は、タイミング $t_2 \sim t_3$ の期間において、画素アレイ 11 に対して、垂直方向においてこの例では上から順に読出駆動 D 2 を行う。具体的には、駆動部 12 は、後述するように、制御信号 S T R G, S R S T, S S E L を生成することにより、画素ライン L を順次選択する。これにより、受光画素 P は、P 相期間 T P においてリセット電圧 V_{reset} を画素信号 S I G として出力し、D 相期間 T D において画素電圧 V_{pix} を画素信号 S I G として出力する。読出部 20 は、受光画素 P が出力した、リセット電圧 V_{reset} および画素電圧 V_{pix} を含む画素信号 S I G に基づいて A D 変換を行う。

[0062] 撮像装置 1 は、このような露光開始駆動 D 1 および読出駆動 D 2 を繰り返す。これにより、撮像装置 1 では、一連の撮像画像が得られる。

[0063] 次に、読出駆動 D 2 について、詳細に説明する。以下に、ある受光画素 P

に着目し、この受光画素Pおよびその受光画素Pに接続されたAD変換部ADCの動作について説明する。

[0064] 図9は、読出駆動D2の一動作例を表すものであり、(A)は制御信号SSELの波形を示し、(B)は制御信号SRSTの波形を示し、(C)は制御信号STRGの波形を示し、(D)は制御信号AZSWの波形を示し、(E)は参照信号RAMPの波形を示し、(F)は画素信号SIGの波形を示し、(G)はクロック信号CLKの波形を示し、(H)は信号CPの波形を示し、(I)はカウンタ25のカウント動作を示す。図9(E)、(F)では、参照信号RAMPおよび画素信号SIGの波形を、同じ電圧軸を用いて示している。また、この説明では、図9(E)に示した参照信号RAMPの波形は、キャパシタ23を介して比較回路24の入力端子に供給された電圧の波形であり、図9(F)に示した画素信号SIGの波形は、キャパシタ22を介して比較回路24の入力端子に供給された電圧の波形である。

[0065] まず、タイミングt11において、水平期間Hが開始する。これにより、駆動部12は、制御信号SSELの電圧を低レベルから高レベルに変化させる(図9(A))。これにより、受光画素Pでは、トランジスタSELがオン状態になり、受光画素Pが信号線VSLと電氣的に接続される。また、このタイミングt11において、駆動部12は、制御信号SRSTの電圧を低レベルから高レベルに変化させる(図9(B))。これにより、受光画素Pでは、トランジスタRSTがオン状態になり、フローティングディフュージョンFDの電圧が電源電圧VDDHに設定される(リセット動作)。そして、受光画素Pは、このときのフローティングディフュージョンFDの電圧に対応する電圧を出力する。また、このタイミングt11において、撮像制御部18は、制御信号AZSWの電圧を低レベルから高レベルに変化させる(図9(D))。これにより、AD変換部ADCの比較回路24は、キャパシタ22、23の電圧を設定することにより動作点を設定する。このようにして、画素信号SIGの電圧がリセット電圧Vresetに設定され、参照信号RAMPの電圧が、画素信号SIGの電圧(リセット電圧Vreset)と同じ電圧に

設定される（図 9（E）,（F））。

[0066] そして、タイミング t_{12} において、駆動部 12 は、制御信号 S_{RST} の電圧を高レベルから低レベルに変化させる（図 9（B））。これにより、受光画素 P において、トランジスタ RST はオフ状態になり、リセット動作は終了する。

[0067] 次に、タイミング t_{13} において、撮像制御部 18 は、制御信号 $AZSW$ の電圧を高レベルから低レベルに変化させる（図 9（D））。これにより、比較回路 24 は、動作点の設定を終了する。

[0068] また、このタイミング t_{13} において、参照信号生成部 16 は、参照信号 $RAMP$ の電圧を電圧 V_1 にする（図 9（E））。これにより、参照信号 $RAMP$ の電圧が画素信号 SIG の電圧より高くなるので、比較回路 24 は、信号 CP の電圧を低レベルから高レベルに変化させる（図 9（H））。

[0069] そして、タイミング $t_{14} \sim t_{16}$ の期間（P 相期間 T_P ）において、AD 変換部 ADC は、画素信号 SIG に基づいて AD 変換を行う。具体的には、まず、タイミング t_{14} において、参照信号生成部 16 は、参照信号 $RAMP$ の電圧を電圧 V_1 から所定の変化度合いで低下させ始める（図 9（E））。また、このタイミング t_{14} において、撮像制御部 18 は、クロック信号 CLK の生成を開始する（図 9（G））。AD 変換部 ADC のカウンタ 25 は、ダウンカウントによるカウント動作を行うことにより、このクロック信号 CLK のパルスをカウントする（図 9（I））。

[0070] そして、タイミング t_{15} において、参照信号 $RAMP$ の電圧が画素信号 SIG の電圧（リセット電圧 V_{reset} ）を下回る（図 9（E）,（F））。これにより、AD 変換部 ADC の比較回路 24 は、信号 CP の電圧を高レベルから低レベルに変化させる（図 9（H））。AD 変換部 ADC のカウンタ 25 は、この信号 CP の遷移に基づいて、カウント動作を停止する（図 9（I））。タイミング $t_{14} \sim t_{15}$ におけるカウント値の変化量は、リセット電圧 V_{reset} に応じた値である。

[0071] 次に、タイミング t_{16} において、撮像制御部 18 は、P 相期間 T_P の終

了に伴い、クロック信号CLKの生成を停止する（図9（G））。また、参照信号生成部16は、このタイミングt16において、参照信号RAMPの電圧を電圧V2に設定する（図9（E））。

[0072] 次に、タイミングt17において、撮像制御部18は、参照信号RAMPの電圧を電圧V1に設定する（図9（E））。これにより、参照信号RAMPの電圧が画素信号SIGの電圧（リセット電圧Vreset）より高くなるので、比較回路24は、信号CPの電圧を低レベルから高レベルに変化させる（図9（H））。

[0073] 次に、タイミングt18において、駆動部12は、制御信号STRGの電圧を低レベルから高レベルに変化させる（図9（C））。これにより、受光画素Pでは、トランジスタTRGがオン状態になり、フォトダイオードPDで発生した電荷がフローティングディフュージョンFDに転送される（電荷転送動作）。そして、受光画素Pは、このときのフローティングディフュージョンFDの電圧に対応する電圧を出力する。このようにして、画素信号SIGの電圧が画素電圧Vpixになる（図9（F））。

[0074] そして、タイミングt19において、駆動部12は、制御信号STRGの電圧を高レベルから低レベルに変化させる（図9（C））。これにより、受光画素Pにおいて、トランジスタTRGはオフ状態になり、電荷転送動作は終了する。

[0075] そして、タイミングt20～t22の期間（D相期間TD）において、AD変換部ADCは、画素信号SIGに基づいてAD変換を行う。具体的には、まず、タイミングt20において、参照信号生成部16は、参照信号RAMPの電圧を電圧V1から所定の変化度合いで低下させ始める（図9（E））。また、このタイミングt20において、撮像制御部18は、クロック信号CLKの生成を開始する（図9（G））。AD変換部ADCのカウンタ25は、アップカウントによるカウント動作を行うことにより、このクロック信号CLKのパルスをカウントする（図9（I））。

[0076] そして、タイミングt21において、参照信号RAMPの電圧が画素信号

S I Gの電圧（画素電圧 V_{pix} ）を下回る（図9（E）,（F））。これにより、AD変換部ADCの比較回路24は、信号CPの電圧を高レベルから低レベルに変化させる（図9（H））。AD変換部ADCのカウンタ25は、この信号CPの遷移に基づいて、カウント動作を停止する（図9（I））。タイミング $t_{20} \sim t_{21}$ におけるカウント値の変化量は、画素電圧 V_{pix} に応じた値である。ラッチ26は、このときのカウンタ25のカウント値（カウント値CNT）を保持する。このカウント値CNTは、画素電圧 V_{pix} とリセット電圧 V_{reset} との差電圧に対応し、露光期間Tにおける受光画素Pの受光量に対応する。このように、撮像装置1では、相関2重サンプリング（CDS ; Correlated double sampling）の原理を利用して、受光画素Pの受光量に応じた画素値を得る。

[0077] 次に、タイミング t_{22} において、撮像制御部18は、D相期間TDの終了に伴い、クロック信号CLKの生成を停止する（図9（G））。また、参照信号生成部16は、このタイミング t_{22} において、参照信号RAMPの電圧を電圧 V_3 に設定する（図9（E））。そして、このタイミング t_{22} 以降の期間において、読出部20は、ラッチ26に保持されたカウント値CNTを、画像データDTOとして、信号処理部17に供給する。

[0078] 次に、タイミング t_{23} において、駆動部12は、制御信号SELの電圧を高レベルから低レベルに変化させる（図9（A））。これにより、受光画素Pでは、トランジスタSELがオフ状態になり、受光画素Pが信号線VSLから電氣的に切り離される。そして、カウンタ25は、カウント値をリセットする（図9（I））。

[0079] このようにして、読出部20は、カウント値CNTを含む画像データDTOを信号処理部17に供給する。信号処理部17は、例えば画像データDTOに含まれるカウント値CNTに基づいて、所定の処理を行うことにより、画像データDTを生成する。

[0080] ノイズ補正部15は、電源電圧 V_{DDH} に重畳されたノイズに応じたノイズ補正信号、および電圧 V_{RL} に重畳されたノイズに応じたノイズ補正信号

を生成し、これらのノイズ補正信号を、参照信号生成部16が生成した参照信号RAMPに重畳させる。以下に、ノイズ補正部50およびノイズ補正部40の動作について詳細に説明する。

[0081] (ノイズ補正部50の動作について)

図10A、10Bは、ノイズ補正部50の一動作例を表すものであり、図10Aは読出駆動D2の対象である受光画素Pに係る動作を示し、図10Bは読出駆動D2の対象ではない受光画素Pに係る動作を示す。図10A、10Aにおいて、太線で示した配線は、ノイズ補正部50の動作に係る配線を示す。

[0082] キャパシタCext1は、撮像装置1の外部に設けられているので、電圧VRLにはノイズが重畳されやすい。駆動部12のドライバ部32は、この電圧VRLを低レベル電圧として用いることにより、制御信号STRG, SRST, SELを生成する。よって、例えば、制御信号STRGが低レベルである場合には、この制御信号STRGにノイズが重畳される。制御信号SRST, SELについても同様である。

[0083] 駆動部12は、図9に示したように、読出駆動D2の対象である受光画素Pに対して、P相期間TPおよびD相期間TDにおいて、高レベルの制御信号SEL、および低レベルの制御信号STRG, SRSTを供給する。よって、図10Aに示したように、この受光画素Pでは、トランジスタTRG, RSTのゲート電圧に、電圧VRLのノイズに応じたノイズが重畳される。制御信号STRGは低レベルであるので、トランジスタTRGはオフ状態である。しかしながら、トランジスタTRGのゲートにおけるノイズは、トランジスタTRGのゲート・ドレイン間の寄生キャパシタンスを介して、トランジスタAMPのゲートに伝わる。同様に、制御信号SRSTは低レベルであるので、トランジスタRSTはオフ状態である。しかしながら、トランジスタRSTのゲートにおけるノイズは、トランジスタRSTのゲート・ソース間の寄生キャパシタンスを介して、トランジスタAMPのゲートに伝わる。制御信号SELは高レベルであるので、トランジスタSELはオン状

態であり、トランジスタAMPおよび定電流源21がソースフォロワとして動作する。よって、トランジスタAMPのゲートにおけるノイズが、信号線VSLに伝わる。このようにして、この受光画素Pは、ノイズが重畳された画素信号SIGを出力する。

[0084] 一方、駆動部12は、読出駆動D2の対象ではない受光画素Pに対して、低レベルの制御信号STRG, SRST, SSELを供給する。よって、図10Bに示したように、この受光画素Pでは、トランジスタTRG, RST, SELのゲート電圧に、電圧VRLのノイズに応じたノイズが重畳される。例えば、制御信号SSELは低レベルであるので、トランジスタSELはオフ状態である。しかしながら、トランジスタSELのゲートにおけるノイズが、トランジスタSELのゲート・ソース間の寄生キャパシタンスを介して、トランジスタSELのソースに伝わる。よって、この受光画素Pは、読出駆動D2の対象である受光画素Pが生成した画素信号SIGにノイズを重畳させる。

[0085] このようにして、ノイズが重畳された画素信号SIGは、キャパシタ22を介して比較回路24に供給される。

[0086] ノイズ補正部50は、図10A, 10Bに示したように、電圧VRLに重畳されたノイズに応じたノイズ補正信号を生成し、このノイズ補正信号を、参照信号生成部16が生成した参照信号RAMPに重畳させる。ノイズ補正信号が重畳された参照信号RAMPは、キャパシタ23を介して比較回路24に供給される。ノイズ補正信号の振幅および位相は、画素信号SIGに重畳されたノイズの振幅および位相とほぼ同じになるようにあらかじめ調節される。これにより、比較回路24に供給される画素信号SIGおよび参照信号RAMPには、互いに同相のノイズおよびノイズ補正信号がそれぞれ重畳される。比較回路24は、供給された2つの信号の差分に基づいて動作するので、比較回路24が生成する信号CPへのノイズの影響は抑えられる。その結果、撮像装置1では、電圧VRLのノイズの、撮像画像への影響を抑えることができる。

[0087] すなわち、例えば、ノイズ補正部50を設けない場合には、参照信号RAMPにはノイズ補正信号は重畳されない。よって、比較回路24は、ノイズが重畳された画素信号SIG、およびノイズ補正信号が重畳されていない参照信号RAMPに基づいて比較動作を行う。その結果、撮像装置1では、電圧VRLのノイズが、撮像画像へ影響を及ぼしてしまう。例えば、画素ラインLに属する複数の受光画素Pから出力された画素信号SIGには、同じノイズが重畳されるので、撮像画像では、ノイズに応じた、横方向の筋が現れ得る。一方、撮像装置1では、ノイズ補正部50を設けるようにしたので、比較回路24に供給される画素信号SIGおよび参照信号RAMPには、同相のノイズおよびノイズ補正信号がそれぞれ重畳される。これにより、撮像装置1では、電圧VRLのノイズの、撮像画像への影響を抑えることができる。

[0088] 図11は、電圧VRLに重畳されたノイズについてのノイズ除去比の特性の一例を表すものであり、横軸は周波数を示し、縦軸はノイズ除去比を示す。ノイズ除去比は、電圧VRLに重畳されたノイズの電圧と、撮像画像における画素値を電圧に換算した値との比であり、値が小さいほどノイズが除去されていることを示す。図11において、実線は、本実施の形態に係る撮像装置1の特性を示し、破線はノイズ補正部50を設けない場合における撮像装置の特性を示す。撮像装置1では、ノイズ補正部50を設けるようにしたので、ノイズ除去比を低減することができる。

[0089] (ノイズ補正部40の動作について)

図12は、ノイズ補正部40の一動作例を表すものである。図12は、読出駆動D2の対象である受光画素Pに係る動作を示す。図12において、太線で示した配線は、ノイズ補正部40の動作に係る配線を示す。

[0090] 電源電圧VDDHは、撮像装置1の外部から供給されるので、電源電圧VDDHにはノイズが重畳されやすい。駆動部12のドライバ部32は、この電源電圧VDDHを高レベル電圧として用いることにより、制御信号STRG, SRST, SSELを生成する。よって、例えば、制御信号SSELが

高レベルである場合には、この制御信号 SS_{EL} にノイズが重畳される。

[0091] 駆動部 12 は、図 9 に示したように、読出駆動 D_2 の対象である受光画素 P に対して、 P 相期間 T_P および D 相期間 T_D において、高レベルの制御信号 SS_{EL} 、および低レベルの制御信号 $STRG$ 、 S_{RST} を供給する。よって、図 12 に示したように、この受光画素 P では、トランジスタ SEL のゲート電圧に、電源電圧 V_{DDH} のノイズに応じたノイズが重畳される。また、受光画素 P では、電源電圧 V_{DDH} の電源配線とフローティングディフュージョン FD との間の寄生キャパシタンスを介して、トランジスタ AMP のゲート電圧に、電源電圧 V_{DDH} のノイズに応じたノイズが重畳される。制御信号 SS_{EL} は高レベルであるので、トランジスタ SEL はオン状態であり、トランジスタ AMP および定電流源 21 がソースフォロワとして動作する。また、トランジスタ AMP のドレインにはノイズが重畳された電源電圧 V_{DDH} が供給される。これにより、この受光画素 P は、ノイズが重畳された画素信号 S_{IG} を出力する。

[0092] ノイズ補正部 40 は、電源電圧 V_{DDH} に重畳されたノイズに応じたノイズ補正信号を生成し、このノイズ補正信号を、参照信号生成部 16 が生成した参照信号 R_{AMP} に重畳させる。ノイズ補正信号が重畳された参照信号 R_{AMP} は、キャパシタ 23 を介して比較回路 24 に供給される。ノイズ補正信号の振幅および位相は、画素信号 S_{IG} に重畳されたノイズの振幅および位相とほぼ同じになるようにあらかじめ調節される。これにより、比較回路 24 に供給される画素信号 S_{IG} および参照信号 R_{AMP} には、互いに同相のノイズおよびノイズ補正信号がそれぞれ重畳される。その結果、撮像装置 1 では、電源電圧 V_{DDH} のノイズの、撮像画像への影響を抑えることができる。ノイズ除去比の特性は、ノイズ補正部 50 の場合（図 11）と同様である。

[0093] このように、撮像装置 1 では、受光量に応じた画素電圧 V_{pix} を含む画素信号 S_{IG} を生成可能な受光画素 P と、キャパシタ C_{ext1} に接続される端子 T_{VRL} と、端子 T_{VRL} における電圧を生成可能なチャージポンプ 14 と、

端子TVRLにおける電圧に基づいて受光画素Pを駆動可能な駆動部12と、ランプ波形を有する参照信号RAMPを生成可能な参照信号生成部16と、端子TVRLにおける電圧に応じたノイズ補正信号を生成可能であり、ノイズ補正信号を参照信号RAMPに重畳可能なノイズ補正部50と、画素信号SIGと、ノイズ補正信号が重畳された参照信号RAMPとを比較可能な比較回路24と、比較回路24の比較結果に基づいて画素値を算出可能な信号処理部17とを設けるようにした。これにより、例えば、比較回路24に供給される画素信号SIGおよび参照信号RAMPには、互いに同相のノイズおよびノイズ補正信号がそれぞれ重畳されるので、電圧VRLのノイズの、撮像画像への影響を抑えることができる。

[0094] [効果]

以上のように本実施の形態では、光量に応じた画素電圧を含む画素信号を生成可能な受光画素と、キャパシタに接続される端子と、端子における電圧を生成可能なチャージポンプと、端子における電圧に基づいて受光画素を駆動可能な駆動部と、ランプ波形を有する参照信号を生成可能な参照信号生成部と、端子における電圧に応じたノイズ補正信号を生成可能であり、ノイズ補正信号を参照信号に重畳可能なノイズ補正部と、画素信号と、ノイズ補正信号が重畳された参照信号とを比較可能な比較回路と、比較回路の比較結果に基づいて画素値を算出可能な信号処理部とを設けるようにしたので、ノイズの影響を抑えることができる。

[0095] <2. 第2の実施の形態>

次に、第2の実施の形態に係る撮像装置2について説明する。本実施の形態は、受光画素Pの回路構成を変更するとともに、2つの外部キャパシタを設けた例である。なお、上記第1の実施の形態に係る撮像装置1と実質的に同一の構成部分には同一の符号を付し、適宜説明を省略する。

[0096] 図13は、第2の実施の形態に係る撮像装置2の一構成例を表すものである。撮像装置2は、画素アレイ71と、駆動部72と、バイアス回路74と、ノイズ補正部75と、信号処理部77と、撮像制御部78とを備えている

。

[0097] 画素アレイ 7 1 は、上記第 1 の実施の形態に係る画素アレイ 1 1 と同様に、マトリックス状に配置された複数の受光画素 P を有している。

[0098] 図 1 4 は、受光画素 P の一構成例を表すものである。画素アレイ 7 1 は、複数の制御線 T G L L と、複数の制御線 F D G L と、複数の制御線 R S T L と、複数の制御線 F C G L と、複数の制御線 T G S L と、複数の制御線 S E L L と、複数の信号線 V S L とを有している。制御線 T G L L は、水平方向（図 1 4 における横方向）に延伸し、一端が駆動部 7 2 に接続される。この制御線 T G L L には、駆動部 7 2 により制御信号 S T G L が供給される。制御線 F D G L は、水平方向に延伸し、一端が駆動部 7 2 に接続される。この制御線 F D G L には、駆動部 7 2 により制御信号 S F D G が供給される。制御線 R S T L は、水平方向に延伸し、一端が駆動部 7 2 に接続される。この制御線 R S T L には、駆動部 7 2 により制御信号 S R S T が供給される。制御線 F C G L は、水平方向に延伸し、一端が駆動部 7 2 に接続される。この制御線 F C G L には、駆動部 7 2 により制御信号 S F C G が供給される。制御線 T G S L は、水平方向に延伸し、一端が駆動部 7 2 に接続される。この制御線 T G S L には、駆動部 7 2 により制御信号 S T G S が供給される。制御線 S E L L は、水平方向に延伸し、一端が駆動部 7 2 に接続される。この制御線 S E L L には、駆動部 7 2 により制御信号 S S E L が供給される。

[0099] 受光画素 P は、フォトダイオード P D 1 と、トランジスタ T G L と、フォトダイオード P D 2 と、トランジスタ T G S と、キャパシタ F C と、トランジスタ F C G, R S T, F D G と、フローティングディフュージョン F D と、トランジスタ A M P, S E L とを有している。トランジスタ T G L, T G S, F C G, R S T, F D G, A M P, S E L は、この例では N 型の M O S トランジスタである。

[0100] フォトダイオード P D 1 は、受光量に応じた量の電荷を生成し、生成した電荷を内部に蓄積する光電変換素子である。フォトダイオード P D 1 が光を受光可能な受光領域は、フォトダイオード P D 2 が光を受光可能な受光領域

よりも広い。フォトダイオードPD1のアノードは接地され、カソードはトランジスタTGLのソースに接続される。

[0101] トランジスタTGLのゲートは制御線TGLLに接続され、ソースはフォトダイオードPD1のカソードに接続され、ドレインはフローティングディフュージョンFDに接続される。

[0102] フォトダイオードPD2は、受光量に応じた量の電荷を生成し、生成した電荷を内部に蓄積する光電変換素子である。フォトダイオードPD2が光を受光可能な受光領域は、フォトダイオードPD1が光を受光可能な受光領域よりも狭い。フォトダイオードPD2のアノードは接地され、カソードはトランジスタTGSのソースに接続される。

[0103] トランジスタTGSのゲートは制御線TGS Lに接続され、ソースはフォトダイオードPD2のカソードに接続され、ドレインはキャパシタFC、およびトランジスタFCGのソースに接続される。

[0104] キャパシタFCの一端はトランジスタTGSのドレインおよびトランジスタFCGのソースに接続され、他端には制御信号FCVDDが供給される。

[0105] トランジスタFCGのゲートは制御線FCGLに接続され、ソースはキャパシタFCの一端およびトランジスタTGSのドレインに接続され、ドレインはトランジスタRSTのソースおよびトランジスタFDGのドレインに接続される。

[0106] トランジスタRSTのゲートは制御線RSTLに接続され、ドレインには電源電圧VDDHが供給され、ソースは、トランジスタFCG、FDGのドレインに接続される。

[0107] トランジスタFDGのゲートは制御線FDGLに接続され、ドレインはトランジスタRSTのソースおよびトランジスタFCGのドレインに接続され、ソースはフローティングディフュージョンFDに接続される。

[0108] フローティングディフュージョンFDは、フォトダイオードPD1、PD2から供給された電荷を蓄積するように構成される。フローティングディフュージョンFDは、例えば、半導体基板の表面に形成された拡散層を用いて

構成される。図14では、フローティングディフュージョンFDを、キャパシタのシンボルを用いて示している。

[0109] この構成により、受光画素Pでは、制御信号SELに基づいてトランジスタSELがオン状態になることにより、受光画素Pが信号線VSLと電氣的に接続される。これにより、トランジスタAMPは、読出部20の定電流源21に接続され、いわゆるソースフォロワとして動作する。そして、受光画素Pは、フローティングディフュージョンFDにおける電圧に応じた画素電圧VPを、画素信号SIGとして、信号線VSLに出力する。具体的には、受光画素Pは、後述するように、いわゆる水平期間H内の8つの期間（変換期間T1～T8）において、8つの画素電圧VP（VP1～VP8）を順次出力するようになっている。

[0110] 図15は、画素アレイ71におけるフォトダイオードPD1、PD2の配列の一例を表すものである。図15において、“R”は赤色のカラーフィルタを示し、“Gr”、“Gb”は緑色のカラーフィルタを示し、“B”は青色のカラーフィルタを示す。各受光画素Pにおいて、フォトダイオードPD1の右上にフォトダイオードPD2が形成されている。各受光画素Pにおける2つのフォトダイオードPD1、PD2には、同じ色のカラーフィルタが形成されている。この例では、フォトダイオードPD1は8角形の形状を有し、フォトダイオードPD2は4角形の形状を有している。この図に示したように、フォトダイオードPD1が光を受光可能な受光領域は、フォトダイオードPD2が光を受光可能な受光領域よりも広い。

[0111] 駆動部72（図13）は、撮像制御部78からの指示に基づいて、画素ラインL単位で、画素アレイ71における複数の受光画素Pを順次駆動するように構成される。具体的には、駆動部72は、画素アレイ71における複数の制御線TGLに複数の制御信号STGLをそれぞれ供給し、複数の制御線FDGLに複数の制御信号SFDGをそれぞれ供給し、複数の制御線RSTLに複数の制御信号SRSTをそれぞれ供給し、複数の制御線FCGLに複数の制御信号SFCGをそれぞれ供給し、複数の制御線TGSLに複数の

制御信号 S T G S をそれぞれ供給し、複数の制御線 S E L L に複数の制御信号 S S E L をそれぞれ供給することにより、画素ライン L 単位で画素アレイ 7 1 における複数の受光画素 P を駆動する。また、駆動部 7 2 は、制御信号 F C V D D を、画素アレイ 7 1 における複数の受光画素 P に供給する。駆動部 7 2 には、チャージポンプ 1 4 により生成された電圧 V R L が供給されるとともに、バイアス回路 7 4 により生成された電圧 V R H が供給される。

[0112] バイアス回路 7 4 は、電圧 V R H を生成するように構成される。バイアス回路 7 4 は、端子 T V R H を介して、撮像装置 2 の外部に設けられたキャパシタ C ext2 に接続される。電圧 V R H は、この例では、接地電圧よりも高く、電源電圧 V D D H よりも低い電圧である。なお、この例では、バイアス回路 7 4 を設けたが、これに限定されるものではなく、これに代えて、例えば、チャージポンプを設けてもよい。この場合には、例えば、電圧 V R H を、電源電圧 V D D H よりも高い電圧にすることができる。

[0113] ノイズ補正部 7 5 は、撮像制御部 7 8 からの指示に基づいて、電源電圧 V D D H に重畳されたノイズに応じたノイズ補正信号、電圧 V R L に重畳されたノイズに応じたノイズ補正信号、および電圧 V R H に重畳されたノイズに応じたノイズ補正信号を生成し、これらのノイズ補正信号を、参照信号生成部 1 6 が生成した参照信号 R A M P に重畳させるように構成される。

[0114] 図 1 6 は、駆動部 7 2 およびノイズ補正部 7 5 の一具体例を表すものである。なお、図 1 6 には、駆動部 7 2 およびノイズ補正部 7 5 に加え、受光画素 P、チャージポンプ 1 4、バイアス回路 7 4、参照信号生成部 1 6、および読出部 2 0 をも描いている。

[0115] 駆動部 7 2 は、信号生成回路 8 1 と、ドライバ部 8 2 と、ドライバ 8 3 とを有している。信号生成回路 8 1 は、例えばシフトレジスタを用いて構成され、複数の制御信号 S T G L の元となる複数の制御信号、複数の制御信号 S F D G の元となる複数の制御信号、複数の制御信号 S R S T の元となる複数の制御信号、複数の制御信号 S F C G の元となる複数の制御信号、複数の制御信号 S T S G の元となる複数の制御信号、および複数の制御信号 S S E L

の元となる複数の制御信号を生成するように構成される。また、信号生成回路 81 は、制御信号 SFCVDD の元になる制御信号を生成する機能も有している。ドライバ部 82 は、複数のドライバを有する。ドライバ部 82 は、信号生成回路 81 から供給された複数の制御信号に基づいて、複数の制御信号 STGL、複数の制御信号 SFDG、複数の制御信号 SRST、複数の制御信号 SFCG、複数の制御信号 STSG、および複数の制御信号 SSEL を生成するように構成される。ドライバ部 82 には、電源電圧 VDDH および電圧 VRL が供給される。ドライバ部 82 は、電源電圧 VDDH を高レベル電圧として用いるとともに、電圧 VRL を低レベル電圧として用いることにより、制御信号 STGL、SFDG、SRST、SFCG、STGS、SSEL を生成するようになっている。ドライバ 83 は、信号生成回路 81 から供給された制御信号に基づいて、制御信号 SFCVDD を生成するように構成される。ドライバ 83 には、電圧 VRH が供給される。ドライバ 83 は、この電圧 VRH を制御信号 SFCVDD として出力するようになっている。

- [0116] ノイズ補正部 75 は、ノイズ補正部 90 を有している。ノイズ補正部 90 は、電圧 VRL に重畳されたノイズに応じたノイズ補正信号、および電圧 VRH に重畳されたノイズに応じたノイズ補正信号を生成するように構成される。ノイズ補正部 90 は、ハイパスフィルタ (HPF) 91 と、調節回路 92 と、電流源 93 と、ハイパスフィルタ (HPF) 94 と、調節回路 95 と、電流源 96 とを有している。ハイパスフィルタ 91 は、電圧 VRH に重畳された、交流成分であるノイズ信号を調節回路 92 に供給するように構成される。調節回路 92 は、撮像制御部 78 からの指示に基づいて、ハイパスフィルタ 91 から供給されたノイズ信号の振幅や位相を調節するように構成される。電流源 93 は、調節回路 92 により調節されたノイズ信号を電流信号に変換するように構成される。ハイパスフィルタ 94 は、電圧 VRL に重畳された、交流成分であるノイズ信号を調節回路 95 に供給するように構成される。調節回路 95 は、撮像制御部 78 からの指示に基づいて、ハイパスフ

ィルタ 9 4 から供給されたノイズ信号の振幅や位相を調節するように構成される。電流源 9 6 は、調節回路 9 5 により調節されたノイズ信号を電流信号に変換するように構成される。ハイパスフィルタ 9 1, 9 4 のそれぞれは、上記第 1 の実施の形態に係るハイパスフィルタ 5 1 (図 6) と同様の回路構成を有する。調節回路 9 2, 9 5 のそれぞれは、上記第 1 の実施の形態に係る調節回路 5 2 (図 6) と同様の回路構成を有する。電流源 9 3, 9 6 のそれぞれは、上記第 1 の実施の形態に係る電流源 5 3 (図 6) と同様の回路構成を有する。

[0117] 信号処理部 7 7 (図 1 3) は、画像データ D T O および撮像制御部 7 8 からの指示に基づいて、所定の画像処理を行うことにより画像データ D T を生成するように構成される。

[0118] 撮像制御部 7 8 は、駆動部 7 2、読出部 2 0、ノイズ補正部 7 5、参照信号生成部 1 6、および信号処理部 7 7 に制御信号を供給し、これらの回路の動作を制御することにより、撮像装置 2 の動作を制御するように構成される。

[0119] ここで、端子 T V R H は、本開示の一実施の形態における「第 2 の接続端子」の一具体例に対応する。キャパシタ C ext2 は、本開示の一実施の形態における「第 2 の外部キャパシタ」の一具体例に対応する。バイアス回路 7 4 は、本開示の一実施の形態における「第 2 の電圧生成回路」の一具体例に対応する。撮像制御部 7 8 は、本開示の一実施の形態における「制御回路」の一具体例に対応する。

[0120] 次に、読出駆動 D 2 について、詳細に説明する。以下に、ある受光画素 P に着目し、この受光画素 P およびその受光画素 P に接続された A D 変換部 A D C の動作について説明する。

[0121] 図 1 7, 1 8 A, 1 8 B は、撮像装置 2 の一動作例を表すものである。図 1 7, 1 8 A, 1 8 B において、(A) は水平同期信号 X H S の波形を示し、(B) は制御信号 S S E L の波形を示し、(C) は制御信号 S R S T の波形を示し、(D) は制御信号 S F D G の波形を示し、(E) は制御信号 S T

GLの波形を示し、(F)は制御信号SFCGの波形を示し、(G)は制御信号STGSの波形を示し、(H)は参照信号RAMPの波形を示し、(I)は画素信号SIGの波形を示し、(J)はカウンタ25の動作を示す。図17において、(K)はノイズ補正部90における電圧VRLに係る調節パラメータを示し、(L)はノイズ補正部90における電圧VRHに係る調節パラメータを示す。図18Aは、図17に示した動作のうちの前半の動作を示し、図18Bは、図17に示した動作のうちの後半の動作を示す。図17(J)、図18A(J)、図18B(J)において、斜線は、カウンタ25がカウント動作を行っていることを示している。

[0122] 図19A～19Cは、受光画素Pの状態を表すものである。この図19A～19Cでは、トランジスタTGL, RST, FDG, TGS, FCG, SELを、そのトランジスタの動作状態に応じたスイッチを用いてそれぞれ示している。

[0123] まず、タイミングt101において、水平期間Hが開始すると、駆動部72は、タイミングt102において、制御信号SELの電圧を低レベルから高レベルに変化させる(図18A(B))。これにより、受光画素Pでは、トランジスタSELがオン状態になり、受光画素Pが信号線VSLと電氣的に接続される。

[0124] タイミングt111までの期間において、駆動部72は、制御信号RST, SFDGとともに高レベルにする(図18A(C), (D))。これにより、受光画素Pでは、トランジスタRST, FDGがともにオン状態になり、フローティングディフュージョンFDの電圧が電源電圧VDDHに設定され、フローティングディフュージョンFDがリセットされる。

[0125] (タイミングt111～t121の動作)

次に、タイミングt111において、駆動部72は、制御信号SFDGの電圧を高レベルから低レベルに変化させる(図18A(D))。これにより、受光画素Pでは、トランジスタFDGがオフ状態になる。次に、タイミングt112において、駆動部72は、制御信号RSTの電圧を高レベルか

ら低レベルに変化させる（図18A（C））。これにより、受光画素Pでは、トランジスタRSTがオフ状態になる。次に、タイミング t_{113} において、駆動部72は、制御信号SFDGの電圧を低レベルから高レベルに変化させる（図18A（D））。これにより、受光画素Pでは、トランジスタFDGがオン状態になる。また、比較回路24は、タイミング $t_{113} \sim t_{114}$ の期間において、制御信号AZSWに基づいて動作点の設定を行う。

[0126] 次に、タイミング t_{114} において、比較回路24は動作点の設定を終了する。そして、このタイミング t_{114} において、参照信号生成部16は、参照信号RAMPの電圧を電圧V1に変化させる（図18A（H））。

[0127] これにより、受光画素Pでは、図19Aに示したように、トランジスタFDG、SELはオン状態になり、その他のトランジスタは全てオフ状態になる。トランジスタFDGがオン状態であるので、フローティングディフュージョンFDおよびトランジスタFDGが合成キャパシタンスを構成する。この合成キャパシタンスは、受光画素Pにおいて電荷を電圧へ変換する変換キャパシタンスとして機能する。受光画素Pでは、このように、トランジスタFDGがオン状態であるので、受光画素Pにおける変換キャパシタンスが大きいため、電荷から電圧への変換効率が低い。この変換キャパシタンスは、タイミング t_{112} までの期間においてフローティングディフュージョンFDがリセットされたときの電荷を保持している。受光画素Pは、このときのフローティングディフュージョンFDにおける電圧に応じた画素電圧VP（画素電圧VP1）を出力する。

[0128] 次に、タイミング $t_{115} \sim t_{117}$ の期間（変換期間T1）において、AD変換部ADCは、この画素電圧VP1に基づいてAD変換を行う。具体的には、タイミング t_{115} において、撮像制御部78は、クロック信号CLKの生成を開始し、これと同時に、参照信号生成部16は、参照信号RAMPの電圧を、電圧V1から所定の変化度合いで低下させ始める（図18A（H））。これに応じて、AD変換部ADCのカウンタ25は、カウント動作を開始する（図18A（J））。この例では、カウンタ25は、常に、ア

ップカウントによるカウント動作を行うことにより、このクロック信号CLKのパルスをカウントする。

[0129] そして、タイミングt116において、参照信号RAMPの電圧が画素信号SIGの電圧（画素電圧VP1）を下回る（図18A（H）,（I））。これに応じて、AD変換部ADCの比較回路24は、信号CPの電圧を変化させ、その結果、カウンタ25は、カウント動作を停止する（図18A（J））。カウント動作が停止したときのカウンタ25のカウント値CNTは、画素電圧VP1に対応している。AD変換部ADCは、このようにして、画素電圧VP1に基づいてAD変換を行い、AD変換部ADCのラッチ26は、カウンタ25のカウント値CNTを保持するとともに、保持したカウント値CNTをデジタルコードCODE1として出力する（図18A（J））。

[0130] そして、タイミングt117において、撮像制御部78は、変換期間T1の終了に伴い、クロック信号CLKの生成を停止し、参照信号生成部16は、参照信号RAMPの電圧の変化を停止させ（図18A（H））、カウンタ25は、カウント値CNTをリセットする。

[0131] （タイミングt121～t131の動作）

次に、タイミングt121において、駆動部72は、制御信号SFDGの電圧を高レベルから低レベルに変化させる（図18A（D））。これにより、受光画素Pでは、トランジスタFDGがオフ状態になる。また、比較回路24は、タイミングt121～t122の期間において、制御信号AZSWに基づいて動作点の設定を行う。

[0132] 次に、タイミングt122において、比較回路24は動作点の設定を終了する。そして、このタイミングt122において、参照信号生成部16は、参照信号RAMPの電圧を電圧V1に変化させる（図18A（H））。

[0133] これにより、受光画素Pでは、図19Bに示したように、トランジスタSELはオン状態になり、その他のトランジスタは全てオフ状態になる。受光画素Pでは、このように、トランジスタFDGがオフ状態であるので、受光画素Pにおける変換キャパシタンスが小さいため、電荷から電圧への変換効

率が高い。この変換キャパシタンスは、タイミング t_{112} までの期間においてフローティングディフュージョンFDがリセットされたときの電荷を保持している。受光画素Pは、このときのフローティングディフュージョンFDにおける電圧に応じた画素電圧VP（画素電圧VP2）を出力する。

[0134] 次に、タイミング $t_{123} \sim t_{125}$ の期間（変換期間T2）において、AD変換部ADCは、この画素電圧VP2に基づいてAD変換を行う。この動作は、変換期間T1における動作と同様である。AD変換部ADCは、画素電圧VP2に基づいてAD変換を行い、AD変換部ADCのラッチ26は、カウンタ25のカウント値CNTを保持するとともに、保持したカウント値CNTをデジタルコードCODE2として出力する（図18A（J））。

[0135] （タイミング $t_{131} \sim t_{141}$ の動作）

次に、タイミング t_{131} において、駆動部72は、制御信号STGLの電圧を低レベルから高レベルに変化させる（図18A（E））。これにより、受光画素Pでは、トランジスタTGLがオン状態になり、フォトダイオードPD1で発生した電荷がフローティングディフュージョンFDに転送される。また、このタイミング t_{131} において、参照信号生成部16は、参照信号RAMPの電圧を電圧V1に変化させる（図18A（H））。

[0136] 次に、タイミング t_{132} において、駆動部72は、制御信号STGLの電圧を高レベルから低レベルに変化させる（図18A（E））。これにより、受光画素Pでは、トランジスタTGLがオフ状態になる。

[0137] これにより、受光画素Pでは、図19Bに示したように、トランジスタFDGがオフ状態であるので、受光画素Pにおける変換キャパシタンスが小さいので、電荷から電圧への変換効率が高い。この変換キャパシタンスは、タイミング $t_{131} \sim t_{132}$ においてフォトダイオードPD1から転送された電荷を保持している。受光画素Pは、このときのフローティングディフュージョンFDにおける電圧に応じた画素電圧VP（画素電圧VP3）を出力する。

[0138] 次に、タイミング $t_{133} \sim t_{135}$ の期間（変換期間T3）において、

A D変換部A D Cは、この画素電圧V P 3に基づいてA D変換を行う。この動作は、変換期間T 1における動作と同様である。A D変換部A D Cは、画素電圧V P 3に基づいてA D変換を行い、A D変換部A D Cのラッチ2 6は、カウンタ2 5のカウント値C N Tを保持するとともに、保持したカウント値C N TをデジタルコードC O D E 3として出力する（図1 8 A（J））。このデジタルコードC O D E 3は、同じく変換効率が高い時（変換期間T 2）に得られたデジタルコードC O D E 2に対応するものである。

[0139]（タイミングt 1 4 1～t 1 5 1の動作）

次に、タイミングt 1 4 1において、駆動部7 2は、制御信号S F D Gの電圧を低レベルから高レベルに変化させるとともに制御信号S T G Lの電圧を低レベルから高レベルに変化させる（図1 8 A（D），（E））。これにより、受光画素Pでは、トランジスタF D G，T G Lがともにオン状態になる。また、このタイミングt 1 4 1において、参照信号生成部1 6は、参照信号R A M Pの電圧を電圧V 1に変化させる（図1 8 A（H））。次に、駆動部7 2は、タイミングt 1 4 2において、制御信号S T G Lの電圧を高レベルから低レベルに変化させる（図1 8 A（E））。これにより、受光画素Pでは、トランジスタT G Lがオフ状態になる。

[0140] これにより、受光画素Pでは、図1 9 Aに示したように、トランジスタF D Gがオン状態であるので、フローティングディフュージョンF DおよびトランジスタF D Gが合成キャパシタンス（変換キャパシタンス）を構成する。よって、受光画素Pにおける変換キャパシタンスが大きいので、電荷から電圧への変換効率が低い。この変換キャパシタンスは、タイミングt 1 3 1～t 1 3 2，t 1 4 1～t 1 4 2においてフォトダイオードP D 1から転送された電荷を保持している。受光画素Pは、このときのフローティングディフュージョンF Dにおける電圧に応じた画素電圧V P（画素電圧V P 4）を出力する。

[0141] 次に、タイミングt 1 4 3～t 1 4 5の期間（変換期間T 4）において、A D変換部A D Cは、この画素電圧V P 4に基づいてA D変換を行う。この

動作は、変換期間 T_1 における動作と同様である。AD変換部ADCは、画素電圧 V_{P4} に基づいてAD変換を行い、AD変換部ADCのラッチ26は、カウンタ25のカウント値CNTを保持するとともに、保持したカウント値CNTをデジタルコードCODE4として出力する（図18A（J））。このデジタルコードCODE4は、同じく変換効率が低い時（変換期間 T_1 ）に得られたデジタルコードCODE1に対応するものである。

[0142] （タイミング $t_{151} \sim t_{161}$ の動作）

次に、タイミング t_{151} において、駆動部72は、制御信号SRSTの電圧を低レベルから高レベルに変化させる（図18B（C））。これにより、受光画素Pでは、トランジスタRSTがオン状態になる。トランジスタFDGはオン状態であるので、これにより、フローティングディフュージョンFDの電圧が電源電圧 V_{DDH} に設定され、フローティングディフュージョンFDがリセットされる。次に、タイミング t_{152} において、駆動部72は、制御信号SRSTの電圧を高レベルから低レベルに変化させる（図18B（C））。これにより、受光画素Pでは、トランジスタRSTがオフ状態になる。また、このタイミング t_{152} において、参照信号生成部16は、参照信号RAMPの電圧を電圧 V_1 に変化させる（図18B（H））。

[0143] 次に、タイミング t_{153} において、駆動部72は、制御信号SFCGの電圧を低レベルから高レベルに変化させる（図18B（F））。これにより、受光画素Pでは、トランジスタFCGがオン状態になる。また、比較回路24は、タイミング $t_{153} \sim t_{154}$ までの期間において、制御信号AZSWに基づいて動作点の設定を行う。

[0144] 次に、タイミング t_{154} において、比較回路24は動作点の設定を終了する。また、このタイミング t_{154} において、参照信号生成部16は、参照信号RAMPの電圧を電圧 V_1 に変化させる（図18A（H））。

[0145] これにより、受光画素Pでは、図19Cに示したように、トランジスタFDG、FCG、SELはオン状態になり、その他のトランジスタは全てオフ状態になる。トランジスタFDG、FCGがともにオン状態であるので、フ

ローティングディフュージョンFD、トランジスタFDG、FCG、およびキャパシタFCが合成キャパシタンス（変換キャパシタンス）を構成する。この変換キャパシタンスは、タイミングt153より前にフォトダイオードPD2で発生し、トランジスタTGSを介してキャパシタFCに供給され蓄積されていた電荷を保持している。受光画素Pは、このときのフローティングディフュージョンFDにおける電圧に応じた画素電圧VP（画素電圧VP5）を出力する。

[0146] 次に、タイミングt155～t157の期間（変換期間T5）において、AD変換部ADCは、この画素電圧VP5に基づいてAD変換を行う。この動作は、変換期間T1における動作と同様である。AD変換部ADCは、画素電圧VP5に基づいてAD変換を行い、AD変換部ADCのラッチ26は、カウンタ25のカウント値CNTを保持するとともに、保持したカウント値CNTをデジタルコードCODE5として出力する（図18B（J））。

[0147] （タイミングt161～t171の動作）

次に、タイミングt161において、駆動部72は、制御信号STGSの電圧を低レベルから高レベルに変化させる（図18B（G））。これにより、受光画素Pでは、トランジスタTGSがオン状態になる。これにより、フォトダイオードPD2で発生した電荷がフローティングディフュージョンFDおよびキャパシタFCに転送される。また、このタイミングt161において、参照信号生成部16は、参照信号RAMPの電圧を電圧V1に変化させる（図18B（H））。

[0148] 次に、タイミングt162において、駆動部72は、制御信号STGSの電圧を高レベルから低レベルに変化させる（図18B（G））。これにより、受光画素Pでは、トランジスタTGSがオフ状態になる。

[0149] これにより、受光画素Pでは、図19Cに示したように、トランジスタFDG、FCGがともにオン状態であるので、フローティングディフュージョンFD、トランジスタFDG、FCG、およびキャパシタFCが合成キャパシタンス（変換キャパシタンス）を構成する。この変換キャパシタンスは、

タイミング t_{53} より前にフォトダイオード PD2 で発生し、トランジスタ TGS を介してキャパシタ FC に供給され蓄積されていた電荷に加え、タイミング $t_{161} \sim t_{162}$ においてフォトダイオード PD2 から転送された電荷を保持している。受光画素 P は、このときのフローティングディフュージョン FD における電圧に応じた画素電圧 VP (画素電圧 VP6) を出力する。

[0150] 次に、タイミング $t_{163} \sim t_{165}$ の期間 (変換期間 T6) において、AD 変換部 ADC は、この画素電圧 VP6 に基づいて AD 変換を行う。この動作は、変換期間 T1 における動作と同様である。AD 変換部 ADC は、画素電圧 VP6 に基づいて AD 変換を行い、AD 変換部 ADC のラッチ 26 は、カウンタ 25 のカウント値 CNT を保持するとともに、保持したカウント値 CNT をデジタルコード CODE6 として出力する (図 18B (J))。このデジタルコード CODE6 は、フローティングディフュージョン FD、トランジスタ FDG, FCG、およびキャパシタ FC が合成キャパシタンスを構成するときに得られたデジタルコード CODE5 に対応するものである。

[0151] (タイミング $t_{171} \sim t_{181}$ の動作)

次に、比較回路 24 は、タイミング $t_{171} \sim t_{172}$ までの期間において、制御信号 AZSW に基づいて動作点の設定を行う。

[0152] 次に、タイミング t_{172} において、比較回路 24 は動作点の設定を終了し、正入力端子および負入力端子を電氣的に切断する。また、このタイミング t_{172} において、参照信号生成部 16 は、参照信号 RAMP の電圧を電圧 V1 に変化させる (図 18B (H))。

[0153] これにより、受光画素 P では、図 19C に示したように、トランジスタ FDG, FCG がともにオン状態であるので、フローティングディフュージョン FD、トランジスタ FDG, FCG、およびキャパシタ FC が合成キャパシタンス (変換キャパシタンス) を構成する。この変換キャパシタンスは、タイミング t_{153} より前にフォトダイオード PD2 で発生し、トランジスタ

タ T G S を介してキャパシタ F C に供給され蓄積されていた電荷に加え、タイミング $t_{161} \sim t_{162}$ においてフォトダイオード P D 2 から転送された電荷を保持している。受光画素 P は、このときのフローティングディフュージョン F D における電圧に応じた画素電圧 V P (画素電圧 V P 7) を出力する。

[0154] 次に、タイミング $t_{173} \sim t_{175}$ の期間 (変換期間 T 7) において、A D 変換部 A D C は、この画素電圧 V P 7 に基づいて A D 変換を行う。この動作は、変換期間 T 1 における動作と同様である。A D 変換部 A D C は、画素電圧 V P 7 に基づいて A D 変換を行い、A D 変換部 A D C のラッチ 2 6 は、カウンタ 2 5 のカウント値 C N T を保持するとともに、保持したカウント値 C N T をデジタルコード C O D E 7 として出力する (図 1 8 B (J))。

[0155] (タイミング $t_{181} \sim t_{191}$ の動作)

次に、タイミング t_{181} において、駆動部 7 2 は、制御信号 S R S T の電圧を低レベルから高レベルに変化させる (図 1 8 B (C))。これにより、受光画素 P では、トランジスタ R S T がオン状態になる。トランジスタ F D G, F C G はオン状態であるので、フローティングディフュージョン F D の電圧およびキャパシタ F C の電圧が電源電圧 V D D H に設定され、フローティングディフュージョン F D およびキャパシタ F C がリセットされる。

[0156] 次に、タイミング t_{182} において、駆動部 7 2 は、制御信号 S F C G の電圧を高レベルから低レベルに変化させる (図 1 8 B (F))。これにより、受光画素 P では、トランジスタ F C G がオフ状態になる。

[0157] 次に、タイミング t_{183} において、駆動部 7 2 は、制御信号 S R S T の電圧を高レベルから低レベルに変化させる (図 1 8 B (C))。これにより、受光画素 P では、トランジスタ R S T がオフ状態になる。

[0158] 次に、タイミング t_{184} において、駆動部 7 2 は、制御信号 S F C G の電圧を低レベルから高レベルに変化させる (図 1 8 B (F))。これにより、受光画素 P では、トランジスタ F C G がオン状態になる。また、このタイミング t_{184} において、参照信号生成部 1 6 は、参照信号 R A M P の電圧

を電圧 V_1 に変化させる（図18B（H））。

[0159] これにより、受光画素 P では、図19Cに示したように、トランジスタ FDG 、 FCG がともにオン状態であるので、フローティングディフュージョン FD 、トランジスタ FDG 、 FCG 、およびキャパシタ FC が合成キャパシタンス（変換キャパシタンス）を構成する。この変換キャパシタンスは、タイミング $t_{181} \sim t_{182}$ においてフローティングディフュージョン FD およびキャパシタ FC がリセットされたときの電荷を保持している。受光画素 P は、このときのフローティングディフュージョン FD における電圧に応じた画素電圧 V_P （画素電圧 V_{P8} ）を出力する。

[0160] 次に、タイミング $t_{185} \sim t_{187}$ の期間（変換期間 T_8 ）において、 AD 変換部 ADC は、この画素電圧 V_{P8} に基づいて AD 変換を行う。この動作は、変換期間 T_1 における動作と同様である。 AD 変換部 ADC は、画素電圧 V_{P8} に基づいて AD 変換を行い、 AD 変換部 ADC のラッチ 26 は、カウンタ 25 のカウント値 CNT を保持するとともに、保持したカウント値 CNT をデジタルコード $CODE_8$ として出力する（図18B（J））。このデジタルコード $CODE_8$ は、フローティングディフュージョン FD 、トランジスタ FDG 、 FCG 、およびキャパシタ FC が合成容量を構成するときに得られたデジタルコード $CODE_7$ に対応するものである。

[0161] 次に、タイミング t_{191} において、駆動部 72 は、制御信号 S_{FDG} の電圧を高レベルから低レベルに変化させるとともに、制御信号 S_{FCG} の電圧を高レベルから低レベルに変化させる（図18B（D）,（F））。これにより、受光画素 P では、トランジスタ FDG 、 FCG がオフ状態になる。

[0162] そして、タイミング t_{192} において、駆動部 72 は、制御信号 S_{SEL} の電圧を高レベルから低レベルに変化させる（図18B（B））。これにより、受光画素 P では、トランジスタ SEL がオフ状態になり、受光画素 P が信号線 V_{SL} から電氣的に切り離される。

[0163] 次に、信号処理部 77 における画像合成処理について説明する。信号処理部 77 は、読出部 20 から供給されたデジタルコード $CODE$ に基づいて、

4枚の画像P I C（画像P I C 1～P I C 4）を生成する。そして、信号処理部77は、この4枚の画像P I Cを合成することにより、1枚の撮像画像P I C Aを生成する。

[0164] 図20は、画像合成処理を模式的に表すものである。図20（A）～（G）に示した波形は、図17（A）～（G）に示した波形と同様である。読出部20は、図17、18A、18Bを用いて説明したように、タイミングt111～t121の期間における動作に基づいてデジタルコードCODE1を生成し、タイミングt121～t131の期間における動作に基づいてデジタルコードCODE2を生成し、タイミングt131～t141の期間における動作に基づいてデジタルコードCODE3を生成し、タイミングt141～t151の期間における動作に基づいてデジタルコードCODE4を生成し、タイミングt151～t161の期間における動作に基づいてデジタルコードCODE5を生成し、タイミングt161～t171の期間における動作に基づいてデジタルコードCODE6を生成し、タイミングt171～t181の期間における動作に基づいてデジタルコードCODE7を生成し、タイミングt181～t191の期間における動作に基づいてデジタルコードCODE8を生成する。

[0165] 信号処理部77は、デジタルコードCODE2およびデジタルコードCODE3に基づいて、画素値VAL1を生成する。具体的には、信号処理部77は、デジタルコードCODE3からデジタルコードCODE2を減算（CODE3－CODE2）することにより、画素値VAL1を算出する。すなわち、撮像装置2は、相関2重サンプリングの原理を利用し、P相（Pre-Charge相）データに対応するデジタルコードCODE2、およびD相（Data相）データに対応するデジタルコードCODE3を用いて、画素値VAL1を算出する。

[0166] 同様に、信号処理部77は、デジタルコードCODE1およびデジタルコードCODE4に基づいて、画素値VAL2を生成する。具体的には、信号処理部77は、デジタルコードCODE4からデジタルコードCODE1を

減算 (CODE 4 - CODE 1) することにより、画素値 VAL 2 を算出する。すなわち、撮像装置 2 は、相関 2 重サンプリングの原理を利用し、P 相データに対応するデジタルコード CODE 1、および D 相データに対応するデジタルコード CODE 4 を用いて、画素値 VAL 2 を算出する。

[0167] 同様に、信号処理部 77 は、デジタルコード CODE 5 およびデジタルコード CODE 6 に基づいて、画素値 VAL 3 を生成する。具体的には、信号処理部 77 は、デジタルコード CODE 6 からデジタルコード CODE 5 を減算 (CODE 6 - CODE 5) することにより、画素値 VAL 3 を算出する。すなわち、撮像装置 2 は、相関 2 重サンプリングの原理を利用し、P 相データに対応するデジタルコード CODE 5、および D 相データに対応するデジタルコード CODE 6 を用いて、画素値 VAL 3 を算出する。

[0168] そして、信号処理部 77 は、デジタルコード CODE 7 およびデジタルコード CODE 8 に基づいて、画素値 VAL 4 を生成する。具体的には、信号処理部 77 はデジタルコード CODE 7 からデジタルコード CODE 8 を減算 (CODE 7 - CODE 8) することにより、画素値 VAL 4 を算出する。すなわち、撮像装置 2 は、いわゆる 2 重データサンプリング (DDS ; Double Data Sampling) の原理を利用し、フローティングディフュージョン FD およびキャパシタ FC をリセットする前のデジタルコード CODE 7、およびフローティングディフュージョン FD およびキャパシタ FC をリセットした後のデジタルコード CODE 8 を用いて、画素値 VAL 4 を算出する。

[0169] そして、信号処理部 77 は、画素アレイ 71 における全ての受光画素 P での画素値 VAL 1 に基づいて画像 PIC 1 を生成し、画素アレイ 71 における全ての受光画素 P での画素値 VAL 2 に基づいて画像 PIC 2 を生成し、画素アレイ 71 における全ての受光画素 P での画素値 VAL 3 に基づいて画像 PIC 3 を生成し、画素アレイ 71 における全ての受光画素 P での画素値 VAL 4 に基づいて画像 PIC 4 を生成する。そして、信号処理部 77 は、これらの画像 PIC 1 ~ PIC 4 を合成することにより、撮像画像 PICA を生成する。

[0170] 撮像装置2では、図20に示したように、読出部20がデジタルコードCODE2, CODE3を出力し、信号処理部77が、デジタルコードCODE3からデジタルコードCODE2を減算($CODE3 - CODE2$)することにより、画素値VAL1を算出したが、これに限定されるものではない。これに代えて、読出部20が、上記第1の実施の形態に係る撮像装置1の場合(図9)と同様に、変換期間T2の後にカウント値の極性を反転することにより、デジタルコードCODE2, CODE3の差に対応するデジタルコードCODEを出力してもよい。デジタルコードCODE5, CODE6についても同様であり、デジタルコードCODE7, CODE8についても同様である。

[0171] また、例えば、撮像装置2では、図20に示したように、読出部20がデジタルコードCODE1, CODE4を出力し、信号処理部77が、デジタルコードCODE4からデジタルコードCODE1を減算($CODE4 - CODE1$)することにより、画素値VAL2を算出したが、これに限定されるものではない。これに代えて、読出部20のAD変換部ADCが、変換期間T1の後に、そのときのカウント値を一旦内部に記憶しておき、変換期間T4の前に、その記憶したカウント値をカウンタ25にセットするとともにそのカウント値の極性を反転してもよい。この場合でも、信号処理部77は、デジタルコードCODE1, CODE4の差に対応するデジタルコードCODEを得ることができる。

[0172] (ノイズ補正部90の動作について)

キャパシタCext1は、撮像装置2の外部に設けられているので、電圧VRLにはノイズが重畳されやすい。駆動部72のドライバ部82は、この電圧VRLを低レベル電圧として用いることにより、制御信号STGL, SFDG, SRST, SFCG, STSG, SSELを生成する。よって、例えば、制御信号STGLが低レベルである場合には、この制御信号STGLにノイズが重畳される。制御信号SFDG, SRST, SFCG, STSG, SSELについても同様である。

[0173] よって、例えば、画素信号 $S \mid G$ には、上記第 1 の実施の形態の場合と同様に、電圧 V_{RL} のノイズに応じたノイズが重畳される。具体的には、例えば、読出駆動 D_2 の対象である受光画素 P では、電圧 V_{RL} のノイズが、トランジスタ T_{GL} 、 F_{DG} を介して、トランジスタ AMP のゲートに伝わる。よって、この受光画素 P は、ノイズが重畳された画素信号 $S \mid G$ を出力する。また、読出駆動 D_2 の対象ではない受光画素 P では、電圧 V_{RL} のノイズが、オフ状態であるトランジスタ SEL を介してトランジスタ SEL のソースに伝わる。よって、この受光画素 P は、読出駆動 D_2 の対象である受光画素 P が生成した画素信号 $S \mid G$ にノイズを重畳させる。

[0174] ノイズ補正部 90 のハイパスフィルタ 94、調節回路 95、および電流源 96 は、電圧 V_{RL} に重畳されたノイズに応じたノイズ補正信号を生成し、このノイズ補正信号を、参照信号生成部 16 が生成した参照信号 R_{AMP} に重畳させる。

[0175] このノイズ補正信号の振幅および位相は、画素信号 $S \mid G$ に重畳された電圧 V_{RL} に係るノイズの振幅および位相とほぼ同じになるようにあらかじめ調節される。この例では、ノイズ補正信号の振幅および位相は、図 17 (K) に示したように、タイミング $t_{111} \sim t_{121}$ の期間では調節パラメータ SA により調節され、タイミング $t_{121} \sim t_{141}$ の期間では調節パラメータ SB により調節され、タイミング $t_{141} \sim t_{151}$ の期間では調節パラメータ SA により調節され、タイミング $t_{151} \sim t_{171}$ の期間では調節パラメータ SC により調節され、タイミング $t_{171} \sim t_{191}$ の期間では調節パラメータ SD により調節される。すなわち、タイミング $t_{111} \sim t_{121}$ 、 $t_{141} \sim t_{151}$ の期間と、タイミング $t_{121} \sim t_{141}$ の期間と、タイミング $t_{151} \sim t_{171}$ の期間と、タイミング $t_{171} \sim t_{191}$ の期間とでは、端子 T_{VRL} から信号線 V_{SL} への伝達関数が異なるので、タイミング $t_{111} \sim t_{121}$ 、 $t_{141} \sim t_{151}$ の期間では調節パラメータ SA を用い、タイミング $t_{121} \sim t_{141}$ の期間では調節パラメータ SB を用い、タイミング $t_{151} \sim t_{171}$ の期間では調節パラメ

ータSCを用い、タイミング $t_{171} \sim t_{191}$ の間では調節パラメータSDを用いている。調節パラメータSA～SDは、撮像制御部78から供給される。

[0176] また、キャパシタCext2は、撮像装置2の外部に設けられているので、電圧VRHにはノイズが重畳されやすい。ドライバ83は、電圧VRHを制御信号SFCVDDとして出力する。よって、制御信号SFCVDDにはノイズが重畳される。

[0177] よって、例えば、画素信号SIGには、電圧VRHのノイズに応じたノイズが重畳される。具体的には、例えば、読出駆動D2の対象である受光画素Pでは、電圧VRHのノイズが、キャパシタFC、オン状態であるトランジスタFCG、およびオン状態であるトランジスタFDGを介して、トランジスタAMPのゲートに伝わる。よって、この受光画素Pは、ノイズが重畳された画素信号SIGを出力する。

[0178] ノイズ補正部90のハイパスフィルタ91、調節回路92、および電流源93は、電圧VRHに重畳されたノイズに応じたノイズ補正信号を生成し、このノイズ補正信号を、参照信号生成部16が生成した参照信号RAMPに重畳させる。

[0179] このノイズ補正信号の振幅および位相は、画素信号SIGに重畳された電圧VRHに係るノイズの振幅および位相とほぼ同じになるようにあらかじめ調節される。この例では、ノイズ補正信号の振幅および位相は、図17(L)に示したように、タイミング $t_{111} \sim t_{121}$ の間では調節パラメータSEにより調節され、タイミング $t_{121} \sim t_{141}$ の間では調節パラメータSFにより調節され、タイミング $t_{141} \sim t_{151}$ の間では調節パラメータSEにより調節され、タイミング $t_{151} \sim t_{171}$ の間では調節パラメータSGにより調節され、タイミング $t_{171} \sim t_{191}$ の間では調節パラメータSHにより調節される。すなわち、タイミング $t_{111} \sim t_{121}$ 、 $t_{141} \sim t_{151}$ の期間と、タイミング $t_{121} \sim t_{141}$ の期間と、タイミング $t_{151} \sim t_{171}$ の期間と、タイミング $t_{171} \sim$

t 1 9 1 の期間とでは、端子 T V R H から信号線 V S L への伝達関数が異なるので、タイミング t 1 1 1 ~ t 1 2 1, t 1 4 1 ~ t 1 5 1 の期間では調節パラメータ S E を用い、タイミング t 1 2 1 ~ t 1 4 1 の期間では調節パラメータ S F を用い、タイミング t 1 5 1 ~ t 1 7 1 の期間では調節パラメータ S G を用い、タイミング t 1 7 1 ~ t 1 9 1 の期間では調節パラメータ S H を用いている。調節パラメータ S E ~ S H は、撮像制御部 7 8 から供給される。

[0180] 電圧 V R L、V R H に係るノイズが重畳された画像信号 S I G は、キャパシタ 2 2 を介して比較回路 2 4 に供給される。同様に、ノイズ補正部 9 0 によりこれらのノイズ補正信号が重畳された参照信号 R A M P は、キャパシタ 2 3 を介して比較回路 2 4 に供給される。比較回路 2 4 は、供給された 2 つの信号の差分に基づいて動作するので、比較回路 2 4 が生成する信号 C P へのノイズの影響は抑えられる。その結果、撮像装置 2 では、電圧 V R L、V R H のノイズの、撮像画像への影響を抑えることができる。

[0181] このように、撮像装置 2 では、キャパシタ C ext2 に接続される端子 T V R H と、端子 T V R H における電圧を生成可能なバイアス回路 7 4 とを備えるようにした。駆動部 7 2 は、端子 T V R L における電圧、および端子 T V R H における電圧に基づいて受光画素 P を駆動するようにした。ノイズ補正部 9 0 は、端子 T V R L における電圧、および端子 T V R H における電圧に基づいてノイズ補正信号を生成するようにした。これにより、例えば、比較回路 2 4 に供給される画素信号 S I G および参照信号 R A M P には、互いに同相のノイズおよびノイズ補正信号がそれぞれ重畳されるので、電圧 V R L、V R H のノイズの、撮像画像への影響を抑えることができる。

[0182] [変形例 2]

上記実施の形態では、図 1 6 に示したように、ノイズ補正部 9 0 は、2 つのハイパスフィルタ 9 1、9 4 と、2 つの調節回路 9 2、9 5 と、2 つの電流源 9 3、9 6 とを有するようにしたが、これに限定されるものではない。以下に、いくつか例を挙げて詳細に説明する。

[0183] 図21は、本変形例に係る撮像装置2Aの一構成例を表すものである。撮像装置2Aは、ノイズ補正部75Aを有している。ノイズ補正部75Aは、ノイズ補正部90Aを有している。ノイズ補正部90Aは、ハイパスフィルタ91、94と、スイッチ97と、調節回路92と、電流源93とを有している。ハイパスフィルタ91は、電圧VRHに重畳された、交流成分であるノイズ信号をスイッチ97に供給するように構成される。ハイパスフィルタ94は、電圧VRLに重畳された、交流成分であるノイズ信号をスイッチ97に供給するように構成される。スイッチ97は、撮像制御部78A（後述）からの指示に基づいて、ハイパスフィルタ91から供給されたノイズ信号、およびハイパスフィルタ94から供給されたノイズ信号のうち的一方を調節回路92に供給するように構成される。調節回路92は、撮像制御部78Aからの指示に基づいて、スイッチ97から供給されたノイズ信号の振幅や位相を調節するように構成される。電流源93は、調節回路92により調節されたノイズ信号を電流信号に変換するように構成される。

[0184] 図22は、ノイズ補正部90Aの一構成例を表すものである。図22には、ノイズ補正部90Aに加え、参照信号生成部16、読出部20、および撮像制御部78Aをも描いている。ノイズ補正部90Aは、キャパシタC4、C5と、スイッチSW2と、キャパシタC6、C7と、スイッチSW3とを有している。キャパシタC4は、図21に示したハイパスフィルタ91に対応する。キャパシタC5は、図21に示したハイパスフィルタ94に対応する。スイッチSW2は、スイッチ97に対応する。抵抗素子R1、トランジスタMN1、電流源CS1、スイッチSW1、抵抗素子R2、トランジスタMN2、電流源CS2、キャパシタC2、トランジスタMP1、キャパシタC6、C7、およびスイッチSW3は、図21に示した調節回路92に対応する。トランジスタMP2は、図21に示した電流源93に対応する。

[0185] キャパシタC4の一端には電圧VRHが供給され、他端はスイッチSW2に接続される。キャパシタC5の一端には電圧VRLが供給され、他端はスイッチSW2に接続される。スイッチSW2は、撮像制御部78Aからの指

示基づいて、キャパシタC 4 の他端およびキャパシタC 5 の他端のうちの一方をトランジスタMN 2 のゲートおよびスイッチSW 1 に接続するように構成される。キャパシタC 6 の一端には電圧VRHが供給され、他端はスイッチSW 3 に接続される。キャパシタC 7 の一端には電圧VRLが供給され、他端はスイッチSW 3 に接続される。キャパシタC 6, C 7 は、撮像制御部7 8 Aからの指示に基づいて容量値を変化させることができるようになっている。スイッチSW 3 は、撮像制御部7 8 Aからの指示に基づいて、キャパシタC 6 の他端およびキャパシタC 7 の他端のうちの一方をトランジスタMP 2 のドレインに接続するように構成される。

[0186] ここで、ハイパスフィルタ9 4 は、本開示の一実施の形態における「第1のハイパスフィルタ」の一具体例に対応する。ハイパスフィルタ9 1 は、本開示の一実施の形態における「第2のハイパスフィルタ」の一具体例に対応する。スイッチ9 7 は、本開示の一実施の形態における「スイッチ」の一具体例に対応する。調節回路9 2、電流源9 3、および抵抗素子6 3 は、本開示の一実施の形態における「生成回路」の一具体例に対応する。

[0187] 図2 3 は、撮像装置2 Aの一動作例を表すものであり、(A)は水平同期信号XHSの波形を示し、(B)は制御信号SSELの波形を示し、(C)は制御信号SRSTの波形を示し、(D)は制御信号SFDGの波形を示し、(E)は制御信号STGLの波形を示し、(F)は制御信号SFCGの波形を示し、(G)は制御信号STGSの波形を示し、(H)は参照信号RAMPの波形を示し、(I)は画素信号SIGの波形を示し、(J)はカウンタ2 5の動作を示し、(K)はノイズ補正部9 0 Aにおける調節パラメータを示し、(L)はノイズ補正部9 0 Aにおける補正対象である電圧を示す。図2 3 (A)～(J)は、上記実施の形態の場合(図1 7, 1 8 A, 1 8 B)と同様である。

[0188] 例えば、タイミングt 1 1 1～t 1 5 1の期間(図2 3)では、画素信号SIGには、上記第1の実施の形態の場合と同様に、電圧VRLのノイズに応じたノイズが重畳される。具体的には、例えば、読出駆動D 2の対象であ

る受光画素Pでは、電圧VRLのノイズが、トランジスタTGL, FDGを介して、トランジスタAMPのゲートに伝わる。よって、この受光画素Pは、ノイズが重畳された画素信号SIGを出力する。また、読出駆動D2の対象ではない受光画素Pでは、電圧VRLのノイズが、オフ状態であるトランジスタSELを介してトランジスタSELのソースに伝わる。よって、この受光画素Pは、読出駆動D2の対象である受光画素Pが生成した画素信号SIGにノイズを重畳させる。

[0189] 図23(L)に示したように、タイミングt111~t151の期間では、ノイズ補正部90Aは、電圧VRLを補正対象電圧とする。具体的には、この期間において、スイッチSW2は、キャパシタC5の他端をトランジスタMN2のゲートおよびスイッチSW1に接続し、スイッチSW3は、キャパシタC7の他端をトランジスタMP2のドレインに接続する。ノイズ補正部90Aは、この期間において、電圧VRLに重畳されたノイズに応じたノイズ補正信号を生成し、このノイズ補正信号を、参照信号生成部16が生成した参照信号RAMPに重畳させる。この期間では、ノイズ補正部90Aは、電圧VRHに重畳されたノイズに応じたノイズ補正信号は生成しない。

[0190] このノイズ補正信号の振幅および位相は、画素信号SIGに重畳された電圧VRLに係るノイズの振幅および位相とほぼ同じになるようにあらかじめ調節される。この例では、ノイズ補正信号の振幅および位相は、図23(K)に示したように、タイミングt111~t121の期間では調節パラメータSIにより調節され、タイミングt121~t141の期間では調節パラメータSJにより調節され、タイミングt141~t151の期間では調節パラメータSIにより調節される。すなわち、タイミングt111~t121, t141~t151の期間と、タイミングt121~t141の期間とでは、端子TVRLから信号線VSLへの伝達関数が異なるので、タイミングt111~t121, t141~t151の期間では調節パラメータSIを用い、タイミングt121~t141の期間では調節パラメータSJを用いている。調節パラメータSI, SJは、撮像制御部78Aから供給される

。

[0191] これにより、比較回路24に供給される画素信号S1Gおよび参照信号RAMPには、タイミングt111～t151の期間において、互いに同相のノイズおよびノイズ補正信号がそれぞれ重畳される。比較回路24は、供給された2つの信号の差分に基づいて動作するので、比較回路24が生成する信号CPへのノイズの影響は抑えられる。その結果、撮像装置2Aでは、電圧VRLのノイズの、撮像画像への影響を抑えることができる。

[0192] また、例えば、タイミングt151～t191の期間（図23）では、画素信号S1Gには、電圧VRHのノイズに応じたノイズが重畳される。具体的には、例えば、読出駆動D2の対象である受光画素Pでは、電圧VRHのノイズが、キャパシタFC、オン状態であるトランジスタFCG、およびオン状態であるトランジスタFDGを介して、トランジスタAMPのゲートに伝わる。よって、この受光画素Pは、ノイズが重畳された画素信号S1Gを出力する。

[0193] 図23（L）に示したように、タイミングt151～t191の期間では、ノイズ補正部90Aは、電圧VRHを補正対象電圧とする。具体的には、この期間において、スイッチSW2は、キャパシタC4の他端をトランジスタMN2のゲートおよびスイッチSW1に接続し、スイッチSW3は、キャパシタC6の他端をトランジスタMP2のドレインに接続する。ノイズ補正部90Aは、この期間において、電圧VRHに重畳されたノイズに応じたノイズ補正信号を生成し、このノイズ補正信号を、参照信号生成部16が生成した参照信号RAMPに重畳させる。この期間では、ノイズ補正部90Aは、電圧VRLに重畳されたノイズに応じたノイズ補正信号は生成しない。

[0194] このノイズ補正信号の振幅および位相は、画素信号S1Gに重畳された電圧VRHに係るノイズの振幅および位相とほぼ同じになるようにあらかじめ調節される。この例では、ノイズ補正信号の振幅および位相は、図23（K）に示したように、タイミングt151～t171の期間では調節パラメータSKにより調節され、タイミングt171～t191の期間では調節パラ

メータSLにより調節される。すなわち、タイミング $t_{151} \sim t_{171}$ の期間と、タイミング $t_{171} \sim t_{191}$ の期間とでは、端子TVRHから信号線VSLへの伝達関数が異なるので、タイミング $t_{151} \sim t_{171}$ の期間では調節パラメータSKを用い、タイミング $t_{171} \sim t_{191}$ の期間では調節パラメータSLを用いている。調節パラメータSK, SLは、撮像制御部78Aから供給される。

[0195] これにより、比較回路24に供給される画素信号SIGおよび参照信号RAMPAには、タイミング $t_{151} \sim t_{191}$ の期間において、互いに同相のノイズおよびノイズ補正信号がそれぞれ重畳される。比較回路24は、供給された2つの信号の差分に基づいて動作するので、比較回路24が生成する信号CPへのノイズの影響は抑えられる。その結果、撮像装置2Aでは、電圧VRHのノイズの、撮像画像への影響を抑えることができる。

[0196] 図24は、本変形例に係る他の撮像装置2Bの一構成例を表すものである。撮像装置2Bは、ノイズ補正部75Bを有している。ノイズ補正部75Bは、ノイズ補正部90Bを有している。ノイズ補正部90Bは、スイッチ98と、ハイパスフィルタ91と、調節回路92と、電流源93とを有している。スイッチ98は、撮像制御部78Bからの指示に基づいて、電圧VRHおよび電圧VRLのうちの一方をハイパスフィルタ91に供給するように構成される。ハイパスフィルタ91は、スイッチ98から供給された電圧VRH, VRLの一方に重畳された、交流成分であるノイズ信号を調節回路92に供給するように構成される。調節回路92は、撮像制御部78Bからの指示に基づいて、スイッチ97から供給されたノイズ信号の振幅や位相を調節するように構成される。電流源93は、調節回路92により調節されたノイズ信号を電流信号に変換するように構成される。

[0197] 図25は、ノイズ補正部90Bの一構成例を表すものである。図25には、ノイズ補正部90Bに加え、参照信号生成部16、読出部20、および撮像制御部78Bをも描いている。ノイズ補正部90Bは、スイッチSW4を有している。スイッチSW4は、図24に示したスイッチ98に対応する。

スイッチSW4は、撮像制御部78Bからの指示に基づいて、電圧VRHおよび電圧VRLのうちの一方をキャパシタC1, C3に供給するように構成される。

[0198] ここで、スイッチ98は、本開示の一実施の形態における「スイッチ」の一具体例に対応する。ハイパスフィルタ91は、本開示の一実施の形態における「ハイパスフィルタ」の一具体例に対応する。調節回路92、電流源93、および抵抗素子63は、本開示の一実施の形態における「生成回路」の一具体例に対応する。

[0199] この撮像装置2Bの動作は、撮像装置2Aの場合（図23）と同様である。

[0200] 図23（L）に示したように、タイミング $t_{111} \sim t_{151}$ の間では、ノイズ補正部90Bは、電圧VRLを補正対象電圧とする。具体的には、この期間において、スイッチSW4は、電圧VRLをキャパシタC1, C3に供給する。ノイズ補正信号の振幅および位相は、図23（K）に示したように、タイミング $t_{111} \sim t_{121}$ の間では調節パラメータS1により調節され、タイミング $t_{121} \sim t_{141}$ の間では調節パラメータSJにより調節され、タイミング $t_{141} \sim t_{151}$ の間では調節パラメータS1により調節される。

[0201] また、タイミング $t_{151} \sim t_{191}$ の間では、ノイズ補正部90Bは、電圧VRHを補正対象電圧とする。具体的には、この期間において、スイッチSW4は、電圧VRHをキャパシタC1, C3に供給する。ノイズ補正信号の振幅および位相は、タイミング $t_{151} \sim t_{171}$ の間では調節パラメータSKにより調節され、タイミング $t_{171} \sim t_{191}$ の間では調節パラメータSLにより調節される。

[0202] <3. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、

ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0203] 図26は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0204] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図26に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F (interface) 12053が図示されている。

[0205] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0206] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0207] 車外情報検出ユニット12030は、車両制御システム12000を搭載

した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0208] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0209] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0210] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0211] また、マイクロコンピュータ12051は、車外情報検出ユニット120

30又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0212] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0213] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図26の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0214] 図27は、撮像部12031の設置位置の例を示す図である。

[0215] 図27では、車両12100は、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0216] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像

を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0217] なお、図27には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0218] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0219] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0220] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2

輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0221] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0222] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031に適用され得る。車両に搭載される撮像装置では、ノイズの影響を抑えることができるので、撮像画像の画質を高めることができる。その結果、車両制御システム12000では、車両の衝突回避あるいは衝突緩和機能、車間距離に基づく追従走行機能、車速維持走行機能、車両の衝突警告機能、車両

のレーン逸脱警告機能等を、高い精度で実現できる。

[0223] 以上、実施の形態および変形例、ならびにそれらの具体的な応用例を挙げ、本技術を説明したが、本技術はこれらの実施の形態等には限定されず、種々の変形が可能である。

[0224] 例えば、上記の実施の形態では、本技術を撮像装置に適用したが、これに限定されるものではなく、光を検出する様々な装置に本技術を適用することができる。図28は、本技術を適用した測距装置3の一構成例を表すものである。測距装置3は、インダイレクト方式のToF (Time-of-Flight) センサであり、計測対象物OBJまでの距離を計測するように構成される。測距装置3は、発光部101と、光学系102と、光検出部103と、制御部104とを備えている。

[0225] 発光部101は、制御部104からの指示に基づいて、計測対象物OBJに向かって光パルスL0を射出するように構成される。発光部101は、制御部104からの指示に基づいて、発光および非発光を交互に繰り返す発光動作を行うことにより光パルスL0を射出するようになっている。発光部101は、例えば赤外光を射出する光源を有する。この光源は、例えば、レーザ光源やLED (Light Emitting Diode) などを用いて構成される。

[0226] 光学系102は、光検出部103の受光面Sにおいて像を結像させるレンズを含んで構成される。この光学系102には、発光部101から射出され、計測対象物OBJにより反射された光パルス（反射光パルスL1）が入射するようになっている。

[0227] 光検出部103は、制御部104からの指示に基づいて、光を検出することにより距離画像を生成するように構成される。距離画像に含まれる複数の画素値のそれぞれは、計測対象物OBJまでの距離についての値を示す。そして、光検出部103は、生成した距離画像を画像データDT2として出力するようになっている。

[0228] 制御部104は、発光部101および光検出部103に制御信号を供給し、これらの動作を制御することにより、測距装置3の動作を制御するように

構成される。

[0229] このような測距装置 3 においても、本技術を適用することができる。本技術を適用することにより、測距装置 3 では、測距精度を高めることができる。

[0230] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0231] なお、本技術は以下のような構成とすることができる。以下の構成の本技術によれば、ノイズの影響を抑えることができる。

[0232] (1)

受光量に応じた画素電圧を含む画素信号を生成可能な受光画素と、
第 1 の外部キャパシタに接続される第 1 の接続端子と、
前記第 1 の接続端子における電圧を生成可能な第 1 の電圧生成回路と、
前記第 1 の接続端子における電圧に基づいて前記受光画素を駆動可能な駆動回路と、

ランプ波形を有する参照信号を生成可能な参照信号生成回路と、
前記第 1 の接続端子における電圧に応じたノイズ補正信号を生成可能であり、前記ノイズ補正信号を前記参照信号に重畳可能なノイズ補正回路と、
前記画素信号と、前記ノイズ補正信号が重畳された前記参照信号とを比較可能な比較回路と、

前記比較回路の比較結果に基づいて画素値を算出可能な処理回路と
を備えた撮像装置。

(2)

第 2 の外部キャパシタに接続される第 2 の接続端子と、
前記第 2 の接続端子における電圧を生成可能な第 2 の電圧生成回路と
を備え、
前記駆動回路は、前記第 1 の接続端子における電圧、および前記第 2 の接続端子における電圧に基づいて前記受光画素を駆動可能であり、

前記ノイズ補正回路は、前記第 1 の接続端子における電圧、および前記第

2の接続端子における電圧に基づいて前記ノイズ補正信号を生成可能である
前記（１）に記載の撮像装置。

（３）

前記ノイズ補正回路は、前記第１の接続端子における電圧、および前記第２の接続端子における電圧のうち的一方または双方に応じた前記ノイズ補正信号を生成可能である

前記（２）に記載の撮像装置。

（４）

前記ノイズ補正回路の動作を制御可能な制御回路をさらに備え、
前記ノイズ補正回路は、前記制御回路から供給された調節パラメータに基づいて前記ノイズ補正信号を調節可能である

前記（１）から（３）のいずれかに記載の撮像装置。

（５）

前記調節パラメータは、前記ノイズ補正信号の振幅、および前記ノイズ補正信号の位相のうち的一方または双方を調節可能である

前記（４）に記載の撮像装置。

（６）

前記受光画素は、所定の期間において、前記画素信号を出力可能であり、
前記ノイズ補正回路は、
前記所定の期間の期間内における第１の期間において、前記第１の接続端子における電圧に応じた前記ノイズ補正信号を生成可能であり、
前記所定の期間の期間内における第２の期間において、前記第２の接続端子における電圧に応じた前記ノイズ補正信号を生成可能である

前記（３）に記載の撮像装置。

（７）

前記ノイズ補正回路の動作を制御可能な制御回路をさらに備え、
前記ノイズ補正回路は、前記制御回路から供給された調節パラメータに基づいて前記ノイズ補正信号を調節可能であり、

前記制御回路は、

前記第 1 の期間において、前記調節パラメータを第 1 の調節パラメータに設定可能であり、

前記第 2 の期間において、前記調節パラメータを第 2 の調節パラメータに設定可能である

前記（６）に記載の撮像装置。

（８）

前記第 1 の期間は、第 1 のサブ期間と、第 2 のサブ期間とを含み、

前記第 1 の調節パラメータは、第 1 のパラメータと、第 2 のパラメータとを含み、

前記制御回路は、

前記第 1 のサブ期間において、前記調節パラメータを前記第 1 のパラメータに設定可能であり、

前記第 2 のサブ期間において、前記調節パラメータを前記第 2 のパラメータに設定可能である

前記（７）に記載の撮像装置。

（９）

前記ノイズ補正回路は、

前記第 1 の接続端子における電圧に重畳された第 1 のノイズ信号を抽出する第 1 のハイパスフィルタと、

前記第 2 の接続端子における電圧に重畳された第 2 のノイズ信号を抽出する第 2 のハイパスフィルタと、

前記第 1 のノイズ信号および前記第 2 のノイズ信号のうち的一方を選択するスイッチと、

前記スイッチにより選択されたノイズ信号に基づいて前記ノイズ補正信号を生成する生成回路と

を有する

前記（３）に記載の撮像装置。

(10)

前記ノイズ補正回路は、

前記第1の接続端子における電圧および前記第2の接続端子における電圧のうち的一方を選択するスイッチと、

前記スイッチにより選択された電圧に重畳されたノイズ信号を抽出するハイパスフィルタと、

前記ノイズ信号に基づいて前記ノイズ補正信号を生成する生成回路とを有する

前記(3)に記載の撮像装置。

(11)

前記第1の電圧生成回路は、電源電圧と接地電圧の間の電圧範囲の範囲外の電圧を生成可能なチャージポンプを含む

前記(1)から(11)のいずれかに記載の撮像装置。

(12)

前記第1の電圧生成回路は、電源電圧と接地電圧の間の電圧範囲の範囲内の電圧を生成可能なバイアス回路を含む

前記(1)から(11)のいずれかに記載の撮像装置。

(13)

受光量に応じた電圧を含む検出信号を生成可能な受光回路と、

第1の外部キャパシタに接続される第1の接続端子と、

前記第1の接続端子における電圧を生成可能な第1の電圧生成回路と、

前記第1の接続端子における電圧に基づいて前記受光回路を駆動可能な駆動回路と、

ランプ波形を有する参照信号を生成可能な参照信号生成回路と、

前記第1の接続端子における電圧に応じたノイズ補正信号を生成可能であり、前記ノイズ補正信号を前記参照信号に重畳可能なノイズ補正回路と、

前記検出信号と、前記ノイズ補正信号が重畳された前記参照信号とを比較可能な比較回路と、

前記比較回路の比較結果に基づいて検出値を算出可能な処理回路とを備えた光検出装置。

[0233] 本出願は、日本国特許庁において2022年7月11日に提出された日本特許出願番号2022-111406号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0234] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 受光量に応じた画素電圧を含む画素信号を生成可能な受光画素と、
第1の外部キャパシタに接続される第1の接続端子と、
前記第1の接続端子における電圧を生成可能な第1の電圧生成回路と、
前記第1の接続端子における電圧に基づいて前記受光画素を駆動可能な駆動回路と、
ランプ波形を有する参照信号を生成可能な参照信号生成回路と、
前記第1の接続端子における電圧に応じたノイズ補正信号を生成可能であり、前記ノイズ補正信号を前記参照信号に重畳可能なノイズ補正回路と、
前記画素信号と、前記ノイズ補正信号が重畳された前記参照信号とを比較可能な比較回路と、
前記比較回路の比較結果に基づいて画素値を算出可能な処理回路とを備えた撮像装置。
- [請求項2] 第2の外部キャパシタに接続される第2の接続端子と、
前記第2の接続端子における電圧を生成可能な第2の電圧生成回路と
と
を備え、
前記駆動回路は、前記第1の接続端子における電圧、および前記第2の接続端子における電圧に基づいて前記受光画素を駆動可能であり、
前記ノイズ補正回路は、前記第1の接続端子における電圧、および前記第2の接続端子における電圧に基づいて前記ノイズ補正信号を生成可能である
請求項1に記載の撮像装置。
- [請求項3] 前記ノイズ補正回路は、前記第1の接続端子における電圧、および前記第2の接続端子における電圧のうち的一方または双方に応じた前

記ノイズ補正信号を生成可能である

請求項 2 に記載の撮像装置。

[請求項4] 前記ノイズ補正回路の動作を制御可能な制御回路をさらに備え、
前記ノイズ補正回路は、前記制御回路から供給された調節パラメータに基づいて前記ノイズ補正信号を調節可能である
請求項 1 に記載の撮像装置。

[請求項5] 前記調節パラメータは、前記ノイズ補正信号の振幅、および前記ノイズ補正信号の位相のうち的一方または双方を調節可能である
請求項 4 に記載の撮像装置。

[請求項6] 前記受光画素は、所定の期間において、前記画素信号を出力可能であり、
前記ノイズ補正回路は、
前記所定の期間の期間内における第 1 の期間において、前記第 1 の接続端子における電圧に応じた前記ノイズ補正信号を生成可能であり、
前記所定の期間の期間内における第 2 の期間において、前記第 2 の接続端子における電圧に応じた前記ノイズ補正信号を生成可能である
請求項 3 に記載の撮像装置。

[請求項7] 前記ノイズ補正回路の動作を制御可能な制御回路をさらに備え、
前記ノイズ補正回路は、前記制御回路から供給された調節パラメータに基づいて前記ノイズ補正信号を調節可能であり、
前記制御回路は、
前記第 1 の期間において、前記調節パラメータを第 1 の調節パラメータに設定可能であり、
前記第 2 の期間において、前記調節パラメータを第 2 の調節パラメータに設定可能である
請求項 6 に記載の撮像装置。

[請求項8] 前記第 1 の期間は、第 1 のサブ期間と、第 2 のサブ期間とを含み、

前記第 1 の調節パラメータは、第 1 のパラメータと、第 2 のパラメータとを含み、

前記制御回路は、

前記第 1 のサブ期間において、前記調節パラメータを前記第 1 のパラメータに設定可能であり、

前記第 2 のサブ期間において、前記調節パラメータを前記第 2 のパラメータに設定可能である

請求項 7 に記載の撮像装置。

[請求項 9]

前記ノイズ補正回路は、

前記第 1 の接続端子における電圧に重畳された第 1 のノイズ信号を抽出する第 1 のハイパスフィルタと、

前記第 2 の接続端子における電圧に重畳された第 2 のノイズ信号を抽出する第 2 のハイパスフィルタと、

前記第 1 のノイズ信号および前記第 2 のノイズ信号のうちの一方を選択するスイッチと、

前記スイッチにより選択されたノイズ信号に基づいて前記ノイズ補正信号を生成する生成回路と

を有する

請求項 3 に記載の撮像装置。

[請求項 10]

前記ノイズ補正回路は、

前記第 1 の接続端子における電圧および前記第 2 の接続端子における電圧のうちの一方を選択するスイッチと、

前記スイッチにより選択された電圧に重畳されたノイズ信号を抽出するハイパスフィルタと、

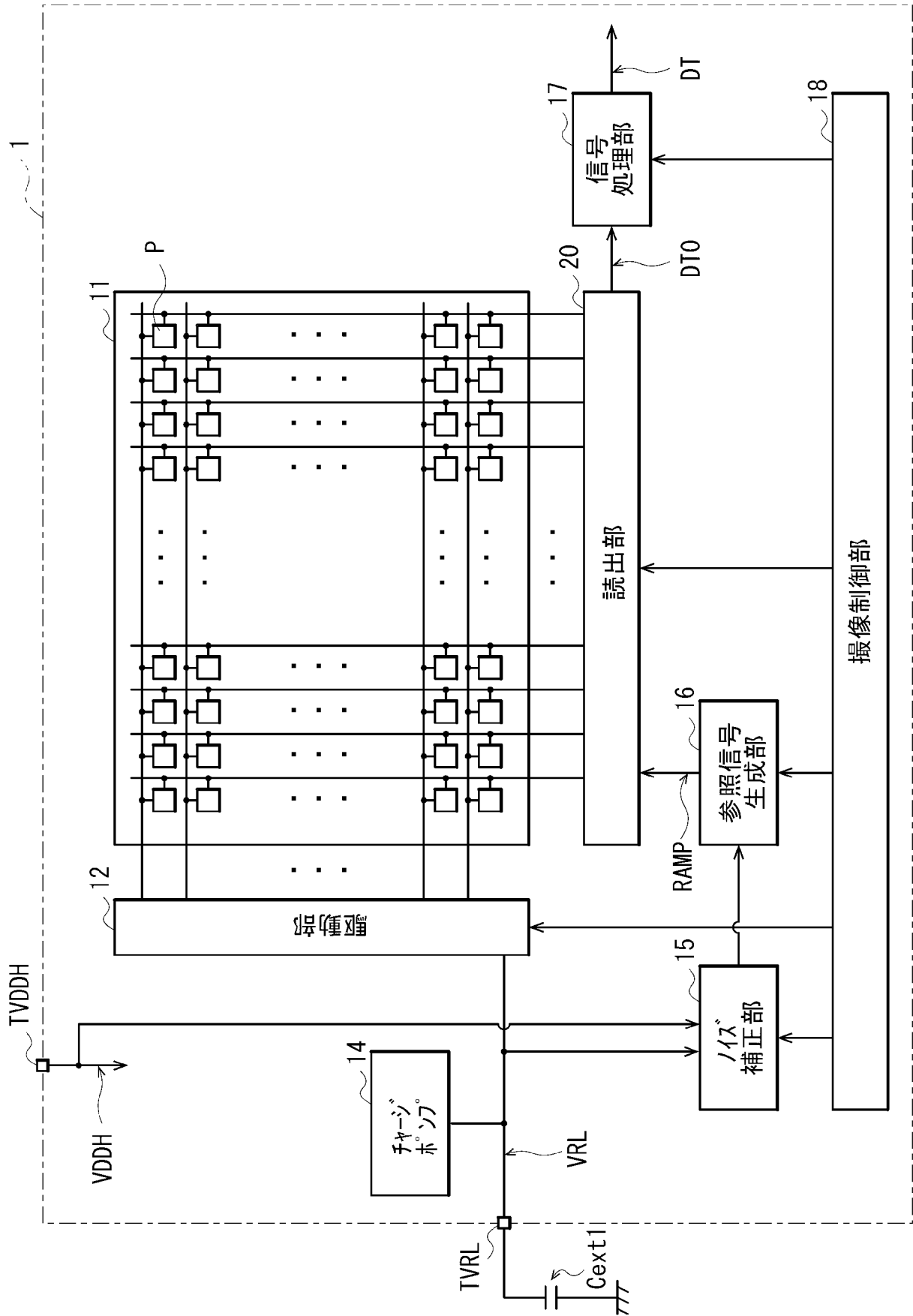
前記ノイズ信号に基づいて前記ノイズ補正信号を生成する生成回路と

を有する

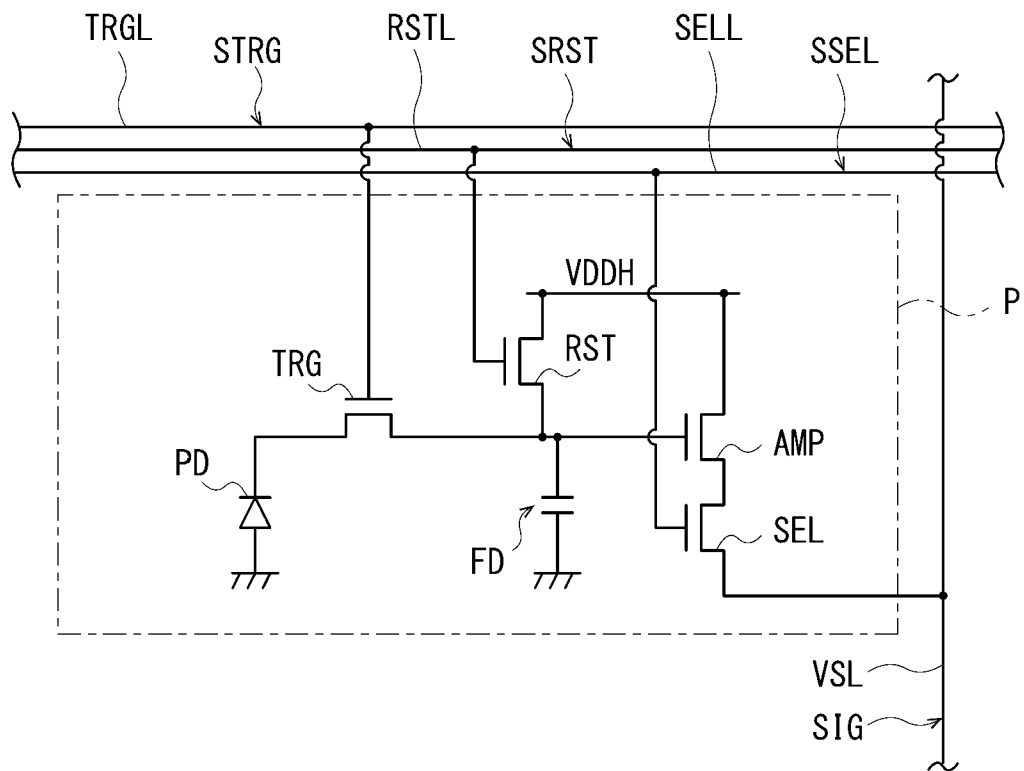
請求項 3 に記載の撮像装置。

- [請求項11] 前記第1の電圧生成回路は、電源電圧と接地電圧の間の電圧範囲の範囲外の電圧を生成可能なチャージポンプを含む
請求項1に記載の撮像装置。
- [請求項12] 前記第1の電圧生成回路は、電源電圧と接地電圧の間の電圧範囲の範囲内の電圧を生成可能なバイアス回路を含む
請求項1に記載の撮像装置。
- [請求項13] 受光量に応じた電圧を含む検出信号を生成可能な受光回路と、
第1の外部キャパシタに接続される第1の接続端子と、
前記第1の接続端子における電圧を生成可能な第1の電圧生成回路と、
と、
前記第1の接続端子における電圧に基づいて前記受光回路を駆動可能な駆動回路と、
ランプ波形を有する参照信号を生成可能な参照信号生成回路と、
前記第1の接続端子における電圧に応じたノイズ補正信号を生成可能であり、前記ノイズ補正信号を前記参照信号に重畳可能なノイズ補正回路と、
前記検出信号と、前記ノイズ補正信号が重畳された前記参照信号とを比較可能な比較回路と、
前記比較回路の比較結果に基づいて検出値を算出可能な処理回路とを備えた光検出装置。

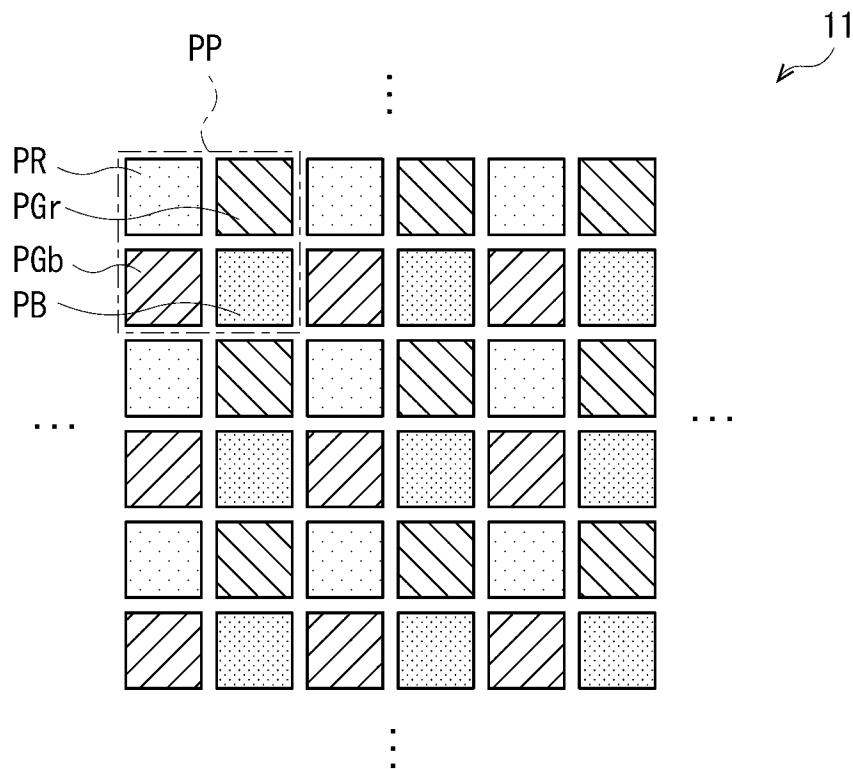
[図1]



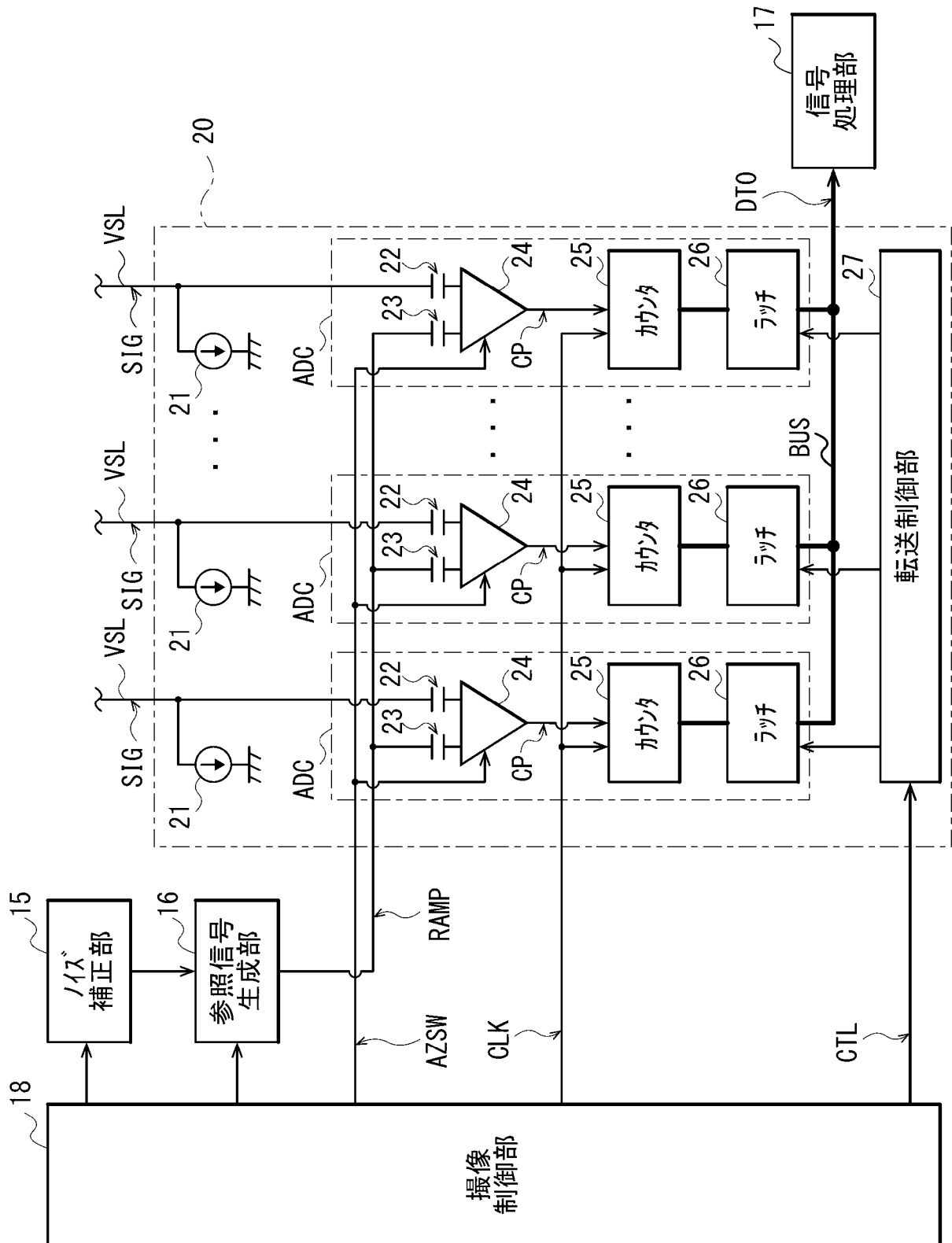
[図2]



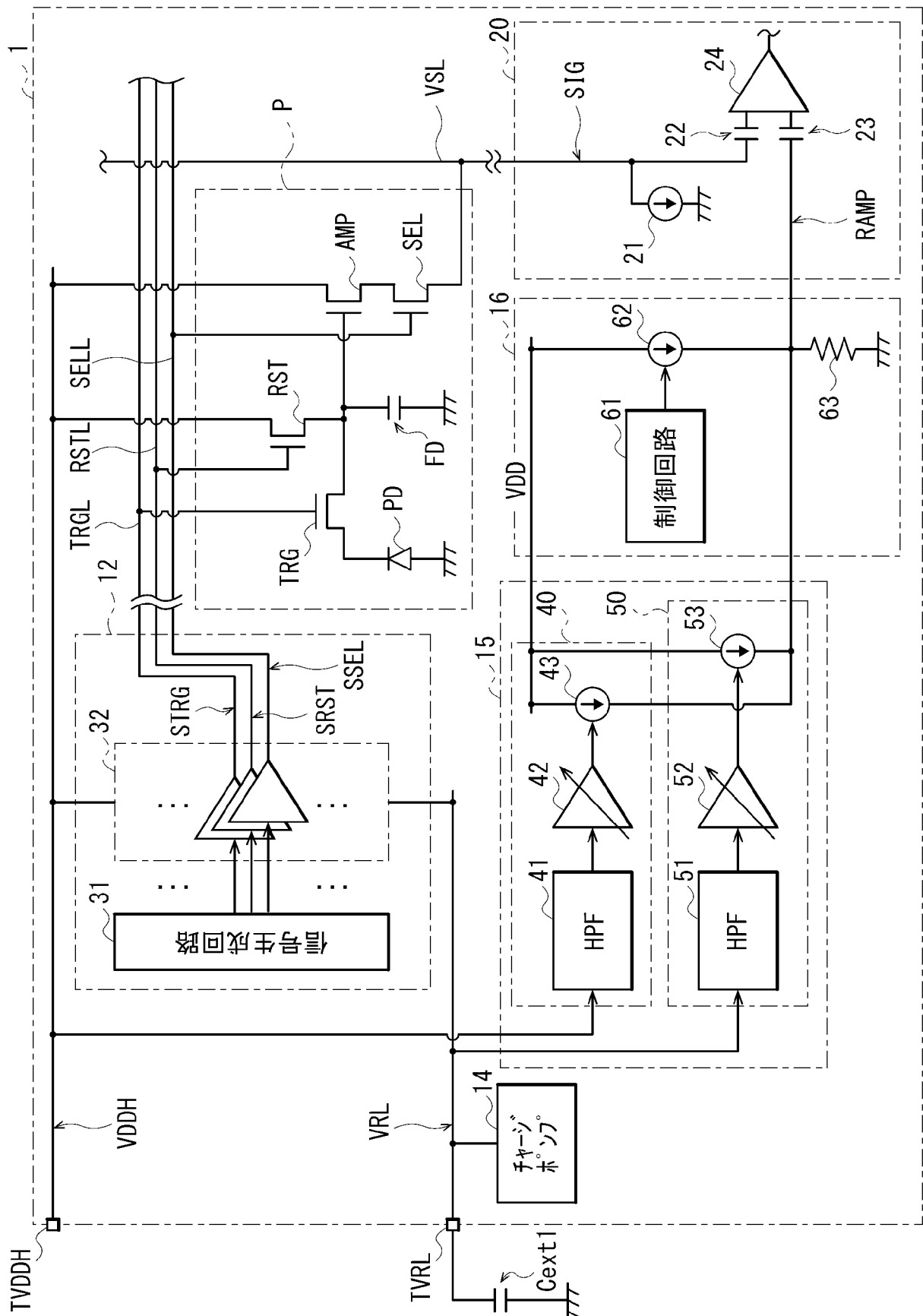
[図3]



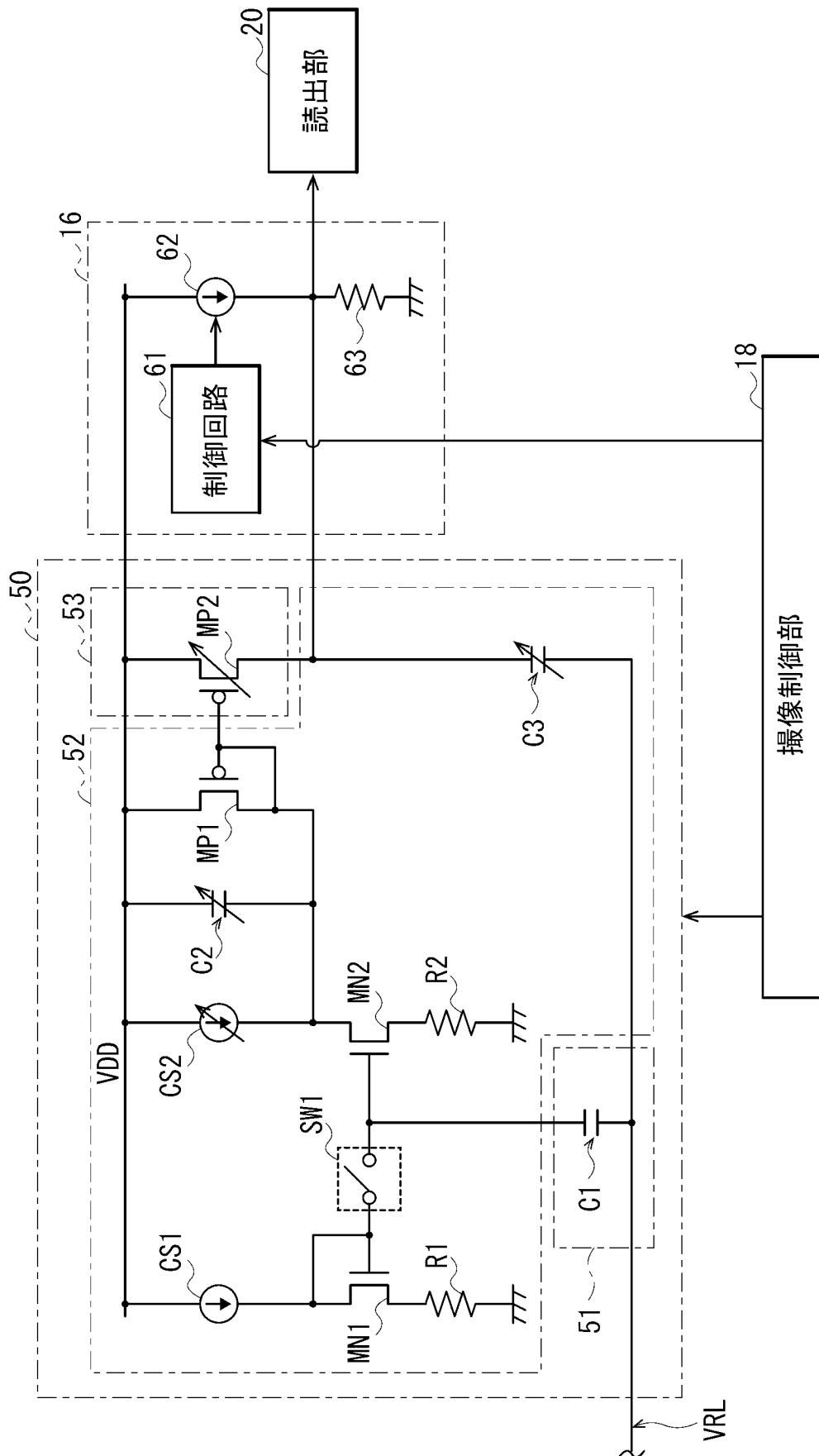
[図4]



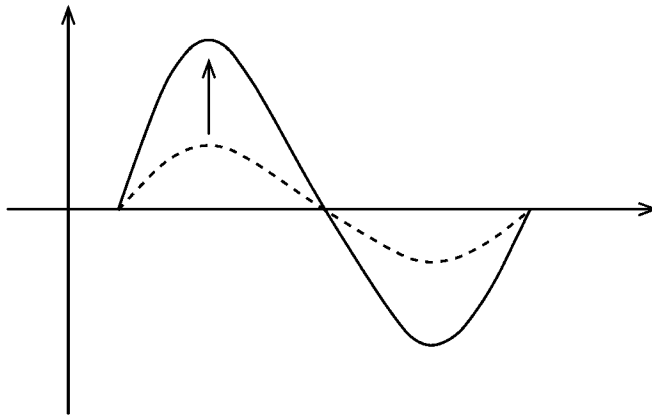
[図5]



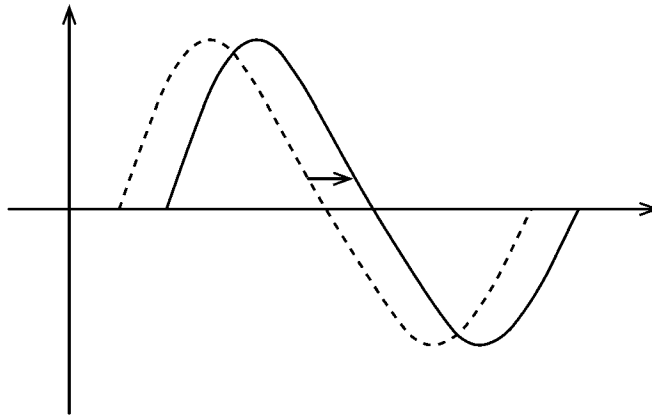
[図6]



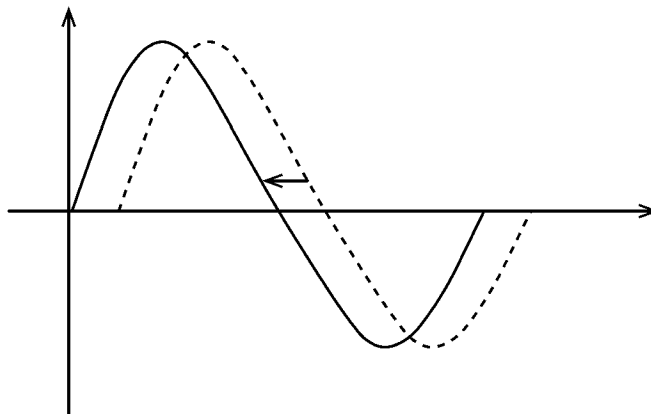
[図7A]



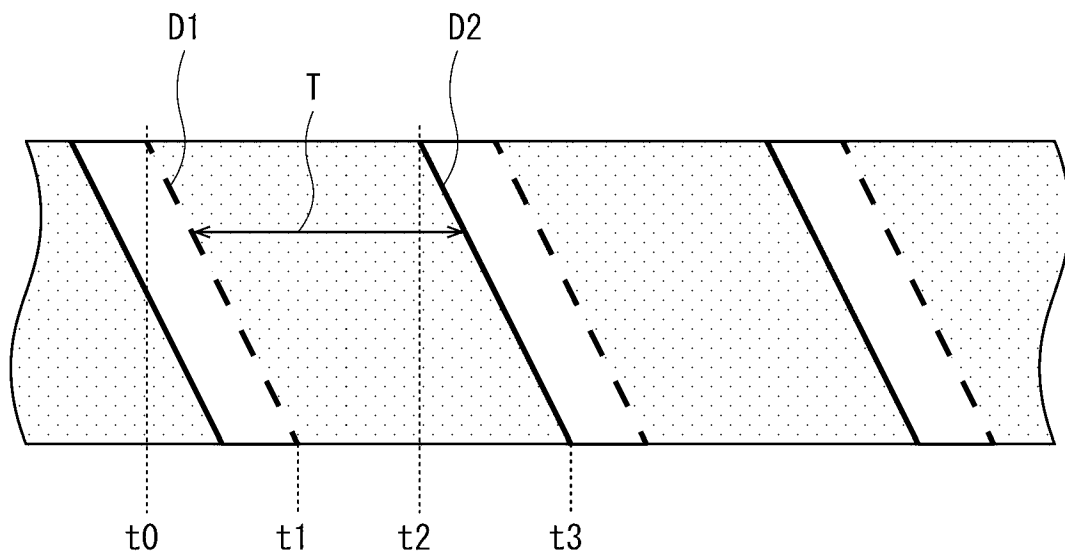
[図7B]



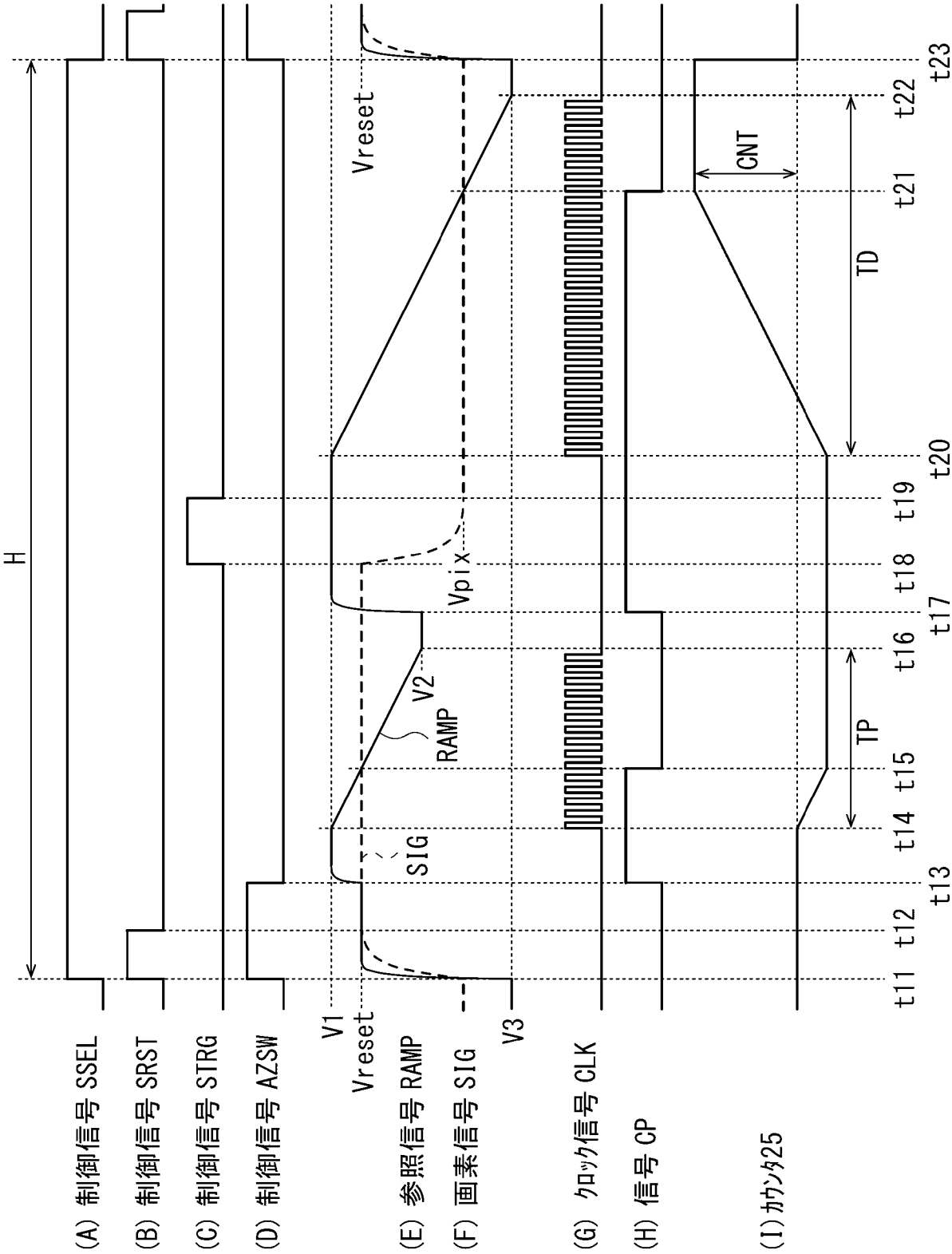
[図7C]



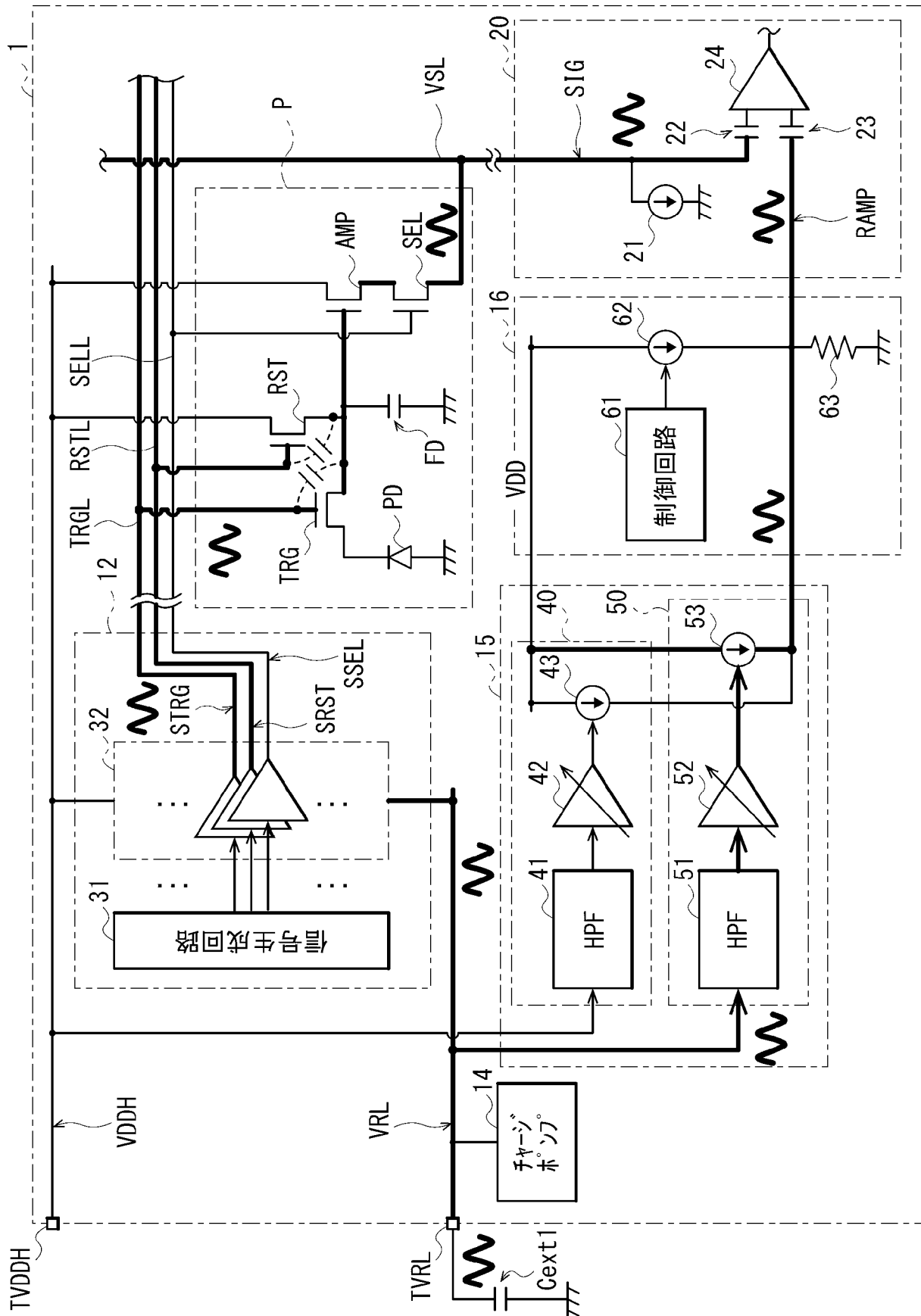
[図8]



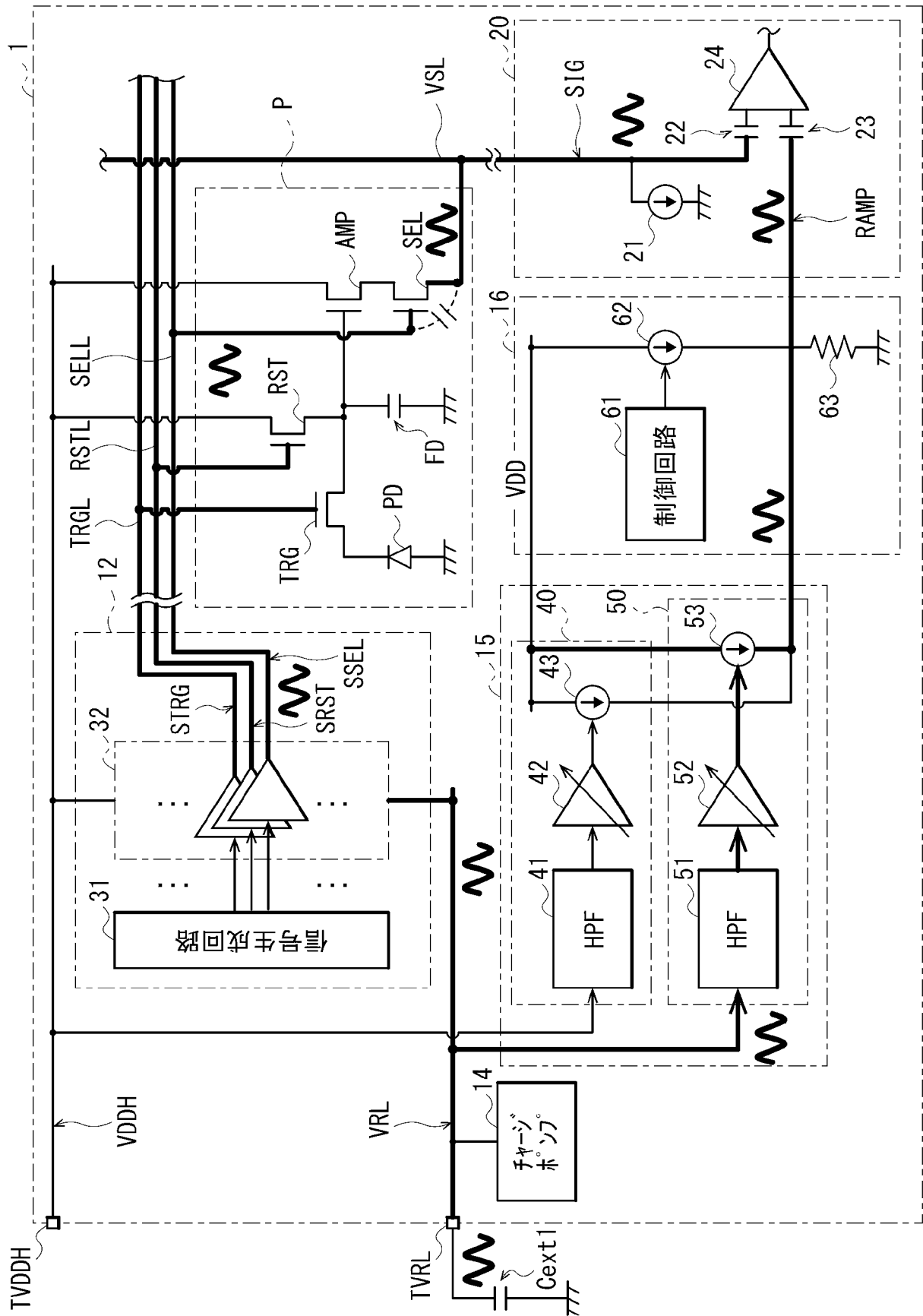
[図9]



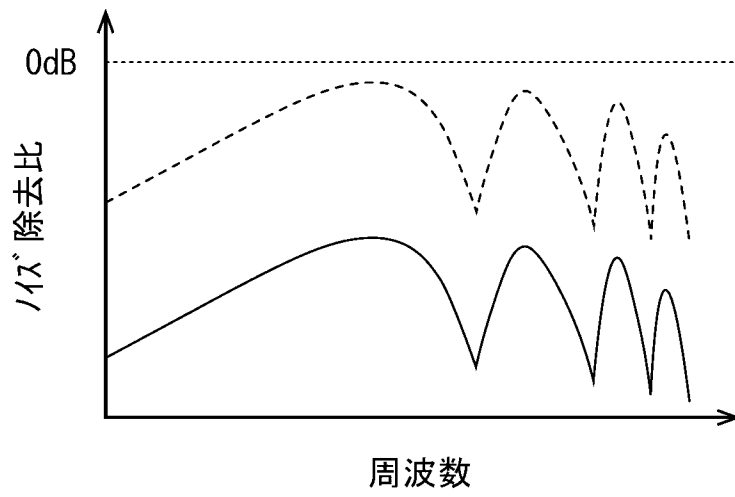
[図10A]



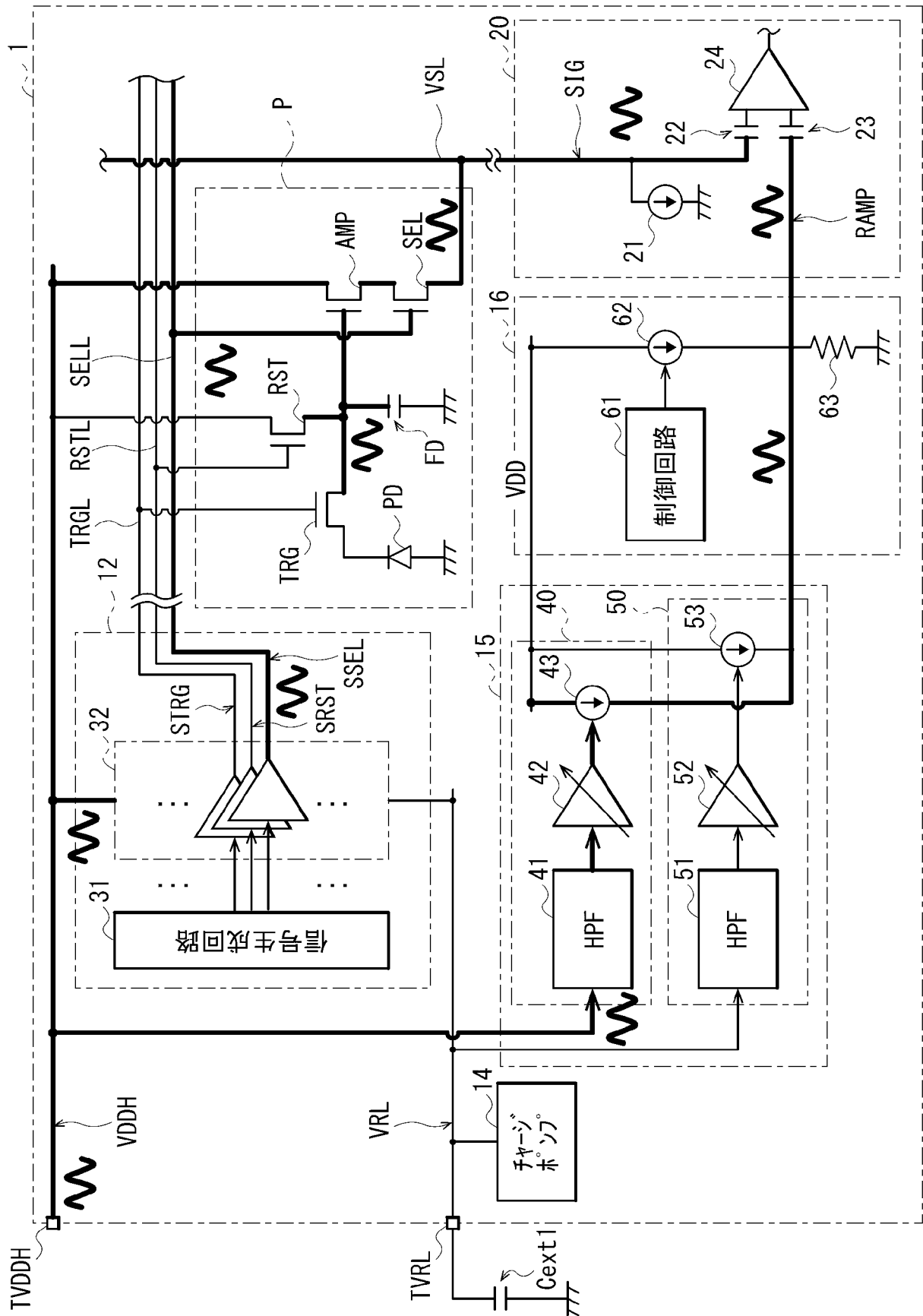
[図10B]



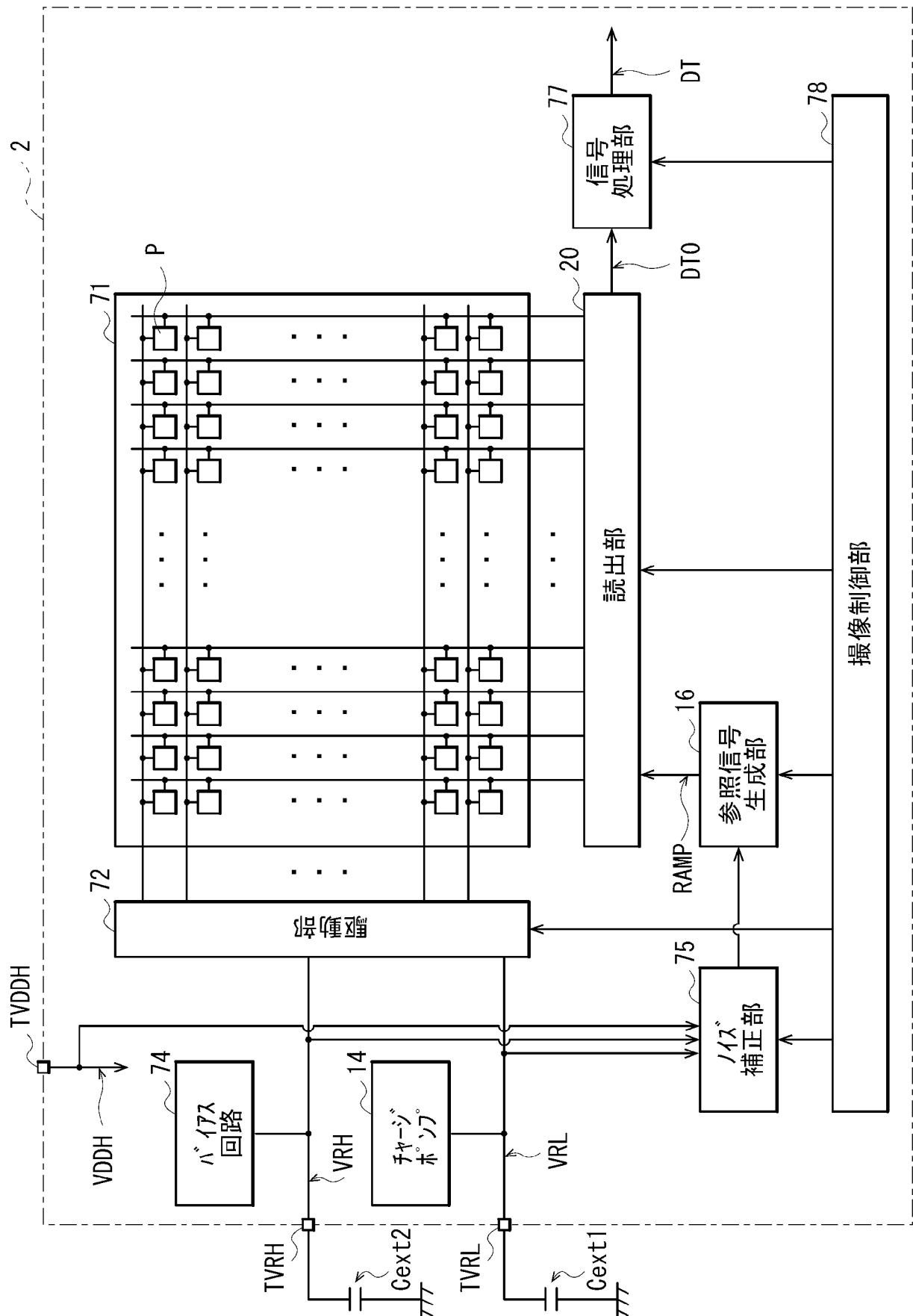
[図11]



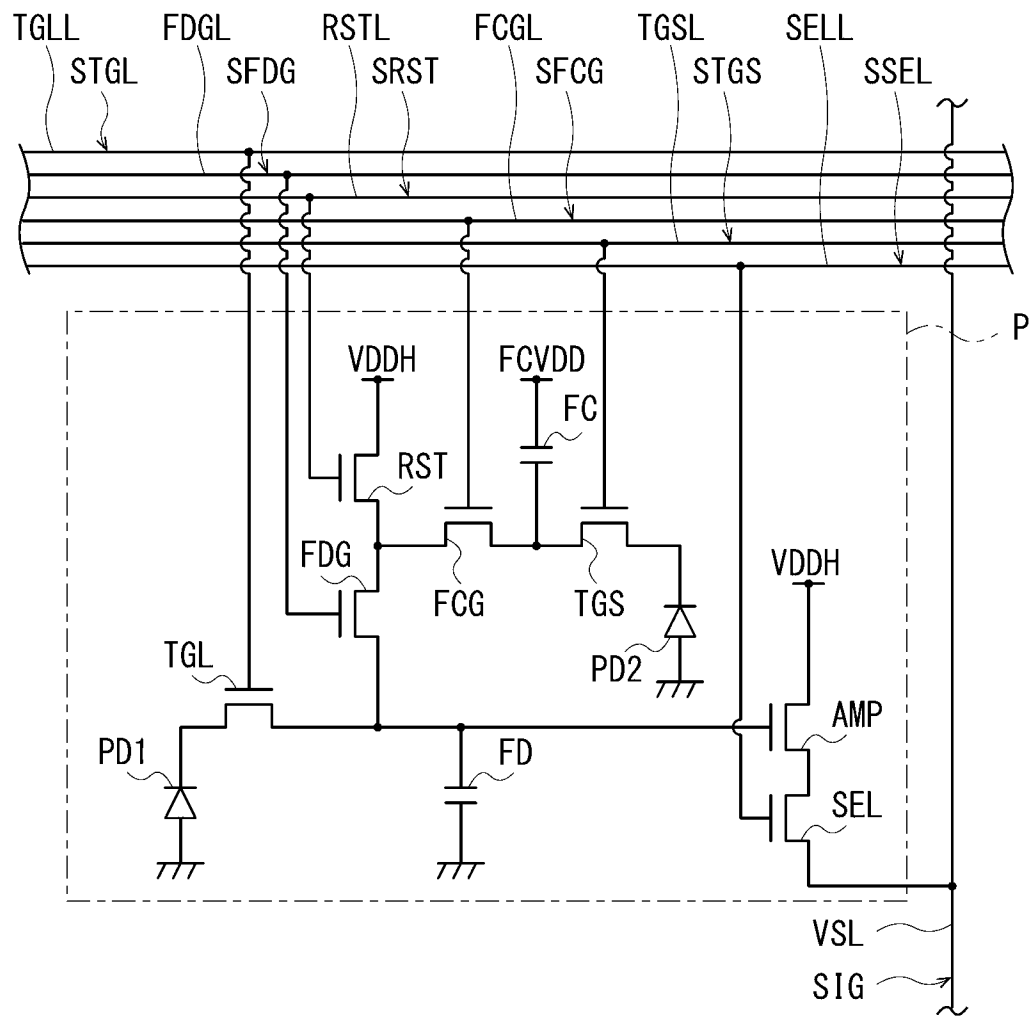
[図12]



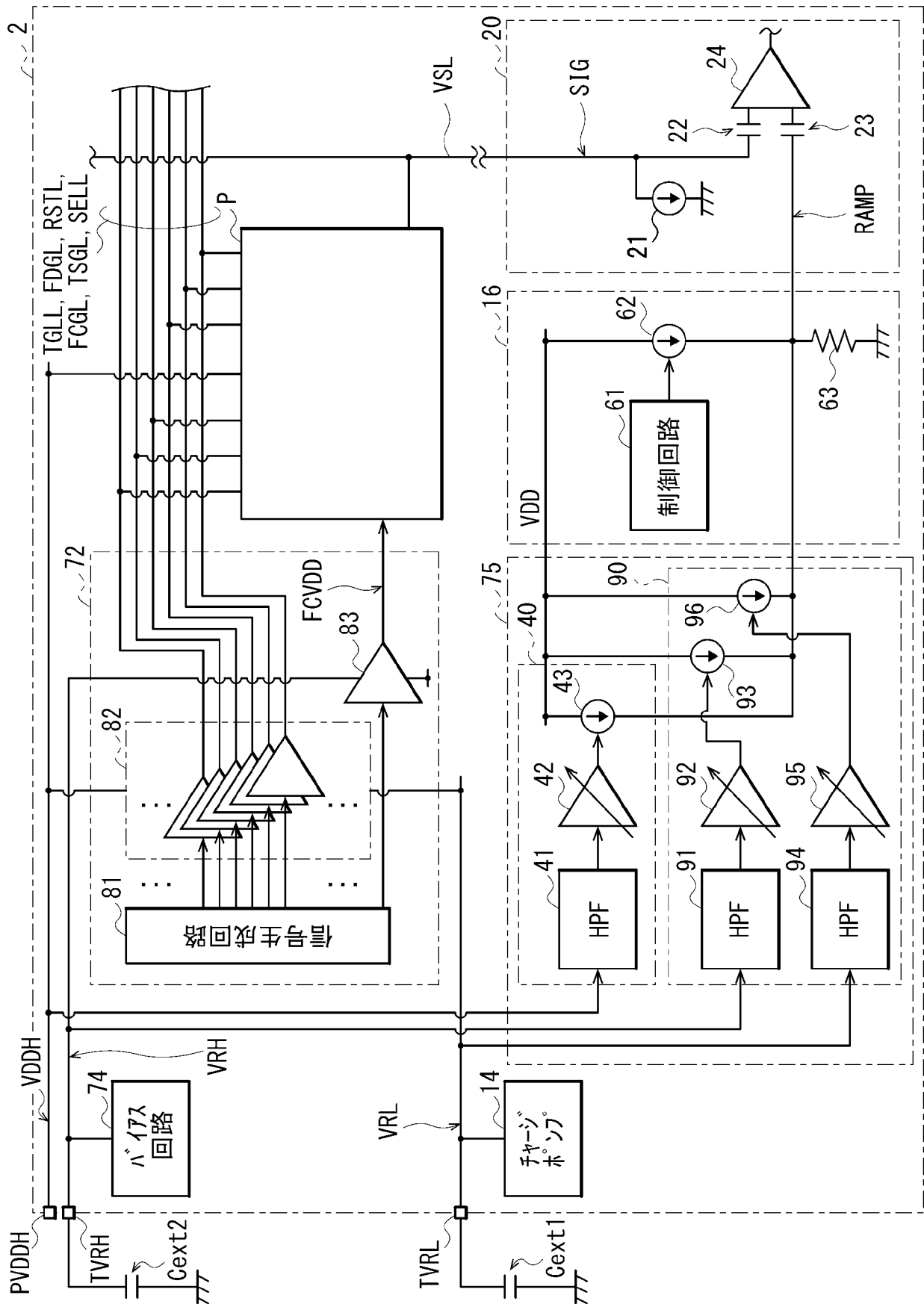
[図13]



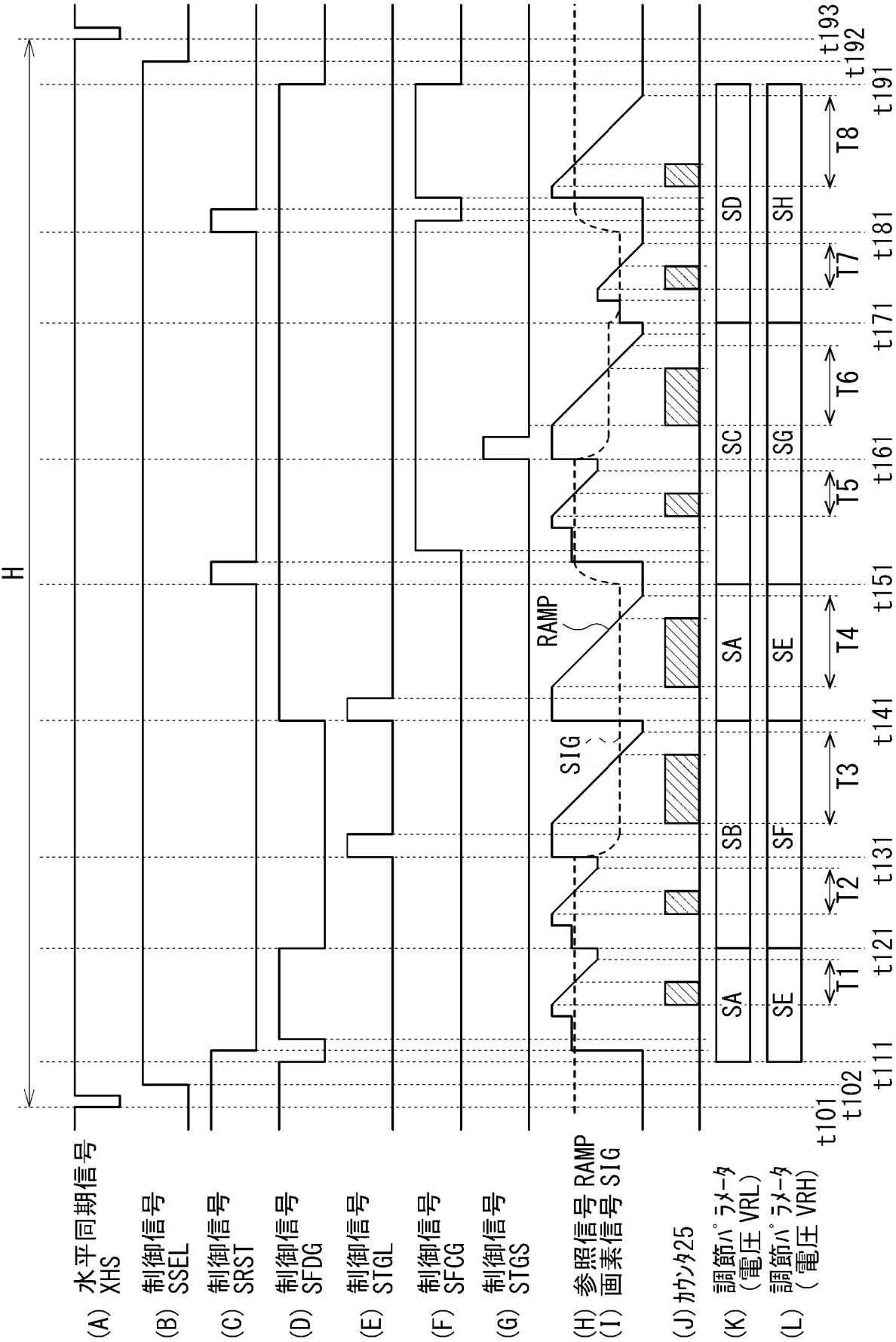
[図14]



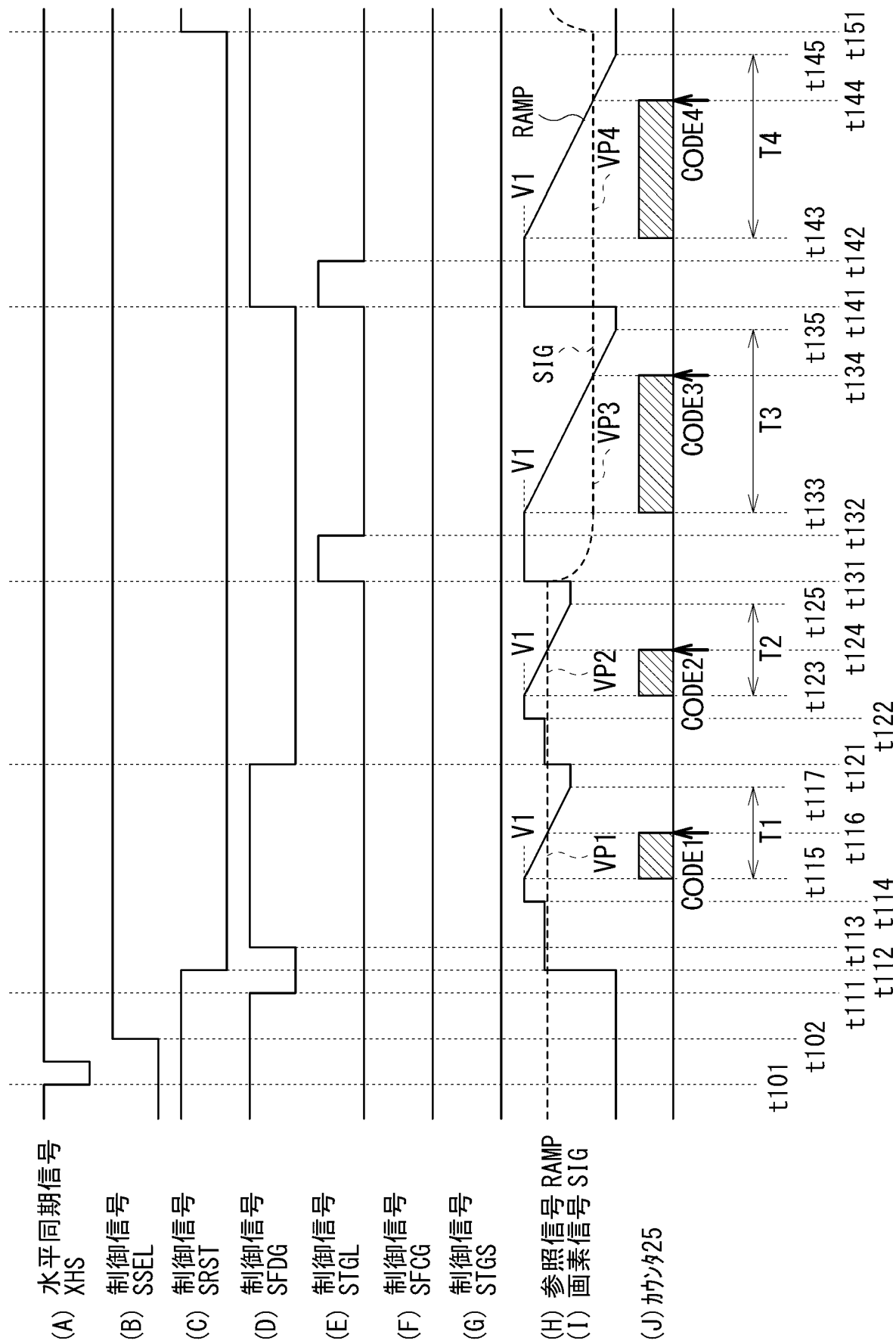
[図16]



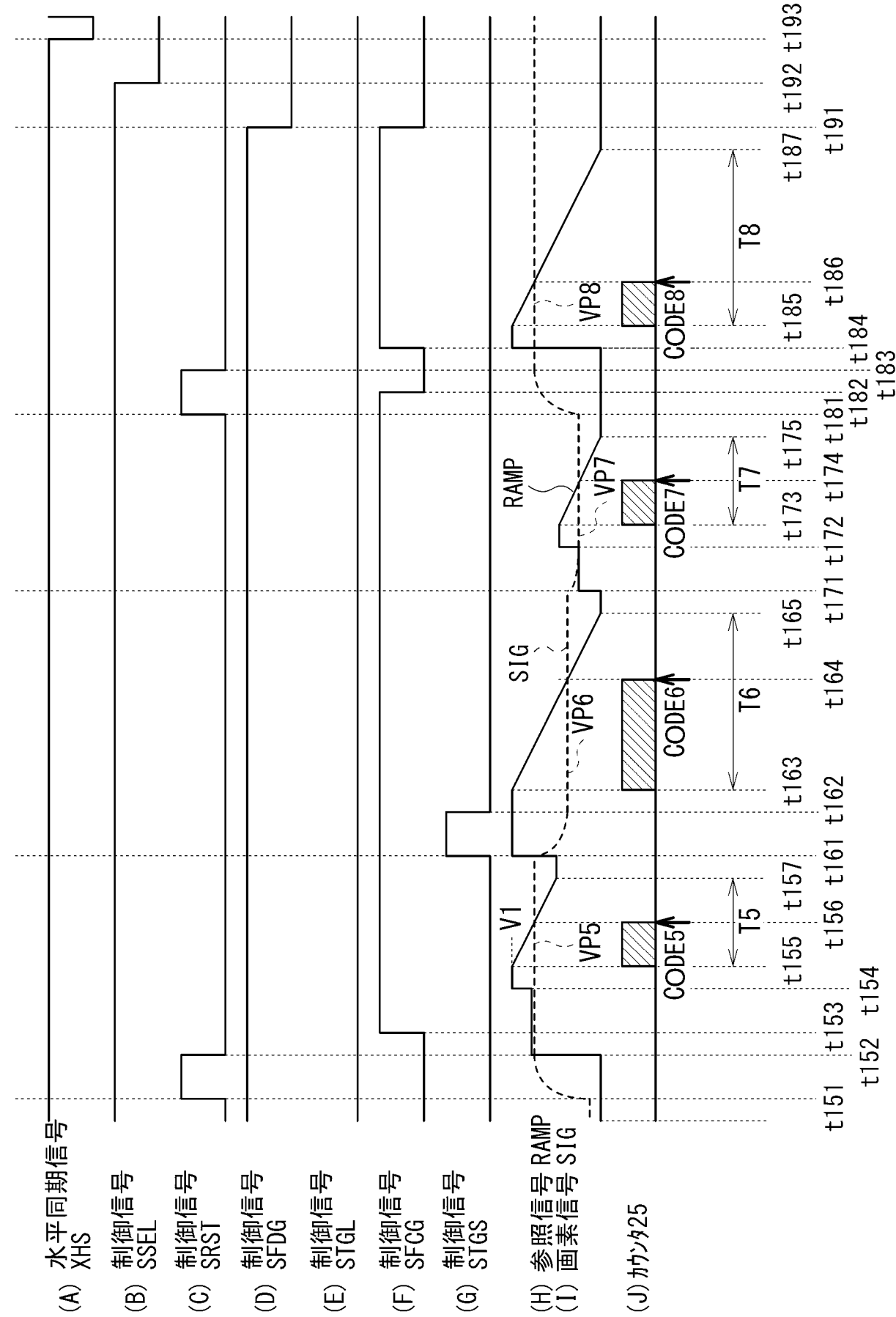
[図17]



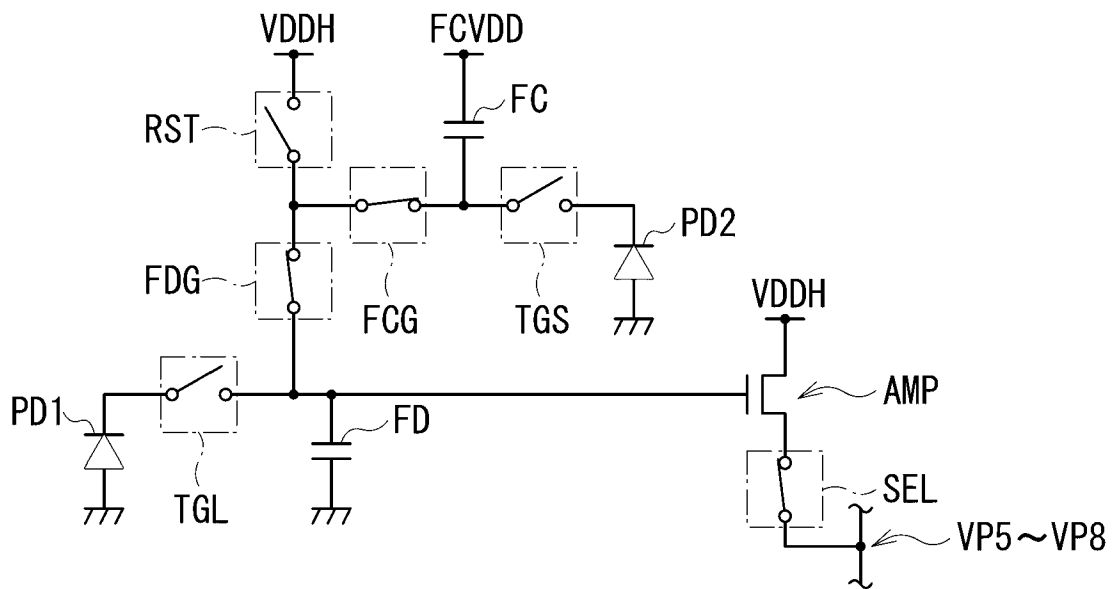
[図18A]



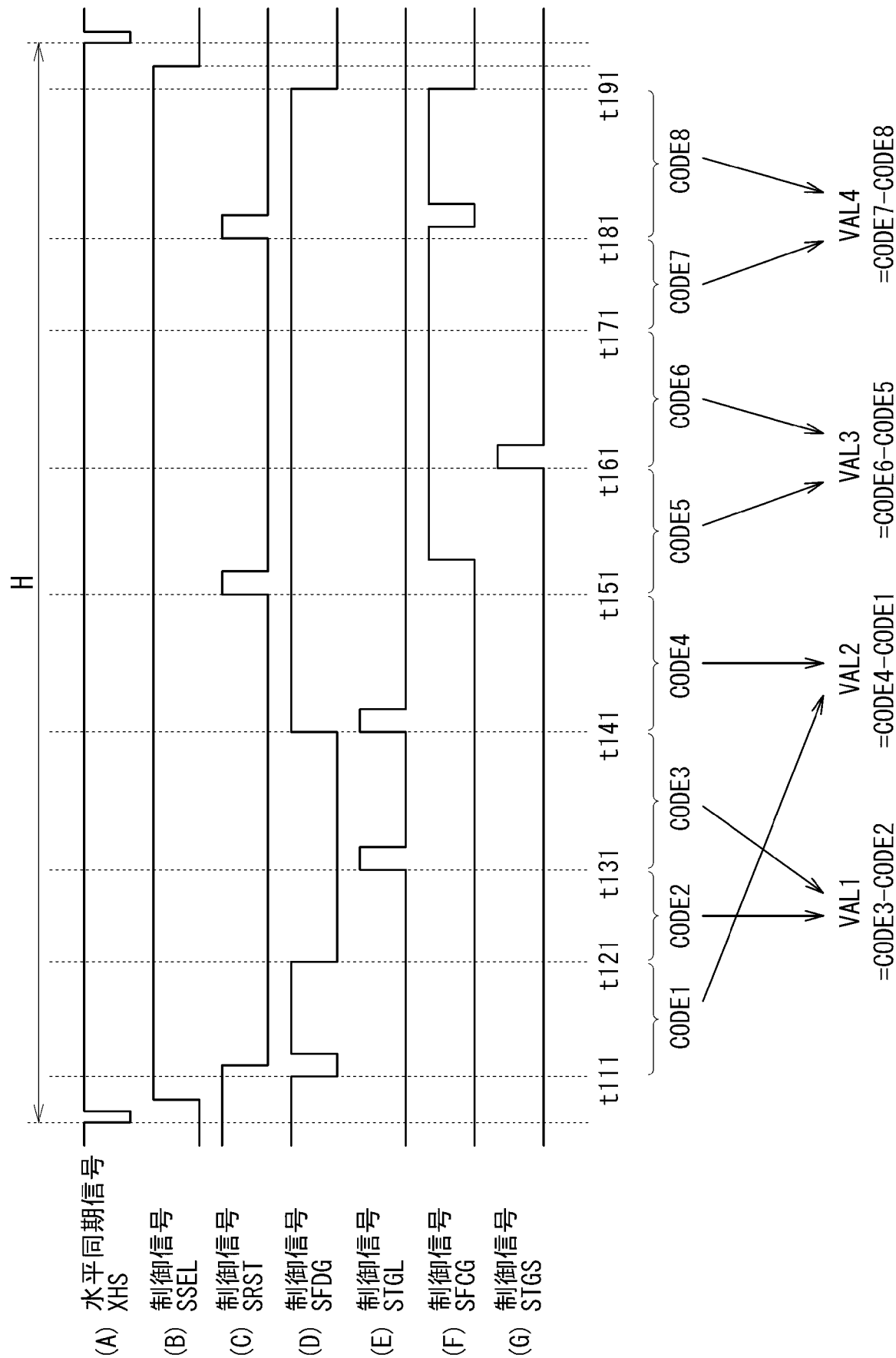
[図18B]



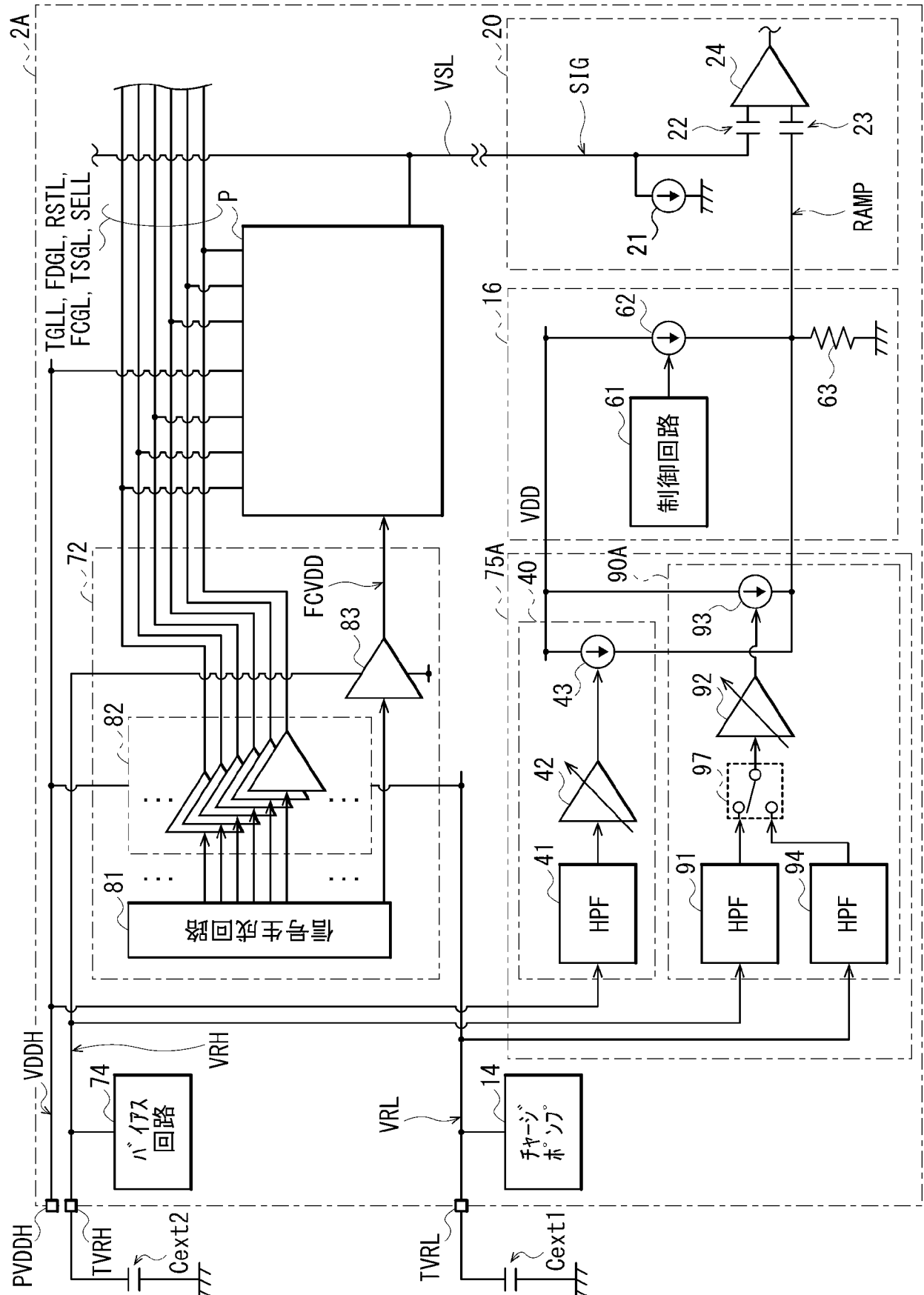
[図19C]



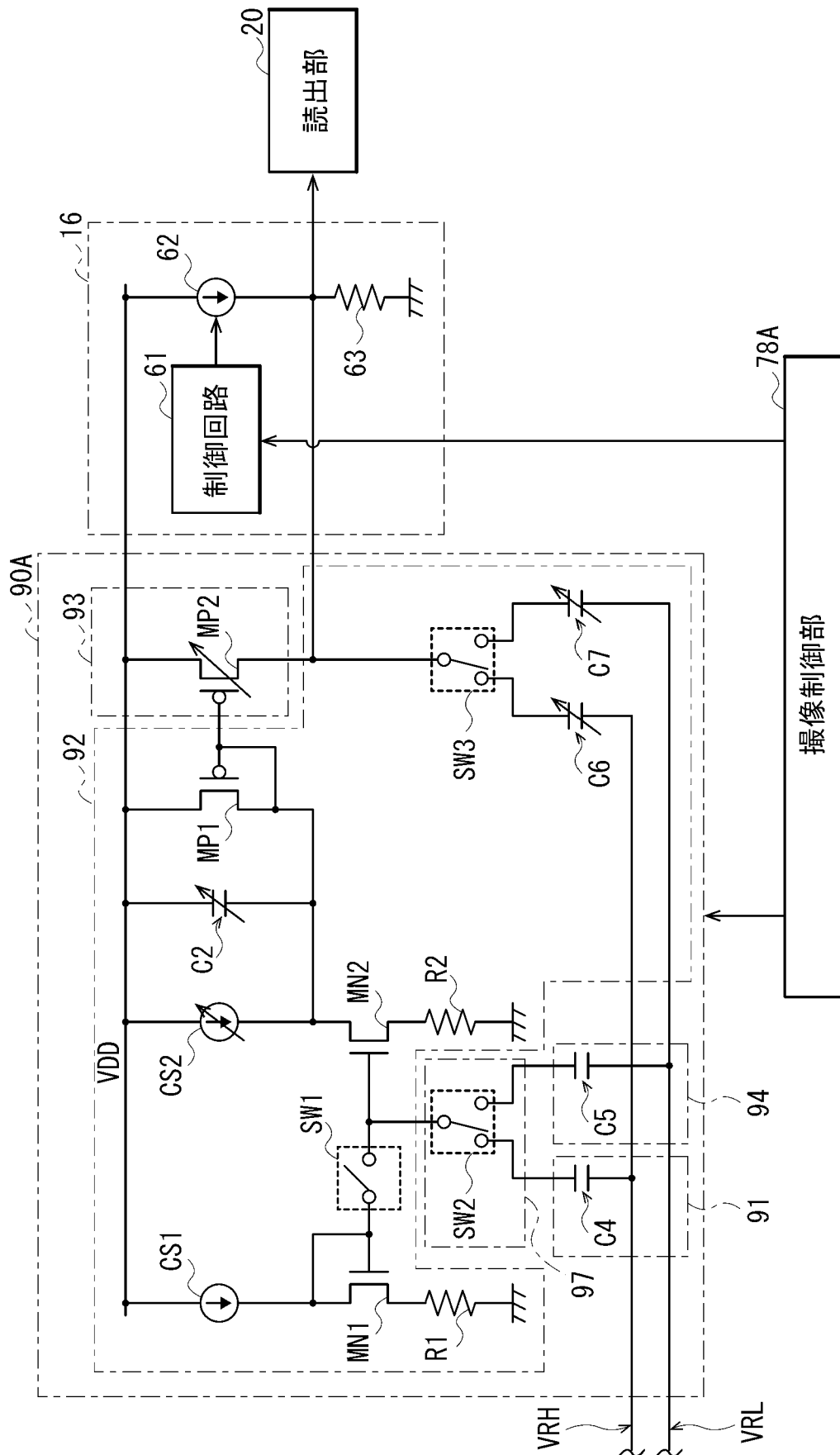
[図20]



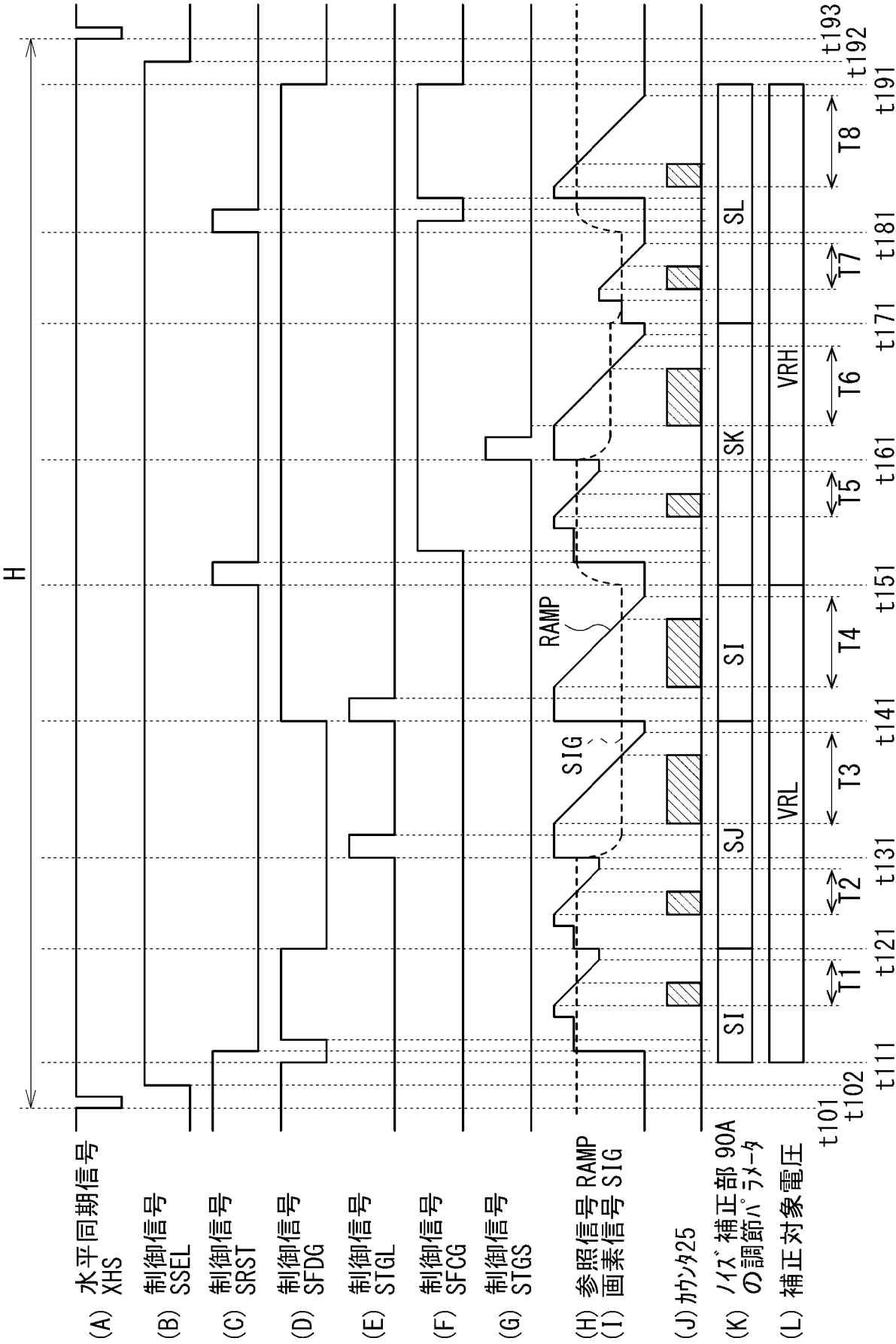
[図21]



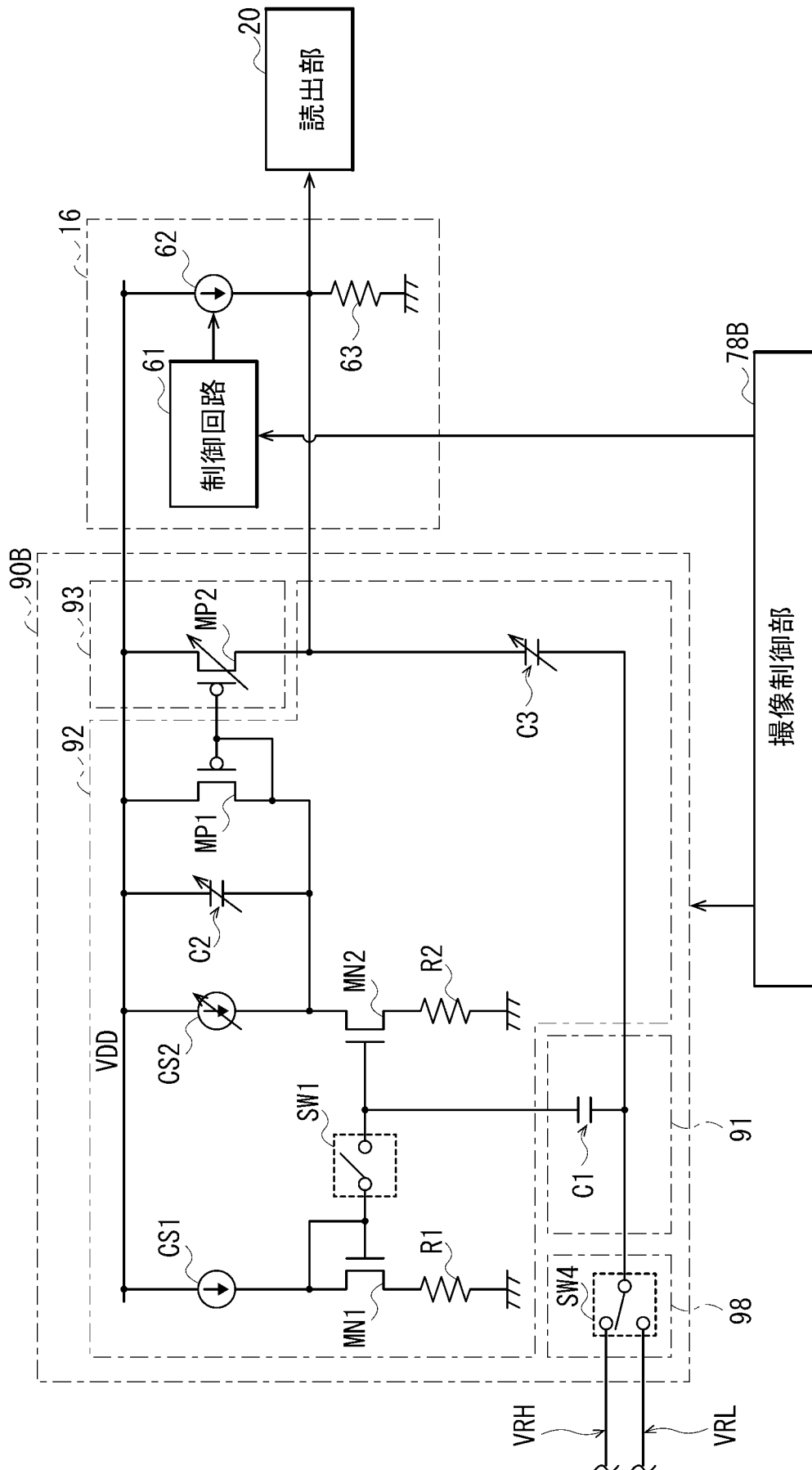
[図22]



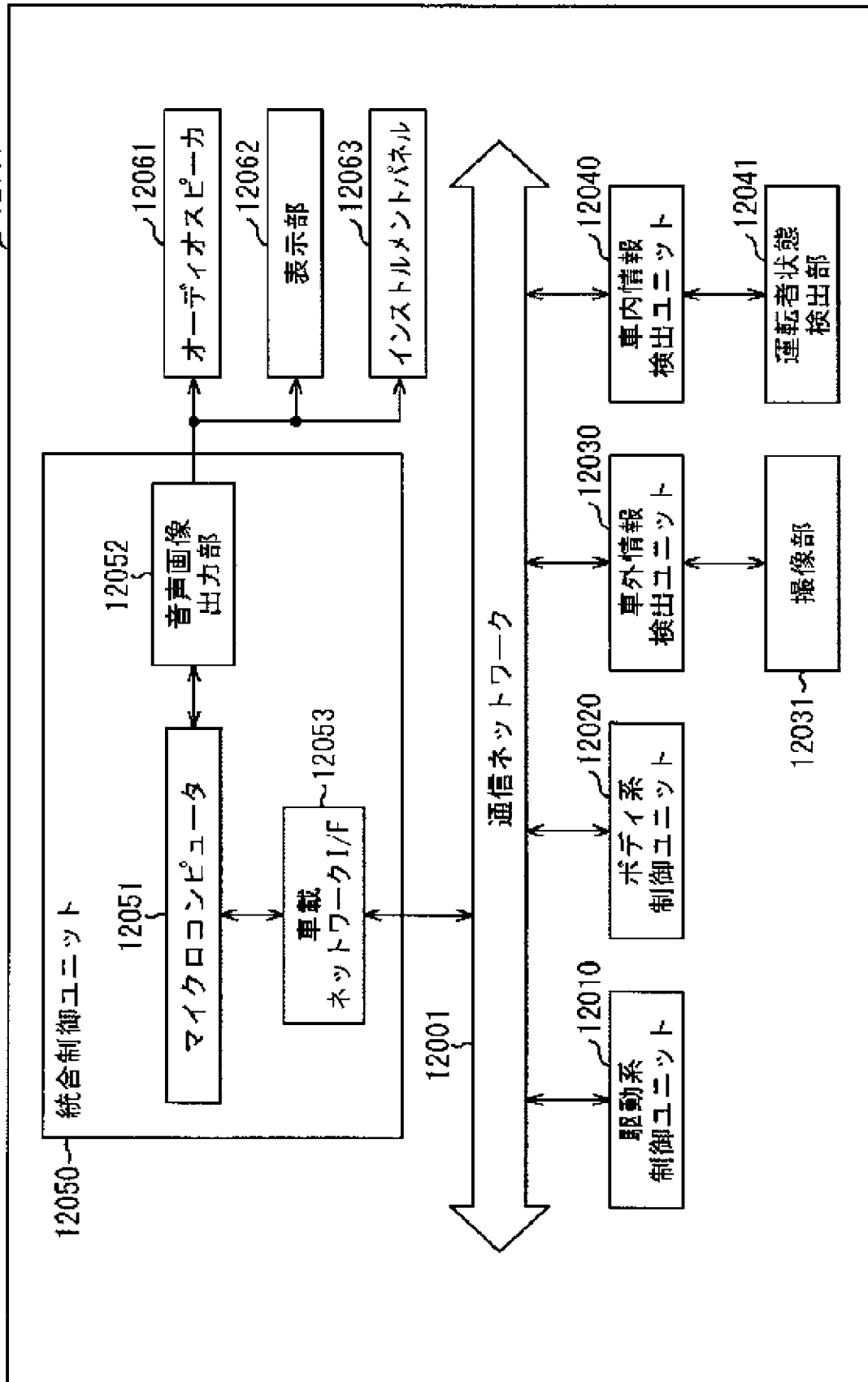
[図23]



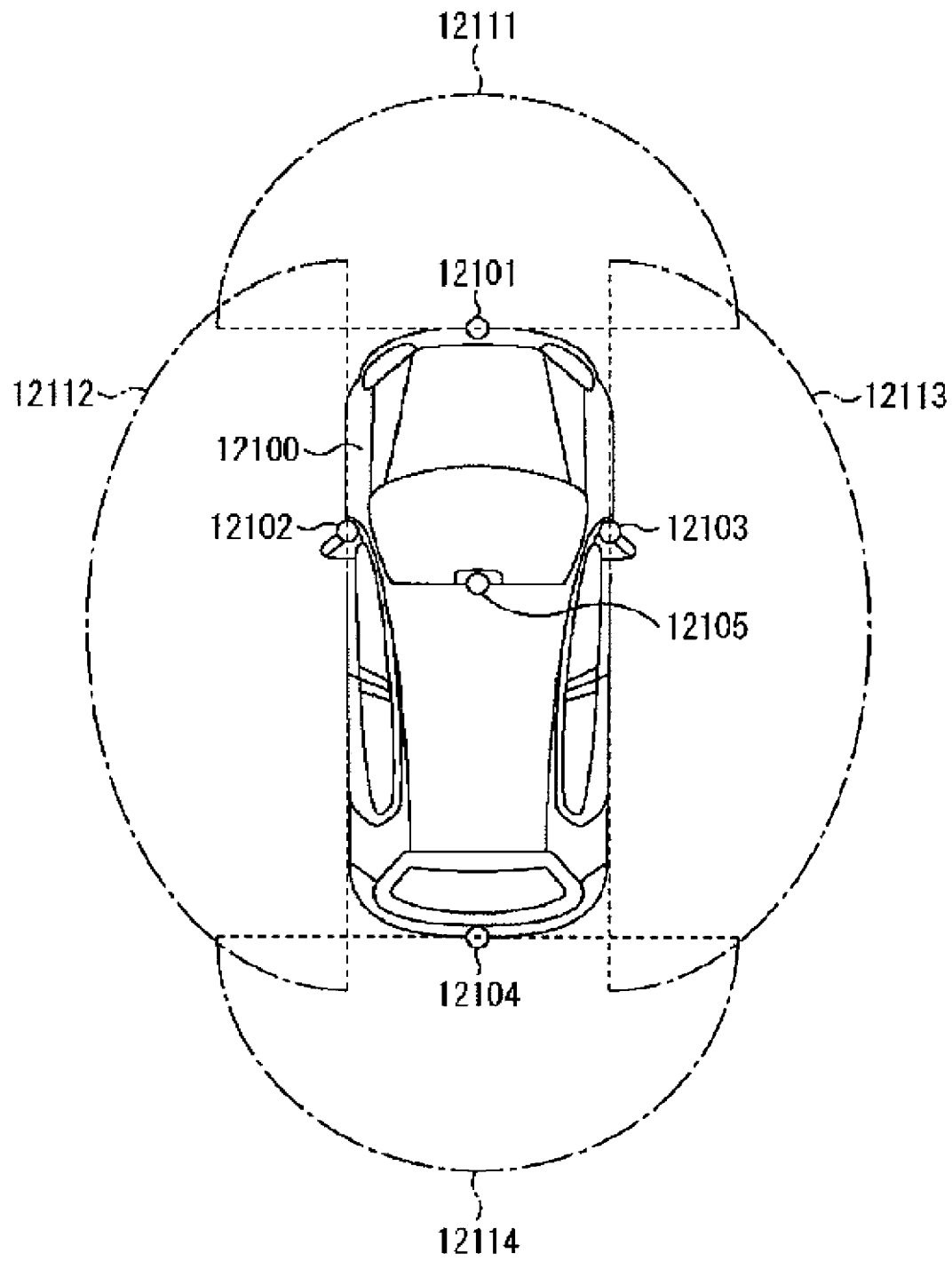
[図25]



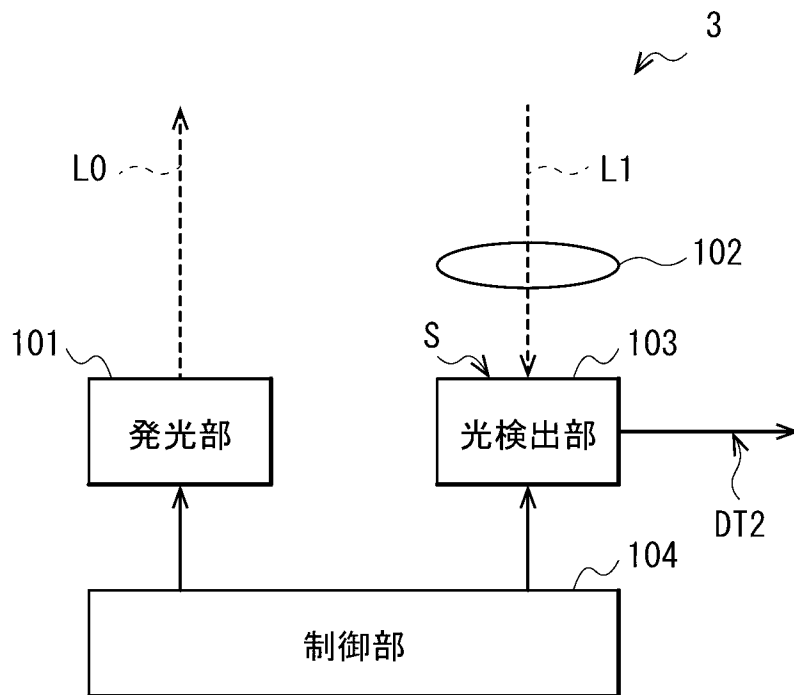
[図26]



[図27]



[図28]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/018082

A. CLASSIFICATION OF SUBJECT MATTER**H04N 25/60**(2023.01)i; **H04N 25/76**(2023.01)i; **H04N 25/78**(2023.01)i

FI: H04N25/60; H04N25/76; H04N25/78

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N25/60; H04N25/76; H04N25/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2021-93697 A (SONY SEMICONDUCTOR SOLUTIONS CORP.) 17 June 2021 (2021-06-17)	1, 4-5, 11-13
A	paragraphs [0010]-[0019], [0038], fig. 1, 3	2-3, 6-10
Y	JP 5-347519 A (TEXAS INSTRUMENTS INC.) 27 December 1993 (1993-12-27)	1, 4-5, 11-13
	paragraph [0011], fig. 1	
Y	WO 2020/054629 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 19 March 2020 (2020-03-19)	1, 4-5, 11-13
	paragraphs [0025], [0028], [0095], fig. 1, 6	
Y	JP 2020-25249 A (BRILLNICS INC.) 13 February 2020 (2020-02-13)	12
	paragraph [0010], fig. 1	

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

19 July 2023

Date of mailing of the international search report

01 August 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/018082

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-93697	A	17 June 2021	WO 2021/117561 A1 paragraphs [0010]-[0019], [0038], fig. 1, 3	
JP	5-347519	A	27 December 1993	US 5289137 A column 2, line 60 to column 3, line 23, fig. 1	
WO	2020/054629	A1	19 March 2020	US 2021/0185250 A1 paragraphs [0040], [0047], [0132], fig. 1, 6 EP 3852359 A1 CN 112655199 A KR 10-2021-0056342 A TW 202025708 A	
JP	2020-25249	A	13 February 2020	US 2020/0036923 A1 paragraph [0011], fig. 1 EP 3606047 A2 CN 110784670 A TW 202013948 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 25/60(2023.01)i; H04N 25/76(2023.01)i; H04N 25/78(2023.01)i FI: H04N25/60; H04N25/76; H04N25/78		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H04N25/60; H04N25/76; H04N25/78		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2023年 日本国実用新案登録公報 1996 - 2023年 日本国登録実用新案公報 1994 - 2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2021-93697 A（ソニーセミコンダクタソリューションズ株式会社）17.06.2021 (2021 - 06 - 17) 段落[0010]-[0019], [0038], 図1, 3	1, 4-5, 11-13 2-3, 6-10
Y	JP 5-347519 A（テキサス インストルメンツ インコーポレイテッド）27.12.1993 (1993 - 12 - 27) 段落[0011], 図1	1, 4-5, 11-13
Y	WO 2020/054629 A1（ソニーセミコンダクタソリューションズ株式会社）19.03.2020 (2020 - 03 - 19) 段落[0025], [0028], [0095], 図1, 6	1, 4-5, 11-13
Y	JP 2020-25249 A（ブリルニクス インク）13.02.2020 (2020 - 02 - 13) 段落[0010], 図1	12
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 19.07.2023		国際調査報告の発送日 01.08.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 花田 尚樹 5V 5889 電話番号 03-3581-1101 内線 3571

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/018082

引用文献			公表日	パテントファミリー文献	公表日
JP	2021-93697	A	17.06.2021	WO 2021/117561 A1 段落[0010]-[0019], [0038], 図1, 3	
JP	5-347519	A	27.12.1993	US 5289137 A 第2欄第60行-第3欄第23行, 図1	
WO	2020/054629	A1	19.03.2020	US 2021/0185250 A1 段落[0040], [0047], [0132], 図1, 6 EP 3852359 A1 CN 112655199 A KR 10-2021-0056342 A TW 202025708 A	
JP	2020-25249	A	13.02.2020	US 2020/0036923 A1 段落[0011], 図1 EP 3606047 A2 CN 110784670 A TW 202013948 A	