

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 9 月 13 日(13.09.2012)



(10) 国際公開番号

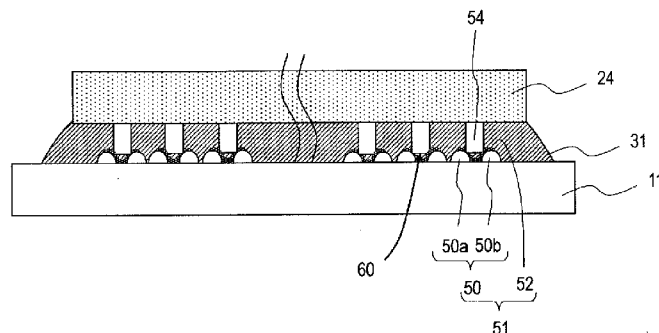
WO 2012/121113 A1

- (51) 国際特許分類:
H01L 21/60 (2006.01) G09F 9/00 (2006.01)
G02F 1/1345 (2006.01) H05K 3/32 (2006.01)
- (21) 国際出願番号: PCT/JP2012/055266
- (22) 国際出願日: 2012 年 3 月 1 日(01.03.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-047452 2011 年 3 月 4 日(04.03.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 松井 隆司
(MATSUI Takashi). 塩田 素二(SHIOTA Motoji). 中
濱 裕喜(NAKAHAMA Hiroki).
- (74) 代理人: 奥田 誠司(OKUDA Seiji); 〒5410041 大阪
府大阪市中央区北浜一丁目 8 番 1 6 号 大阪証
券取引所ビル 10 階 奥田国際特許事務所
Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: ELECTRONIC CIRCUIT SUBSTRATE, DISPLAY DEVICE, AND WIRING SUBSTRATE

(54) 発明の名称: 電子回路基板、表示装置および配線基板

[図2]



(57) Abstract: A wiring substrate (11) comprises: a substrate; and, formed upon the substrate, a plurality of wires, a plurality of circuit elements, and a plurality of connection terminals (51) connected via the plurality of wires. Each of the plurality of connection terminals (51) further comprises a pair of protrusion parts (50), forming a depression part (60) between the pair of protrusion parts (50), and a depression electrode (52) which is disposed in the depression part (60) and which at least partially covers each pair of protrusion parts (50).

(57) 要約: 配線基板 (11) は、基板と、基板上に形成された、複数の配線、複数の回路素子、および複数の配線を介して接続された複数の接続端子 (51) とを備えている。複数の接続端子 (51) のそれぞれは、一対の凸部 (50) であって、それらの間に凹部 (60) を形成する一対の凸部 (50) と、凹部 (60) において設けられ、一対の凸部 (50) のそれぞれの少なくとも一部を覆う凹部電極 (52) とを有する。

WO 2012/121113 A1

明 細 書

発明の名称：電子回路基板、表示装置および配線基板

技術分野

[0001] 本発明は、電子回路基板、表示装置および配線基板に関し、特に、半導体チップが配線基板にフェイスダウン実装された構造に関する。

背景技術

[0002] 近年、液晶表示装置や有機ＥＬ表示装置などの薄型表示装置が、例えばテレビジョンまたは携帯電話やスマートフォン等の表示装置として広く用いられている。これらの薄型表示装置には、表示パネルに駆動信号を供給するための駆動回路（典型的には駆動用ＩＣチップ）が設けられている。表示パネルは少なくとも１枚の透明基板を有しており、駆動回路が形成されたＩＣチップが、この透明基板上に実装される構成を採るものが多い。

[0003] 例えば、ＴＦＴ型液晶表示装置は、ガラス基板上に画素毎に設けられた画素電極と、画素電極毎に少なくとも１つ設けられたＴＦＴと、画素電極にＴＦＴを介して接続される信号線（ソースバスライン）と、ＴＦＴのスイッチングを制御するためにＴＦＴに接続された走査線（ゲートバスライン）とを有する。信号線や走査線に所定の信号（データ信号や走査信号）を供給する駆動用ＩＣチップは、同じガラス基板（ＴＦＴ基板）上に実装される。

[0004] 駆動用ＩＣチップの実装構造としては、近年では、低コスト、高信頼性、薄型化等の観点から、液晶パネルのガラス基板に駆動用ＩＣチップをベアチップ実装するＣＯＧ（Ｃｈｉｐ　Ｏｎ　Ｇｌａｓｓ）方式が用いられている。また、他方式としては、フィルム上に駆動用ＩＣチップを実装するＣＯＦ方式も知られている。

[0005] ＣＯＧ方式の一つとして、駆動用ＩＣチップの回路形成面に突起状の bumps 電極を形成し、この bumps 電極を液晶パネルのガラス基板に形成されたパッド（走査線や信号線の接続端子電極、ボンディングパッドともいう。）に接続する、いわゆるフェイスダウン実装構造が知られている。この実装構造

において、例えば、バンプ電極はAuなどの金属により形成され、例えば異方性導電層を介してパッドと接続される。

[0006] 異方性導電層は、その厚さ方向に導電性を有する一方で、層面内方向には導電性を有しないので、導電層をパターンニングする必要が無く、異方性導電層を介して互いに対向するバンプ電極とパッドとを電氣的に接続することができる。また、隣接する電極間には樹脂材料（接着材）が充填されるので絶縁信頼性にも優れる。異方性導電層は、異方性導電フィルム（ACF）や異方性導電ペースト（ACP）などを用いて形成される。

[0007] 図10は、液晶パネル周縁部において駆動用ICチップ920がフェイスダウン実装されている従来のチップ実装構造900を示す。図示するように、駆動用ICチップ920は、液晶パネルのTFT基板910上にACF930を用いて接続されている。より具体的には、ICチップ920に設けられたバンプ電極922と、TFT基板910に設けられた接続端子（パッド）912とが、これらの間に介在するACF930に含まれる導電性粒子932によって電氣的に接続されている。また、ACF930の樹脂材料が硬化することによって、ICチップ920がTFT基板910上に固定されている。

[0008] ICチップなどの電子部品と、TFT基板などの配線基板との接続形態としては様々な形態が提案されており、例えば、弾性体（例えば樹脂材料）を用いて接続の確実性を向上させる技術が知られている。

[0009] 特許文献1には、電子部品実装基板に凹部を設け、この凹部の側面において導電性の弾性体が介在するように電子部品を凹部に収納する構造が示されている。この電子部品実装構造においては、弾性体によって電子部品が凹部側面に押圧されるので、凹部側面の接続電極と電子部品側面の電極とがより確実に接続される。

[0010] また、特許文献2には、チップ実装基板側に凸状の弾性体を介してパッドを配置する構成が開示されている。このようにすれば、チップ実装時に基板の剛性によらず高い接合性が得られる。また、特許文献3には、実装基板上

に樹脂層を設け、この樹脂層上に形成された電極に対してＩＣチップのバン
プ電極がめり込んだ状態で基板に接続される形態が示されている。

先行技術文献

特許文献

[0011] 特許文献１：特開２０００－１８３４９０号公報

特許文献２：特開２００３－２８２７６９号公報

特許文献３：特開平１１－３４５３０２号公報

特許文献４：特開２００７－４２７７７号公報

特許文献５：特開２００５－２６６０９１号公報

発明の概要

発明が解決しようとする課題

[0012] 液晶表示装置などの表示装置では、高精細化による画素数の増加にともな
い、表示パネルの接続端子数および駆動用ＩＣチップのバンパ電極数が増加
している。一方で、製造コストや製品サイズの観点からＩＣチップのサイズ
をなるべく小さくすることが望まれている。特に狭額縁化が進む表示装置に
おいては、表示パネル周辺の額縁領域に大型のＩＣチップを搭載することは
困難である。

[0013] これらの結果、多数のバンパ電極を有する小型のＩＣチップを配線基板上
に実装する必要が生じている。このようなＩＣチップを用いる場合、ＩＣチ
ップのバンパ電極の配列ピッチ（または配線基板上のパッドの配列ピッチ）
は非常に小さく、隣接するバンパ電極間のギャップが狭くなる。したがって
、狭ギャップのバンパ電極同士の絶縁性を確保しながら、パッドとの安定し
た接続を得ることが必要である。

[0014] 特許文献４には、駆動用ＩＣチップのバンパ電極のギャップが狭くなった
場合に対応するための技術が記載されている。この文献には、半導体装置（
ＩＣチップ）に形成された樹脂製のバンパの一部分だけを導電膜で覆う形状
のバンパ電極構造が開示されている。このバンパ電極は半球状で弾性を有し

ており、バンプを弾性変形させるようにして配線基板上の接続端子との接触を得ている。バンプの一部のみを導電膜が覆うので、隣接する電極間での短絡の発生を低減しつつ良好な電氣的接続が実現される。

[0015] また、バンプ電極間のギャップが狭いときに接着材として異方性導電層を用いる場合には、異方性導電層に含まれる導電性粒子の直径（例えば、約 $3\ \mu\text{m}$ ）が、電極間ギャップに対して無視できない大きさになるため、隣接する電極が導電性粒子によって短絡する恐れがある。このような問題を解決するためには、より小さいサイズの導電性粒子を含む異方性導電層や、導電性粒子を含まない NCF（Non Conductive Film）や NCP（Non Conductive Resin Paste）などの樹脂層を用いることが考えられる。しかし、このような接着材を用いる場合には、従来の異方性導電層に含まれる導電性粒子の弾性変形を利用した接続性向上の効果は期待できない。

[0016] 特許文献 5 には、狭ギャップの端子の接続に対応し得る構成として、基板上に設けられた樹脂材料からなる凸部を覆うように導電層が配置された構成を有する接続端子が開示されている。この構成において、導電性粒子を含まない接着材（NCF など）を用いて駆動用 IC チップを実装することが記載されている。基板面から突出した状態の弾性を有する接続端子に対して、駆動用 IC チップの電極が接続されるため、基板の反りなどが生じたときにも接続の信頼性が確保される。また、導電性粒子を含まない接着層を用いることによって、接着層において端子間の短絡が発生することが防止される。

[0017] しかしながら、表示装置の高精細化や狭額縁化が進むにつれ、電極のギャップは更に狭くなることが予想される。この場合、上記に説明した従来のフェイスダウン実装構造では、安定した接続を得ることが困難になると考えられる。以下、この問題に対する本発明者の考察を説明する。

[0018] 図 11 は、狭ギャップ時において ACF を用いてベアチップ実装を行う場合の構成を示す。図 11 に示すように、バンプ電極 924 の配列ピッチを小さくする場合には、隣接する電極間の絶縁性を確保するためにバンプ電極 9

24の幅も小さくされる。このようにバンプ電極924が従来より細幅形状となると変形が生じやすくなる。したがって、基板910の接続端子912にICチップ920を圧着するときにはバンプ電極924が変形することで接続の信頼性が低下するという問題が生じる。

[0019] また、バンプ電極924の底部面積が小さくなると、ICチップ920を基板910に押しつける際に圧力が分散しにくく、個々のバンプ電極により強い力が作用しやすくなると考えられる。このため、圧着したときに、ACF930に分散されている導電性粒子が適切に弾性変形せずにバンプ電極にめり込むという現象が生じ得る。このようにして、より狭ピッチ化したCOG接続において、ICチップと配線基板上端子との電氣的接続の確実性が低下し、表示装置などの駆動の安定性が損われる。

[0020] また、表示装置の狭額縁化によって、駆動用ICチップのアスペクト比が大きくなり、縦長形状のICチップが用いられてきている。縦長形状のICチップを用いる場合、ICチップとTFT基板との間に発生する反り（熱応力に起因）などの影響で、基板への実装時にICチップ全体を基板上に均一な圧力で固着することが比較的困難である。この場合、ICチップのバンプ電極全体で十分な接続性を得るためには、より強く押圧することが考えられる。しかし、狭ギャップのバンプ電極を強く押圧すると、変形が生じることなどによって接続性が低下してしまう。また、隣接する端子間でショートが生じる可能性も高まる。したがって、より小さい荷重でも安定した接続が可能で、押圧時にもバンプ電極の変形が生じにくい実装構造が求められていた。

[0021] 本発明は上記課題を鑑みてなされたものであり、半導体チップのバンプ電極のピッチが小さくなり、チップ実装領域の狭小化が進んだ場合にも安定した接続性を得ることができる配線基板を提供することをその目的とする。また、この配線基板に半導体チップが接続された電子回路基板を提供することを目的とする。さらに、この電子回路基板を備える表示装置を提供することを目的とする。

課題を解決するための手段

- [0022] 本発明の実施形態による電子回路基板は、基板と、前記基板上に形成された、配線、回路素子、および前記回路素子に前記配線を介して接続された接続端子とを備える配線基板と、前記接続端子を介して前記配線基板上に実装された半導体チップとを備える電子回路基板であって、前記配線基板の前記接続端子は、一对の凸部であって、それらの間に凹部を形成する一对の凸部と、前記凹部において設けられ、前記一对の凸部のそれぞれの少なくとも一部を覆う凹部電極とを有しており、前記半導体チップは、前記接続端子の前記凹部電極と接続されるバンプ電極を有しており、前記凹部電極と前記バンプ電極との接続領域が線状に形成されている。
- [0023] ある実施形態において、前記一对の凸部のそれぞれは第1の方向に沿って延びており、前記線状の接続領域の延びる方向は前記第1の方向と平行である。
- [0024] ある実施形態において、前記凹部電極と、前記バンプ電極とは、前記接続領域において、少なくとも部分的に直接接続されている。
- [0025] ある実施形態において、前記バンプ電極は、前記バンプ電極の底面を規定するエッジを有しており、前記接続領域において前記凹部電極と前記バンプ電極の前記エッジとが接続される。
- [0026] ある実施形態において、前記電子回路基板は、前記凹部電極と前記バンプ電極との周辺に配置される樹脂材料層をさらに含み、前記樹脂材料層は、NCFまたはNCPから形成されている。
- [0027] ある実施形態において、前記一对の凸部は弾性を有する。
- [0028] ある実施形態において、前記一对の凸部のそれぞれは凸状曲面を表面に有し、少なくとも前記凸状曲面によって前記凹部が形成されている。
- [0029] ある実施形態において、単一の前記半導体チップの実装領域において、複数の前記接続端子が所定方向に沿って並ぶように設けられており、前記実装領域の端部における前記接続端子の配列ピッチは、前記実装領域の中央部における前記接続端子の配列ピッチよりも狭い。

- [0030] ある実施形態において、単一の前記半導体チップの実装領域において、複数の前記接続端子が所定方向に沿って並ぶように設けられており、前記実装領域の端部に設けられた前記接続端子が有する一对の凸部において、前記実装領域の端部側の一方の凸部が、前記実装領域の中央部側の他方の凸部よりもサイズが大きい。
- [0031] ある実施形態において、前記回路素子は、TFTと、前記TFTに電氣的に接続された画素電極とを有し、前記配線は、前記接続端子と前記TFTとを接続するゲートバスラインおよびソースバスラインを含む。
- [0032] 本発明の実施形態による表示装置は、上記いずれかの電子回路基板と、前記電子回路基板によって駆動される表示媒体層とを備える。
- [0033] ある実施形態において、前記表示装置は、前記電子回路基板と対向して配置される別基板をさらに有し、前記電子回路基板と前記別基板との間に前記表示媒体層としての液晶層が挟持されている。
- [0034] 本発明の実施形態による配線基板は、基板と、前記基板上に形成された、配線、回路素子、および前記回路素子に前記配線を介して接続された接続端子とを備える配線基板であって、前記接続端子のそれぞれは、一对の凸部であって、それらの間に凹部を形成する一对の凸部と、前記凹部において設けられ、前記一对の凸部のそれぞれの少なくとも一部を覆う凹部電極とを有し、前記一对の凸部が形成する一对の斜面によって前記凹部が形成されており、前記一对の斜面において半導体チップのバンプ電極が前記凹部電極と選択的に接続されるように構成されている。

発明の効果

- [0035] 本発明によれば、狭ギャップの端子（電極）が配列されている半導体チップをCOG実装する場合にも、端子間の短絡を防止しながら、安定した電氣的接続を得ることができる。

図面の簡単な説明

- [0036] [図1] (a) は、本発明の実施形態の液晶モジュールを示す斜視図であり、(b) は (a) に示すA-A'線に沿った断面図である。

[図2]本発明の実施形態にかかるチップ実装構造を示す断面図である。

[図3] (a) は、本発明の実施形態にかかるチップ実装構造を示す上面図であり、(b) は (a) の変形例のチップ実装構造を示す上面図である。

[図4] (a) は端子の千鳥配列に対応したチップ実装構造を示す上面図であり、(b) は (a) の変形例のチップ実装構造を示す上面図であり、(c) はさらに別の変形例を示す上面図である。

[図5]本発明の別の実施形態にかかる接続端子の断面図である。

[図6]本発明のさらに別の実施形態にかかるチップ実装構造を示す上面図である。

[図7]チップ実装構造におけるバンプ電極と接続端子との接続の形態を示す図であり、(a) は ACF / ACP を用いた場合を示し、(b) は NCF / NCP を用いた場合を示す。

[図8]本発明の実施形態の変形例を示す図であり、ICチップ両端部において接続端子の配列ピッチを変化させる形態を示す。

[図9]本発明の実施形態の変形例を示す図であり、ICチップ両端部において接続端子の凸部の高さを変化させる形態を示す。

[図10]従来のCOG方式のフェイスダウンチップ実装構造を示す断面図である。

[図11]電極間ギャップが狭い場合の、従来のCOG方式のフェイスダウンチップ実装構造を示す断面図である。

発明を実施するための形態

[0037] 基板上の接続端子に対して駆動用ICチップをCOG実装する方式が広く一般的に採用されている。チップと基板との接続を得る方法としては、ACFまたはACPなどの異方性導電層を用いる場合も多い。しかし、上述のように、端子の狭ピッチ化が進むと、ACFに含まれる導電性粒子のサイズ等によって、隣接端子間でのリーク（ショート）が生じ易くなるという問題が発生する。リークの発生を抑制するためには、導電性粒子の直径を小さくすることも考えられるが、導電性粒子のサイズを小さくすると、粒子の十分な

弾性変形を確保することが困難になり、その結果、接続の信頼性が低下する。

[0038] このような問題を考慮して、より小さい導電性粒子を含むACFを用いたときにも適切に電氣的接続が得られるCOG実装方式、もしくは、ACFを用いずに、例えば、NCFやNCPなどの非導電性接着材を用いてCOG実装を行う方式が検討され、例えば、特許文献5にはNCFを用いた実装構造が開示されている。また、本願発明者によっても、非導電性接着材を使用可能なCOG実装方式が提案されている（特願2009-264613号）。ここでは、チップ実装領域において、好適な弾性力を有する絶縁層を配線基板上に設けた後に電極を設けることで接続端子を形成する構成を示している。このような構成において、駆動用ICチップは、非導電性接着材、あるいは、 $1\mu\text{m}$ 以下の微細な導電性粒子を含む接着材を用いて配線基板上にCOG実装され、バンプ電極と接続端子とは直接的に接続される。

[0039] 異方性導電層を用いない場合には、バンプ電極と接続端子とが安定して直接的に接触することが重要である。これらの間に樹脂材料が介在すると、導通の信頼性が十分に得られないからである。したがって、より確実な接触を得るために、接続端子に対してICチップを比較的強く押圧して、接触領域から樹脂を排出する必要がある。

[0040] しかしながら、狭ピッチで変形が生じやすいバンプ電極に大きな荷重をかけることは、接続信頼性の低下やリークの発生につながるため好ましくない。本発明者は、狭ピッチに対応し、より低い圧力でCOG実装が可能な構造として、従来より小さい導電性粒子を含むACFや、NCF（無導電粒子フィルム）、NCP（無導電粒子ペースト）などを用いることを可能とし、端子間短絡を抑制しつつ安定した電氣的接続を得る構成について鋭意研究を行った。その結果、配線基板上に形成した一対の凸部間に形成された凹部において、典型的には駆動用ICのバンプ電極のエッジ部分と選択的に電氣的接続を得るようなチップ実装構造とすることによって、狭ピッチの場合にも好適にCOG実装を実施できることを見出した。

[0041] 以下、図面を参照しながら本発明の実施形態を説明するが、本発明はこれらの実施形態に限定されるものではない。

[0042] 図１（ａ）および（ｂ）は、本発明の実施形態にかかる液晶表示装置に用いられる液晶モジュール１００を模式的に示す。液晶モジュール１００は、表示パネル１０と、表示パネル１０にＣＯＧ実装された駆動用ＩＣチップ（半導体チップ）２４と、表示パネル１０に接続されたＦＰＣ（フレキシブル外部配線基板）２６とを有している。

[0043] なお、液晶モジュール１００に公知のバックライトユニット（図示せず）などを適切に組み合わせることで液晶表示装置を作製することができる。すなわち、本実施形態にかかる液晶表示装置は、液晶モジュール１００を用いること以外は、従来の液晶表示装置と同様の構成を有している。また、図１（ａ）には、表示パネル１０の一辺においてＩＣチップ２４が１つだけ実装されている形態が示されているが、表示パネル１０の複数の辺のそれぞれにおいて複数のＩＣチップ２４が実装される形態であっても良いことは言うまでもない。

[0044] 表示パネル１０は、一对の基板１１および１２と、基板１１と基板１２との間に設けられた液晶層１３とを有している。液晶層１３はシール部１４によって基板１１と基板１２との間に封入保持されている。基板１１の液晶層１３側表面には、電極（および配線）や配向膜などが必要に応じて設けられており、基板１２の液晶層１３側表面にはカラーフィルター、電極（および配線）および配向膜が必要に応じて設けられている。

[0045] アクティブマトリクス型液晶表示装置においては、さらに、基板１１の液晶層１３側表面にスイッチング素子（典型的にはＴＦＴ）が設けられている。簡単のためにこれらは図示していない。なお、基板１１および基板１２は、典型的には、ガラス基板を用いて形成される。ここでは、ガラス基板とその液晶層１３側の設けられた上記の構成を含めて、基板１１および基板１２と呼ぶことにする。また、駆動用ＩＣチップ２４が実装される基板を配線基板１１（典型的にはＴＦＴ基板）と呼び、他方を対向基板１２と呼ぶ。なお

、本明細書において、配線基板 11 に設けられている T F T や画素電極などを回路素子と称することがある。

[0046] 図 1 (b) は、図 1 (a) に示す液晶モジュール A-A' 線に沿った断面を示す。配線基板 11 の端子領域 11a において、表示パネル 10 から延びる配線や、後述する接続端子 51 (図 2 参照) が形成されている。駆動用 I C チップ 24 は、異方性導電フィルム (A C F) 31 を用いて配線基板 11 の端子領域 11a に実装されている。また、F P C 26 は、配線基板 11 の端子領域 11a に例えば A C F 32 を用いて接続されている。F P C 26 の出力端子は配線基板 11 上の配線に接続されており、I C チップ 24 に種々の信号電圧および電源電圧などを供給する。また、I C チップ 24 のバンプ電極は、配線基板 11 の接続端子に接続されており、配線を介して表示パネル 10 の動作が I C チップ 24 によって制御される。

[0047] また、液晶モジュール 100 は、表示パネル 10 の表示領域の両側において偏光板 17 および 18 を有している。さらに、端子領域 11a において、駆動用 I C チップ 24 を覆うように樹脂などからなる保護層 27 が設けられている。

[0048] 図 2 は、上述の端子領域 11a における駆動用 I C チップ 24 の配線基板 11 への実装構造を示し、I C チップ 24 の一辺に平行な方向に沿った実装構造の断面を示している。液晶モジュール 100 では、駆動用 I C チップ 24 (駆動素子、半導体チップ) が表示パネル 10 の配線基板 11 にベアチップ実装される C O G 方式が採用されている。図からわかるように駆動用 I C チップ 24 は、A C F 31 を介して配線基板 11 に接続および固定されている。

[0049] 駆動用 I C チップ 24 には、狭ギャップのバンプ電極 54 が形成されている。このバンプ電極 54 は、配線基板 11 上に形成された接続端子 51 に対してフェイスダウンボンディング接続されている。バンプ電極 54 は、例えば A u などの高導電率の金属で形成されており、種々の形態を有し得るが、典型的には、略直方体を為し、その底面は長方形の形状を有している。

[0050] 配線基板 11 の端子領域 11a に形成された接続端子 51 のそれぞれは、配線基板 11 の主面から突出する一对の凸部（突起体）50 を有する。それぞれの凸部 50a、50b の間には凹部 60 が形成されており、この凹部 60 を覆うように電極（凹部電極）52 が設けられている。一对の凸部 50 のそれぞれ 50a、50b は、例えば、半円柱状の形状を有する（図 3（a）等参照）。凹部 60 は、円柱の側面として規定される曲面によってその少なくとも一部が囲まれた空間である。ただし、凹部 60 はこれに限られず、他の形状の曲面（好ましくは凸状曲面）によって形成されていてもよい。

[0051] 本実施形態では、凸部 50a、50b が弾性体から形成されており、例えば、ポリイミド、アクリル樹脂、感光性樹脂等を用いて形成されている。このような材料を用いて形成される凸部 50a、50b は、例えば、画素電極の直下において上記の材料を所定の厚さで表示領域全体にわたって設ける工程を含むパネル製造プロセスにおいて、同工程で形成され得る。画素電極直下に設けられる樹脂材料層は、画素電極とソースまたはゲートバスラインなどとの間に形成される寄生容量を低減するために利用される。一方、凹部電極 52 は、画素電極を形成する工程において同時に形成され得る。このようにして、凸部 50 と凹部電極 52 とから構成される接続端子 51 を、従来の液晶パネル製造工程に対して別の工程を新たに追加することなく作製することも可能である。もちろん、接続端子 51 を別途形成してもよい。

[0052] 凹部電極 52 は、上述のように画素電極と同時に形成することが可能であるが、画素電極が ITO などの透明導電膜から形成される場合、凹部電極 52 を、弾性に富む他の金属膜（例えば、アルミニウム膜）から形成するようにしてもよい。このようにすることで、凸部 50 の弾性変形が凹部電極 52 によって阻害されることが防止される。また、凹部電極 52 が弾性やじん性に富む材料から形成されている場合には、チップ実装時に凸部 50 が弾性変形したときに、凹部電極 52 にクラックが生じにくいという利点も得られる。なお、反射型表示装置または半透過型表示装置において、画素電極をアルミニウムなどから形成するときには、この画素電極を形成する工程において

凹部電極 5 2 も同材料で形成することが好ましい。

[0053] 図 3 (a) は、接続端子 5 1 とバンプ電極 5 4 との配置を示す上面図である。図示するように、凹部 6 0 を形成する凸部 5 0 a および 5 0 b は、典型的には、実装される IC チップ 2 4 の短辺方向に沿って延びている。また、接続端子 5 1 とバンプ電極 5 4 とは、図 2 などからわかるように、バンプ電極 5 4 の底面のエッジ部分において接続している。この接続形態において、接続端子 5 1 とバンプ電極 5 4 との接続領域は、凸部 5 0 の延びる方向に沿ってこれと略平行に形成されている。ただし、凸部 5 0 a および 5 0 b の配置や、凹部 6 0 を覆う凹部電極 5 2 の配置は図示する形態に限られるものではない。

[0054] 例えば、図 3 (b) に示すように、隣接する 2 つのバンプ電極 5 4 に対して共通の凸部 5 0 c を用いることもできる。また、1 つのバンプ電極 5 4 に対応して設けられる一对の凸部 5 0 は必ずしも分離している必要はなく、凹部 6 0 が形成される限りにおいて一体的に形成されていてもよい。

[0055] また、図 4 (a) に示すように、バンプ電極 5 4 が千鳥配列されている IC チップ 2 4 に適合するように、接続端子 5 1 が千鳥配列されていても良い。このような配列では、表示パネル 1 0 に設けられた信号線や走査線と接続端子 5 1 との配線がより容易になる。特に狭ギャップの接続端子 5 1 では、接続端子 5 1 が千鳥配列されていれば、端子を複数列に並べて配置させるときにも、隣接する接続端子 5 1 間を通るように配線する必要がないので、より容易に接続端子 5 1 の配線を行うことができる。このようにすれば、より太い配線を直線状に設けることも可能になる。なお、図 4 (a) は、接続端子 5 1 を千鳥配列する際に、斜め方向に隣接する 2 つのバンプ電極 5 4 に対して共通の凸部 5 0 c を、一对の凸部 5 0 a、5 0 b の一方として設ける構成とした場合を示しているが、図 4 (b) に示すように、隣接する各バンプ電極 5 4 のそれぞれに一对の凸部 5 0 a、5 0 b を別個に設けても良い。さらに、図 4 (c) に示すように、横方向に隣接するバンプ電極 5 4 に共通の凸部 5 0 a、5 0 b を設けてもよい。

[0056] また、図5に示すように、液晶パネルから延びる配線521と一对の凸部50a、50b（凸部50）の上に形成される凹部電極52とは、典型的には、別の工程で形成される。この場合、配線521をソースまたはゲートバスラインと同層に形成し、その後、凸部50を形成した後に、凹部電極52を配線521と電氣的に接続するように設ければ良い。このような構成では、配線521が凸部50の下層に設けられるため、凸部50の形状に依存することなく、配線521を所望のパターンで形成することができる。例えば図4（c）に示すような構造を得るためには、所定のパターンで設けられた配線上に凸部50を形成し、その後、凸部50を部分的に覆い、かつ、配線と適切な電氣的接続が得られるように、凹部電極52を所望のパターンで形成すればよい。

[0057] なお、図5には、一对の凸部50a、50b間で、配線521と凹部電極52との電氣的接続が形成されている形態が示されているが、これに限らず任意の接続形態であってよい。例えば、凸部50を含む樹脂層を配線上にわたって形成するとともに、この樹脂層の任意の位置に設けたコンタクトホールを介して配線521と凹部電極52との電氣的接続がとられる形態であってもよい。

[0058] また、図6に示すように、凸部50xは、バンプ電極が有する底面部の4辺のエッジと対向する4つの線状部分から構成される矩形環状の形状を有していてもよい。本明細書では、このように矩形環状の凸部が形成されている場合に、この凸部を形成する部分のうちの対向する二辺を、一对の凸部と表現することがある。

[0059] 再び図1および2を参照して、液晶モジュール100の端子領域11aにおける、ACF31を用いたICチップ24の実装工程を以下に説明する。

[0060] まず、端子領域11aにおいて接続端子51が形成された配線基板11上にACF31が付与され、次いで、配線基板11と駆動用ICチップ24との位置合わせが行われる。その後、圧着ツールなどを用いて、駆動用ICチップ24側より加熱圧着が施される。圧着条件は、例えば、温度160℃～

210℃、加圧力40MPa～100MPa、加圧時間5秒～20秒である。

[0061] 加熱圧着されることで、接続端子51とバンプ電極54との間に挟まれた導電性粒子は弾性変形（扁平）し、その周りの絶縁性接着材が硬化することで、変形状態を保持したまま固定されることとなる。その結果、接続端子51とバンプ電極54との導通が確保され、電氣的接続が実現される。このようにしてACF31を加熱圧着することで、ICチップ24と配線基板11との電氣的接続を形成しながら、駆動用ICチップ24が配線基板11上に固着される。

[0062] 本実施形態で用いられるACF31は、導電性粒子を絶縁性接着材中に混在させることで得ることができる。導電性粒子の粒子径は例えば2～3μmであり、導電性粒子の充填密度は例えば55000～60000個/mm²に設定される。また、導電性粒子としては、プラスチック球にニッケルめっきを施した後、金メッキを施して形成されたものを用いることができる。絶縁性接着材は、例えば、重量平均分子量が1万～10万の範囲内のエポキシ樹脂と、重量平均分子量が1000以下のエポキシ樹脂と、硬化剤とを含有している。このような材料からなるACF31は、硬化後のヤング率が1.4GPa～2.0GPaであり、また、硬化後のガラス転移温度が110℃～135℃である。

[0063] ただし、本実施形態の構成によれば、バンプ電極54と接続端子51（凹部電極52）との接続領域が線状に形成されており、より低い荷重でこれらの電氣的接続を好適に得ながら接着を行うことが可能であるため、上述のようなACF31を必ずしも用いる必要はない。すなわち、より小さく弾性に乏しい導電性粒子を含む樹脂層（接着層）を用いたり、後述するように導電性粒子を含まない樹脂層を用いることも可能である。

[0064] 次に、図7（a）および（b）を参照しながら、図2に示したICチップ24のバンプ電極54と、配線基板11の接続端子51との接続の形態を説明する。

[0065] 図7(a)に示すように、ACF31からなる異方性導電層を介してバンプ電極54と接続端子51との電氣的接続を形成する場合、バンプ電極54の側面やエッジ部と、凸部50上の凹部電極52(図7(a)には図示せず)の側面とが接続される。なお、ACF31の代わりにACPを用いても同様である。このようにACF/ACPを用いる場合は、バンプ電極54と凹部電極52とに挟まれる導電性粒子33の斜め方向の弾性変形を利用して接続を実現することが可能である。

[0066] ACF31を用いてICチップ24を圧着する工程において、バンプ電極54と凹部電極52と間に介在する導電性粒子33には集中して力が働く。これは、バンプ電極54と凹部電極52とが、バンプ電極54のエッジ部や側面部で選択的に接続される(すなわち、バンプ電極54は、典型的にはエッジ部や側面部のみで凹部電極52と接触する)ように構成されているからである。このとき、凹部電極52とバンプ電極54との接続領域は、凸部50の延びる方向に沿って線状に形成される。この場合、バンプ電極の底面全体にわたって接続が行われる従来の構成に比べて、より少ない荷重でACF31の導電性粒子33を弾性変形させて電氣的接続を得ることが可能である。

[0067] また、図7(a)に示すように、除冷後におけるACF31の樹脂材料によって生じる収縮力Cを、バンプ電極54と接続端子51(図2参照)との接続方向に働く力のベクトルとして利用することができる。

[0068] 本実施形態では、バンプ電極54のエッジが凸部50の側面で接続する構成とされているため、バンプ電極の底面と面状接続端子とが接合する場合に比べて、ACF31の樹脂層の厚さが大きくなっている。このように、ACF31の樹脂層を従来構造より厚くすることで、接着材として機能する樹脂材料の硬化時において、従来に比べて大きい凝集力Bを得ることができる。これにより、低荷重による接続を実現することができる。ここで、凝集力とは、接着材または粘着材の分子間に働く引力を指す。

[0069] さらに、本実施形態では、接続領域が線状に形成されており、面接触とな

る場合に比べて圧着時における樹脂材料の排出性が良いので、樹脂材料が先に硬化することによって導電性粒子 33 への荷重が阻害されることが抑制され、これによって、導電性粒子 33 の押し込み不足を改善することができる。

[0070] 本実施形態では、バンプ電極 54 が、凸部 50 の側面（斜面）において接続端子 51 と接続されることが重要である。このため、凹部電極 52 は、少なくとも凸部 50（あるいは凹部 60）の側面に設けられていることが好ましい。また、従来の構成とは異なり、バンプ電極 54 の下部に位置する導電性粒子 33 の変形は不十分でも良い。このバンプ電極 54 の底面での接続は、補助的なものと考えることができる。

[0071] 以上に説明したような構成では、細幅となったバンプ電極 54 が、左右から挟まれる形態で一对の凸部 50 が形成する凹部 60 において支持され、かつ、凸部 50（または凹部 60）の側面などにおいて電氣的接続が形成される。電氣的接続が得られる接続領域（バンプ電極 54 のエッジ）は、好ましくは、凸部 50 の延びる方向に沿って、線状に形成される。この構成では、圧着時にバンプ電極 54 を配線基板 11 に対して強く押し付ける必要がなく、バンプ電極 54 や、基板 11 に働く荷重を軽減することができる。したがって、バンプ電極 54 の変形などを防止しながら、接続の確実性を向上させることができる。

[0072] このようにして、配線基板上に設けた一对の凸部から形成される凹部においてバンプ電極との接続を図る構成によれば、バンプ電極が狭ピッチ化したときにも接続の確実性を確保することができる。この構成は、バンプ電極または接続端子の配列ピッチが $20\ \mu\text{m}$ 以下の場合に特に効果的であり、 $13\ \mu\text{m}$ 以下の場合にはさらに効果的である。

[0073] また、バンプ電極 54 の側面またはエッジ部と、接続端子 51 の凹部 60 の側面とが接続する形態において、接続材として ACF や ACP だけではなく、NCF や NCP を用いることも可能である。ただし、NCF や NCP などの非導電性接着材を用いる場合には、凸部 50 が所定の弾性力を有する材

料から形成されていることが好ましい。

[0074] 図7(b)は、NCFやNCPなどの非導電性接着材を用いた場合の接続形態を示す。NCF(またはNCP)35がICチップ24と配線基板11との間に介在する場合、バンプ電極54のエッジ部や側面部が、弾性力を有する凸部50を弾性変形させながら凸部50上の凹部電極52(図7(b)には図示せず)に直接密着する。これによりバンプ電極54と凹部電極52とが電氣的に接続される。

[0075] したがって、従来のような比較的直径の大きい導電性粒子を含む異方性導電層を接着層として用いる必要がなく、導電性粒子を含まない接着層、あるいは、より粒径の小さい導電性粒子を含む接着層を用いることが可能であり、端子を狭ピッチで設ける場合にも端子間リークの発生を抑制することができる。

[0076] なお、粒径が小さく比較的硬い導電性粒子を含む接着層を用いる場合には、端子間リークの発生を抑制する他に次のような利点も得られる。すなわち、上述のようにして配線基板上に凹部電極52を設けるが、凹部電極52の材料によっては、その表面に酸化膜や水酸化膜などの非常に薄い高抵抗膜が形成されることがある。この場合に、例えば1 μ mのニッケル粒子からなる導電性粒子を含む接着層を用いてチップ実装を行うと、導電性粒子が上記高抵抗膜を突き破ることができるので、バンプ電極54と凹部電極52との電氣的接続性を向上させることができる。

[0077] また、凸部50が弾性に富んだ材料から形成されている場合、チップ実装後に吸湿や熱によって接着材が膨張したときにも、弾性変形していた凸部50がバンプ電極54の方向に復元し得るので、電氣的接続の安定性が保たれる。また、バンプ電極54の高さに差がある場合にも、この差を凸部50の弾性変形によって吸収し、それぞれの端子において好適な電氣的接続を得ることが可能である。

[0078] なお、ACFやACPを用いる場合には、接続端子51が弾性を有していても、ACFやACPに分散されている導電性粒子の弾性特性によって

、接続信頼性を保つことが可能である。このため、弾性に乏しい材料で凸部 50 が形成されていてもよい。

[0079] 以下、図 8 および図 9 を参照して、上述したチップ実装構造の変形例を説明する。図 8 に示す変形例では、実装される 1 つの IC チップ 24 に対応する複数の接続端子 51 が設けられている領域の端部において、中央部におけるよりも接続端子 51 の配列ピッチ P1 を小さくしている。通常、IC チップ 24 の bumps 電極 54 のピッチ P0 は一定である。ここで、端部においてのみ接続端子 51 の配列ピッチ P1 を小さくしていると、圧着時には、中央部へと IC チップ 24 を水平方向に移動させる力が働く。この力が IC チップ 24 の両サイドから付与されて釣り合いがとられるため、IC チップ 24 と接続端子 51 との位置合わせが適切に行われやすい。

[0080] このような IC チップ 24 と接続端子 51 との位置合わせは、図 9 に示すように、凸部 50 の大きさ（高さ）をチップ実装領域内で変化させることによっても実現できる。外側（端部）における凸部 50 d を高くし中心方向の凸部 50 e を低くすれば、IC チップ 24 を配線基板 11 に対して押圧する際に、IC チップ 24 の両端から中心へと向かう力が働く。

[0081] 図 8 および図 9 に示したこれらの構造では、チップ実装時に凹部 60 に bumps 電極 54 が入り込むような挙動を示すため、配線基板 11 に対する IC チップ 24 のセルフアライメントが実現される。したがって、配線基板 11 と IC チップ 24 との位置合わせをより容易に行うことができる。

[0082] 以上説明したように、液晶モジュールの端子領域において、好適には表面が所定の弾性を有する凹状の接続端子を配線基板が具備することにより、bumps 電極のエッジと弾性体による窪みの側面を接合できるような構造が採られる。このことにより、IC チップ長手方向における接着材（樹脂層）の硬化収縮力や、bumps エッジによる応力集中を利用して、bumps 電極と接続端子とを導通させることが可能である。これにより、低荷重（ほぼ無負荷）で接続し得るため、bumps 電極の変形や、異方性導電層中の導電粒子のめり込みの発生を低減することができる。

- [0083] 接続端子を構成する凸状の弾性体としては、ポリイミド、アクリル樹脂、感光性樹脂等を用いることができる。また、バンプ電極と接続端子との間に介在する接着材としては、ACF、ACP、NCF、NCP以外にも、Ni粒子または金属ナノ粒子（例えば直径約1 μ m以下）を含む樹脂材料を用いることができる。
- [0084] ACFやACPを使用する場合は、配線基板上の接続端子を構成する凸部は弾性を有していなくてもよい。また、上述したように、一列配列だけでなく、複数の千鳥配列からなる端子群とすることも可能である。なお、接続端子の製造においては、反射型または半透過型の液晶表示装置の一般的製造工程を利用できる。ただし、必要に応じて、凸部を形成するための弾性体樹脂層形成プロセスなどが設けられる。
- [0085] 上記実施形態では、液晶表示装置における駆動用ICチップの実装構造を説明したが、本発明は、この実施形態に限られず、半導体チップ（例えば、ICチップやLEDチップ）を回路基板にフェイスダウン実装する構造に広く適用することができ、狭ピッチの場合にも、端子間の短絡を抑制しつつ、接続信頼性を向上させることができる。本発明の配線基板に半導体チップを実装することで得られる電子回路基板は、例えば液晶表示装置、有機EL表示装置またはイメージセンサなど、様々な電子機器において好適に使用される。
- [0086] また、配線基板上に形成する接続端子の配列は、実装するチップの端子（電極）の配列に対応するように任意のものとすることができる。長方形形状のドライバIC用チップだけでなく、例えば正方形形状のチップにおいて電極がアレイ状に設けられた形態のチップに対しても適用できる。

産業上の利用可能性

- [0087] 本発明の実施形態は、表示装置に用いられる液晶モジュールにおいて駆動用ICチップをCOG実装するために好適に利用される。本発明の実施形態は、液晶モジュールに限られず、有機ELモジュールなどにも適用することができる。また、本発明の実施形態にかかる表示装置は、プラズマディスプレイ

レイパネルやフィールドエミッションディスプレイなどであり得る。

符号の説明

- [0088] 1 0 0 液晶モジュール
- 1 1 配線基板
- 1 2 対向基板
- 1 3 液晶層
- 1 4 シール部
- 2 4 駆動用 I C チップ
- 3 1 異方性導電フィルム (A C F)
- 3 3 導電性粒子
- 5 0 一对の凸部
- 5 1 接続端子
- 5 2 凹部電極
- 5 4 バンプ電極
- 6 0 凹部

請求の範囲

- [請求項1] 基板と、前記基板上に形成された、配線、回路素子、および前記回路素子に前記配線を介して接続された接続端子とを備える配線基板と、
- 、
- 前記接続端子を介して前記配線基板上に実装された半導体チップとを備える電子回路基板であって、
- 前記配線基板の前記接続端子は、
- 一対の凸部であって、それらの間に凹部を形成する一対の凸部と、
- 前記凹部において設けられ、前記一対の凸部のそれぞれの少なくとも一部を覆う凹部電極とを有しており、
- 前記半導体チップは、前記接続端子の前記凹部電極と接続されるバンプ電極を有しており、
- 前記凹部電極と前記バンプ電極との接続領域が線状に形成されている、電子回路基板。
- [請求項2] 前記一対の凸部のそれぞれは第1の方向に沿って延びており、前記線状の接続領域の延びる方向は前記第1の方向と平行である請求項1に記載の電子回路基板。
- [請求項3] 前記凹部電極と、前記バンプ電極とは、前記接続領域において、少なくとも部分的に直接接続されている請求項1または2に記載の電子回路基板。
- [請求項4] 前記バンプ電極は、前記バンプ電極の底面を規定するエッジを有しており、前記接続領域において前記凹部電極と前記バンプ電極の前記エッジとが接続される請求項1から3のいずれかに記載の電子回路基板。
- [請求項5] 前記凹部電極と前記バンプ電極との周辺に配置される樹脂材料層をさらに含み、前記樹脂材料層は、NCFまたはNCPから形成されている請求項1から4のいずれかに記載の電子回路基板。
- [請求項6] 前記一対の凸部は弾性を有する請求項1から5のいずれかに記載の

電子回路基板。

[請求項7] 前記一对の凸部のそれぞれは凸状曲面を表面に有し、少なくとも前記凸状曲面によって前記凹部が形成されている請求項1から6のいずれかに記載の電子回路基板。

[請求項8] 単一の前記半導体チップの実装領域において、複数の前記接続端子が所定方向に沿って並ぶように設けられており、

前記実装領域の端部における前記接続端子の配列ピッチは、前記実装領域の中央部における前記接続端子の配列ピッチよりも狭い請求項1から7のいずれかに記載の電子回路基板。

[請求項9] 単一の前記半導体チップの実装領域において、複数の前記接続端子が所定方向に沿って並ぶように設けられており、

前記実装領域の端部に設けられた前記接続端子が有する一对の凸部において、前記実装領域の端部側の一方の凸部が、前記実装領域の中央部側の他方の凸部よりもサイズが大きい請求項1から7のいずれかに記載の電子回路基板。

[請求項10] 前記回路素子は、T F Tと、前記T F Tに電氣的に接続された画素電極とを有し、

前記配線は、前記接続端子と前記T F Tとを接続するゲートバスラインおよびソースバスラインを含む請求項1から9のいずれかに記載の電子回路基板。

[請求項11] 請求項1から10のいずれかに記載の電子回路基板と、
前記電子回路基板によって駆動される表示媒体層と
を備える表示装置。

[請求項12] 前記電子回路基板と対向して配置される対向基板をさらに有し、
前記電子回路基板と前記対向基板との間に前記表示媒体層としての液晶層が挟持されている請求項11に記載の表示装置。

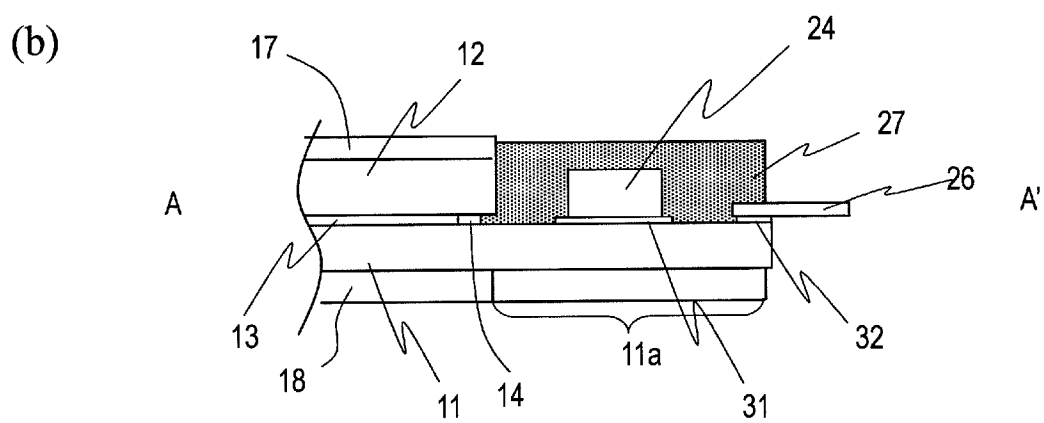
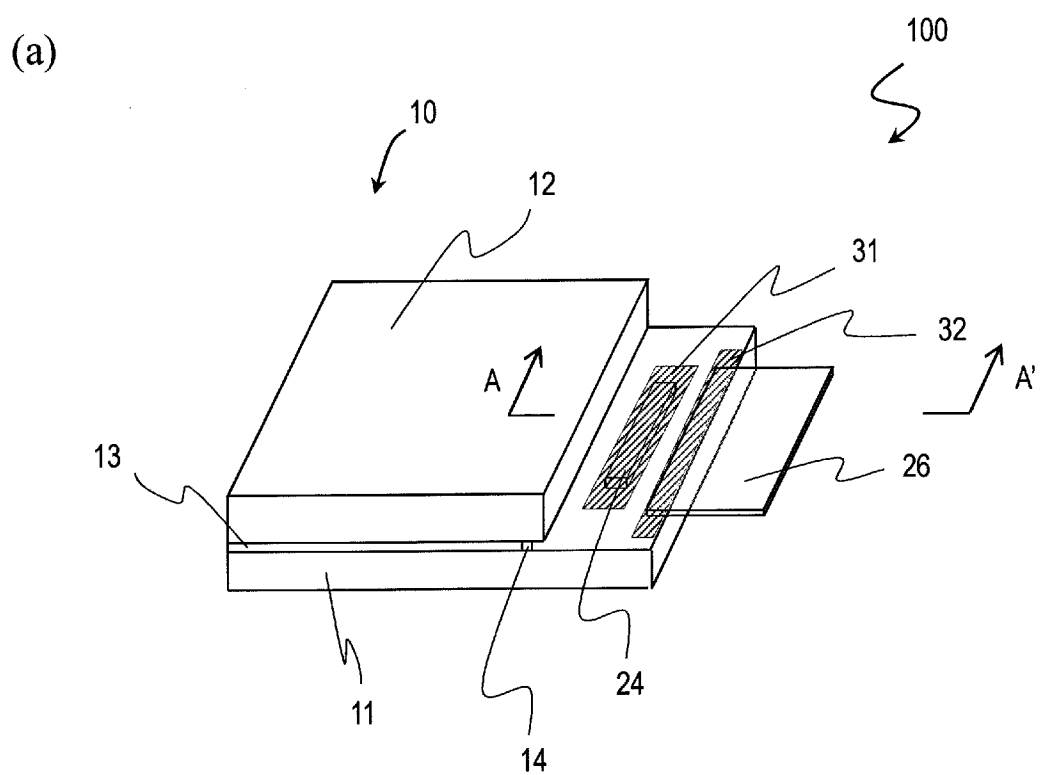
[請求項13] 基板と、前記基板上に形成された、配線、回路素子、および前記回路素子に前記配線を介して接続された接続端子とを備える配線基板で

あって、前記接続端子のそれぞれは、

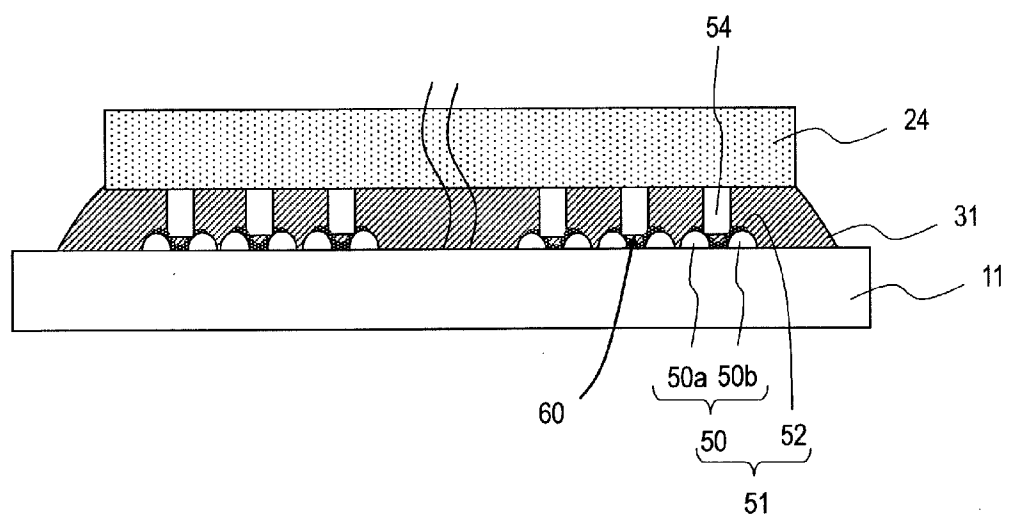
一対の凸部であって、それらの間に凹部を形成する一対の凸部と、
前記凹部において設けられ、前記一対の凸部のそれぞれの少なくとも一部を覆う凹部電極とを有し、

前記一対の凸部が形成する一対の斜面によって前記凹部が形成されており、前記一対の斜面において半導体チップのバンプ電極が前記凹部電極と選択的に接続されるように構成されている配線基板。

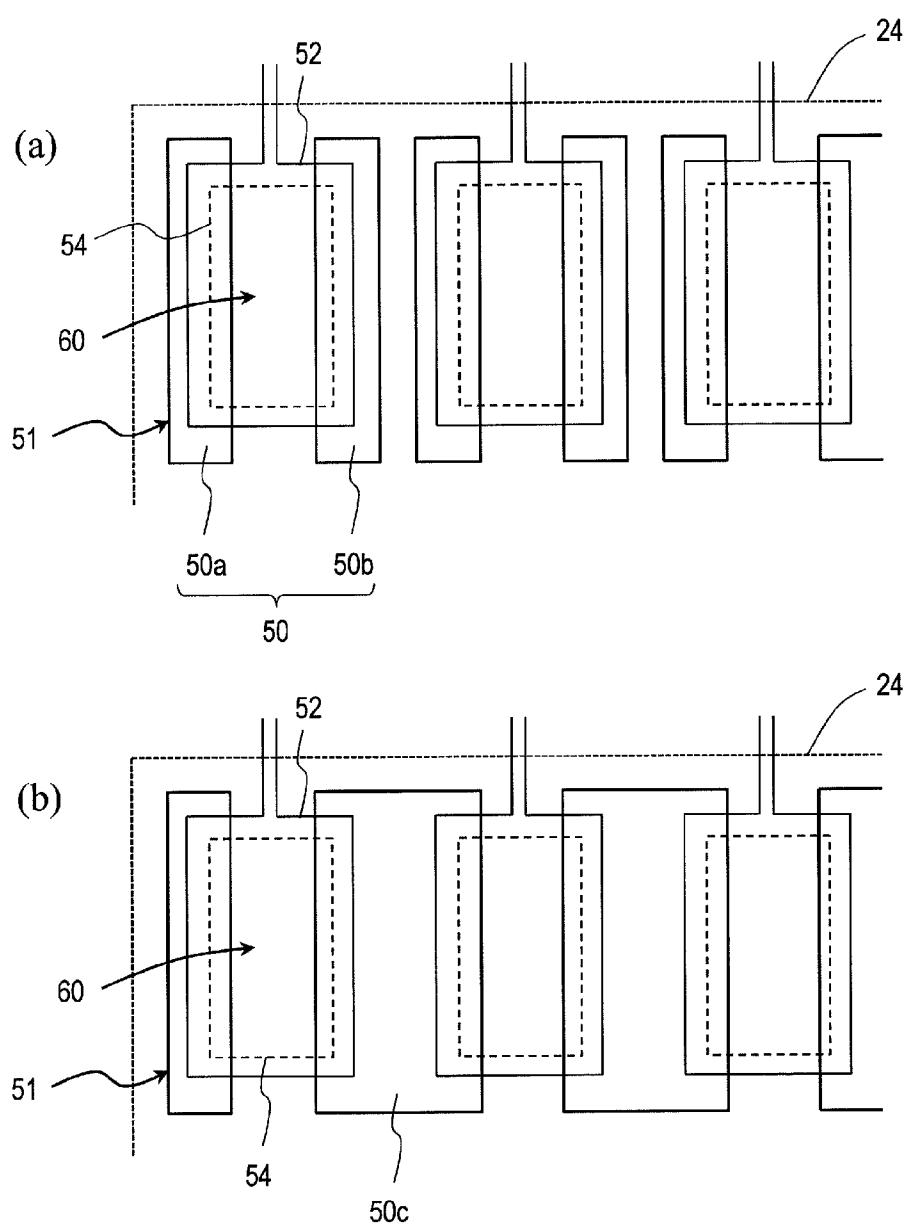
[図1]



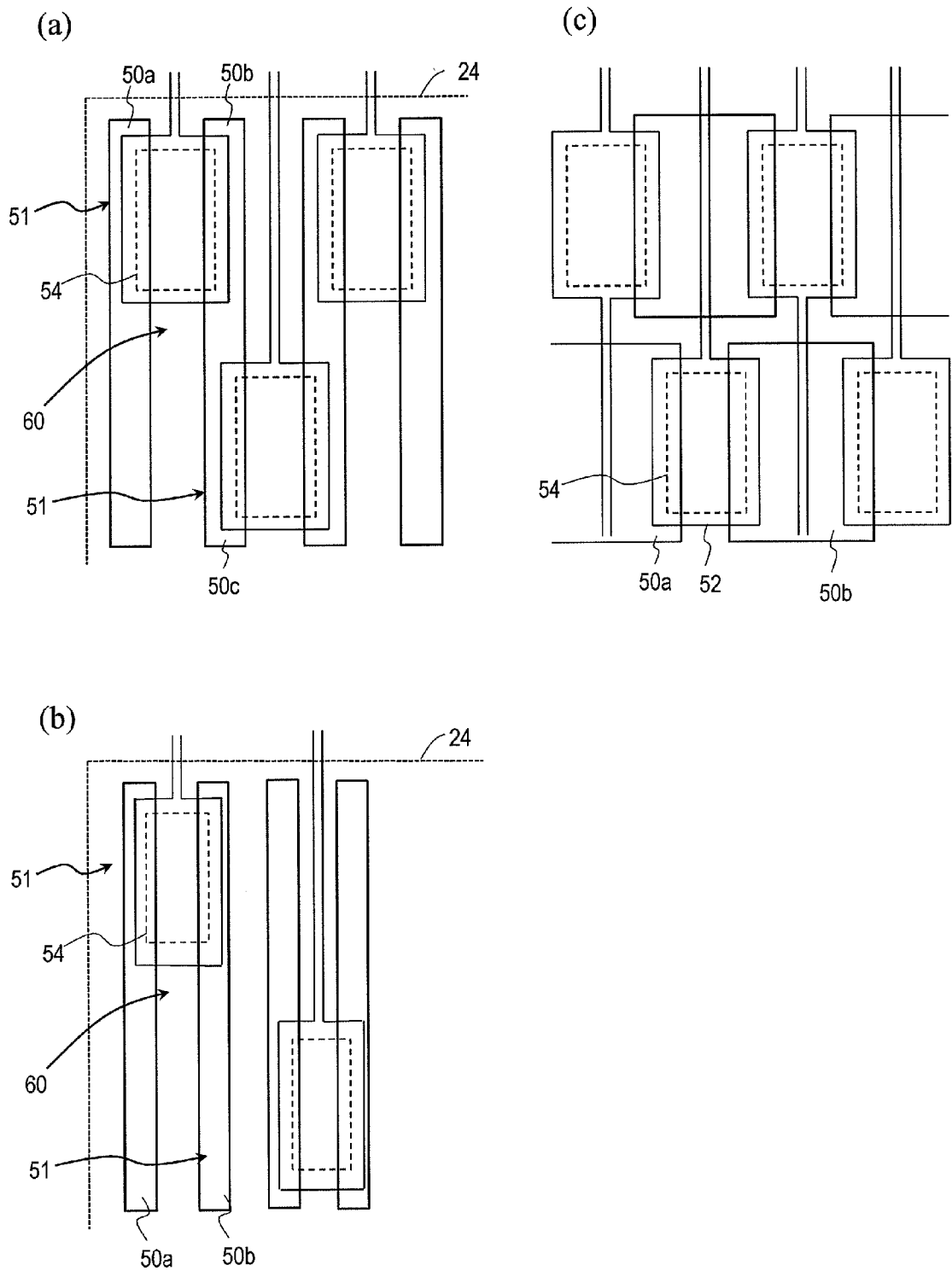
[図2]



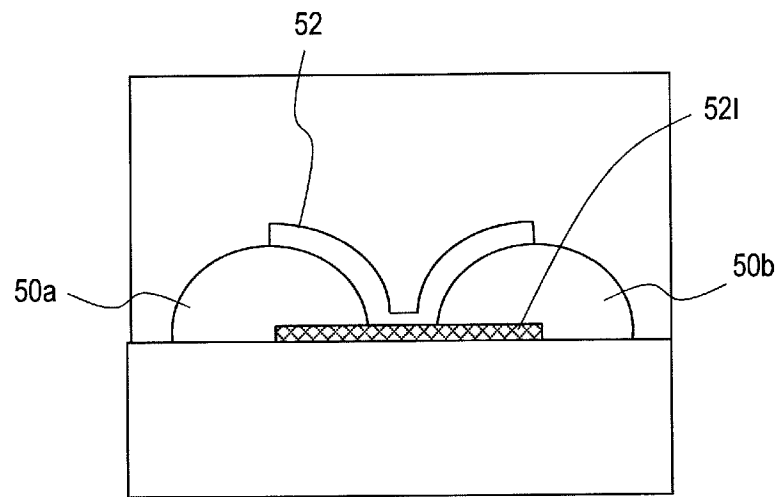
[図3]



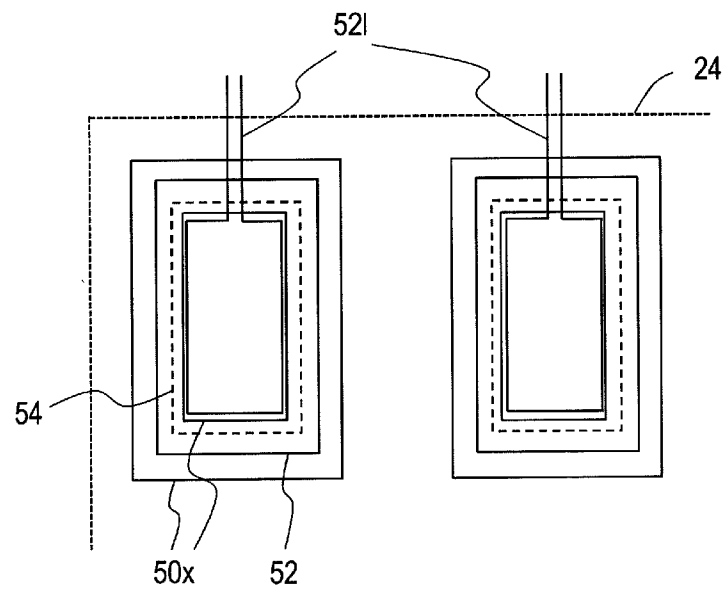
[図4]



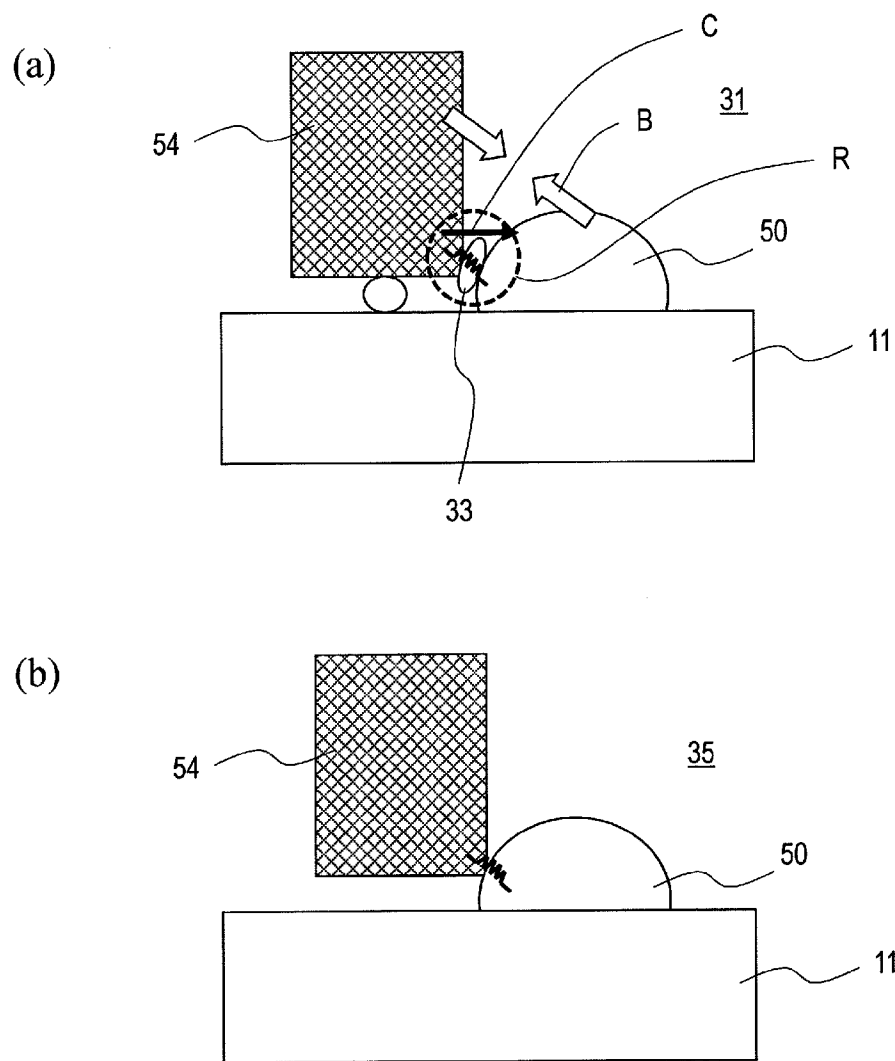
[図5]



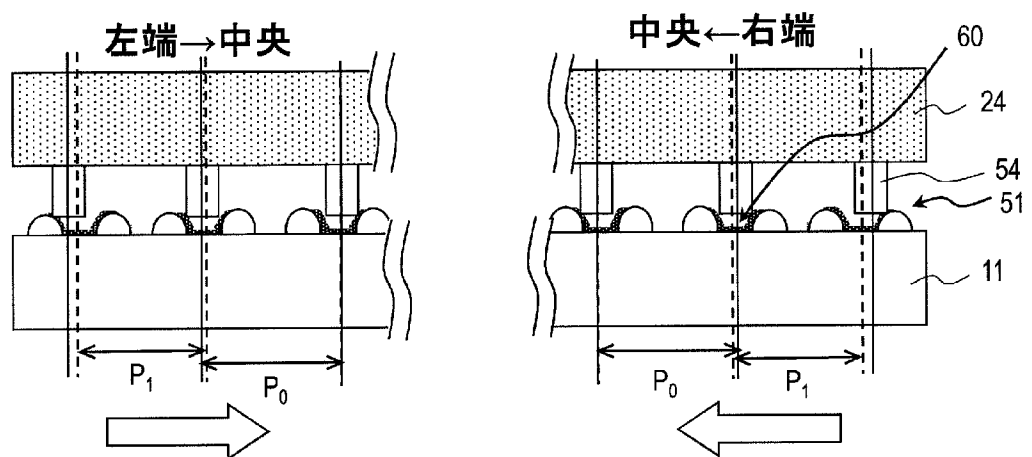
[図6]



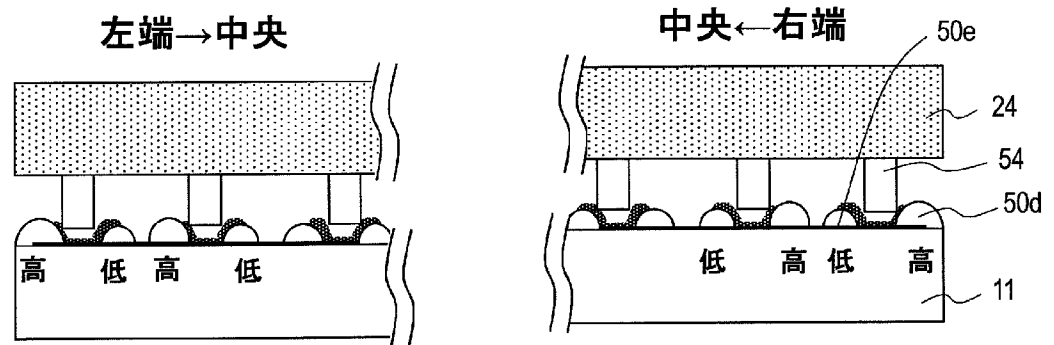
[図7]



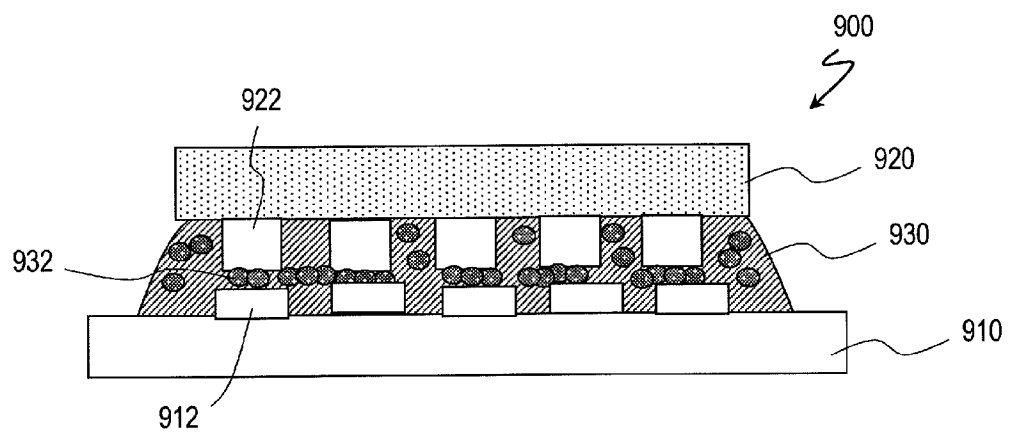
[図8]



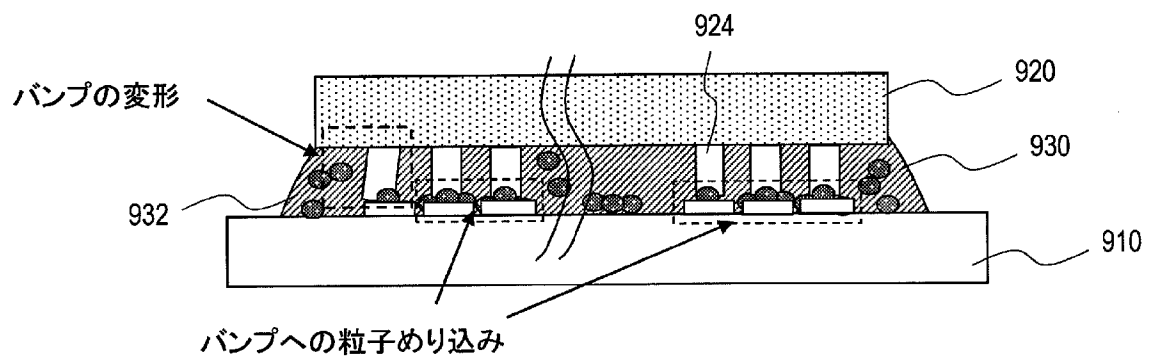
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055266

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/60(2006.01)i, G02F1/1345(2006.01)i, G09F9/00(2006.01)i, H05K3/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/60, G02F1/1345, G09F9/00, H05K3/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-27847 A (Sharp Corp.), 04 February 2010 (04.02.2010), (Family: none)	1-13
A	JP 2009-88096 A (Epson Imaging Devices Corp.), 23 April 2009 (23.04.2009), (Family: none)	1-13
A	JP 2005-19895 A (Denso Corp.), 20 January 2005 (20.01.2005), & US 2004/0262753 A1	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
19 March, 2012 (19.03.12)

Date of mailing of the international search report
03 April, 2012 (03.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/60(2006.01)i, G02F1/1345(2006.01)i, G09F9/00(2006.01)i, H05K3/32(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/60, G02F1/1345, G09F9/00, H05K3/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-27847 A (シャープ株式会社) 2010.02.04, (ファミリーなし)	1-13
A	JP 2009-88096 A (エプソンイメージングデバイス株式会社) 2009.04.23, (ファミリーなし)	1-13
A	JP 2005-19895 A (株式会社デンソー) 2005.01.20, & US 2004/0262753 A1	1-13

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 9 . 0 3 . 2 0 1 2

国際調査報告の発送日

0 3 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

坂本 薫昭

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

4 R

9 2 6 5