

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成30年12月6日(2018.12.6)

【公開番号】特開2017-83654(P2017-83654A)

【公開日】平成29年5月18日(2017.5.18)

【年通号数】公開・登録公報2017-018

【出願番号】特願2015-212091(P2015-212091)

【国際特許分類】

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

【F I】

G 0 9 G 3/36

G 0 9 G 3/20 6 4 1 C

G 0 9 G 3/20 6 2 3 C

G 0 9 G 3/20 6 2 3 D

G 0 9 G 3/20 6 2 1 B

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 2 1 K

G 0 9 G 3/20 6 2 4 D

【手続補正書】

【提出日】平成30年10月23日(2018.10.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数の画素が配置された表示領域を有する一对の基板と、
前記一对の基板の間に封入された液晶層と、
前記複数の画素のそれぞれに配置された画素電極と、
前記画素電極と対向し、前記画素電極との間で前記液晶層を駆動する電位差を発生させる共通電極と、

画像データに応じたデジタル信号が供給される信号線と、
前記信号線に前記デジタル信号を供給する第 1 駆動回路と、
前記共通電極に交流の共通信号を供給する第 2 駆動回路と、
前記表示領域において、前記複数の画素のそれぞれに配置されたメモリと、
画像の表示信号が供給される第 1 駆動線と、
画像の非表示信号が供給される第 2 駆動線と、
記憶期間において、前記信号線に供給された前記デジタル信号を前記メモリに記憶させる記憶制御回路と、

表示期間において、前記第 1 駆動線に供給される前記表示信号及び前記第 2 駆動線に供給される前記非表示信号のうち、前記メモリに記憶された前記デジタル信号に対応する一方を選択的に前記画素電極に供給する選択制御回路と、を備え、

前記表示期間において、前記第 2 駆動回路は、前記表示領域に配置された前記複数の画素の前記画素電極と前記共通電極の電位の極性を 1 フレーム期間毎に周期的に反転させ、

前記 1 フレーム期間の開始に同期して前記表示期間から前記記憶期間へ移行する際、前記第 2 駆動回路は、前記表示期間の前記共通信号の電位を前記記憶期間においても維持す

る、表示装置。

【請求項 2】

複数の画素が配置された表示領域を有する一対の基板と、
前記一対の基板の間に封入された液晶層と、
前記複数の画素のそれぞれに配置された画素電極と、
前記画素電極と対向し、前記画素電極との間で前記液晶層を駆動する電位差を発生させる共通電極と、

画像データに応じたデジタル信号が供給される信号線と、
前記信号線に前記デジタル信号を供給する第 1 駆動回路と、
前記共通電極に交流の共通信号を供給する第 2 駆動回路と、
前記表示領域において、前記複数の画素のそれぞれに配置されたメモリと、
画像の表示信号が供給される第 1 駆動線と、
画像の非表示信号が供給される第 2 駆動線と、
記憶期間において、前記信号線に供給された前記デジタル信号を前記メモリに記憶させる記憶制御回路と、

表示期間において、前記第 1 駆動線に供給される表示信号及び前記第 2 駆動線に供給される非表示信号のうち、前記メモリに記憶された前記デジタル信号に対応する一方を選択的に前記画素電極に供給する選択制御回路と、

前記表示期間から前記記憶期間への移行の可否を判定する制御装置と、を備え、

前記表示信号は、第 1 電位と第 2 電位とを含み、

前記記憶期間において前記メモリに記憶される前記デジタル信号の電位が第 3 電位であり、

前記制御装置は、

前記第 1 電位と前記第 2 電位のうち前記第 3 電位との電位差が小さい方の電位が、前記記憶期間の開始直前の前記画素電極の電位である場合に、前記記憶期間において前記第 3 電位を前記メモリに記憶させる動作を行い、

前記第 1 電位と前記第 2 電位のうち前記第 3 電位との電位差が大きい方の電位が、前記記憶期間の開始直前の前記画素電極の電位である場合に、前記記憶期間において前記第 3 電位を前記メモリに記憶させる動作を行わず、前記表示期間を継続させる、表示装置。

【請求項 3】

前記選択制御回路は、

前記第 1 駆動線及び前記第 2 駆動線のうち前記メモリに記憶された前記デジタル信号に対応する一方と接続される選択信号線と、

前記選択信号線と前記画素電極とを電氣的に接続又は遮断するスイッチング素子と、
を備え、

前記記憶期間において、前記スイッチング素子は、前記選択信号線と前記画素電極とを電氣的に遮断する、

請求項 1 又は 2 に記載の表示装置。

【請求項 4】

前記表示期間から前記記憶期間への移行の際、前記スイッチング素子が前記選択信号線と前記画素電極とを電氣的に遮断する前に、前記第 2 駆動回路は、前記共通信号の電位を既定量だけ低下させる、請求項 3 に記載の表示装置。

【請求項 5】

前記表示期間において、前記画素電極と前記共通電極との間の電位の極性が周期的に反転される、請求項 1 乃至 4 のうちいずれか 1 項に記載の表示装置。

【請求項 6】

前記信号線は、隣り合う前記画素の間を通過して延び、

前記一対の基板の少なくとも一方は、光を遮光する遮光層を備え、

前記遮光層は、前記表示領域において、隣り合う前記画素の間にある前記信号線と重畳しない、請求項 1 乃至 5 のうちいずれか 1 項に記載の表示装置。

【請求項 7】

前記一对の基板は、第 1 基板と、第 2 基板とを含み、

前記画素電極は、前記第 1 基板に配置され、

前記第 1 基板は、前記第 2 基板に入射して前記液晶層を通り前記第 1 基板に到達した光を前記第 2 基板の方向へ反射する反射層を備え、

前記反射層が反射した光により画像を表示する、請求項 1 乃至 6 のうちいずれか 1 項に記載の表示装置。

【請求項 8】

デジタルモードとアナログモードとを有し、

前記第 1 駆動線と前記信号線とは同じ配線であり、

前記デジタルモードにおいては、前記記憶期間及び前記表示期間の動作が実行され、

前記アナログモードにおいては、前記第 1 駆動線に画像の階調に応じた信号が供給される、請求項 1 乃至 7 のうちいずれか 1 項に記載の表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 7

【補正方法】変更

【補正の内容】

【0 0 0 7】

一実施形態に係る表示装置は、複数の画素が配置された表示領域を有する一对の基板と、上記一对の基板の間に封入された液晶層と、上記複数の画素のそれぞれに配置された画素電極と、上記画素電極と対向し、上記画素電極との間で上記液晶層を駆動する電位差を発生させる共通電極と、画像データに応じたデジタル信号が供給される信号線と、上記信号線に上記デジタル信号を供給する第 1 駆動回路と、上記共通電極に交流の共通信号を供給する第 2 駆動回路と、上記表示領域において上記複数の画素のそれぞれに配置されたメモリと、画像の表示信号が供給される第 1 駆動線と、画像の非表示信号が供給される第 2 駆動線と、記憶期間において上記信号線に供給された上記デジタル信号を上記メモリに記憶させる記憶制御回路と、表示期間において上記第 1 駆動線に供給される上記表示信号及び上記第 2 駆動線に供給される上記非表示信号のうち上記メモリに記憶された上記デジタル信号に対応する一方を選択的に上記画素電極に供給する選択制御回路と、を備える。この表示装置において、上記第 2 駆動回路は、上記表示期間において上記表示領域に配置された上記複数の画素の上記画素電極と上記共通電極の電位の極性を 1 フレーム期間毎に周期的に反転させ、上記 1 フレーム期間の開始に同期して上記表示期間から上記記憶期間へ移行する際、上記第 2 駆動回路は、上記表示期間の上記共通信号の電位を上記記憶期間においても維持する。